**深 圳 大 学 实 验 报 告**

**课程名称：­ 数字集成电路**

**实验项目名称： 多层级模块设计**

**学院： 计算机与软件学院**

**专业： 计算机科学与技术（创新班）**

**指导教师： 蔡晔**

**报告人：何泽锋 学号：2022150221 班级： 高性能特色班**

**实验时间： 2024年 9月 25 日 星期三**

**实验报告提交时间： 2024年 9月 25 日 星期三**

**教务部制**

|  |
| --- |
| **实验目的：**  1. 学习模块化的硬件设计方法和 chisel 模块的例化和连线；  2. 学习常用的基于 valid 和 ready 信号的握手通信协议。 |
| **实验内容与实验要求:**  1. 学习模块例化和连线的方法；  2. 使用 valid-ready 通信协议进行数据传输。 |
| **实验步骤**  一、学习valid-ready握手协议  Ready-Valid 接口是一种简单的控制流接口，包含：  data：发送端向接收端发送的数据；  valid：发送端到接收端的信号，用于指示发送的数据是否有效；  ready：接收端到发送端的信号，用于指示是否可以接收数据    图1 valid-ready协议图示  二、使用 ready-valid 的握手协议将一个模块的数据传输到另一个模块  （1）前置模块定义，实验中除了DataSender和DataReceiver两个主要模块，还定义了其他用来实现的模块，包括Sender、PopCounter。Sender用于发送请求，而PopCounter用于计算Sender发来的数据中1的个数。  （2）模块DataSender存储了32个位宽为 8bit 的数据；模块DataReceiver有相同大小的32个位宽为8bit的寄存器。模块DataSender和模块DataReceiver之间是用ready和 valid信号进行通讯。  （3）在DataReceiver中设置了一个计数控制器，只有当计数器的值除3余1时，ready信号才为true，具体代码如下所示，可以看到将输入信号存到了dataReg中，addrCnt用于记录存放位置    图2 DataReceiver代码  （4）因为ready-valid握手协议，可以将DataSender的ready直接与DataReceiver的ready相连，这样可以确保二者发送和接收在同一时钟周期。将valid默认为true，这样发送只会收到ready控制。将寄存器中的数据放入io.out.bits，这样在满足ready条件时会发送到接收器中，具体代码如下：    图3 DataSender代码  （5）定义DataTrans实例化DataSender和DataReceiver对象。注意需要将输入与输出端口相连。    图4 主模块  （6）运行结果如下所示，可以看到在时钟周期中，输入和输出的值都相等    图5 运行结果展示 |
| 实验结论：  本次实验学习了模块化的硬件设计方法和 chisel 模块的例化和连线。学习基于 valid 和 ready 信号的握手通信协议。通过实现ready-valid握手协议学习了如何将两个模块相连，并相互作用。 |
| 指导教师批阅意见：  成绩评定：  指导教师签字：  年 月 日 |
| 备注： |

注：1、报告内的项目或内容设置，可根据实际情况加以调整和补充。

2、教师批改学生实验报告时间应在学生提交实验报告时间后10日内。