

CG-FPGA15EG ARM Cortex-A53 MPCore

硬件技术规范

1. 硬件平台概述

CG-FPGA15EG 基于赛灵思 XCZU15EG SoC 芯片平台，内置 ARM Cortex-A53 MPCore 处理器，提供多核高性能计算与评测环境。

2. 处理器配置

项目	参数说明
CPU 型号	ARM Cortex-A53 MPCore
核心数量	4 核（其中核心 2 和核心 3 通过 CPU 隔离用于目标程序评测）
架构	ARMv8-A, 64 位指令集
NEON SIMD	支持
浮点计算	支持单精度 / 双精度浮点指令

3. 缓存架构

缓存类型	容量	组相联度	备注
L1 数据缓存	32 KB	4 路组相联	每核心独立
L1 指令缓存	32 KB	2 路组相联	每核心独立
L2 共享缓存	1 MB	16 路组相联	4 核心共享

4. 内存配置

项目	参数说明
内存类型	DDR4
内存容量	4 GB

5.支持的浮点与向量指令集功能

浮点指令（Floating-Point, FP）

ARM Cortex-A53 MPCore 内嵌 **ARMv8-A Floating-Point Unit (FPU)**，支持 **单精度（32-bit）** 和 **双精度（64-bit）** 浮点数运算，符合 IEEE 754 标准。浮点计算单元完全支持以下功能：

- **单精度浮点计算 (float)**
- **双精度浮点计算 (double)**
- **浮点加法、减法、乘法、除法、求平方根、乘加累加 (FMA)、比较运算**
- **浮点到整数、整数到浮点转换**
- **浮点条件执行指令**

这些浮点指令均在 ARMv8-A 架构下通过 **VFPv4（Vector Floating-Point v4）** 功能块实现，并可与向量 **SIMD** 单元协同工作。

向量指令（SIMD/NEON）

Cortex-A53 支持 **Advanced SIMD（NEON）** 扩展，适用于数据并行的向量运算。NEON 是一种 128-bit 宽的 SIMD 单元，支持如下运算：

- 整型和浮点型向量加减乘除
- 向量乘加累加 (VMLA, VMLS, VFMA, VFMS)
- 单精度浮点向量运算
- 向量逻辑与、或、非、异或
- 位移、饱和、绝对值、求最大最小、条件选择
- 向量表查找与重排
- 单精度浮点矩阵运算（通过软件库）

注意：Cortex-A53 的 NEON 单元不支持双精度浮点向量运算（即 NEON SIMD 仅支持 float32 向量，不支持 float64 向量），双精度浮点仅能通过 VFP 单元以标量形式计算。

指令集特性汇总

功能项	支持情况
单精度浮点 (float)	✓ (VFP & NEON)
双精度浮点 (double)	✓ (VFP 标量指令)
单精度浮点向量 SIMD	✓ (NEON SIMD)
双精度浮点向量 SIMD	✗
整型向量 SIMD	✓ (NEON SIMD)
SIMD 向量宽度	64-bit / 128-bit
SIMD 单元并行度	每周期最大 2 次操作
SIMD 特殊操作	支持表查找、重排、乘加

功能项

支持情况

累加

6. Linux 系统与 CPU 隔离设置

为提升性能评测的计时精度，平台启用了 Linux CPU 隔离技术。通过内核参数 `isolcpus=2,3`，将核心 2 和核心 3 从操作系统调度域中隔离，使目标程序独占这两颗核心执行，避免系统后台任务干扰，确保评测数据精准。

注意事项：

- 若参赛队编译器采用了多线程优化技术，请确保合理配置线程绑定策略，使目标程序运行在核心 2 和核心 3 上，避免线程迁移。