

Laboratorio 5: Circuitos secuenciales y generadores de reloj

1) Objetivos

- 1) Comprender la operación de dispositivos secuenciales básicos.
- 2) Comprender los principios de operación de los registros de desplazamiento.
- 3) Continuar con el proceso de diseño de circuitos digitales.

2) Materiales y Software

- Computadora portátil o de escritorio
- Software: TinkerCAD

3) Cuestionario Previo

- 1) Investigue qué es el rebote en los interruptores utilizados en electrónica digital.
- 2) Investigue sobre circuitos eliminadores de rebote y presente los diagramas de conexión de los componentes.
- 3) Investigue acerca de los CI's 74HC73, 74HC74, 74HC595. ¿Qué son? ¿Cómo es su tabla de verdad? ¿Cómo es la distribución de pines?

4) Procedimiento y Circuitos de Medición

Circuitos Secuenciales Básicos

- 4.1 Monte en la plataforma TinkerCAD el circuito mostrado en la Figura 5-1. Conecte cada una de las entradas J y K a un dip-switch y proceda a llenar la Tabla 5-1 sabiendo que CLK está conectado a Vcc.

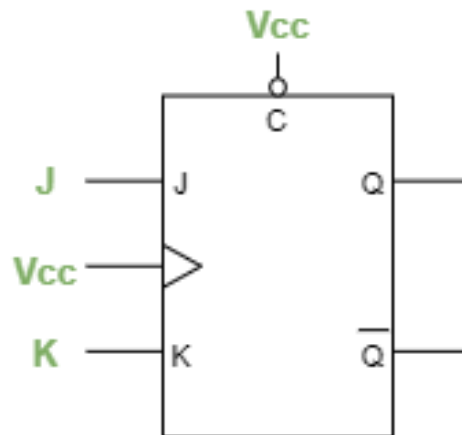


Figura 5-1. Circuito de medición 1

Tabla 5-1. FF JK sin señal de reloj

J	K	Q	\bar{Q}
0	0		
0	1		
1	0		
1	1		

- 4.2 Para el resto del experimento, se utilizará un dip-switch como señal de reloj manual. Una flecha hacia arriba indicará un cambio de flanco positivo (de low a high), una flecha hacia abajo indicará un cambio de flanco negativo (de high a low).
- 4.3 Arme en la plataforma TinkerCAD el circuito mostrado en la Figura 5-2. Conecte la entrada D a un dip-switch y no olvide que la entrada CLK ahora va conectada a un dip-switch para el resto del experimento. Llene la Tabla 5-2.

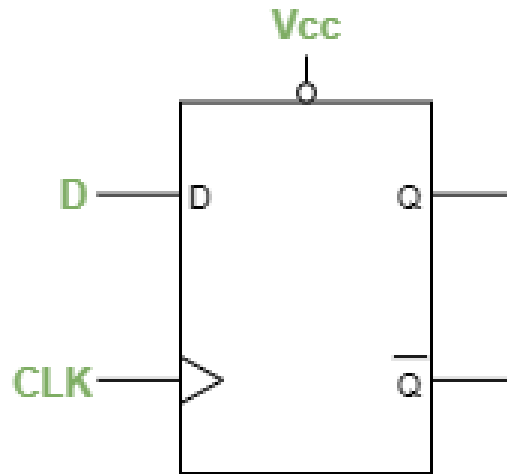


Figura 5-2. Circuito de medición 2

Tabla 5-2. FF tipo D

CLK	D	Q	\bar{Q}
0	0		
0	1		
↑	0		
↑	1		

- 4.4 Monte en la plataforma TinkerCAD el circuito mostrado en la Figura 5-3. Para cada combinación mostrada en la Tabla 5-3, anote el estado de Q.

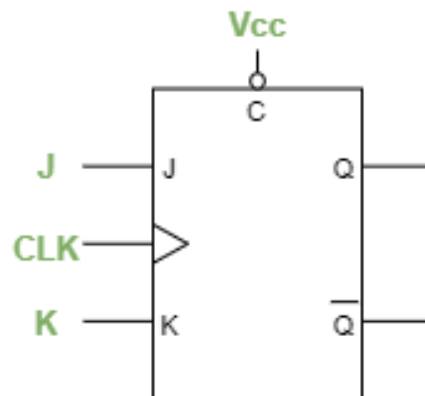







Figura 5-3. Circuito de medición 3

Tabla 5-3. FF J–K con señal de reloj

CLK		K	J	Q
	1	0	0	
	0	0	0	
	1	0	0	
	1	0	1	
	0	0	1	
	1	0	1	
	1	1	0	
	0	1	0	
	1	1	0	
	1	1	1	
	0	1	1	
	1	1	1	
	1	1	1	
	0	1	1	
	1	1	1	

- 4.5 Con base en lo investigado del CI 74HC595 en el punto 3) del cuestionario previo, demuestre el funcionamiento del CI como registro de entrada y salida serie. Para esto puede diseñar una tabla en la que se vea la entrada, el pulso de reloj, la salida correspondiente y los campos internos del registro. Puede basarse en la Tabla 5-4 a continuación.

Tabla 5-4. Mediciones de salidas del registro de desplazamiento

A	F1	F2	F...	F8
0 y pulso de reloj				
1 y pulso de reloj				
0 y pulso de reloj				
1 y pulso de reloj				
*seguir así hasta demostrar el paso por los 8-bits				

- 4.6 Con base en lo investigado del CI 74HC595 en el punto 3) del cuestionario previo, demuestre el funcionamiento del CI como registro de entrada y salida paralelo. Para esto puede diseñar una tabla en la que se vea la entrada, el pulso de reloj, la habilitación de la salida en paralelo y la salida.

5) Evaluación

- 5.1 Comente acerca del comportamiento del FF J-K.
- 5.2 Comente acerca del comportamiento del FF D.
- 5.3 ¿Qué función desempeña la señal de reloj en sistemas secuenciales?
- 5.4 ¿Cuál es el principio de operación de los registros de desplazamiento?