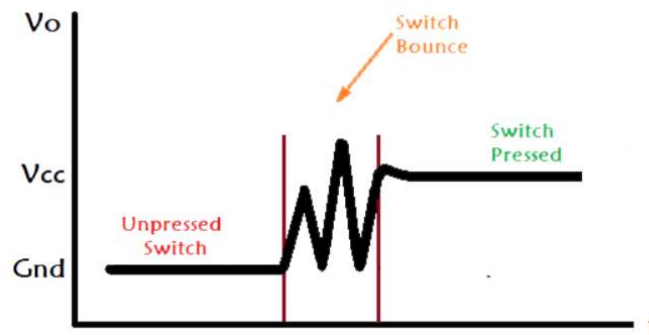


Nombre: Gabriel González, David Rodríguez, Emmanuel NaranjoEstudiante: ☒ Funcionario: ☐ Otro: ☐Nombre del Proyecto: Laboratorio de Electrónica DigitalNúmero de Proyecto: MT-4002Experimento: Laboratorio 5: Circuitos secuenciales y generadores de reloj Fecha: 09/09/2021**1) Cuestionario Previo****4. Investigue qué es el rebote en los interruptores utilizados en electrónica digital.**

Los botones o switches son útiles en proyectos de electrónica para interrumpir o enviar una señal eléctrica en determinados momentos. Los pulsadores tienen un efecto de rebote cuando son pulsados, es decir, ocurre una fluctuación en la señal que cruza por los contactos mecánicos del dispositivo antes de establecer la conexión. Esto podría inducir un estado en alto o en bajo de forma involuntaria, lo cual causa problemas en circuitos lógicos o digitales (Khatri, 2019).

**Figura 1. Efecto rebote en interruptores.****Fuente:** Khatri (2019).

Una posible solución al rebote consiste en agregar circuitos antirebote según sea la configuración del interruptor, normalmente abierto o cerrado. O bien, otra opción corresponde en colocar código en el programa que evite la acción indeseada. Por ejemplo, Arduino tiene códigos para evitar que el software rebote (Khatri, 2019).

Autenticaciones:

Ana María Murillo

Firma Responsable

Emmanuel Naranjo Gabriel González David Rodríguez

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

5. Investigue sobre circuitos eliminadores de rebote y presente los diagramas de conexión de los componentes.

Rebote por hardware:

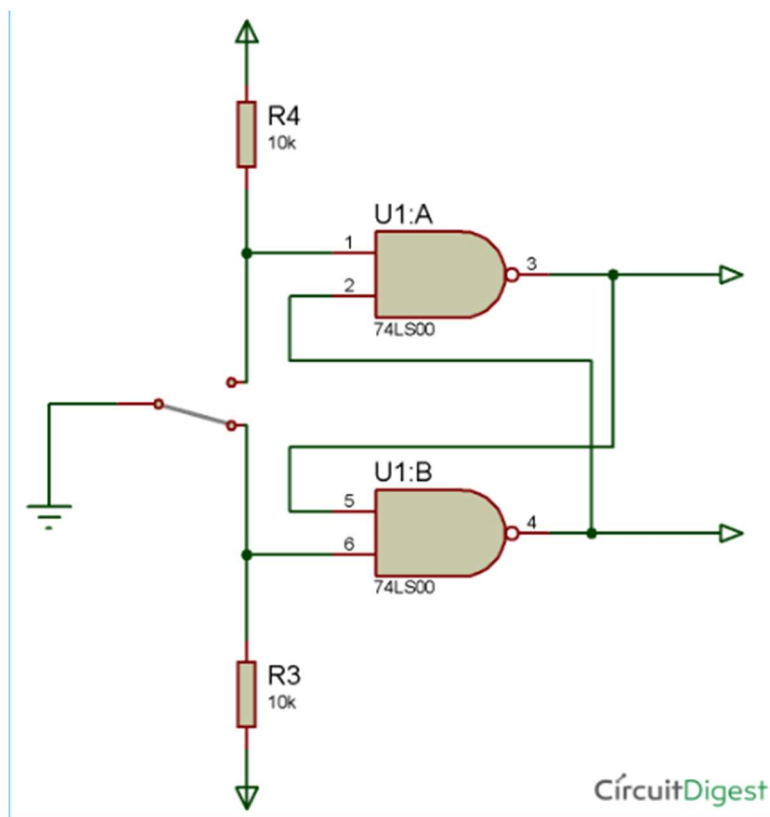


Figura 2. Circuito de rebote por hardware.

Fuente: Khatri (2019).

Este circuito consiste en dos compuertas NAND, un switch y dos resistencias, formando un flip flop. Siempre y cuando el switch se cierra y tiene contacto con A, la salida del circuito sería ALTO y esto hace que la señal cambie suavemente en vez de rebotar. Cuando el switch se mueve entre contactos para crear el rebote, el flip flop mantiene la salida (Khatri, 2019).

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

Rebote RC:

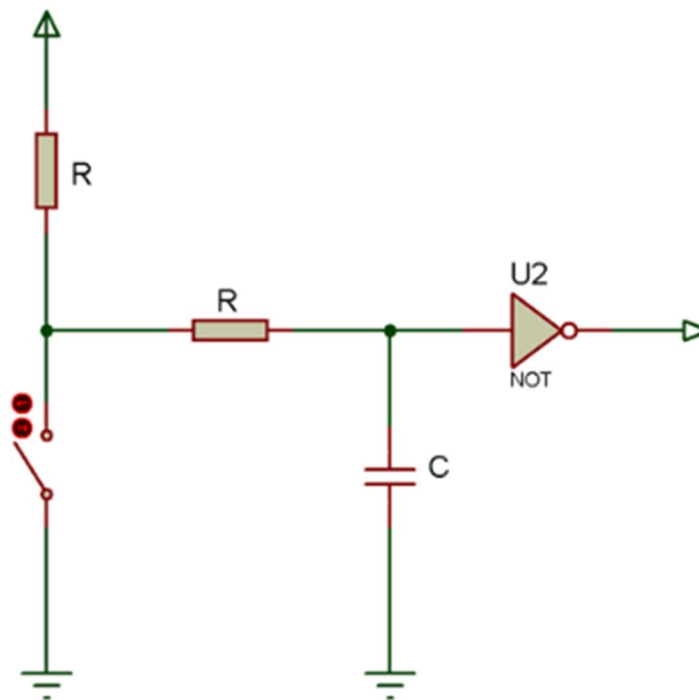


Figura 3. Circuito de rebote RC.

Fuente: Khatri (2019).

Este circuito se compone de una red RC, un switch y un inversor. El capacitor filtra los cambios momentáneos en la señal. Cuando el switch está abierto el voltaje a través del capacitor se mantiene en 0 y el capacitor se carga a través de las resistencias. Cuando el switch se cierra el capacitor empieza a descargarse entonces el voltaje en el input es 0 y el output es 1. Si hay un rebote el capacitor para el voltaje en el input hasta que este alcance el voltaje de alimentación o tierra (Khatri, 2019).

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

También existen circuitos integrados con esta función como los MAX6816, MC14490, y LS118.

6. Investigue acerca de los CI's 74HC73, 74HC74, 74HC595. ¿Qué son? ¿Cómo es su tabla de verdad? ¿Cómo es la distribución de pines?

74HC73: Es un flip-flop de tipo JK disparado por flanco negativo.

Tabla 1. Tabla de verdad del 74HC73

Entradas		Salida
J	K	Q
0	0	Q (memoria)
0	1	0 (limpiar)
1	0	1 (ajustar)
1	1	~Q (complementar)

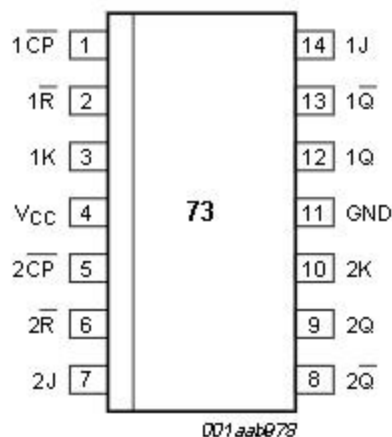


Figura 4. Distribución de pines del 74HC73

Recuperado de: <https://pdf1.alldatasheet.com/datasheet-pdf/view/15658/PHILIPS/74HC73.html>

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

Table 3: Pin description

Symbol	Pin	Description
1CP	1	clock input for flip-flop 1 (HIGH-to-LOW, edge-triggered)
1R	2	asynchronous reset input for flip-flop 1 (active LOW)
1K	3	synchronous K input for flip-flop 1
V _{cc}	4	positive supply voltage
2CP	5	clock input for flip-flop 2 (HIGH-to-LOW, edge-triggered)
2R	6	asynchronous reset input for flip-flop 2 (active LOW)
2J	7	synchronous J input for flip-flop 2
2Q	8	complement flip-flop 2 output
2Q	9	true flip-flop 2 output
2K	10	synchronous K input for flip-flop 2

Figura 5. Simbología de pines del 74HC73

Recuperado de: <https://pdf1.alldatasheet.com/datasheet-pdf/view/15658/PHILIPS/74HC73.html>

Table 3: Pin description ...continued

Symbol	Pin	Description
GND	11	ground (0 V)
1Q	12	true flip-flop 1 output
1Q	13	complement flip-flop 1 output
1J	14	synchronous J input for flip-flop 1

Figura 6. Simbología de pines del 74HC73 (Continuación)

Recuperado de: <https://pdf1.alldatasheet.com/datasheet-pdf/view/15658/PHILIPS/74HC73.html>

74HC74: Es un flip flop de tipo D disparado por flanco positivo.

Tabla 2. Tabla de verdad del 74HC74

D	Q	~Q
1	1	0
0	0	1

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

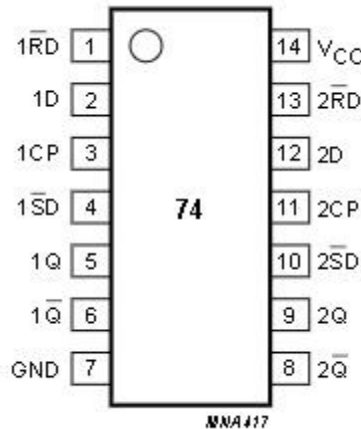


Figura 7. Distribución de pines del 74HC74

Recuperado de: <https://pdf1.alldatasheet.com/datasheet-pdf/view/15659/PHILIPS/74HC74.html>

PINNING

PIN	SYMBOL	DESCRIPTION
1	1RD	asynchronous reset-direct input (active LOW)
2	1D	data input
3	1CP	clock input (LOW-to-HIGH, edge-triggered)
4	1SD	asynchronous set-direct input (active LOW)
5	1Q	true flip-flop output
6	1Q	complement flip-flop output
7	GND	ground (0 V)
8	2Q	complement flip-flop output
9	2Q	true flip-flop output
10	2SD	asynchronous set-direct input (active LOW)
11	2CP	clock input (LOW-to-HIGH, edge-triggered)
12	2D	data input
13	2RD	asynchronous reset-direct input (active LOW)
14	VCC	positive supply voltage

Figura 8. Simbología de pines del 74HC74

Recuperado de: <https://pdf1.alldatasheet.com/datasheet-pdf/view/15659/PHILIPS/74HC74.html>

74HC595: Es un registro de turnos (o registro de desplazamiento). Este permite convertir entradas en serie y darlas como salidas en paralelo. Una de sus

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

principales funciones es la de ampliar la cantidad de pines disponibles dentro de un microcontrolador (descubrearduino, s.f.).

Tabla 3. Tabla de verdad del 74HC595

Clock	Entrada	FF1	FF2	FF3	FF4	Salida
0	1	0	0	0	0	0
1	1	1	0	0	0	0
2	0	1	1	0	0	0
3	0	0	1	1	0	0
4	1	0	0	1	1	0
5	0	1	0	0	1	1
6	0	0	1	0	0	1
7	0	0	0	1	0	0
8	0	0	0	0	1	0
9	0	0	0	0	0	1

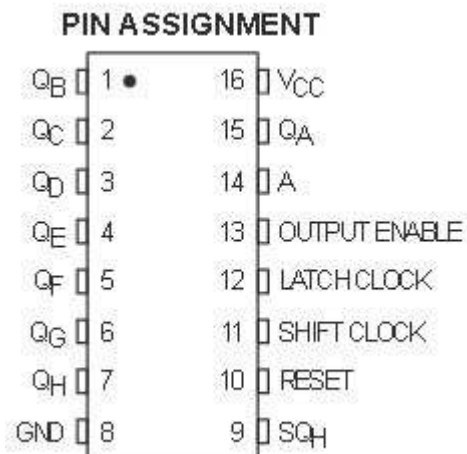


Figura 9. Distribución de pines del 74HC595

Recuperado de: <https://pdf1.alldatasheet.com/datasheet-pdf/view/12198/ONSEMI/74HC595.html>

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

2) Resultados del procedimiento y circuitos de medición

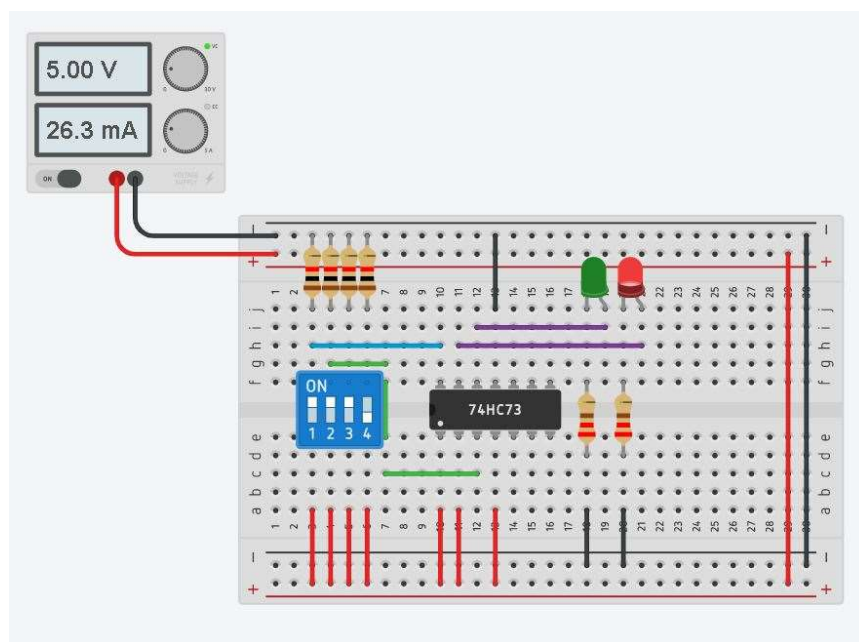
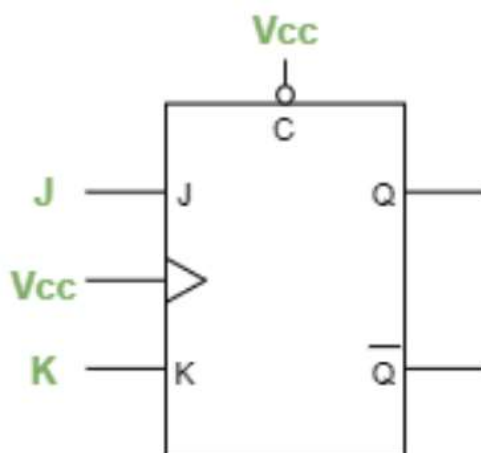


Figura 10. Circuito de medición 1. FF JK sin señal de reloj.

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

Tabla 4. Tabla de verdad del FF JK sin señal de reloj.

J	K	Q	$\sim Q$
0	0	0	1
0	1	0	1
1	0	0	1
1	1	0	1

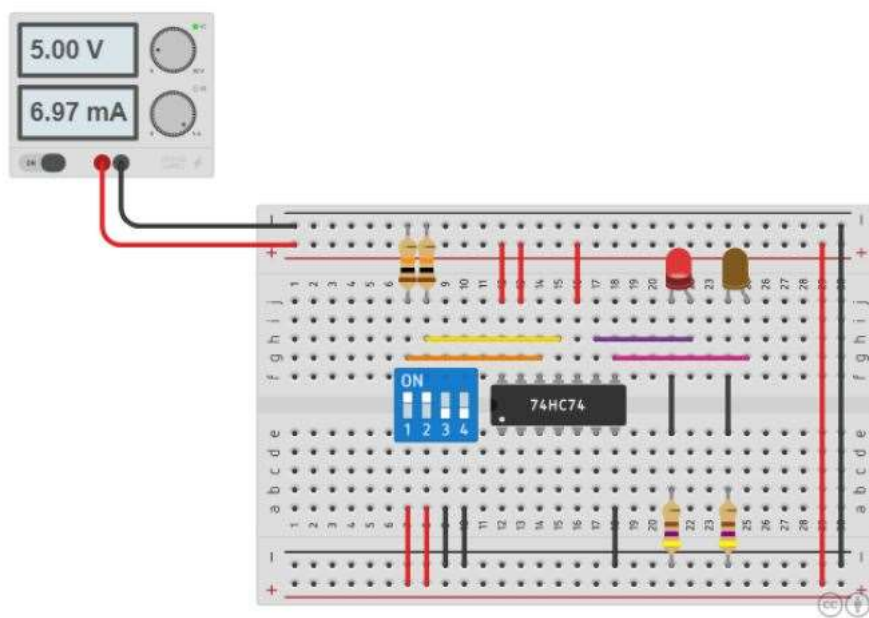
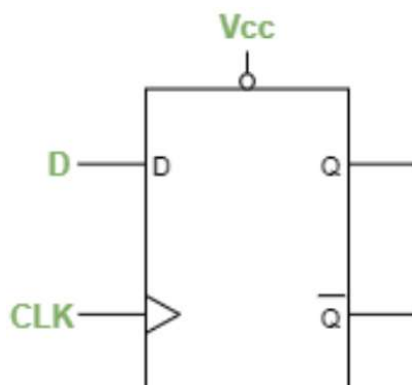


Figura 11. Circuito de medición 2. FF Tipo D.

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

Tabla 5. Tabla de verdad del FF tipo D.

CLK	D	Q	~Q
0	0	1	1
0	1	1	1
↑	0	0	1
↑	1	1	0

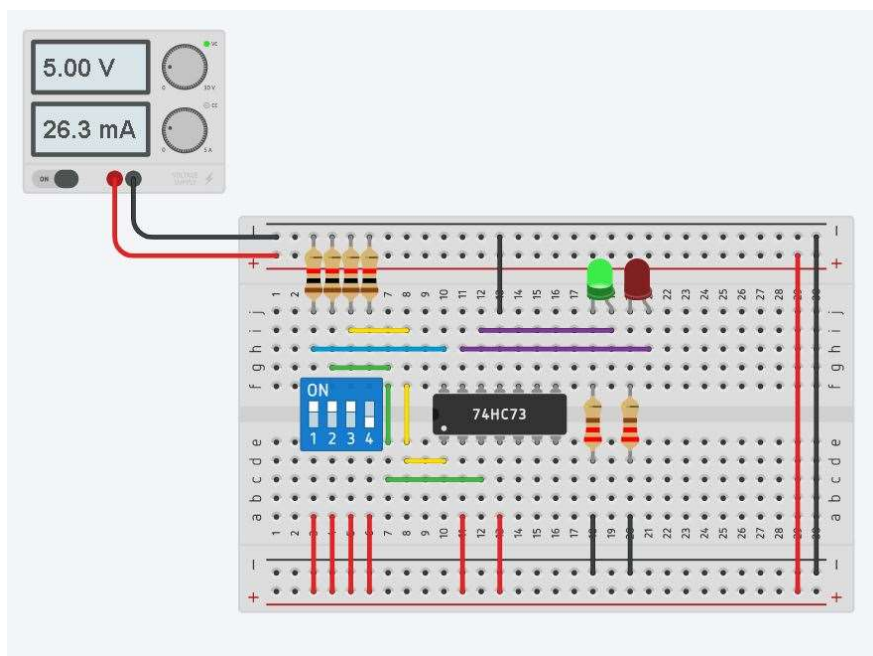
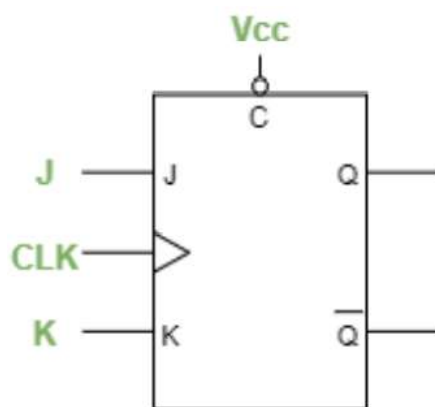


Figura 12. Circuito de medición 3. FF JK con señal de reloj.

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

Tabla 6. Tabla de verdad del FF JK con señal de reloj.

CLK	K	J	Q
↓	1	0	0
	0	0	0
	1	0	0
↓	1	0	1
	0	0	1
	1	0	1
↓	1	1	0
	0	1	0
	1	1	0
↓	1	1	1
	0	1	1
	1	1	1
↓	1	1	1
	0	1	0
	1	1	0

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

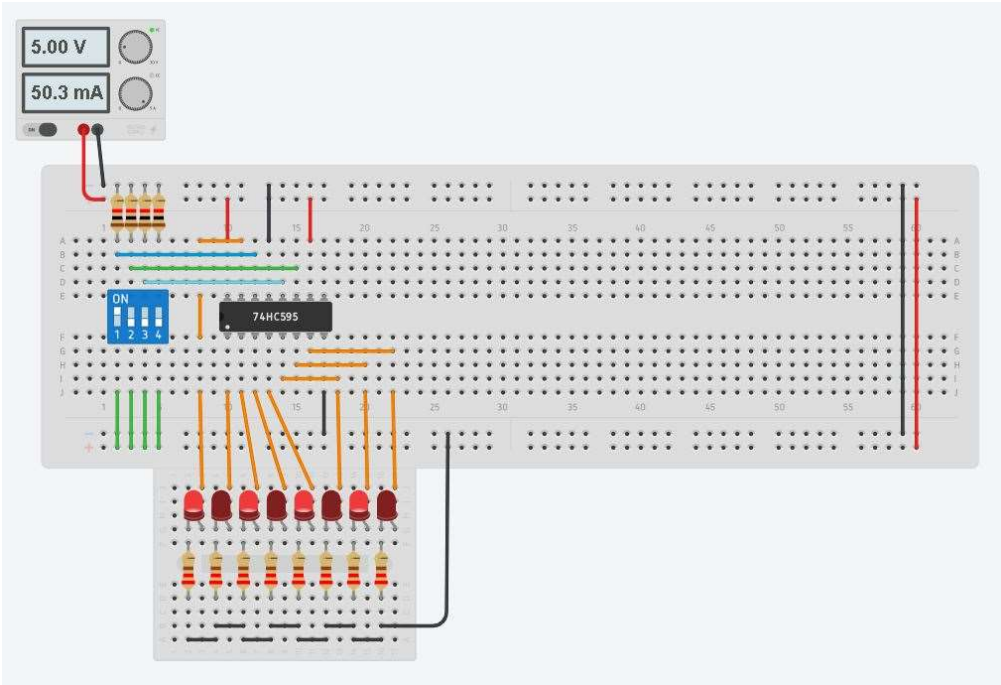


Figura 13. Circuito de medición 4. Registro de desplazamiento.

Tabla 7. Mediciones de salida del registro de desplazamiento en serie.

A	CLK Desplazamiento	CLK Salida	F1	F2	F3	F4	F5	F6	F7	F8
0	1	1	0	0	0	0	0	0	0	0
1	2	2	1	0	0	0	0	0	0	0
0	3	3	0	1	0	0	0	0	0	0
1	4	4	1	0	1	0	0	0	0	0
0	5	5	0	1	0	1	0	0	0	0
1	6	6	1	0	1	0	1	0	0	0
0	7	7	0	1	0	1	0	1	0	0
1	8	8	1	0	1	0	1	0	1	0

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

Tabla 8. Mediciones de salida del registro de desplazamiento en paralelo.

A	CLK Desplazamiento	CLK Salida	F1	F2	F3	F4	F5	F6	F7	F8
0	1	0	0	0	0	0	0	0	0	0
1	2	0	0	0	0	0	0	0	0	0
0	3	0	0	0	0	0	0	0	0	0
1	4	0	0	0	0	0	0	0	0	0
0	5	0	0	0	0	0	0	0	0	0
1	6	0	0	0	0	0	0	0	0	0
0	7	0	0	0	0	0	0	0	0	0
1	8	1	1	0	1	0	1	0	1	0

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

3) Observaciones e incidencias

1. Para observar el comportamiento del registro de desplazamientos se utilizaron 8 leds.
2. Hubo retrasos en la realización del laboratorio porque se estaba tratando con componentes nuevos, sin embargo, se logró observar su comportamiento.
3. Debido a problemas con la plataforma, se hizo un documento para cada circuito de medición.
4. Se finalizó el experimento fuera del horario de clase debido a falta de tiempo.
5. Se usó el Dip Switch como señal de reloj.
6. Para la tabla 8, se realizó la demostración del desplazamiento en paralelo al activar únicamente la salida para el último caso donde se encenderían los LEDs marcados en la tabla.

4) Evaluación**1. Comente acerca del comportamiento del FF JK**

Según Tocci (2007), cuando se trata de un FF K-K, las entradas J y K controlan el estado del FF solo que, en la condición $J=K=1$ el FF cambiará a su estado opuesto al momento en que ocurra la transición positiva de la señal de reloj. Este proceso se llama modo de conmutación. De este modo, la forma en que el flip flop responde a la señal de reloj para cada combinación de J y K. Además, se presentan dos salidas Q, una es el inverso de la otra.

La operación de este FF se ilustra en la siguiente figura 14. Donde los niveles de las entradas no tienen efecto si no ocurre el pulso de la señal de reloj. Este consiste en el mismo comportamiento visto en el circuito experimental 3, donde los resultados se muestran en la Tabla 6.

Autenticaciones:

Firma Responsable_____
Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

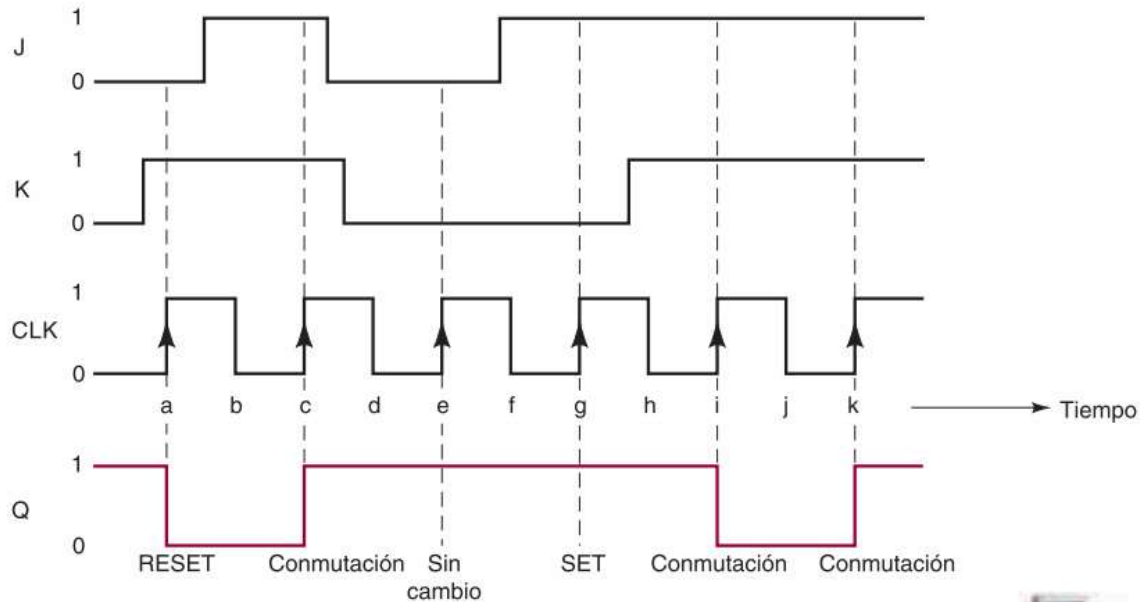


Figura 14. Forma de onda de FF J-K con flanco positivo del reloj.

Por otro lado, cuando se trata de un FF J-K sin señal de reloj, la patilla respectiva se conecta a la fuente y se observa que la salida Q no tiene una variación debido a que no recibe el pulso de reloj. Este comportamiento se comprobó en el circuito de medición 1 y tabulado en la tabla 4.

2. Comente acerca del comportamiento del FF D

Según Tocci (2007), este FF solo presenta una entrada de control síncrona D, cuya operación es el siguiente: Q cambiará al mismo estado que esté presente en la entrada D cuando ocurra un pulso en el reloj. En otras palabras, el nivel presente en D se *almacenará* en el flip-flop en el instante en que ocurra la pulsación. Cuando CLK está en 0, Q no cambia, aunque el valor en D cambie, pero una vez que hay una PGT en CLK, Q toma el mismo valor que D y se almacena en el flip-flop; para probar el otro valor en D hay que reiniciar el flip-flop para que Q cambie.

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: _____

Estudiante: ☐ Funcionario: ☐ Otro: ☐

Nombre del Proyecto: _____

Número de Proyecto: _____

Experimento: _____

Fecha: _____

La forma de onda se ilustra en la siguiente figura 15. Su comportamiento experimental se estudió en el circuito de medición 2 y sus resultados se muestran en la Tabla 5. Por otro lado, aun cuando el nivel de la entrada D cambie, si no hay pulso en el CLK, la salida Q no tendrá efecto. Dicho también comportamiento se comprueba con la Tabla 5. Cabe destacar que con set y reset del componente en el mismo valor (en alto), y sin señal de reloj, Q y Q negando quedan en 1 sin importar el valor de D.

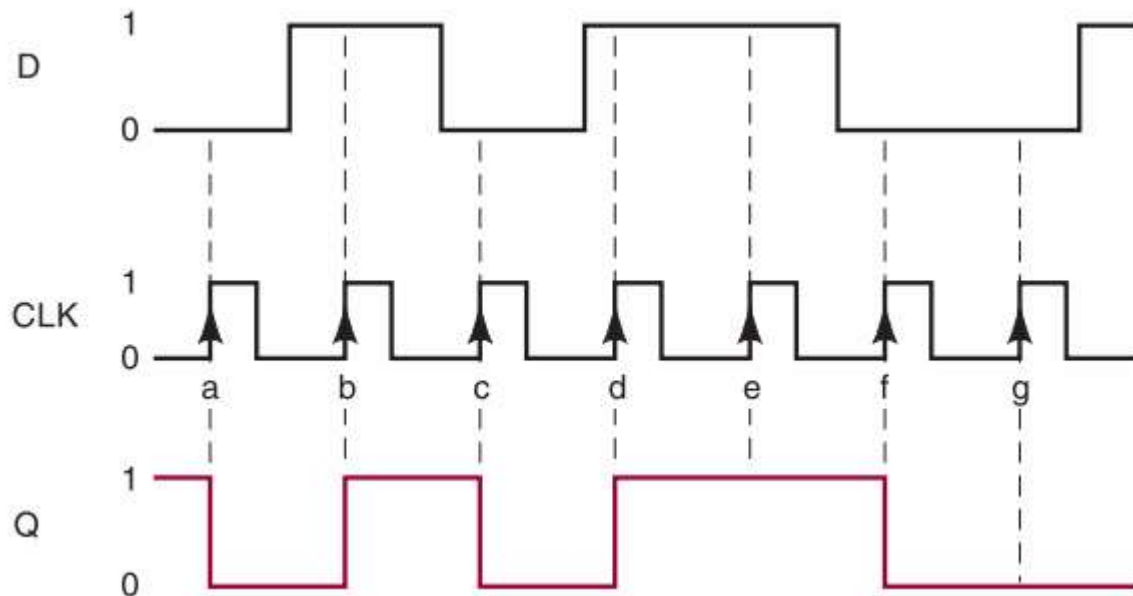


Figura 15. Forma de onda de FF D con flanco positivo del reloj.

3. ¿Qué función desempeña la señal de reloj en sistemas secuenciales?

En los sistemas secuenciales, los tiempos exactos en los que cualquier entrada puede cambiar de estados se determinan con base en una señal que se conoce

Autenticaciones:

Firma Responsable

Firma Testigo

Nombre: Gabriel González, David Rodríguez, Emmanuel NaranjoEstudiante: ☒ Funcionario: ☐ Otro: ☐Nombre del Proyecto: Laboratorio de Electrónica DigitalNúmero de Proyecto: MT-4002Experimento: Laboratorio 5: Circuitos secuenciales y generadores de relojFecha: 09/09/2021

como reloj. Esta es un tren de pulsos rectangulares que se logra a través del uso de flip-flops sincronizados por reloj (Tocci, 2007).

Es decir, el reloj da el pulso de para que el flip-flop se active y realice la función según las entradas que encuentre en ese instante. Mientras que no haya pulso de reloj, no importa que valor tengan las entradas, el flip-flop no va a realizar ninguna acción.

4. ¿Cuál es el principio de operación de los registros de desplazamiento?

Los registros de desplazamiento funcionan de forma en que sus salidas dependen tanto de las entradas actuales como de las entradas anteriores y del orden en que estas ingresaron al registro. En configuración en serie, el registro transmite la salida de forma secuencial en el mismo orden en que ingresaron las entradas y en configuración serie-paralelo, el registro recibe las entradas de forma secuencial, pero transmite las salidas, en el mismo orden, al mismo tiempo.

Referencias:

Descubrearduino. *Cómo funciona el registro de turnos 74HC595 y su interfaz con Arduino*. Recuperado de <https://descubrearduino.com/74hc595/>

Khatri, P. (2019). *What is Switch Bouncing and How to prevent it using Debounce Circuit*. Circuit Digest. <https://circuitdigest.com/electronic-circuits/what-is-switch-bouncing-and-how-to-prevent-it-using-debounce-circuit>

Tocci, R. (2007). *Sistemas. Digitales: Principios y aplicaciones*. (10a. ed.). Prentice Hall.

Autenticaciones:

Ana María Murillo

Firma Responsable

Emmanuel Naranjo Gabriel González David Rodríguez

Firma Testigo