

بسم الله الرحمن الرحيم

## پروژه سوم درس طراحی کامپیوتری سیستم های دیجیتال

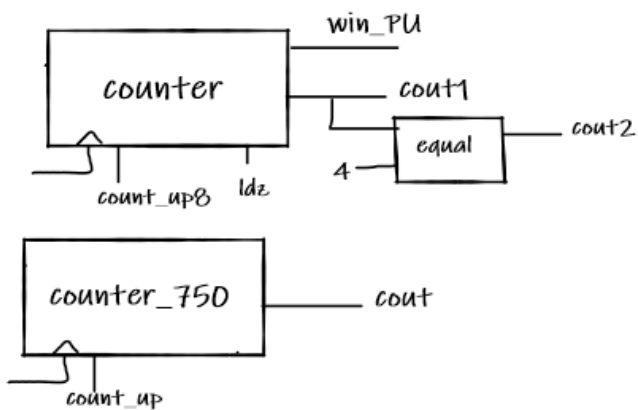
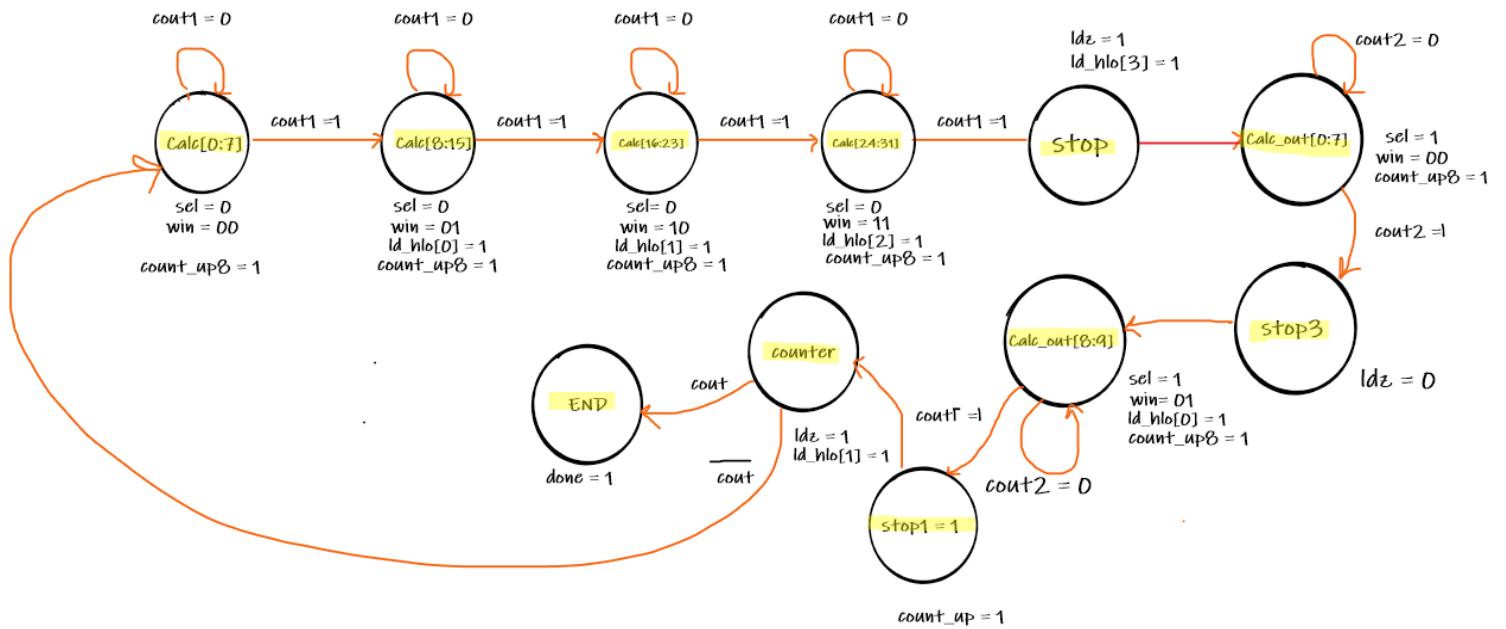
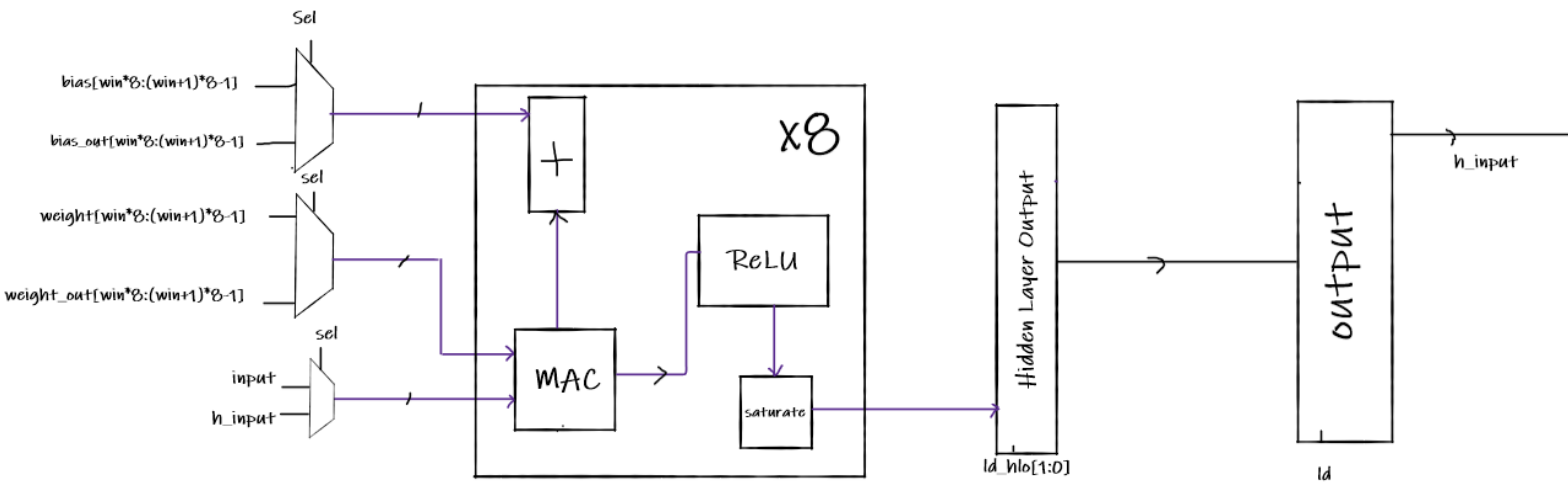
نام استاد: جناب آقای دکتر مدرسی

اعضای گروه:

سارا رضائی منش 810198576

نرگس غلامی 810198477

## Data path and Controller:



## توضیحات مربوط به داده های ورودی:

برای بدست آوردن داده های ورودی در این پروژه از چند برنامه سی پلاس پلاس کمک گرفتیم که اعداد را از حالت هگزگان به حالت باینری و به زبان وریلاگ در می آوردند. سپس از نتایج این کد ها به صورت hard code داخل ماژول ها استفاده شده است.

## توضیحات مربوط به datapath:

مسیر داده در واقع تشکیل شده از 24 مالتی پلکسر، هشت نورون و دو رجیستر خارجی سی تایی می باشد.

### مالتی پلکسر ها:

1. 8 مالتی پلکسر اول (در شکل به صورت یک مالتی پلکسر که هشت اینپوت را انتخاب می کند نمایش داده شده است):  
بالاترین مالتی پلکسر هر بار با استفاده از win و sel هشت بایاس را برای ورود به هشت نورون انتخاب می کند. به این صورت که win در هر clock cycle یک واحد افزایش پیدا کرده و در نتیجه هشت بایاس بعدی انتخاب می شوند و بعد از چهار استیت مقدار sel یک می شود. خروجی هر کدام از این مالتی پلکسر ها یک آرایه هشت تایی هشت بیتی است.
2. 8 مالتی پلکسر دوم نیز به صورت 8 تای اول عمل کرده و تنها تفاوت آنها این است که هر بار هشت سری از وزن های مربوط به یک نورون (که در لایه اول 62 و در لایه دوم 30 وزن می شود) را برای ورود به هشت نورون انتخاب می کند. خروجی هر کدام از این مالتی پلکسر ها یک آرایه هشت تایی 62\*8 بیتی است.
3. هشت مالتی پلکسر سوم تنها با sel عمل می کنند. به این صورت که در چهار استیت اول که مربوط به محاسبات لایه اول می شوند، ورودی های مربوط به لایه اول، و در دو استیت بعد که مربوط به محاسبات لایه دوم می شوند، ورودی های مربوط به لایه دوم که همان خروجی های لایه اول هستند، انتخاب می شوند.

### Neuron ها:

هر نورون تشکیل شده از یک MAC یا PU، یک کامپوننت تابع فعالساز ReLU و یک کامپوننت برای عملیات saturation می باشد. از آنجایی که هر نورون 62 ورودی دارد اما تنها 8 PU در اختیار داریم و هر PU می تواند کار هشت اینپوت را انجام بدهد، هر نورون باید هشت بار به PU ورودی بدهد تا همه partial sum های مدنظر خود را برای بدست آوردن پاسخ نهایی داشته باشد. البته در هنگام محاسبه جواب لایه output، از آنجایی که هر نورون آن سی اینپوت دارد، باید چهار بار این محاسبه انجام گیرد.

### رجیستر Hidden Layer Output:

این رجیستر در واقع متشکل از چهار رجیستر هشت تایی هشت بیتی است و پاسخ های نهایی هر لایه را در خود ذخیره می کند. به عنوان مثال لایه پنهان که 30 نورون دارد، سی خانه از 32 خانه این رجیستر را اشغال می کند و لایه بعد که 10 نورون دارد، ده خانه.

### رجیستر Output:

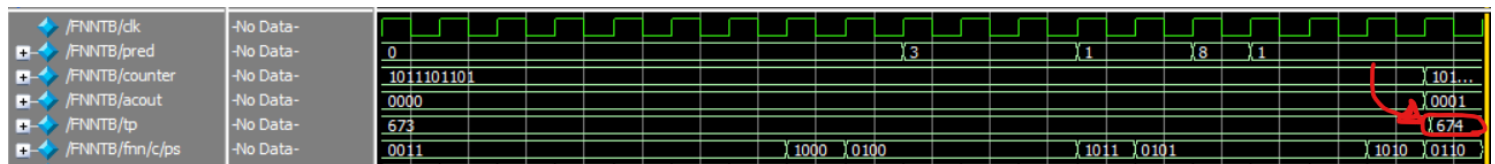
مقدار رجیستر Hidden Layer Output برای لایه پنهان در این رجیستر ذخیره می شوند چرا که می خواهیم مجدد از آنها استفاده کنیم و نمی خواهیم توسط نتایج لایه بعد که مجدد در Hidden Layer Output ذخیره می شود overwrite بشوند.

## توضیح کنترلر:

از آن جایی که در صورت پروژه گفته شده بود که ما در هر لحظه هشت نورون در اختیار داریم باید استیت های خود را به گونه ای طراحی میکردیم که در هر مرحله هشت نورون محاسبات خود را پیش ببرد. همچنین از آنجایی که هشت PU در هر لحظه در اختیار داریم باید آن را هم لحاظ می کردیم. در نتیجه برای 30 نورون لایه ی اول 4 استیت در نظر گرفته شد و در هر استیت یک فور هشت تایی با استفاده از یک counter برای محاسبه خروجی PU ها زده می شود. در تمام این state ها sel برابر با صفر می باشد که نشان دهنده این است که در لایه اول هستیم. همچنین win برابر با شماره استیت می باشد که بازه یک تا چهار را شامل می شود. با استفاده از این دو سیگنال در دیتابیس یک الگو برای دسترسی به دیتاها پیدا کردیم.

همچنین سیگنال ld\_hlo برای ذخیره خروجی هر یک از این استیت ها در رجیستر استفاده می شود. بعد از 4 استیت بالا یک استیت دیگر صبر می کنیم تا خروجی لایه اول را به صورت کامل داشته باشیم. حال به محاسبه لایه دوم که 10 نورون دارد می پردازیم. این لایه دو استیت نیاز دارد و در هر استیت یک فور 4 تایی با استفاده از یک counter زده می شود. منطق سیگنال هایی که در این قسمت لود می شوند مانند قسمت قبل است. تنها تفاوت آنها این است که بین دو استیت مربوط به لایه دوم، یک مرحله صبر می کنیم تا سیگنال ldz را فعال کنیم که مقدار counter صفر شود تا ورودی های بخش دوم لایه دوم نیز به درستی انتخاب شوند. پس از اتمام محاسبات لایه دوم، یک استیت دیگر صبر کرده و کانتر اصلی را یک واحد زیاد می کنیم به این معنا که یک ورودی دیگر را بررسی کردیم. بعد از این مرحله می بینیم که آیا تعداد ورودی هایی که بررسی کردیم بیشتر از 750 تاست یا نه. اگر تمام 750 اینپوت را محاسبه کرده بودیم که به استیت پایان می رویم در غیر این صورت تمام مراحل بالا را برای ورودی های جدید تکرار می کنیم.

تعداد پیش بینی ها درست در طراحی در شکل زیر از waveform مشخص است:



همان طور که مشاهده می شود tp مقدار 674 را گرفته است. یعنی از 750 ورودی که داریم 674 تای آن درست محاسبه شده است. در

نتیجه دقت ما  $674/750 = 89.8$  خواهد بود.

$$\text{Accuracy} = 674/750 = 89.8 = 90\%$$