

컴퓨터 공학 기초 설계 및 실험1

예비 보고서

실험제목: Asynchronous & synchronous counter circuit

실험일자: 2023년 04월 07일 (금)

제출일자: 2023년 04월 04일 (화)

학 과: 컴퓨터정보공학부

담당교수: 신동화 교수님

실습분반: 03

학 번: 2022202065

성 명: 박나림

예비보고서

1. 제목 및 목적

A. 제목

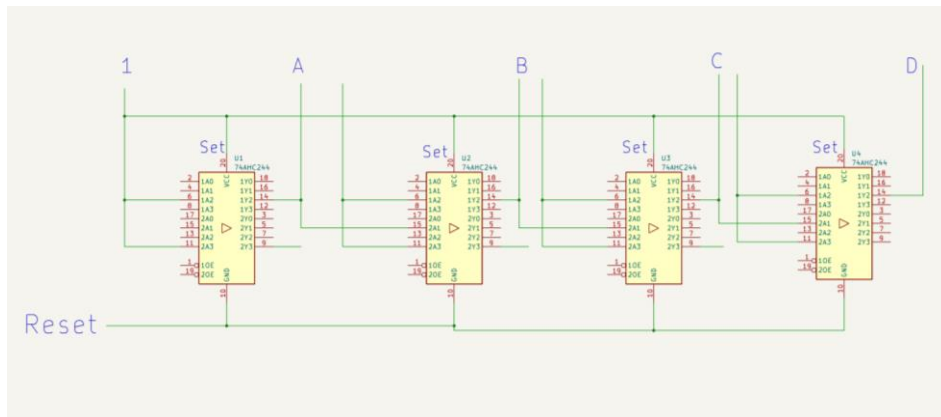
Asynchronous & synchronous counter circuit

B. 목적

비동기 계수회로의 특성을 이해하고 flip flop과의 응용 방법을 알아본다. 가산, 감산 계수 회로의 원리를 이해하고 구성해보도록 한다. 이러한 비동기 계수회로와 동기 계수회로의 차이점을 알아보고 응용할 수 있도록 만든다.

2. 원리(배경지식)

A. 비동기 계수회로



명령어나 연산이 종료되었다는 신호를 기다리는 형식의 디지털 회로로써, 클럭 회로에 의해 운영되지 않는다는 특징이 있다. 클럭의 타이밍 신호에 따라 동작이 되는 동기 회로와의 차이점을 가진다고 할 수 있다. 비동기 회로 중에서도 가산 계수회로, 감산 계수회로, 가감산 계수회로 등이 있는데, 가산에서는 현재 저장되어 있는 값들을 하나씩 증가시키는 형태이므로 Up, down신호가 0에서 1로 바뀌면 클럭도 사이클을 반복한다. 감산은 반대로, 다시 Up, down신호가 0으로 바뀌면 클럭은 똑같이 사이클을 반복한다. 또한 비동기형에서 N진 계수회로라고 하면, N-1번째의 입력 신호를 세어서 계수 종료 상태를 확인하고 이러한 조건이 만족되면 다음 신호 앞쪽을 모두 0인 상태로 만드는 것이다. 따라서 비동기 10진 계수회로라고 한다면, 4개의 flip flop을 직렬로 연결한 상태에서 10번째 클럭이 들어올 때 차례대로 1010을 가져야 되지만 NAND 게이트를 통하여 다시 입력

B. 동기 계수회로

3. 참고문헌

비동기 회로 / <https://url.kr/tf3ex2>

비동기식 카운터 / <https://url.kr/vtphsb>

동기 회로 / <https://url.kr/9a6cxw>

카운터 / <https://url.kr/mj5rdi>