컴퓨터 공학 기초 설계 및 실험1 예비 보고서

실험제목: De Morgan의 정리 & Karnaugh map & XOR 게이트

실험일자: 2023년 03월 24일 (금)

제출일자: 2023년 03월 19일 (일)

학 과: 컴퓨터정보공학부

담당교수: 신동화 교수님

실습분반: 03

학 번: 2022202065

성 명: 박나림

예비보고서

1. 제목 및 목적

A. 제목

De Morgan의 정리 & Karnaugh map & XOR 게이트

B. 목적

드모르간의 정리를 실험을 통하여 증명한다. Bool식을 간소화하는 방법인 카르노 맵을 통해 논리회로, 진리표와 같이 상호변환을 하는 방법과 원리를 익히도록 한다. XOR (Exclusive-OR) gate를 이용하여 기능을 이해하고 응용회로를 구성할 수 있게 만든다.

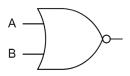
2. 원리(배경지식)

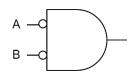
A. De Morgan의 정리

논리곱, 논리합, 부정 연산간의 관계를 정리한 것

1) $\overline{A \cup B} = \overline{A} \cap \overline{B}$: 합의 보수 = 각 보수의 곱

NOR 게이트 $Y = \overline{A + B}$ 와 AND 게이트의 각 입력에 NOT 붙인 $Y = \overline{A} \cdot \overline{B}$ 동일

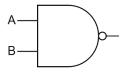


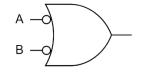


Α	В	Z
0	0	1
0	1	0
1	0	0
1	1	0

2) $\overline{A \cap B} = \overline{A} \cup \overline{B}$: 곱의 보수 = 각 보수의 합

NAND 게이트 $Y = \overline{A \cdot B}$ 와 OR 게이트의 각 입력에 NOT 붙인 $Y = \overline{A} + \overline{B}$ 동일





Α	В	Z
0	0	1
0	1	1
1	0	1
1	1	0

B. Karnaugh Map

Bool 대수를 단순화시키기 위한 방법으로, 모든 입력 값과 출력 값을 진리표처럼 표현하는 것이다. 같은 출력의 패턴을 찾아 묶어서 배치함으로써 단순화시킨다. 주로 2, 3, 4변수에서만 쓰인다. (5변수부터는 비효율적이기 때문)

<진리표>

Α	В	С	Υ
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

<카르노맵>

A BC	00	01	11	10
0	0	0	1	1
1	1	0	1	1

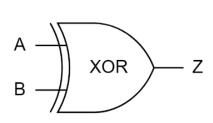
2의 제곱씩(2개, 4개, 8개 등) 묶는다. 이때 AB'C'와 ABC'처럼(1인 경우는 그대로, 0인 경우는 보수 취함) 떨어져 있어도 같이 묶을 수 있다. 마찬가지로 양 끝에 위치한 것들 중 위아래, 좌우, 모서리의 경우도 묶을 수 있다. BC칸의 변수가00, 01, 11, 10 순서(그레이코드)인 이유는 변수를 묶을 때의 편의를 고려하기 위함이다.

최소항 방법: 칸으로 묶은 것 중에서 보라색 칸을 보면 AB'C'와 ABC'인데, 여기서 변하지 않는 것들인 AC'만 남긴다. 같은 방법으로 하늘색 칸에서는 A'BC, A'BC', ABC, ABC'이므로 B만 남긴다. 마지막으로 구한 항들을 합하여, Y = AC' + B으로 논리식을 만든다.

최대항 방법: 최소항 방법과 똑같이 변한 변수를 버린 다음, 보수를 취하는 것을 반대로 한다. 그리고 합하여 항을 만든 다음에 그 항들을 곱한다. 따라서 Y = (A'+C)B' = A'B + A'B'으로 논리식을 만든다.

Don' Care(무관항)이 있을 경우: 0, 1 모두 가능한 출력 값으로, 사용되지 않는 입력에 대한 것이므로 필요할 때만 1처럼 써서 크게 묶을 때 사용하면 편리하다.

C. XOR gate



A	В	Z
0	0	0
0	1	1
1	0	1
1	1	0

Exclusive-OR의 줄임말로, 참인 1값이 홀수 개일 때만 1을 출력하는 논리회로이다. 논리식은 논리기호 \oplus 를 사용하여 $z=A\oplus B$ 로 표현할 수 있다. $(A\bar{B}+\bar{A}B)$

3. 참고문헌

David Money Harris and Sarah L. Harris / Digital Design and Computer Architecture / Elsevier / 2007

De Morgan의 정리 / https://url.kr/wz5nmv
Karnaugh Map / https://url.kr/30a6b4
XOR gate / https://url.kr/x41maz