

컴퓨터 공학 기초 설계 및 실험1

예비 보고서

실험제목: Kirchhoff's current & voltage law

실험일자: 2023년 03월 10일 (금)

제출일자: 2023년 03월 07일 (화)

학 과: 컴퓨터정보공학
부

담당교수: 신동화 교수님

실습분반: 03

학 번: 2022202065

성 명: 박나림

예비보고서

1. 제목 및 목적

A. 제목

Kirchhoff's current & voltage law

B. 목적

회로를 구성하는 node, branch, path, loop의 개념을 알아보도록 한다. 또한 전기회로의 기본 개념인 Kirchhoff's current law, Kirchhoff's voltage law에 대해서 이해하도록 한다. 이를 바탕으로 Kirchhoff's law를 이용하여 단일고리 회로실험을 진행할 수 있게 한다.

2. 원리(배경지식)

A. Node, Path, Loop, Branch

1) Node

둘 이상의 회로요소들이 만나는 연결점으로, '마디'라고도 한다. 모든 소자는 각 단자마다 하나의 마디를 가지며, 실제로는 보통 금속 선으로 연결되어 아주 적은 저항치를 갖지만 회로도에서는 저항이 0으로 되어 있다고 가정한다.

2) Path

어떠한 node에서 시작해 소자를 지나 다른 node로 단 한번씩만 지나갈 수 있도록 하면서 이동해갈 때, 이러한 node와 소자들로 구성된 길을 일컫는 말이다. '경로'라고도 한다.

3) Loop

위의 path중에서 시작 node와 끝 node가 같은 것을 말한다. '폐경로(close path)'라고도 한다.

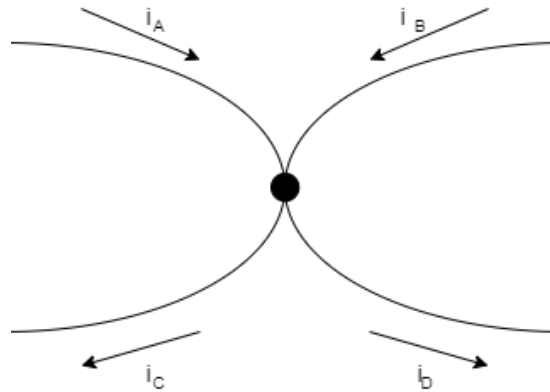
4) Branch

어떠한 소자와 그 소자의 양쪽 끝에 있는 node로 구성된 단일 경로를 말한다. '가지'라고도 하며, 또한 path는 여러 개의 Branch로 구성된다고 할 수 있다.

B. Kirchhoff's law

1) Kirchhoff's current law (KCL)

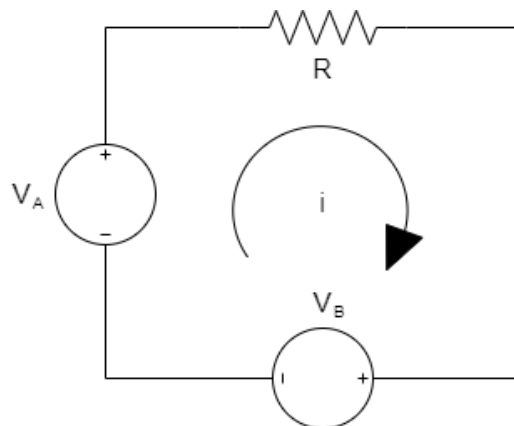
전하는 마디에 축적될 수 없다는 내용을 담은 법칙으로, 어떠한 node로 들어가고 나가는 전류의 대수적인 합은 항상 0이라는 것을 의미한다.



예시로 위처럼 한 node와 그와 연결된 4개의 branch에서 이동하는 전류가 있다고 가정할 때, 총 전류의 대수적인 합은 0이 되어야 하므로 2개는 양수, 나머지 2개는 음수로 들어오고 나가는 방향을 표현할 수 있다. ($i_A + i_B - i_C - i_D = 0$) 따라서 node로 들어가는 전류의 합과 나가는 전류의 합이 같다고도 할 수 있다. ($i_A + i_B = i_C + i_D$)

2) Kirchhoff's voltage law (KVL)

회로 내에서 어떠한 지점으로 단위 전하를 이동시킬 때, 어떤 경로로 이동하든 필요한 에너지는 반드시 하나의 값으로 나와야 한다. 따라서 폐경로, 즉 loop에서 있는 전압의 대수적인 합은 항상 0이라는 것을 의미하는 법칙이다.



계산할 때 보통 시계방향을 기준으로 loop를 따라가면서 들어가는 단자의 부호대로 식을 써주고 값을 더해주는 방정식을 세우면 된다. 그렇게 하면 결과적으로 0이 나오는 걸 확인할 수 있게 된다. ($-V_A + iR + V_B = 0$)

3. 참고문헌

William H. Hayt, Jr / 회로이론 / Mc Graw Hill / 2019
Node / <https://url.kr/6zv3lj>