# 컴퓨터 공학 기초 설계 및 실험1 예비 보고서

실험제목: Adder & Subtractor using 2's complement

실험일자: 2023년 05월 26일 (금)

제출일자: 2023년 05월 21일 (일)

학 과: 컴퓨터정보공학부

담당교수: 신동화 교수님

실습분반: 03

학 번: 2022202065

성 명: 박나림

# 예비보고서

#### 1. 제목 및 목적

#### A. 제목

Adder & Subtractor using 2's complement

#### B. 목적

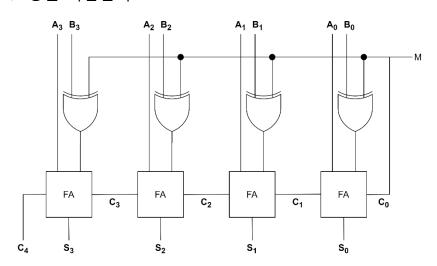
보수를 취하는 방법을 이해하도록 한다. 이러한 보수를 이용하여 병렬 가감산기 회로를 설계하고 동작을 확인한다.

### 2. 원리(배경지식)

#### A. 2의 보수

어떠한 수를 2의 제곱수에서 빼서 얻은 수를 이진수라고 한다. 이러한 이진수 형태에서 주로 음수로 취급되는 것이 2의 보수이다. 주어진 이진수에서 0과 1이 있는 자리를 반전시킨 다음 1을 더하는 방식의 '1의 보수'방법을 이용하여 2의 보수를 구할 수 있다. 이런식으로 만든 2의 보수를 이용하여 덧셈을 진행하면 뺄셈과 같은 연산 결과를 얻을 수 있다. 컴퓨터에서의 2의 보수는 프로그램에서 부호를 지정하는 변수를 사용함으로써 구현할 수 있게 된다.

#### B. 병렬 가감산기

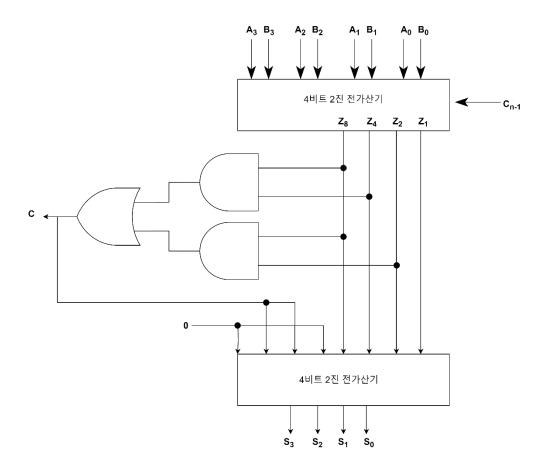


전가산기에 감산기를 더하기 위해서 XOR 게이트를 추가하여 병렬로 배치한 것을 '병렬가감산기'라고 한다. 이러한 병렬가감산기는 가산과 감산의 연산을 하나의 2진 가감산기회로로 결합시키는 형태이다. 위 회로도처럼 각각의 출력 값이 다음 전가산기의 입력으로 다시 들어가는 회로로 설계할 수 있다. XOR 게이트에서의 논리 연산 동작으로, 덧셈인 0인 경우에는 값이 그대로 출력되며, 뺄셈인 1인 경우에는 반대 값이 출력되므로 캐리가 다음 입력으로 들어가서 2의 보수 뺄셈을 진행할 수 있게 되는 것이다.

#### C. BCD 가산기

두 개의 BCD(Binary coded decimal) 숫자를 더하여 BCD로 결과를 출력할 수 있는 회로를 'BCD 가산기'라고 한다. 이러한 덧셈에서 최대로 나올 수 있는 수는 0부터 19까지의 범위의 수가 나올 수 있다.

BCD 보정이 필요한 경우, 캐리를 K로 설정했을 때  $C = K + Z_8Z_4 + Z_8Z_2$  로 식을 쓸 수 있다. 회로도는 다음과 같이 나타낸다.



## 3. 참고문헌

## 2의 보수 / https://url.kr/ei2cf3

David Money Harris and Sarah L. Harris / Digital Design and Computer Architecture / Elsevier / 2007