предполагает ввод сигналов не с внешних выводов порта, а из его регистразащёлки, что позволяет исключить неправильное считывание ранее выведенной информации. Этот механизм обращения к портам реализован в командах:

- ANL логическое «И», например ANL P1,A;
- ORL логическое «ИЛИ», например ORL P2,A;
- XRL «исключающее ИЛИ», например XRL P3,A;
- JBC переход, если в адресуемом бите единица, и последующий сброс бита, например JBC P1.1, LABEL;
- CPL инверсия бита, например CPL P3.3;
- INC инкремент порта, например INC P2;
- DEC декремент порта, например DEC P2;
- DJNZ декремент порта и переход, если его содержимое не равно нулю, например DJNZ r, LABEL;
- MOV PX.Y,С передача бита переноса в бит Y порта X;
- SET PX.Y установка бита Y порта X;
- CLR PX.Y сброс бита Y порта X.

3.8. Таймер/счётчик

В составе микроконтроллера имеются регистровые пары с символическими именами ТН0, ТL0 и ТН1, ТL1, на основе которых функционируют два независимых программно-управляемых 16-битных таймера/счётчика событий (Т/С0 и Т/С1). При работе в качестве таймера содержимое Т/С инкрементируется в каждом машинном цикле, то есть через каждые 12 периодов резонатора. При работе в качестве счётчика содержимое Т/С инкрементируется под воздействием перехода из 1 в 0 внешнего входного сигнала, подаваемого на соответствующий (Т0, Т1) вход микроконтроллера. Опрос сигналов выполняется в каждом машинном цикле. Так как на распознавание перехода требуются два машинных цикла, то максимальная частота подсчёта входных сигналов равна 1/24 частоты резонатора. На длительность периода входных сигналов ограничений сверху нет. Для гарантированного прочтения входного считываемого сигнала он должен удерживать значение 1 как минимум в течение одного машинного цикла.

Для управления режимами работы и для организации взаимодействия таймеров с системой прерывания используются два регистра специальных функций TMOD и TCON, описание которых приводится в табл. 5-7. Для обоих T/C режимы работы 0, 1 и 2 одинаковы. Режимы 3 для T/C0 и T/C1 различны.

Регистр режима работы таймера/счётчика

Символ	Разряд	Имя и назначение			
GATE	TMOD.7 для T/C1 TMOD.3 для T/C0	Управление блокировкой. Если бит установлен, то таймер/счётчик "х" разрешен до тех пор, пока на входе "INT х" высокий уровень и бит управления "TRx" установлен. Если бит сброшен, то T/C разрешается, как только бит управления "TRx" устанавливается			
C/T	TMOD.6 для T/C1 TMOD.2 для T/C0	Бит выбора режима таймера или счётчика событий. Если бит сброшен, то работает таймер от внутренне- го источника сигналов синхронизации. Если бит установлен, то работает счётчик от внешних сигна- лов на входе "Тх"			
M1	TMOD.5 для T/C1 TMOD.1 для T/C0	Режим работы (см. табл. 6)			
M0	TMOD.4 для T/C1 TMOD.0 для T/C0				

Таблица 6 Режимы работы таймера/счётчика

M1	M 0	Режим работы			
0	0	"TLx" работает как 5-битный предделитель			
0	1	16-битный таймер/счётчик. "THx" и "TLx" включены последовательно			
1	0	8-битный автоперезагружаемый таймер/счётчик. "THx" хранит значение, которое должно быть перезагружено в "TLx" каждый раз по переполнению			
1	1	Таймер/счётчик 1 останавливается. Таймер/счётчик 0: TL0 работает как 8-битный таймер/счётчик, и его режим определяется управляющими битами таймера 0. TH0 работает только как 8-битный таймер, и его режим определяется управляющими битами таймера 1			

Режим 0. Перевод любого Т/С в этот режим делает его 8-разрядным таймером, на вход которого подключен 5-битный предделитель частоты на 32. В этом режиме таймерный регистр имеет разрядность 13 бит. При переходе из состояния "все единицы" в состояние "все нули" устанавливается флаг прерывания от таймера ТF1. Входной синхросигнал таймера 1 разрешен (поступает на вход Т/С), когда управляющий бит TR1 установлен в 1 и либо управляющий бит GATE (блокировка) равен 0, либо на внешний вход запроса прерывания INT1 поступает уровень 1.

Установка бита GATE в 1 позволяет использовать таймер для измерения длительности импульсного сигнала, подаваемого на вход запроса прерывания.

Таблица 7

Регистр управления/статуса таймера

Символ	Разряд	Имя и назначение					
TF1	TCON.7	Флаг переполнения таймера 1. Устанавливается аппаратно при переполнении таймера/счётчика. Сбрасывается при обслуживании прерывания аппаратно					
TR1	TCON.6	Бит управления таймера 1. Устанавливается/сбрасывается программой для пуска/останова					
TF0	TCON.5	Флаг переполнения таймера 0. Устанавливается аппаратно. Сбрасывается при обслуживании прерывания					
TR0	TCON.4	Бит управления таймера 0. Устанавливается/сбрасывается программой для пуска/останова таймера/счётчика					
IE1	TCON.3	1					
IT1	TCON.2	Бит управления типом прерывания 1. Устанавливает- ся/сбрасывается программно для спецификации запроса INT1 (срез/низкий уровень)					
IE0	TCON.1	Флаг фронта прерывания 0. Устанавливается по срезу сигнала INT0. Сбрасывается при обслуживании прерывания					
IT0	TCON.0						

Режим 1. Работа любого Т/С в этом режиме такая же, как и в режиме 0, за исключением того, что таймерный регистр имеет разрядность 16 бит.

Режим 2. В этом режиме работа организована таким образом, что переполнение (переход из состояния "все единицы" в состояние "все нули") 8-битного счётчика TL1 приводит не только к установке флага TF1, но и автоматически перезагружает в TL1 содержимое старшего байта (TH1) таймерного регистра, которое предварительно было задано программным путем. Перезагрузка оставляет содержимое TH1 неизменным. В режиме 2 T/C0 и T/C1 работают совершенно одинаково.

Режим 3. В этом режиме T/C0 и T/C1 работают по-разному. Т/C1 сохраняет неизменным своё текущее содержимое. Иными словами, эффект такой же, как и при сбросе управляющего бита TR1 в нуль. В этом режиме TL0 и TH0 функционируют как два независимых 8-битных счётчика. Работу TL0 определяют управляющие биты T/C0 (C/T, GATE, TR0), входной сигнал INT0 и флаг переполнения TF0. Работу TH0, который может выполнять только функции таймера (подсчёт машинных циклов микроконтроллера), определяет управляющий бит TR1. При этом TH0 использует флаг переполнения TF1.

Режим 3 используется в тех случаях, когда требуется наличие дополнительного 8-битного таймера или счётчика событий. Можно считать, что в режиме 3 микроконтроллер имеет в своем составе три таймера/счётчика. В том случае, если Т/С0 используется в режиме 3, Т/С1 может быть или включен, или выключен, или переведен в свой собственный режим 3, или может быть использован последовательным портом в качестве генератора частоты передачи, или, наконец, может быть использован в любом применении, не требующем прерывания.

3.9. Последовательный порт

Через универсальный асинхронный приёмопередатчик UART (Universal Asynchronous Receiver-Transmitter) происходит передача информации, представленной последовательным кодом (младшими битами вперед), в полнодуплексном режиме обмена. В состав UART, называемого часто последовательным портом, входят принимающий и передающий сдвигающие регистры, а также специальный буферный регистр (SBUF) приёмопередатчика.

3.9.1. Регистр SBUF

Представляет собой два независимых регистра: буфер приёмника и буфер передатчика. Загрузка байта в SBUF немедленно вызывает начало процесса передачи через последовательный порт. Когда байт считывается из SBUF, это значит, что его источником является приёмник последовательного порта. Запись байта в буфер приводит к автоматической переписи байта в сдвигающий регистр передатчика и инициирует начало передачи байта. Наличие буферного регистра приёмника позволяет совмещать операцию чтения ранее принятого байта с приёмом очередного байта. Если к моменту окончания приёма байта предыдущий байт не был считан, то он будет потерян.

Последовательный порт может работать в четырех различных режимах.

Режим 0. Информация передаётся и принимается через вход приёмника RXD. Принимаются и передаются 8 бит данных. Через внешний выход передатчика TXD выдаются импульсы сдвига, которые сопровождают каждый бит. Частота передачи равна 1/12 частоты резонатора.

Режим 1. Через ТХD передаются или из RXD принимаются 10 бит: старт-бит (0), 8 бит данных и стоп-бит (1). Скорость приёма/передачи — величина переменная и задаётся таймером.

Режим 2. Через ТХD передаются или из RXD принимаются 11 бит: старт-бит, 8 бит данных, программируемый девятый бит и стоп-бит. При передаче девятый бит может использоваться для повышения достоверности передачи путём контроля по чётности и в него можно поместить значение признака паритета из PSW. Частота приёма/передачи выбирается программно и может быть равна 1/32 или 1/64 частоты резонатора в зависимости от SMOD.

Режим 3. Совпадает с режимом 2, но частота приёма/передачи является величиной переменной и задаётся таймером.

3.9.2. Регистр SCON

Регистр предназначен для управления режимом работы UART. Регистр содержит управляющие биты и девятый бит принимаемых или передаваемых данных RB8 и TB8, а также биты прерывания приёмопередатчика RI и TI. Функциональное назначение битов указано в табл. 8 и 9.

Таблица 8

Регистр у правления/статуса UART

Символ	Разряд	Имя и назначение						
SM0	SCON.7	Биты управления режимом работы UART. Устанавливают-						
SM1	SCON.6	ся/сбрасываются программно (табл. 9)						
SM2	SCON.5	Бит управления режимом UART. Устанавливается программно для запрета приёма сообщения, в котором девятый бит равен 0						
REN	SCON.4	Бит разрешения приёма. Устанавливается/сбрасывается программ- но для разрешения/запрета приёма последовательных данных						
TB8	SCON.3	Передача бита 8. Устанавливается/сбрасывается программно для задания девятого передаваемого бита в режиме UART - 9 бит						
RB8	SCON.2	Приём бита 8. Устанавливается/сбрасывается аппаратно для фиксации девятого принимаемого бита в режиме UART - 9 бит						
TI	SCON.1	Флаг прерывания передатчика. Устанавливается аппаратно при окончании передачи байта. Сбрасывается программно после обслуживания прерывания						
RI	SCON.0							

Режим работы UART

Таблица 9

SM0	SM1	Режим работы UART				
0	0	Сдвигающий регистр расширения ввода/вывода				
0	1	UART - 8 бит. Изменяемая скорость передачи				
1	0	UART - 9 бит. Фиксированная скорость передачи				
1	1	UART - 9 бит. Изменяемая скорость передачи				

Режим работы UART задаётся выполняемой программой путём загрузки в два старших разряда SCON. Во всех режимах передача инициируется любой командой, где SBUF указан как получатель байта. Приём в UART в режиме 0 происходит при условии RI=0 и REN=1. В режимах 1-3 приём начинается с приходом старт-бита, если REN=1.

В ТВ8 программно устанавливается значение девятого бита данных, который будет передан в режиме 2 или 3. В RВ8 фиксируется в режимах 2 и 3 девятый принимаемый бит данных. В режиме 1, если SM2=0, в бит RВ8 заносится стоп-бит. В режиме 0 RВ8 не используется.

Флаг прерывания передатчика ТІ устанавливается аппаратно в конце периода передачи восьмого бита данных в режиме 0 и в начале периода передачи стоп-бита в режимах 1-3. Подпрограмма обслуживания этого прерывания должна сбрасывать бит ТІ.

Флаг прерывания приёмника RI устанавливается аппаратно в конце периода приёма восьмого бита данных в режиме 0 и в середине периода приёма стол-бита в режимах 1-3. Подпрограмма обслуживания прерывания должна сбрасывать бит RI.

3.9.3. Работа UART в мультиконтроллерных системах

В системах управления, которые используются в топологически распределенных объектах, возникает задача обмена информацией между множеством микроконтроллеров, объединенных в локальную вычислительно-управляющую сеть. Как правило, локальные сети на основе Intel 8051 имеют магистральную архитектуру с разделяемым моноканалом (коаксиальный кабель, витая пара, оптоволокно), по которому осуществляется обмен информацией между контроллерами.

Бит SM2 в SCON позволяет простыми средствами реализовать межконтроллерный обмен. Механизм обмена построен на том, что в режимах 2 и 3 программируемый девятый бит данных при приёме фиксируется в бите RB8. UART может быть запрограммирован таким образом, что при получении стоп-бита прерывание от приёмника будет возможно только при условии RB8=1. Ведущий контроллер всем ведомым передаёт широковещательное сообщение байтомидентификатором абонента, которое отличается от байтов данных только тем, что в его девятом бите содержится 1. Ведомые по этому признаку вызывают подпрограммы сравнения байта-идентификатора с кодом собственного сетевого адреса. Адресуемый контроллер сбрасывает свой SM2 и готовится к приёму блока данных. Остальные ведомые микроконтроллеры оставляют неизменными свои SM2=1 и передают управление основной программе. При SM2=1 информационные байты в сети прерывания не вызывают.

В режиме 1 автономного микроконтроллера SM2 используется для контроля истинности стоп-бита. В режиме 0 SM2 не используется и должен быть сброшен.

3.9.4. Скорость приёма/передачи

Скорость зависит от режима работы UART. В режиме 0 частота зависит только от резонатора: $f_0 = f_{pes}/12$. За один машинный цикл передаётся один бит.

В режимах 1-3 скорость зависит от значения управляющего бита SMOD в регистре специальных функций PCON (табл. 10).

В режиме 2 частота передачи $f_2=(2^{SMOD}/64)f_{pes}$.

В режимах 1 и 3 в формировании частоты передачи кроме управляющего бита SMOD принимает участие таймер 1. При этом частота передачи зависит от частоты переполнения (OVT1) и определяется следующим образом: $f_{1,3}$ =($2^{SMOD}/32$) f_{OVT1} . Прерывание от таймера 1 в этом случае должно быть заблокировано. Сам T/C1 может работать и как таймер, и как счётчик событий в любом из трёх режимов. Однако наиболее удобно использовать режим таймера с автоперезагрузкой (старшая тетрада TMOD=0010B). При этом частота передачи определяется выражением $f_{1,3}$ =($2^{SMOD}/32$)($f_{pes}/12$)(256-(TH1)). В табл. 11 приводится описание способов настройки T/C1 для получения типовых частот передачи данных через UART.

Таблица 10

Регистр управления мощностью РСОN

Символ	Разряд	Наименование и функция				
SMOD	PCON.7	Удвоенная скорость передачи. Если бит установлен в 1, то ско				
		рость передачи вдвое больше, чем при SMOD=0				
-	PCON.6-4	Не используются				
GF1	PCON.3	Флаги, специфицируемые пользователем (флаги общего назначе-				
GF0	PCON.2	(кин				
PD	PCON.1	Бит пониженной мощности. При установке в 1 микроконтроллер				
		переходит в режим пониженного энергопотребления				
IDL	PCON.0	Бит холостого хода. Если бит установлен в 1, то микроконтроллер				
		переходит в режим холостого хода				

Примечание. При одновременной записи 1 в PD и IDL бит PD имеет преимущество. Сброс PCON выполняется путем загрузки в него кода 0XXX0000.

Таблица 11 Настройка таймера 1 для управления частотой работы UART

Частота приёма/ передачи		Частота резонато- ра, МГц	SMOD	Таймер/счётчик 1		
(BAUD RA	C/T			Режим (MODE)	Перезагружа- емое число	
Режим 0, макс.:	1 МГц	12	X	X	X	X
Режим 2, макс.:	375 кГц	12	1	X	X	X
Режимы 1,3:	62,5 кГц	12	1	0	2	0FFH
	19,2 кГц	11,059	1	0	2	0FDH
	9,6 кГц	11,059	0	0	2	0FDH
	4,8 кГц	11,059	0	0	2	0FAH
	2,4 кГц	11,059	0	0	2	0F4H
	1,2 кГц	11,059	0	0	2	0E8H
	137,5 Гц	11,059	0	0	2	1DH
	110 Гц	6	0	0	2	72H
	110 Гц	12	0	0	1	0FEEBH

3.10. Система прерываний

Внешние прерывания INT0 и INT1 (рис. 2) могут быть вызваны уровнем или переходом сигнала из 1 в 0 на входах микроконтроллера в зависимости от значений управляющих битов IT0 и IT1 в регистре TCON. От внешних прерываний устанавливаются флаги IE0 и IE1 в регистре TCON, которые инициируют вызов соответствующей подпрограммы обслуживания прерывания. Сброс этих флагов выполняется аппаратно только в том случае, если прерывание было вызвано по переходу (срезу) сигнала. Если же прерывание вызвано уровнем входного сигнала, то сбросом флага IE управляет соответствующая подпрограмма обслуживания прерывания путем воздействия на источник прерывания с целью снятия им запроса.