МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ КАЗАХСТАН АЛМАТИНСКИЙ КОЛЛЕДЖ СВЯЗИ ПРИ КАЗАХСКО – АМЕРИКАНСКОМ УНИВЕРСИТЕТЕ



Аяшова А.М.

СБОРНИК АКТИВНОГО РАЗДАТОЧНОГО МАТЕРИАЛА ПО ДИСЦИПЛИНЕ «ЦИФРОВЫЕ УСТРОЙСТВА И МИКРОПРОЦЕССОРНЫЕ СИСТЕМЫ» ДЛЯ УЧАЩИХСЯ СПЕЦИАЛЬНОСТЕЙ: «Вычислительная техника и программное обеспечение»

X_1	X ₂	X_3	\mathbf{Y}_{1}

 \mathbf{C}

Список принятых сокращений и терминологии:

лекция 1.

Введение. Основные определения Основы цифровой техники.

кодовым словом

<u>кодом</u>

цифровыми устройствами

Общие сведения о логических элементах.

логическими элементами

логическими переменными

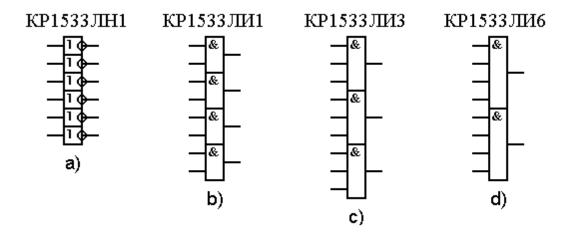
логическими аргументами

логическими функциями

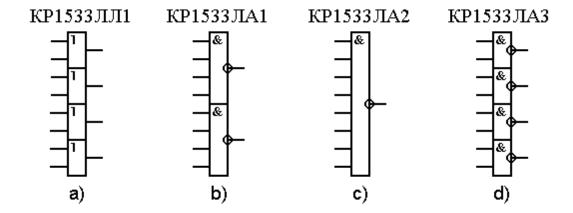
Табл. 1

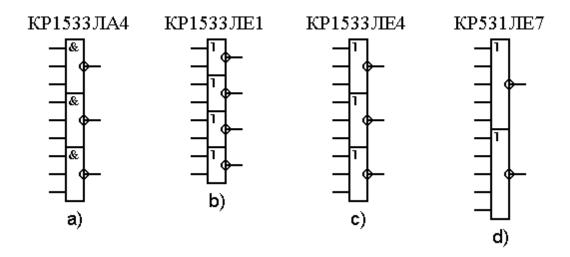
1 40,11, 1				
Названия элементов	Условное графическо е изображени е	Выполняемы е операции	Символи- ческая запись операции	Таблица истинности
	x—∏— y x—[>>>– y		$Y = \overline{X}$	$\begin{bmatrix} X & Y \\ 0 & I \\ I & 0 \end{bmatrix}$
	$ \begin{array}{c} X_1 \longrightarrow & \\ X_2 \longrightarrow & \\ X_1 \longrightarrow & \\ X_2 \longrightarrow & \\ \end{array} $		$Y = X_1 \cdot X_2 =$ $= X_1 \wedge X_2$	X_1 X_2 Y
	$ \begin{array}{c} X_1 \longrightarrow Y \\ X_2 \longrightarrow Y \end{array} $ $ \begin{array}{c} X_1 \longrightarrow Y \\ X_2 \longrightarrow Y \end{array} $		$Y = X_1 \vee X_2$	X_1 X_2 Y
	X ₁ —		$Y = \overline{X_1 \cdot X_2} =$ $= X_1 / X_2$	$X_1 X_2 Y$

ИМС логических элементов.



Л

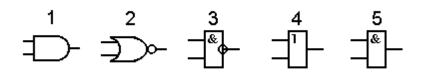




Контрольные вопросы:

Ответить на следующие тестовые вопросы:

1.



2.			
D)			
3.			ţ
4.			•
5.			

The glossary

Задание для СРС

Задание для СРСП:

ЛЕКЦИЯ 2. Синтез КЦУ Формы записи логических функций.

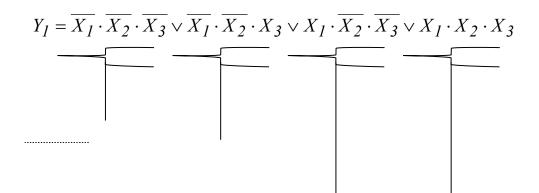
 X_1 X_2 X_3 Y_1

1. СДНФ дизъюнктивная

Y, 1

$$X_1$$
 X_2 X_3

 Y_1

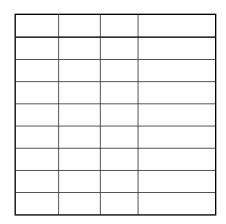


Подбор микросхем, построение и анализ работы схем ЦУ в базисе и,или,не.

Оценка качества схем.

"Перечень элементов"

Ответить на тестовый вопрос:



B)
$$Y = X_1 \cdot X_2 \cdot X_3 \vee X_1 \cdot X_2 \cdot X_3 \vee X_1 \cdot X_2 \cdot X_3 \vee X_1 \cdot X_2 \cdot X_3$$

C)
$$Y = (X_1 \vee X_2 \vee X_3) \cdot (X_1 \vee X_2 \vee X_3) \cdot (X_1 \vee X_2 \vee X_3)$$
.

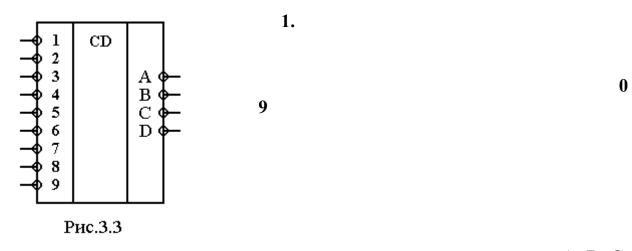
The glossary

Задание для СРС

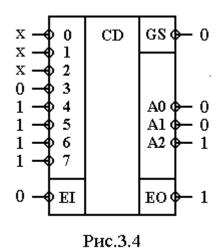
Задание для СРСП

 ЛЕКЦИЯ 3.
 .

 Шифратор
 кодер
 coder
 encoder



A, B, C,

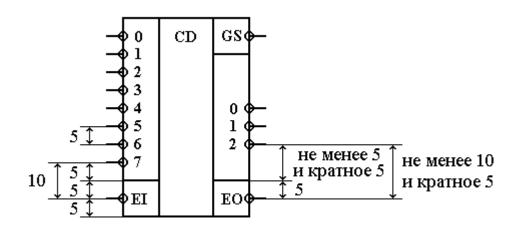


0...7 A0, A1, A2

EI enable input EI EI

EO enable output

GS group signal



Синтез и анализ работы шифраторов на микросхемах логических элементов.

1.

2.

Входы десятичных цифр	Выходы кода "8421") 1
X	D	C	В	A

3.

$$A = X_1 \vee X_3 \vee X_5 \vee X_7 \vee X_9$$

$$B = X_2 \vee X_3 \vee X_6 \vee X_7$$

$$C = X_4 \vee X_5 \vee X_6 \vee X_7$$

$$D = X_8 \vee X_9$$

4.

$$A = \overline{\overline{X_1 \vee X_3 \vee X_5 \vee X_7 \vee X_9}} = \overline{\overline{X_1 \cdot \overline{X_3} \cdot \overline{X_5} \cdot \overline{X_7} \cdot \overline{X_9}}} = \overline{X_1} / \overline{X_3} / \overline{X_5} / \overline{X_7} / \overline{X_9}$$

$$B = \overline{X_2} / \overline{X_3} / \overline{X_6} / \overline{X_7}$$

$$C = \overline{X_4} / \overline{X_5} / \overline{X_6} / \overline{X_7}$$

$$D = \overline{X_8} / \overline{X_9}$$

5.

6.

7.

8.

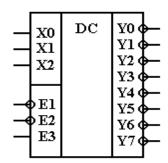
9.

Контрольные вопросы:

Входы десятичных цифр 0 1 2 3 4 5 0 0 0 0 0 0 1 1 1 1 1 0 8 9 9 9 $\underline{\mathbf{D1}}$ I I I D2.1 Выходы кода "8421" I & I ı • В I D2.2 & I ı I ı D3.1

Ответить на тестовые вопросы:

•



The glossary

Задание для СРС

Задание для СРСП

ЛЕКЦИЯ 4-5. Преобразователи кодов. Мультиплексоры и демультиплексоры.

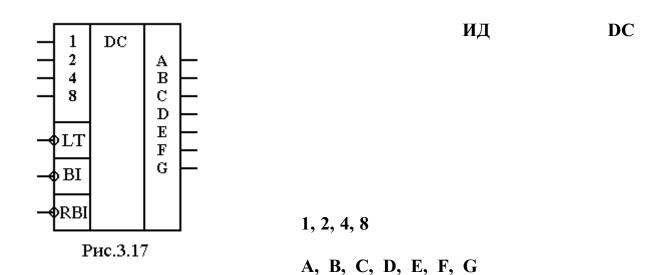
Преобразователь кодов code converter

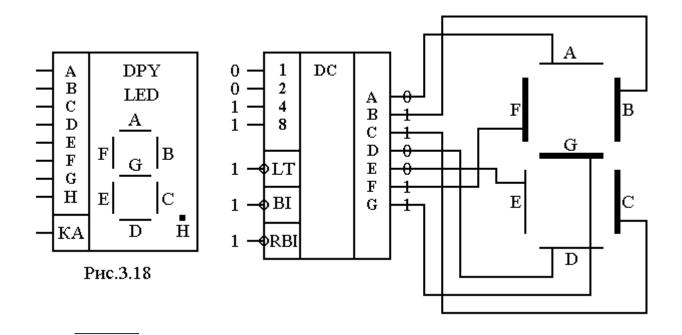
ПР

ПП

X/Y

сегментными цифровыми индикаторами





Десятичные	Bxo	ды ко	да ''74	421"	Вь	іходы	кода	"3a +	2"
цифры	X_3	X_2	X_1	X_0	Y ₄	\mathbf{Y}_3	Y ₂	\mathbf{Y}_{1}	Y ₀

$$\frac{\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}}{\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}}$$

$$\frac{\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}}{\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}}$$

$$\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}$$

$$\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}$$

$$\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot X_0$$

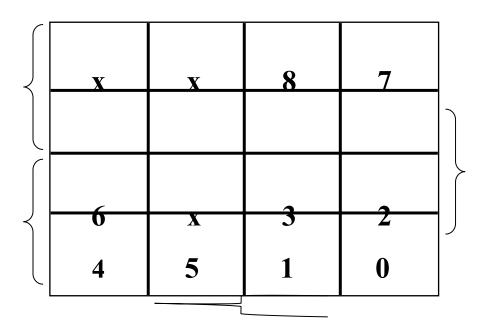
$$\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot X_0$$

$$\overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}$$

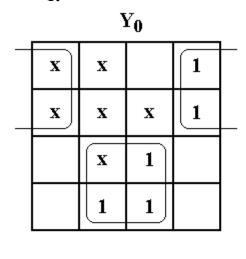
$$X_3 \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}$$

$$X_3 \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}$$

$$X_3 \cdot \overline{X_2} \cdot \overline{X_1} \cdot \overline{X_0}$$



1.



	7	Y ₁	
x	x	1	1
x	x	\mathbf{x}	
	x	1	
1			1

Y_2				
$\overline{\mathbf{x}}$	X		1	
x	x	x	1	
1	X			
1		1		

1 1	Y ₃				
x	X	1			
x	x	x	1		
	x	1	1		
1					
\top					

Y_4				
x	X	1	1	
x	x	x	1	
1	x			
	1			

2.

$$Y_0 = \underline{X_3 \cdot \overline{X_0}} \vee \overline{X_3} \cdot X_0$$

$$Y_I = \underbrace{X_3 \cdot X_0}_{} \vee X_I \cdot X_0 \vee \overline{X_I} \cdot \overline{X_0}$$

$$Y_2 = \underline{X_3 \cdot \overline{X_0}} \vee X_2 \cdot \overline{X_0} \vee \overline{X_3} \cdot \overline{X_2} \cdot \overline{X_1} \cdot X_0$$

$$Y_3 = \underline{X_3 \cdot X_0} \vee \overline{X_2} \cdot X_1 \vee X_2 \cdot \overline{X_1} \cdot \overline{X_0}$$

$$Y_4 = X_3 \vee X_2 \cdot X_1 \vee X_2 \cdot X_0$$

 $X_0, X_1, X_2 \quad X_3$

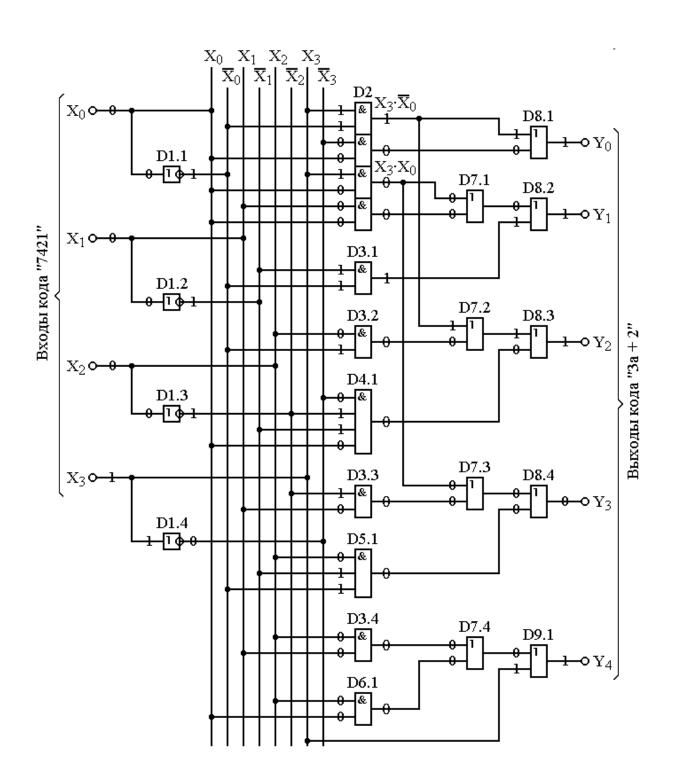
Всего

3.

4.

5.

6.



Контрольные вопросы:

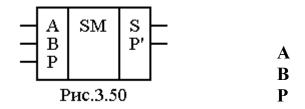
The glossary

Задание для СРС

Задание для СРСП

Двоичные сумматоры binary adder

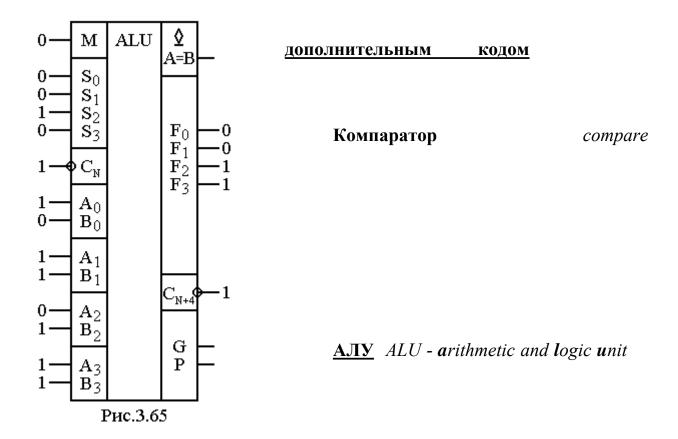
одноразрядным сумматором



S P'

<u>Субтракторы</u>

subtract



Контрольные вопросы:

The glossary

Задание для СРС

.

Задание для СРСП

ЛЕКЦИЯ 7-8. РАЗДЕЛ 3. Последовательностные цифровые устройства.

статическими динамическими

1. Прямые динамические

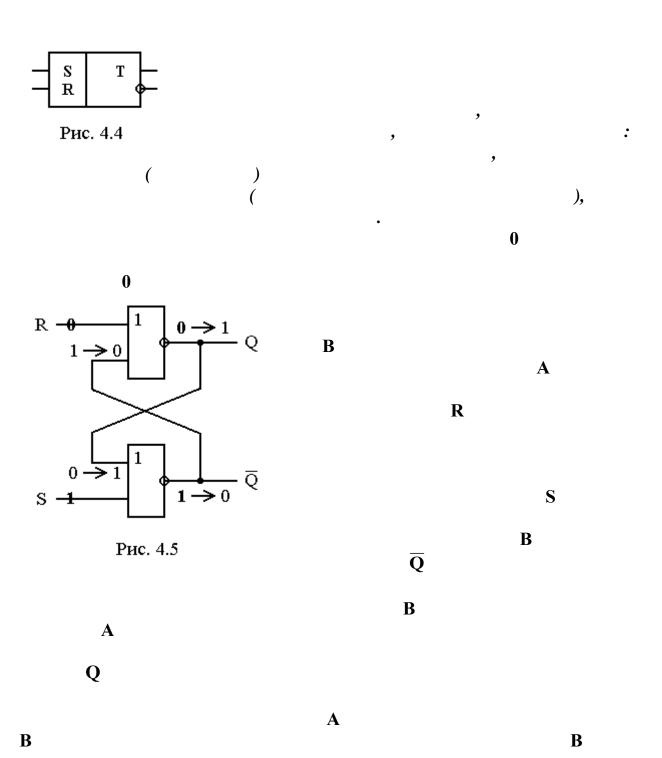
Рис. 4.2

2. Инверсные динамические

Рис. 4.3

§ 4.3. Структура и особенности работы интегральных триггеров.

7. <u>RS-триггеры.</u>



Вывод:

RS-

8. ЈК-триггеры.

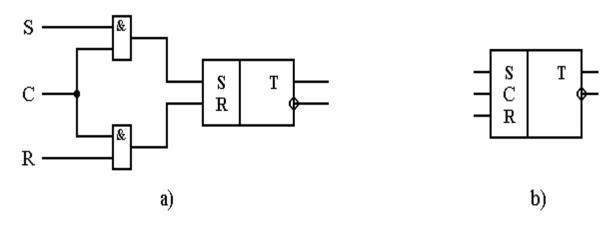


Рис. 4.6

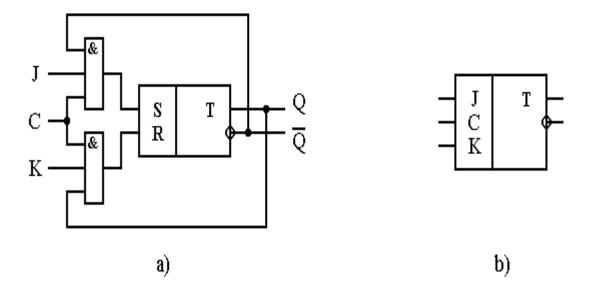
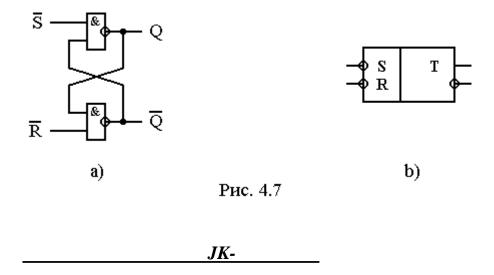


Рис. 4.8



3. <u>D-триггеры.</u>

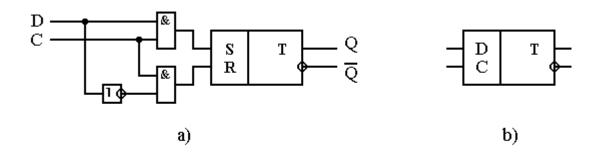


Рис. 4.10

4. Т-триггеры.

D-

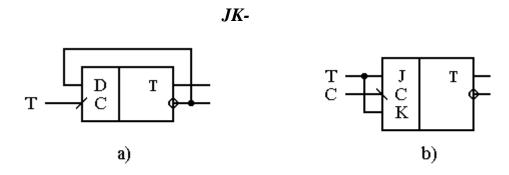
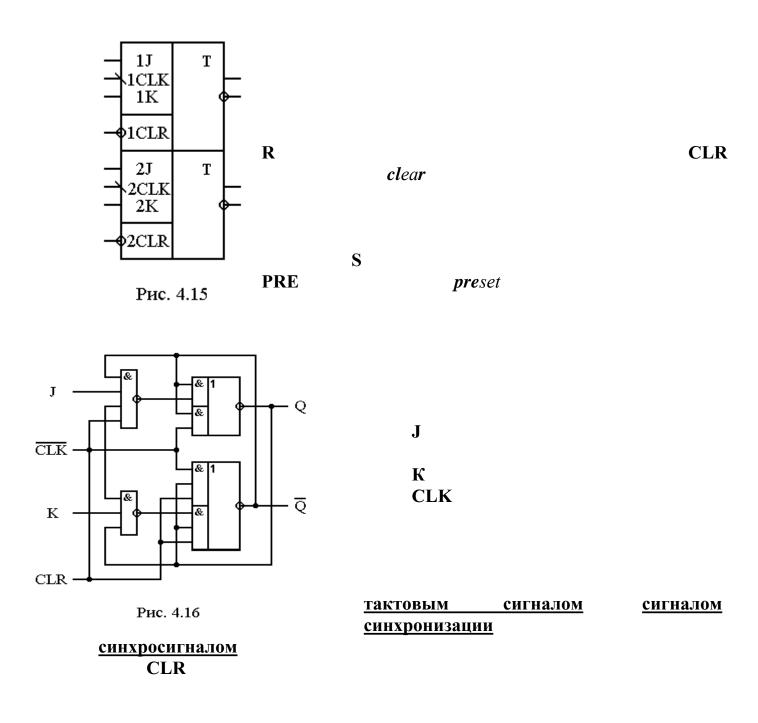
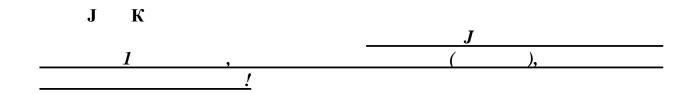


Рис. 4.11

§ 4.4. Микросхемы интегральных триггеров.

T TB TM





CLK

1.

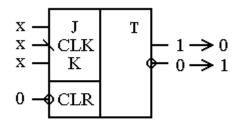


Рис. 4.17

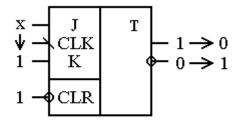


Рис. 4.18

Контрольные вопросы:

1.	2.	3.	RS 4.	5.
		The gloss	<u>sary</u>	
		Задание для	і СРСП	
2.				
<u>Регистр</u>		лекция 9.	•	

Микросхемы регистров. Временные диаграммы. **ИР**

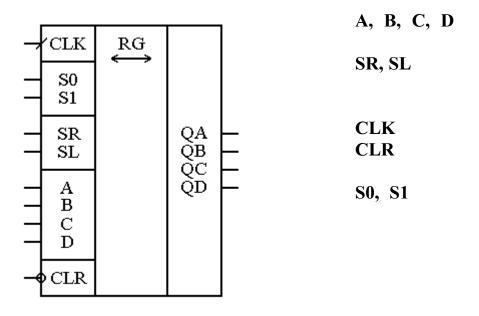


Рис. 4.24

S1	S0	Режимы работы

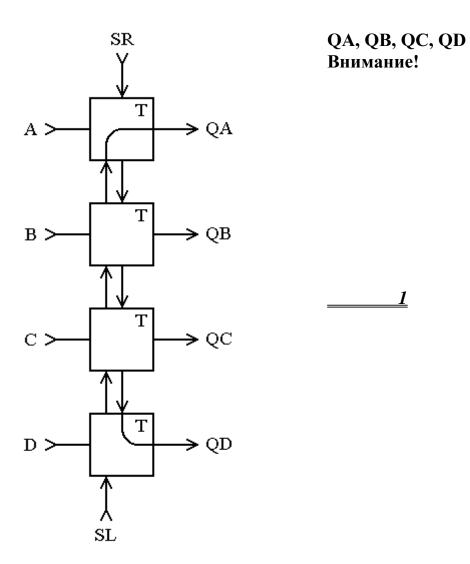


Рис. 4.25

Контрольные вопросы:

The glossary

Задание для СРС

Задание для СРСП

ЛЕКЦИЯ 10-11.

Счетчик

счетный вход

Счетчики с параллельным переносом.

1.

2.

Harran	Помот Р		пьтат подсчета				Сигиали и на руднау									
Номер входного				в двоичном коде на выходах			Сигналы на входах триггеров									
импульса	числ	іами			\mathbf{Q}_3	Q_2	\mathbf{Q}_1	\mathbf{Q}_0	J_3	K_3	J_2	K ₂	J_1	K_1	J_0	\mathbf{K}_{0}
	1	•		1												
	2			2	→											
		14														

Переходы	D	T	J K	S R

$\overline{Q_3} \cdot \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0}$	$Q_3 \cdot Q_2 \cdot \overline{Q_1} \cdot Q_0$
$Q_3 \cdot Q_2 \cdot \overline{Q_1} \cdot \overline{Q_0}$	$Q_3 \cdot \overline{Q_2} \cdot Q_1 \cdot Q_0$
$Q_3 \cdot \overline{Q_2} \cdot Q_1 \cdot \overline{Q_0}$	$Q_3 \cdot \overline{Q_2} \cdot \overline{Q_1} \cdot Q_0$
$Q_3 \cdot \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0}$	$\overline{Q_3} \cdot Q_2 \cdot Q_1 \cdot Q_0$
$\overline{Q_3} \cdot Q_2 \cdot Q_1 \cdot Q_0$	$\overline{Q_3} \cdot Q_2 \cdot \overline{Q_1} \cdot Q_0$
$\overline{Q_3} \cdot Q_2 \cdot \overline{Q_1} \cdot \overline{Q_0}$	$\overline{Q_3} \cdot \overline{Q_2} \cdot Q_1 \cdot Q_0$
$\overline{Q_3} \cdot \overline{Q_2} \cdot Q_1 \cdot \overline{Q_0}$	$\overline{Q_3} \cdot \overline{Q_2} \cdot \overline{Q_1} \cdot Q_0$

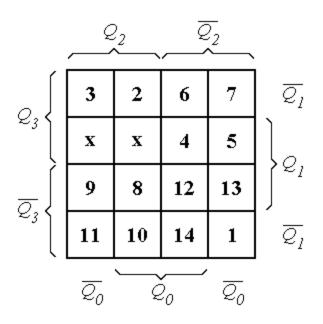


Рис. 4.38

4.
$$J K$$

5.
$$J \quad K$$

$$J_0 = K_0 = I$$

$$J_2 = K_2 = \overline{Q_1} \cdot \overline{Q_0}$$

$$J_1 = Q_3 \cdot \overline{Q_0} \vee Q_2 \cdot \overline{Q_0}$$

$$J_2 = K_2 = \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0}$$

$$K_1 = \overline{Q_0}$$

$$J_{0} = K_{0} = 1$$

$$K_{1} = \overline{Q_{0}}$$

$$J_{1} = \overline{\overline{Q_{3} \cdot \overline{Q_{0}}} \vee Q_{2} \cdot \overline{Q_{0}}} = \overline{(\overline{Q_{3} \cdot \overline{Q_{0}}}) \cdot (\overline{Q_{2} \cdot \overline{Q_{0}}})} = (Q_{3} / \overline{Q_{0}}) (Q_{2} / \overline{Q_{0}})$$

$$J_{2} = K_{2} = \overline{\overline{Q_{1}} \cdot \overline{Q_{0}}} = \overline{\overline{Q_{1}} / \overline{Q_{0}}}$$

ı v	$\overline{0}$		$\overline{}$	
$J_3 = K_3 =$	$Q_2 \cdot Q_1$	$\cdot Q_0 =$	Q_3/Q	$2/Q_0$

8.

9. 10.

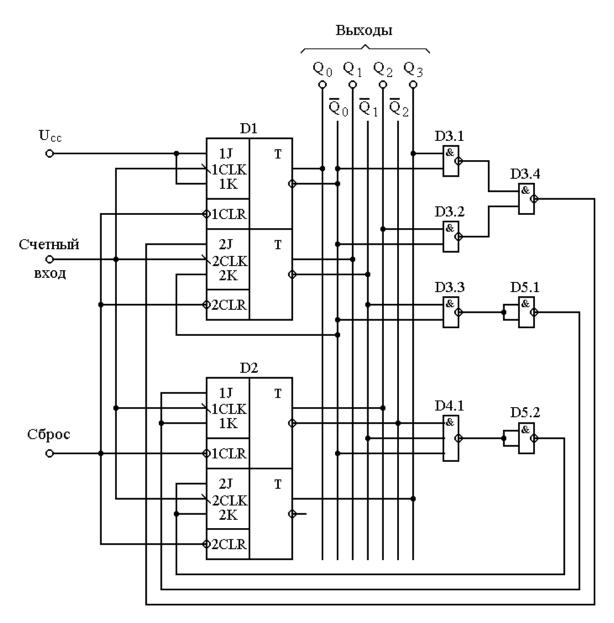


Рис. 4.41 Примеры работы микросхем счетчиков.

CLK CLR ENT enable T

ENP enable P

QA,QB,QC,QD

RCO carry out

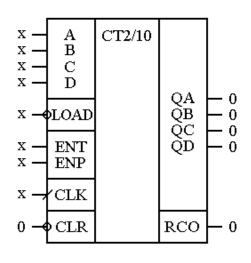


Рис. 4.43

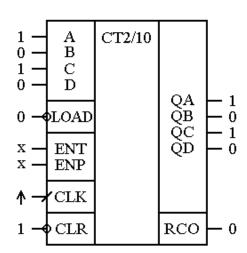


Рис. 4.44

Контрольные вопросы:

The glossary

Задание для СРС

Задание для СРСП

ЛЕКЦИЯ 12. Запоминающие устройства

устройства (ЗУ)

<u>запоминающие</u> <u>ячейки</u>

Тип ЗУ	Маркиров ка микросхем ы	Обозначение в условном графическом изображении

Основные параметры ЗУ.				

- 1. Классификационные.
 - № N количество ячеек
 - п разрядность
 - М информационная емкость

<u>байт</u>	
	1

— /

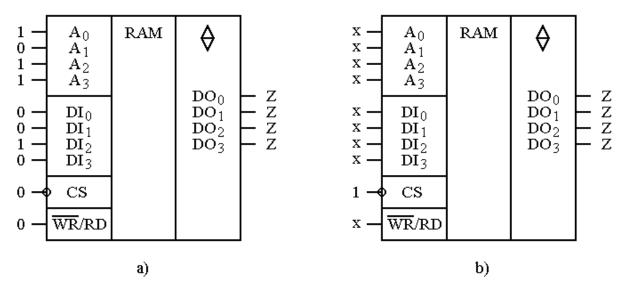


Рис. 4.59

 \Diamond

_____2

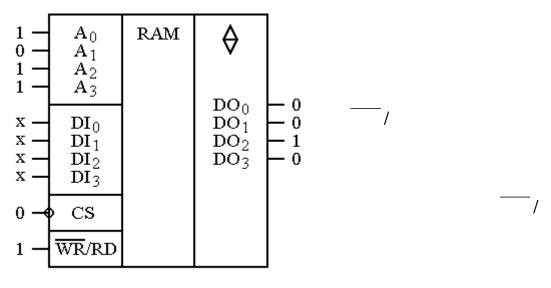


Рис. 4.60

Построение ЗУ заданной емкости и разрядности.

линейки

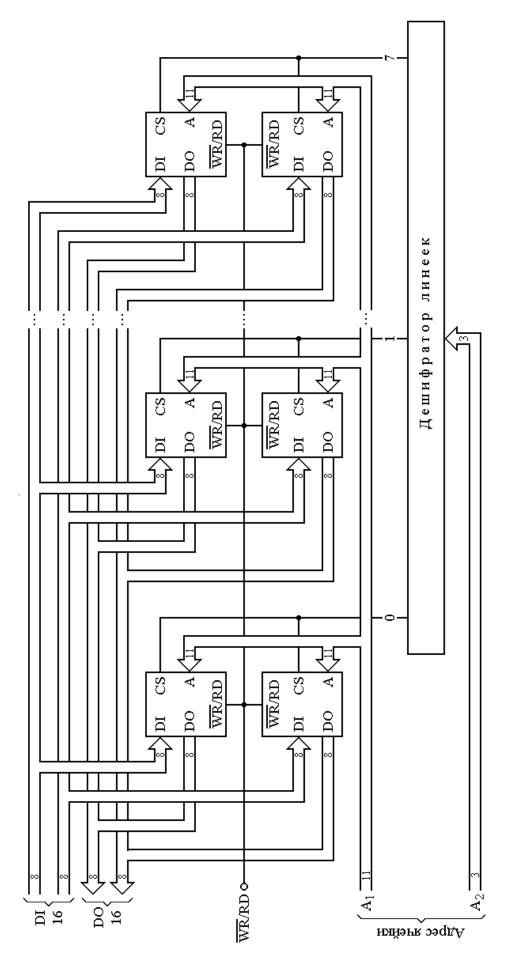


Рис. 4.67

DO

Контрольные вопросы:

The glossary

Задание для СРС

Задание для СРСП:

ЛЕКЦИЯ 13-14. Системы управления.

1. схемной логики

2. программируемой логики

<u>микропроцессору</u> микропроцессорными системами управления

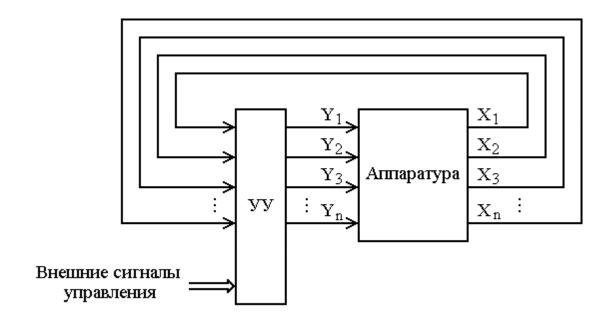


Рис. 5.1

1. Управляющие цепи Y_1 Y_2 Y_3 Y_n

микрооперацию

Y

Y

микрокомандой

микропрограммой

X

Синтез и анализ работы УУ со схемной логикой.

алгоритм

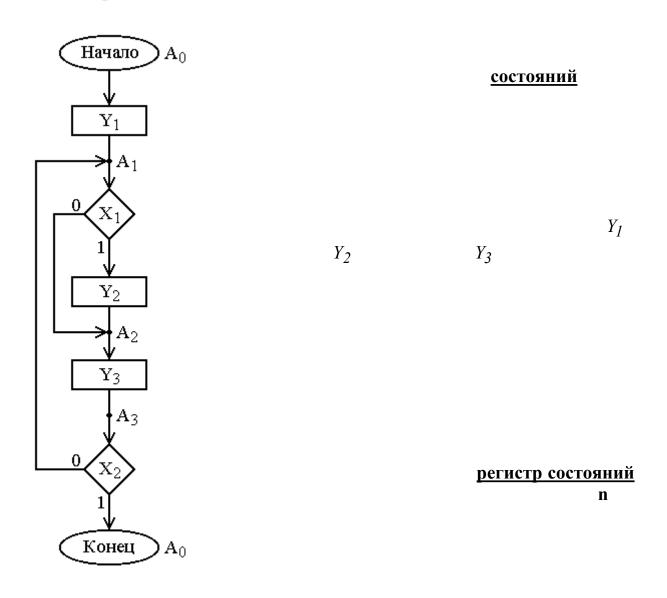


Рис. 5.2

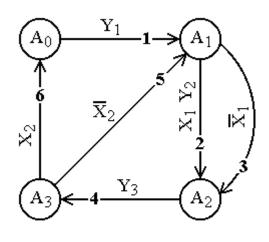
Состояния	Код состояния на выходах регистра			
	Q_1	$\mathbf{Q_0}$		

 Q_1

 Q_0

граф-схему переходов

граф перехода



Y	
$\frac{X}{X}$	$X=1 \\ X=0$

Horson	Состояния							Сигналы на входах				
Номер перехо	пред	дыду	щее	последующее		Флаги	МК	триггеров регистра состояний				
да	A	\mathbf{Q}_1	Q_0	A	\mathbf{Q}_1	Q_0	X	Y	J_1	K ₁	J_0	K_0

	Г		—		Y_{I}		
				X_{I}	Y_2		
				$\overline{X_I}$			
					Y_3		
				$\overline{X_2}$			
				X_2			

:

$$\overline{Q_1} \cdot \overline{Q_0} \\
Q_1 \cdot \overline{Q_0}$$

$$\overline{Q_1} \cdot Q_0 \cdot X_1 \\
Q_1 \cdot Q_0 \cdot \overline{X_2}$$

$$\overline{Q_I} \cdot Q_0 \cdot \overline{X_I}
Q_1 \cdot Q_0 \cdot X_2$$

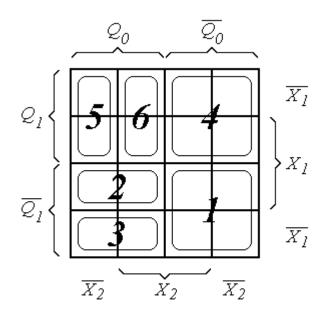


Рис. 5.4

 J_{0}

J_1						
x	X	X	X			
x	X	X	X			
1	1					
1	1					

К ₁						
1	1					
1	1					
x	X	X	X			
x	x	X	x			

$\mathbf{K_0}$					
	1	x	X		
	1	X	X		
1	1	Х	x		
1	1	x	_x		

Рис. 5.5

 J_0

$$J_0 = I K_0 = \overline{Q_I} \vee X_2 J_1 = K_1 = Q_0$$

$$J_1 = K_1 = Q_0$$

$$K_0 = \overline{\overline{Q_I} \vee X_2} = \overline{(\overline{Q_I}) \cdot (\overline{X_2})} = Q_1 \, / \, \overline{X_2}$$

$$J_1 = K_1 = Q_0$$

 X_2

Y

 K_0

 $Y_1 = \overline{Q_1} \cdot \overline{Q_0}$ $Y_2 = \overline{Q_1} \cdot Q_0 \cdot X_1$ $Y_3 = Q_1 \cdot \overline{Q_0}$

$$\overline{Y_I} = \overline{\overline{Q_I} \cdot \overline{Q_0}} = \overline{Q_I} / \overline{Q_0}$$

$$\overline{Y_2} = \overline{Q_1} / Q_0 / X_1$$

$$\overline{Y_3} = Q_1 / \overline{Q_0}$$

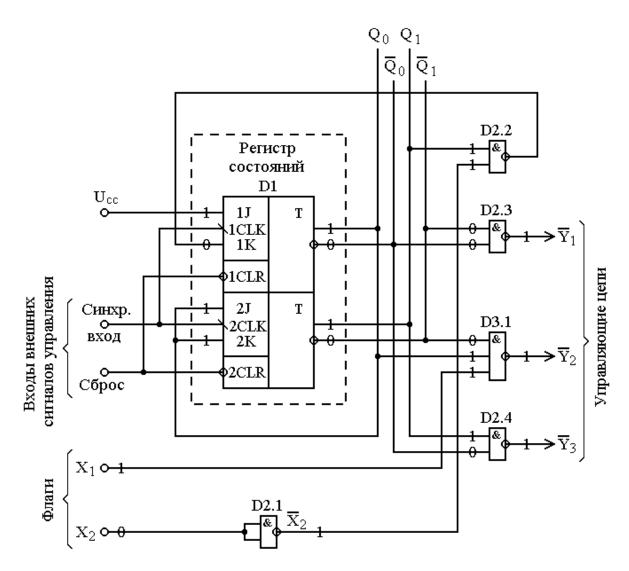


Рис. 5.6

$$X_2 = 0 X_2 X_1$$

$$X_1 = 1 J K$$

$$Y$$

Y

$$J \quad K$$

$$\Rightarrow J_0 = 1 \quad K_0 = 0$$

$$J \qquad Q_0$$

$$\Rightarrow J_1 = 1 \quad K_1 = 1$$

$$Q_1$$

$$Q_1 = 0 \quad Q_0 = 1$$

Вывод:

Контрольные вопросы:

Задание для СРС

Задание для СРСП

лекция 15. Общие сведения о микропроцессорах (МП) и микропроцессорных системах (МПС).

- 1. микропроцессор (МП)
 - 2. Оперативная память (ОП)
 - 3. Внешние (ВУ) периферийные (ПУ) устройства

4. Интерфейсы	Ţ							
5. <u>Программир</u>	уемые таймеры	генераторы тактовых импульсов						
6. Микроконтр	<u>ооллеры</u>							
7. Буферные регистры и шинные формирователи								
Контрольные вопросы:								
	The glos	<u>sary</u>						
	Задание дл	я СРС						

Задание для СРСП

Список основной литературы