

Analog Design Report

(Inverter, Oscillator, Op-Amp)

Week 4 - Analog IC Design

Pengajar:

1. Astria Nur Irfansyah, S.T., M.Eng., Ph.D
2. Gilang Fajrul Falah

Naumi Sasita
Computer Systems Engineering
Universitas Prasetiya Mulya

DAFTAR ISI

INVERTER

OSCILLATOR

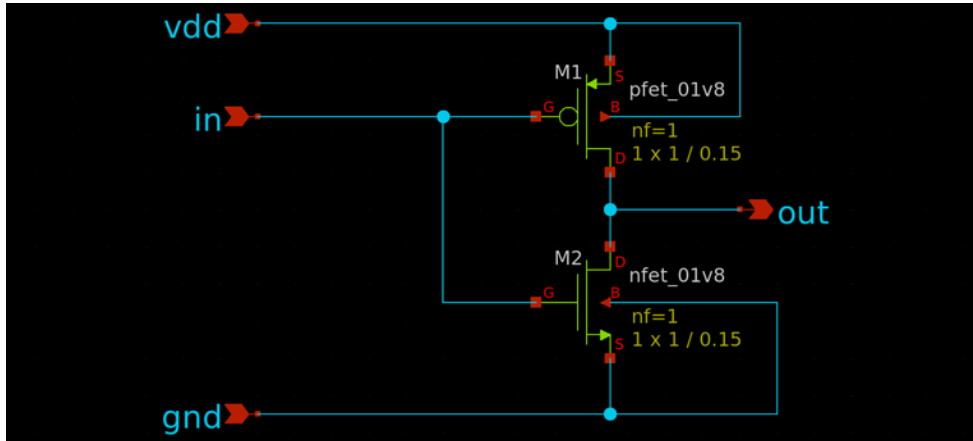
OP-AMP

Github Repository

INVERTER

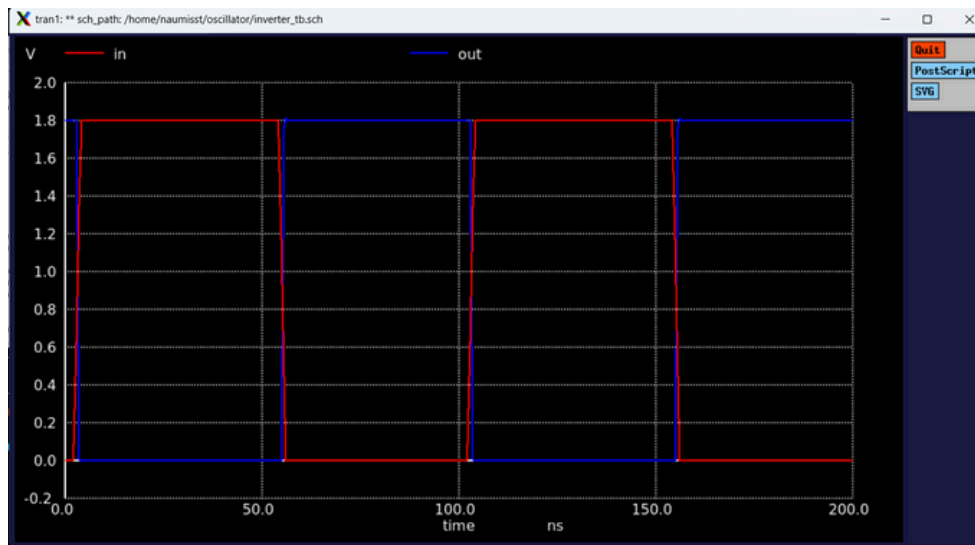
Rangkaian inverter adalah rangkaian elektronika daya yang berfungsi mengubah arus searah (DC) menjadi arus bolak-balik (AC)

A. Inverter Schematic Design



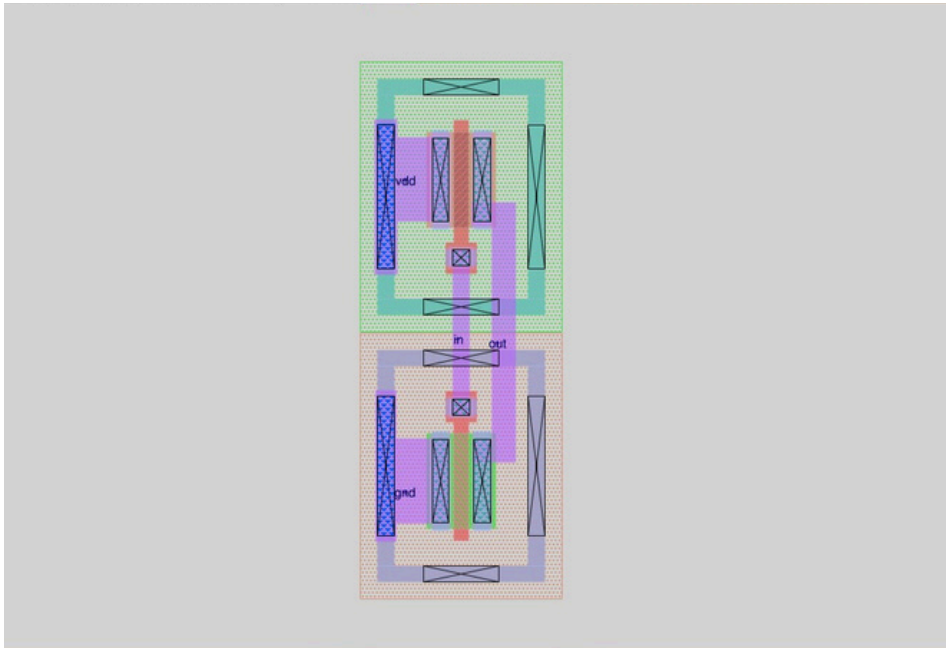
Rangkaian inverter menggunakan 2 transistor dalam rangkaiannya yaitu nfet dan pfet. Pfet (p-channel mosfet) terhubung ke Vdd dan output sedangkan nfet terhubung ke out dan ground. Maka dari itulah nilai output akan selalu berkebalikan dari input.

B. Simulation using Testbench



Sesuai dengan rangkaian dan truth table, bahwa jika input high maka output low dan sebaliknya. Disini digunakan sumber tegangan sebesar 1.8v.

C. Inverter Layout Design



D. Layout vs Schematic

```
naumisst@LAPTOP-INC4MDHJ:~$ cd inverter
naumisst@LAPTOP-INC4MDHJ:~/inverter$ chmod +x iic-lvs.sh
naumisst@LAPTOP-INC4MDHJ:~/inverter$ ./iic-lvs.sh inverter
[INFO] Running LVS of <inverter.mag> vs <inverter.sch>...
[INFO] Extracting netlist from schematic <inverter.sch>...
[INFO] Extracting netlist from layout <inverter.mag>...
[INFO] Run netgen...
...
CONGRATULATIONS! LVS is OK, schematic/netlist and layout match!
===
[DONE] Bye!
naumisst@LAPTOP-INC4MDHJ:~/inverter$
```

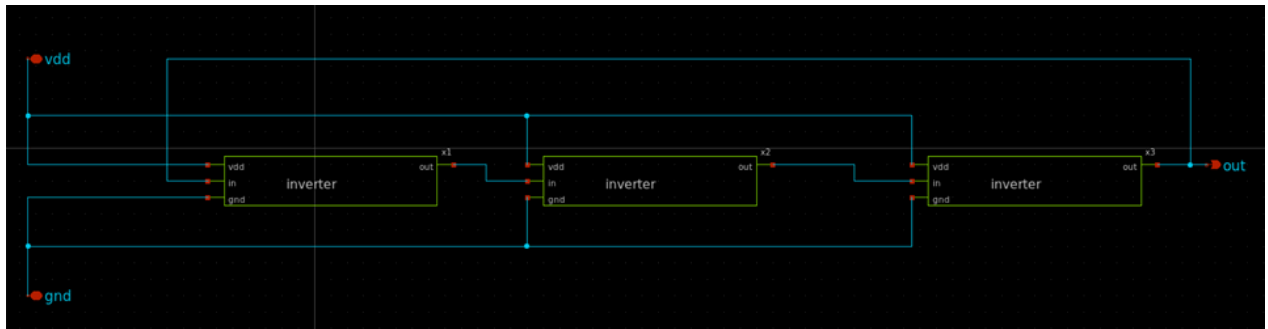
E. Kesimpulan

Kesimpulan dari desain inverter ini menunjukkan bahwa rangkaian CMOS inverter berhasil dirancang dan diimplementasikan dengan baik, mulai dari tahap skematik hingga layout. Pada desain ini, p-channel MOSFET (PMOS) dan n-channel MOSFET (NMOS) telah diatur untuk menjalankan fungsi pembalikan logika dari input ke output sesuai dengan prinsip kerja inverter. Layer berisi substrat hingga metal 1 dan menggunakan metal connector untuk jalur vdd dan groundnya. Analisis melalui test bench menunjukkan bahwa inverter beroperasi sesuai spesifikasi, dengan output yang berubah secara tepat berdasarkan perubahan input. Layout yang dibuat memastikan integrasi komponen yang benar dan memperhatikan aturan fabrikasi yang digunakan, serta memastikan minimisasi kesalahan melalui Design Rule Check (DRC).

OSCILLATOR

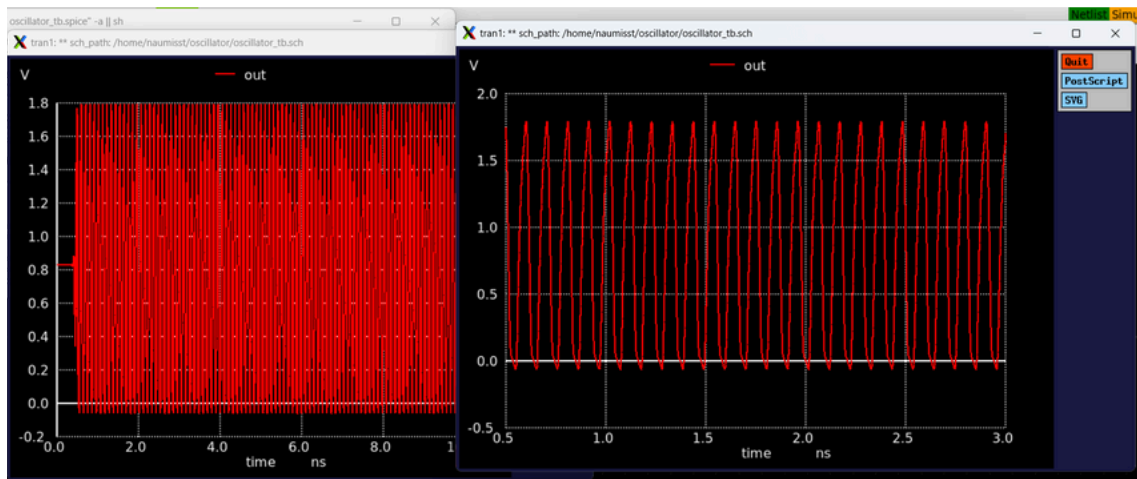
Rangkaian osilator adalah rangkaian elektronik yang menghasilkan keluaran berupa gelombang yang berubah-ubah secara periodik. Gelombang yang dihasilkan bisa berupa gelombang sinus, gelombang persegi, dll.

A. Oscillator Schematic Design



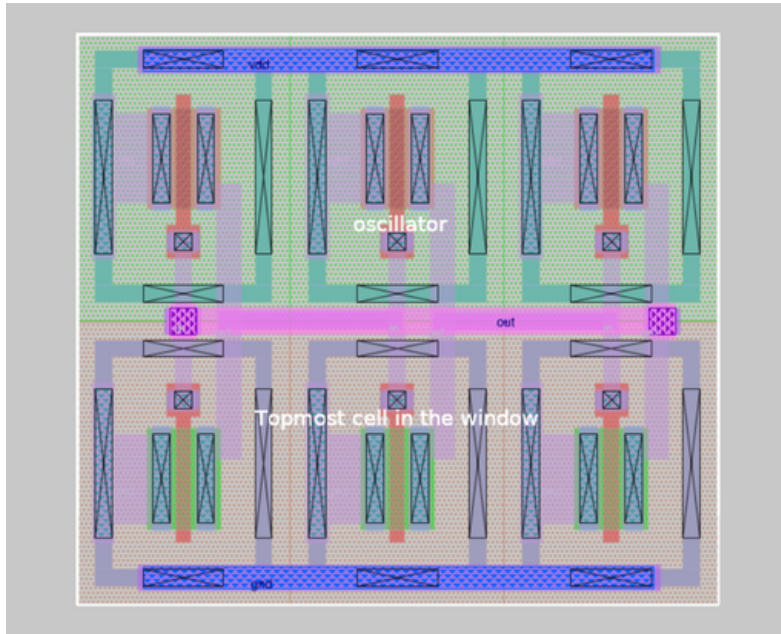
Dalam rangkaian oscillator digunakan tiga inverter yang dihubungkan secara berantai. Dalam rangkaian ini, keluaran dari satu inverter menjadi input bagi inverter berikutnya, dan proses ini diulangi hingga mencapai keluaran terakhir. Komponen inverter disini sudah menggunakan simbol (digenerate dari skematik inverter sebelumnya). Osilator bekerja dengan prinsip umpan balik positif, di mana sinyal output dari inverter terakhir dihubungkan kembali ke input inverter pertama.

B. Simulation using Testbench



Hasil testbench untuk oscillator yang terbuat dari tiga inverter menunjukkan bahwa outputnya menghasilkan gelombang dengan frekuensi yang stabil, sesuai dengan desain yang diharapkan.

C. Oscillator Layout Design



D. Layout vs Schematic

```
naumisst@LAPTOP-INC4MDMJ:~$ cd oscillator
naumisst@LAPTOP-INC4MDMJ:~/oscillator$ chmod +x iic-lvs.sh
naumisst@LAPTOP-INC4MDMJ:~/oscillator$ ./iic-lvs.sh oscillator
[INFO] Running LVS of <oscillator.mag> vs <oscillator.sch>.
[INFO] Extracting netlist from schematic <oscillator.sch>...
[INFO] Extracting netlist from layout <oscillator.mag>...
[INFO] Run netgen...
---
CONGRATULATIONS! LVS is OK, schematic/netlist and layout match!
---
[DONE] Bye!
```

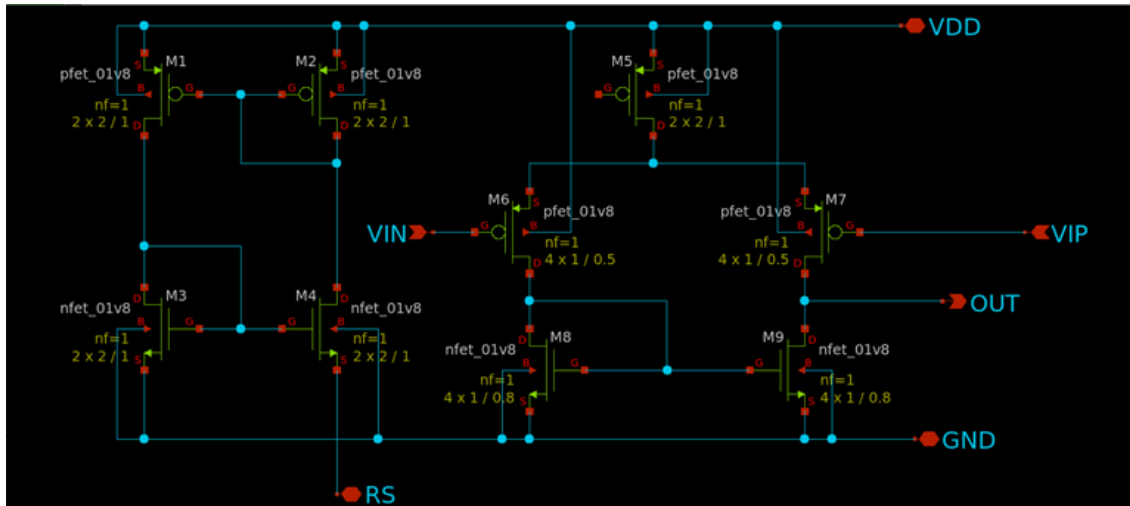
E. Kesimpulan

Kesimpulan dari desain oscillator ini menunjukkan bahwa rangkaian CMOS oscillator yang dibangun menggunakan tiga inverter telah berhasil dikembangkan dan diterapkan dengan efektif, mulai dari tahap skematik hingga layout. Dalam rancangan ini, digunakan 6 transistor yaitu 3 pmos dan 3 nmos. Layer pada layout berisi substrat, metal 1, via1, metal 2 dan juga mcon. Hasil analisis melalui testbench membuktikan bahwa oscillator beroperasi sesuai dengan parameter yang ditetapkan, menghasilkan output gelombang i yang stabil.

OP-AMP

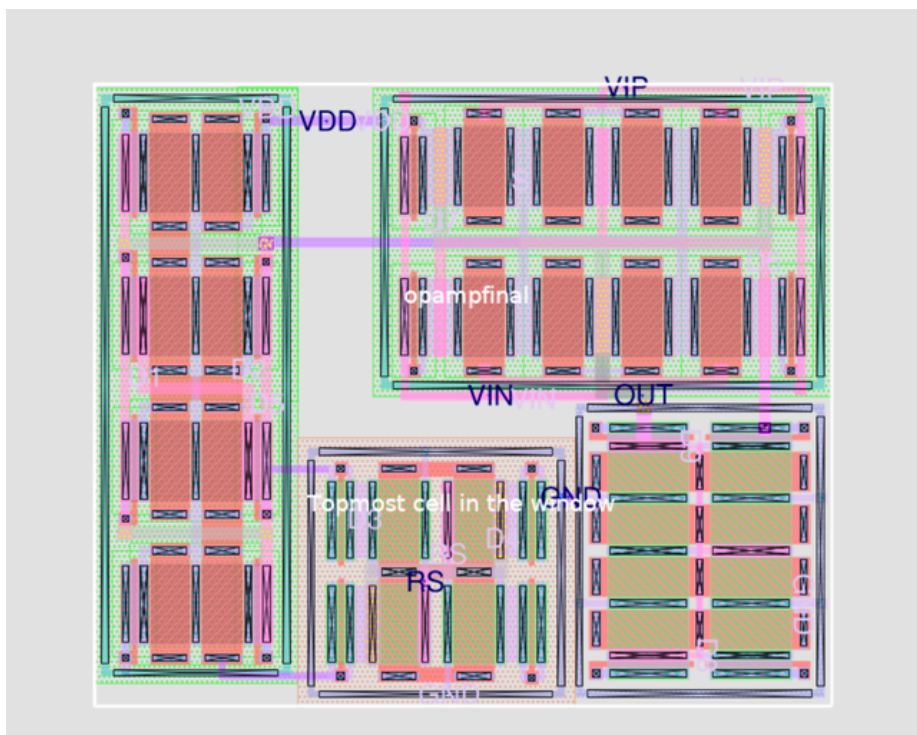
Rangkaian penguat operasional (op-amp) adalah rangkaian elektronik yang digunakan untuk memperkuat sinyal listrik, baik berupa sinyal analog maupun digital.

A. OpAmp Schematic Design



Skematik penguat operasional (op-amp) ini terdiri dari empat blok utama yang berfungsi sesuai dengan cara kerjanya, yaitu PMOS Current Source (CS), PMOS Differential Amplifier (Diff), NMOS Current Source (CS), dan NMOS CS2. Blok PMOS CS berfungsi sebagai sumber arus konstan untuk menjaga stabilitas aliran arus, sementara blok PMOS Diff berfungsi untuk membandingkan dan menguatkan perbedaan antara dua sinyal input. Di sisi lain, NMOS CS juga bertindak sebagai sumber arus dengan karakteristik yang berbeda, dan NMOS CS2 memberikan sumber arus tambahan untuk meningkatkan penguatan dan penanganan variasi sinyal input.

B. Operational Amplifier Layout Design



Layout dari design opamp menggunakan banyak transistor (hasil multiplier nfet/pfet dari schematic). Keempat blok diintegrasikan menjadi sebuah opamp yang berisi pin vdd, vip, vin, rs, ground dan juga out. Pembuatan layout cukup rumit karena harus terintegrasi dan menggunakan layer yang lebih banyak daripada inverter dan oscillator.

D. Layout vs Schematic

Pengujian LVS Perblok

```
naumisst@LAPTOP-INC4MDM1:~$ cd opamp/mag/
naumisst@LAPTOP-INC4MDM1:~/opamp/mag$ chmod +x iic-lvs.sh
naumisst@LAPTOP-INC4MDM1:~/opamp/mag$ ./iic-lvs.sh nmoscs
[INFO] Running LVS of <nmoscs.mag> vs <nmoscs.sch>...
[INFO] Extracting netlist from schematic <nmoscs.sch>...
[INFO] Extracting netlist from layout <nmoscs.mag>...
[INFO] Run netgen...
---
CONGRATULATIONS! LVS is OK, schematic/netlist and layout match!
---
[DONE] Bye!
naumisst@LAPTOP-INC4MDM1:~/opamp/mag$ ./iic-lvs.sh pmoscs
[INFO] Running LVS of <pmoscs.mag> vs <pmoscs.sch>...
[INFO] Extracting netlist from schematic <pmoscs.sch>...
[INFO] Extracting netlist from layout <pmoscs.mag>...
[INFO] Run netgen...
---
CONGRATULATIONS! LVS is OK, schematic/netlist and layout match!
---
[DONE] Bye!
naumisst@LAPTOP-INC4MDM1:~/opamp/mag$ ./iic-lvs.sh nmoscs2
[INFO] Running LVS of <nmoscs2.mag> vs <nmoscs2.sch>...
[INFO] Extracting netlist from schematic <nmoscs2.sch>...
[INFO] Extracting netlist from layout <nmoscs2.mag>...
[INFO] Run netgen...
---
CONGRATULATIONS! LVS is OK, schematic/netlist and layout match!
---
[DONE] Bye!
naumisst@LAPTOP-INC4MDM1:~/opamp/mag$ ./iic-lvs.sh pmosdif
[INFO] Running LVS of <pmosdif.mag> vs <pmosdif.sch>...
[INFO] Extracting netlist from schematic <pmosdif.sch>...
[INFO] Extracting netlist from layout <pmosdif.mag>...
[INFO] Run netgen...
---
CONGRATULATIONS! LVS is OK, schematic/netlist and layout match!
---
[DONE] Bye!
```

Pengujian LVS Opamp Terintegrasi

```
naumisst@LAPTOP-INC4MDM1:~$ cd opamp/mag/
naumisst@LAPTOP-INC4MDM1:~/opamp/mag$ chmod +x iic-lvs.sh
naumisst@LAPTOP-INC4MDM1:~/opamp/mag$ ./iic-lvs.sh opampfinal
[INFO] Running LVS of <opampfinal.mag> vs <opampfinal.sch>...
[INFO] Extracting netlist from schematic <opampfinal.sch>...
[INFO] Extracting netlist from layout <opampfinal.mag>...
[INFO] Run netgen...
---
CONGRATULATIONS! LVS is OK, schematic/netlist and layout match!
---
[DONE] Bye!
```

E. Kesimpulan

Desain penguat opamp ini berhasil diimplementasikan dengan baik melalui skematik dan layout yang kompleks, yang terdiri dari empat blok utama: PMOS Current Source, PMOS Differential Amplifier, NMOS Current Source, dan NMOS CS2. Proses pembuatan layout lebih rumit dibandingkan dengan desain inverter dan oscillator, karena melibatkan lebih banyak transistor dan layer untuk mencapai integrasi yang efisien. Secara keseluruhan, hasil desain ini menunjukkan bahwa op-amp dapat berfungsi dengan baik yang dibuktikan dari hasil lvsnya.

Github Repository



<https://github.com/naumisst/naumi-icdec-week4>