

★★

$$A_{maT} : t_{cache} + MR_{cach} [t_{MM} + MR_{MM} (t_{VM})]$$

★★

★★

سوال اول)

$$\bar{T} \rightarrow 1_{ns} + \underbrace{0/05}_{\text{miss rate}} \times \left[5 + \underbrace{0/15 \times 100}_{t_{main\ memory}} \right] = 2_{ns}$$

از لایه‌های بالایی حافظه به ترتیب به سمت لایه‌های پایین‌تر پیش می‌رویم. ابتدا لایه ۱ و سپس در صورت نیاز

لایه ۲ شکست نخورد، لایه دوم حافظه cache یعنی L_۲ (شود یعنی با miss مواجه کرد) و اگر لایه دوم نشود به مرحله

یعنی سلسله حافظه یعنی main memory پیش می‌رود. (یعنی L_۲ با miss مواجه کرد)

سوال چهارم) بافر TLB : بافری هست که آخرین خانه‌ها دیده شده در جدول را ذخیره می‌کند
 فقط یک دسته data table \Rightarrow hit rate = 99% \Rightarrow fully associative cache

page \Rightarrow 4 kb main memory \Rightarrow 8 mb mis \rightarrow page fault

a) $AMAT = \frac{t}{\text{cache}} + \text{miss rate cache} \times \left(\frac{t}{\text{mm}} + \text{miss rate main memory} \times (t_{\text{vm}}) \right)$

$\rightarrow 100 + \left(1 + 0.01 \times \left(100 + 0.000003 \times (1000000) \right) \right) = 103.04$ cycle

miss rate cache miss rate main memory t_{hdd}

TLB بعد از TLB : همان عبارت بالا : $t_{\text{TLB}} + MR_{\text{TLB}} (t_{\text{mm}}) = 3.04 + 1 + 100 \times 0.000003 =$

b. TLB \Rightarrow 44

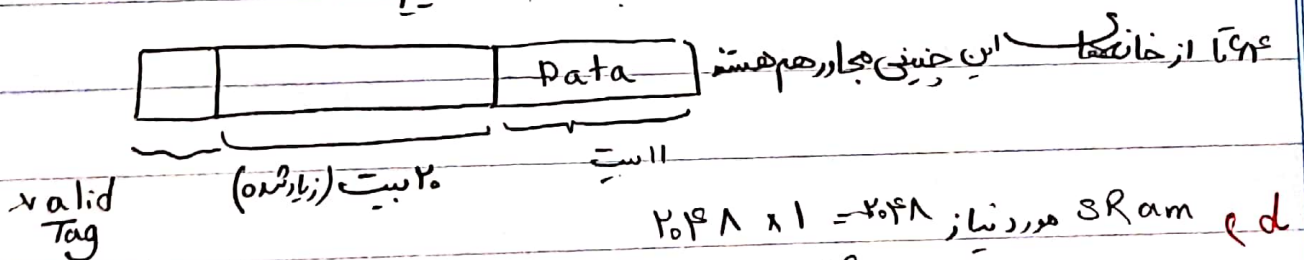
\rightarrow valid bit + tag bit + physical page number

tag bit \Rightarrow vpn = 2 بیت

هر بیت در جدول = 1 + 11 + 20 = 32 بیت

size TLB = 44 x 32 = 1408 بیت

c) در ساختار TLB از آخرین خانه‌ها دیده شده در جدول بهره می‌گیریم.



۴۰۴۸ x 1 = ۴۰۴۸ SRam مورد نیاز