

بسم خدا

گروه ۱۴ (محمد بهرامی، نوید رئیس زاده)

سوال ۳

$$T_{c-single} = t_{pcq-pc} + 2 t_{mem} + t_{RF_{read}} + t_{Alu} + t_{mux} + t_{RF_{setup}}$$

$$f_0 + f_{00} + 100 + 30 + 90 + 90 = 720 \text{ ps}$$

$$\rightarrow 10 \times 10^9 \times 720 \times 10^{-12} = 7.2 \text{ s}$$

برای پیکو

$$\text{Execution time} = \text{instruction} \times \frac{\text{cycles}}{\text{instruction}} \times \frac{\text{seconds}}{\text{cycle}}$$

★★

★★

★★

★★

★★

سوال ۴

★★

★★

★★

pc src : خب الان سوال نه ماميله كه اين سيگنال ۱ استاك بشه ، يعني هميشه اين سيگنال ۱ باشه و خط سيگنال enable باشه بايد بينم در حالي كه instructions اخلاص بوجود مياد؟!

مشخصاً تمامی دستوراتی که با pc سروکار دارن و تغییرش ميده چار اخلاص و تغییر ميكنن مثل B-type ها (تمامی دستورات مرتبط با برپيچ ها) و همچنين تمامی type J ها و jump ها ، مانند jal ، برای فراخوای تراج ديگرت ۱

در دستورات sw و lw هم تغییر ايجاد مي شود ، چون بر اساس data path سيگنال pc نياز دارند .

Alu Src : مطابق با data path می یابیم که Alu source می شود سیگنال

کنترلی، enable مالتی پلکسر rd_2 که خروجی آن مستقیماً به Src و Alu وصل می شود

و در کدایش هم از imm extend و rd_2 است. در صورت Always 1 بود آن دستورالعمل ها

در عملون حسابی Alu دچار مشکل خواهد شد و اساساً rd_2 وارد Alu نخواهد شد.

دستورات مرتبط با R-تایپ، بالافض: ..., or, sub, add, nor, and

• بیت اول `imm src` : در این صورت تمامی جاهایی که با `immediate` کار داریم، احتمالاً دچار مشکل خواهد شد. حالا چرا احتمالاً؟ چون مقدار `imm` را پردازنده به ۳۲ بیت افزایش می‌دهد و اگر آنجا

خود ۱۲ بیت باشند، اشتباه رخ خواهد داد. تمامی دستورات `s type` و `I type` که با `immediate` کار دارند، له می‌مانند: `lw - addi - xori - ori - lui`

• بیت دوم result src : و سیگنال result src ، سیگنال خط انتخاب (enable) هالی بالسر

این ریزست که ورودی آن \overline{Alu} result و Read data از Data Memory است و خروجی اش هم در register File رایت می شود. بنابراین تمامی دستورات که قرار است با مقدار نتیجه Alu کار کنند

می تواند غلط نباشد. هاشد R تایپ ها : sra ، or ، xor ، and ، add ، ...