# به نام خدا



# آزمایشگاه معماری

گزارش کار آزمایش اول: طراحی جمع کننده دهدهی

دانشكده مهندسي كامپيوتر

دانشگاه صنعتی شریف

پاییز ۱۴۰۱

استاد:

حمید سربازی آزاد

دستيار آموزشي:

طیبه یونسی

گروه:

احمدرضا خنارى

على نظري

نگار عسکری

### مقدمه

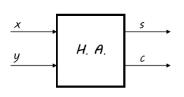
در این آزمایش، قصد داریم با نحوه کار جمع کننده دهدهی آشنا شویم. مدار ایجاد شده یک مدار ترکیبی است که دو عدد ۳ رقمی در مبنای ده دریافت می کند و سپس مجموع این دو عدد را در مبنای ده نشان می دهد.

# گزارش آزمایش

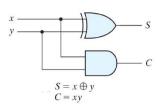
برای سادگی کار و همچنین راحتی اشکال زدایی، طراحی را به صورت سلسله مراتبی انجام می دهیم:

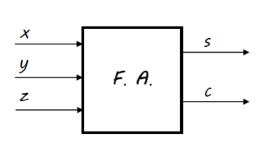
### مرحله اول) طراحی تمام جمع کننده یک بیتی

با استفاده از دو نیم جمع کننده یک بیتی و یک گِیت OR، یک جمع کننده یک بیتی می سازیم.

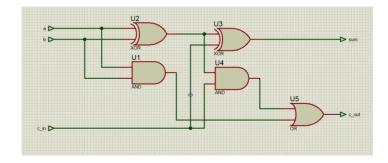


x	Y	С	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

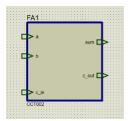




x	y	z	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

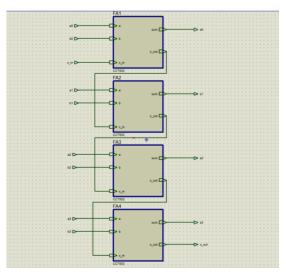


بعد از طراحی مدار، یک بلوک تمام جمع کننده تک بیتی ایحاد می کنیم که شامل دو ورودی تک بیتی و یک ورودی carry in و دو خروجی که یکی نشان دهنده حاصل جمع و دیگری carry out می باشد:

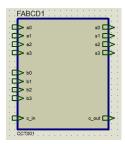


#### مرحله دوم) طراحی تمام جمع کننده دهدهی یک رقمی

در این مرحله به دلیل اینکه هر رقم می تواند از ۰ تا ۹ باشد، بنابراین برای نمایش هر رقم نیاز به ۴ بیت داریم. با استفاده از ۴ تمام جمع کننده تک بیتی، یک تمام جمع کننده دهدهی یک رقمی طراحی می کنیم.



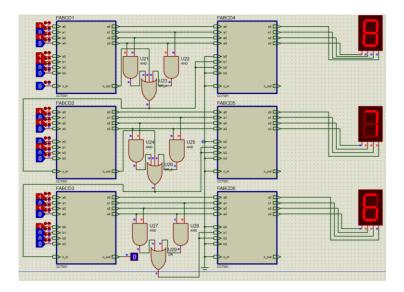
بعد از طراحی مدار، یک بلوک تمام جمع کننده دهدهی یک رقمی ایحاد می کنیم که شامل دو ورودی دهدهی یک رقمی و یک ورودی carry out و همچنین شامل یک خروجی دهدهی یک رقمی و یک خروجی carry out می باشد:



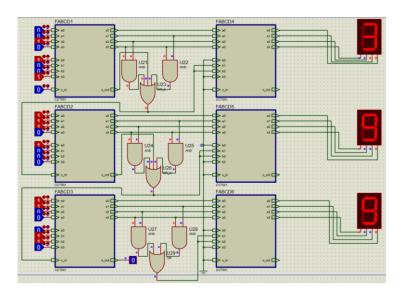
#### بخش سوم) طراحی یک تمام جمع کننده سه رقمی

با استفاده از ۶ بلوک تمام جمع کننده، یک تمام جمع کننده سه رقمی ایجاد می کنیم. برای رفع مشکل بیشتر از ۹ شدن جمع دو رقم و اضافه شدن یک واحد به ارزش مکانی بعدی، یک بلوک در ادامه هر بلوک قرار می رهیم زیرا از ۱۰ تا ۱۴ جزو اعداد قابل قبول نیستند، پس ۶ را با حاصل بدست آمده اولیه جمع می کنیم و carry جمع کننده اولیه بعدی را یک می کنیم (با استفاده از گیت AND و AND). در اصل، زمانی بلوک دوم تاثیر گذار است که بیت ۳ و ۲ همزمان یا بیت ۳ و ۱ همزمان یک باشند. برای بررسی صحت عملکرد مدار طراحی شده، ورودی های مختلف می دهیم و با استفاده از ۳ تا 7segment-BCD، حاصل جمع دو عدد سه رقمی که در ورودی به ما داده شده است را نمایش می دهیم:

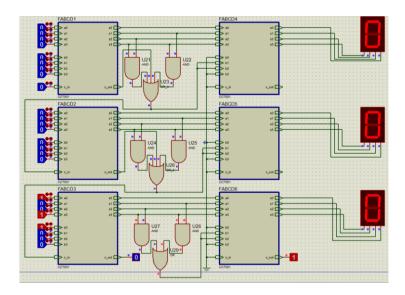
۵۵۵ + ۱۲۳



TV4 + 819



#### ١٠٠ + ٩٠٠



## نتيجه و بحث

در این آزمایش با استفاده از شبیه ساز Proteus به طراحی یک تمام جمع کننده دهدهی سه رقمی پرداختیم که برای صحت عملکرد مدار طراحی شده، از امکاناتی که این شبیه ساز در اختیار ما قرار داد استفاده کردیم و اعداد مختلف و حالات بخصوص را با این شبیه ساز، مورد بررسی قرار دادیم.