

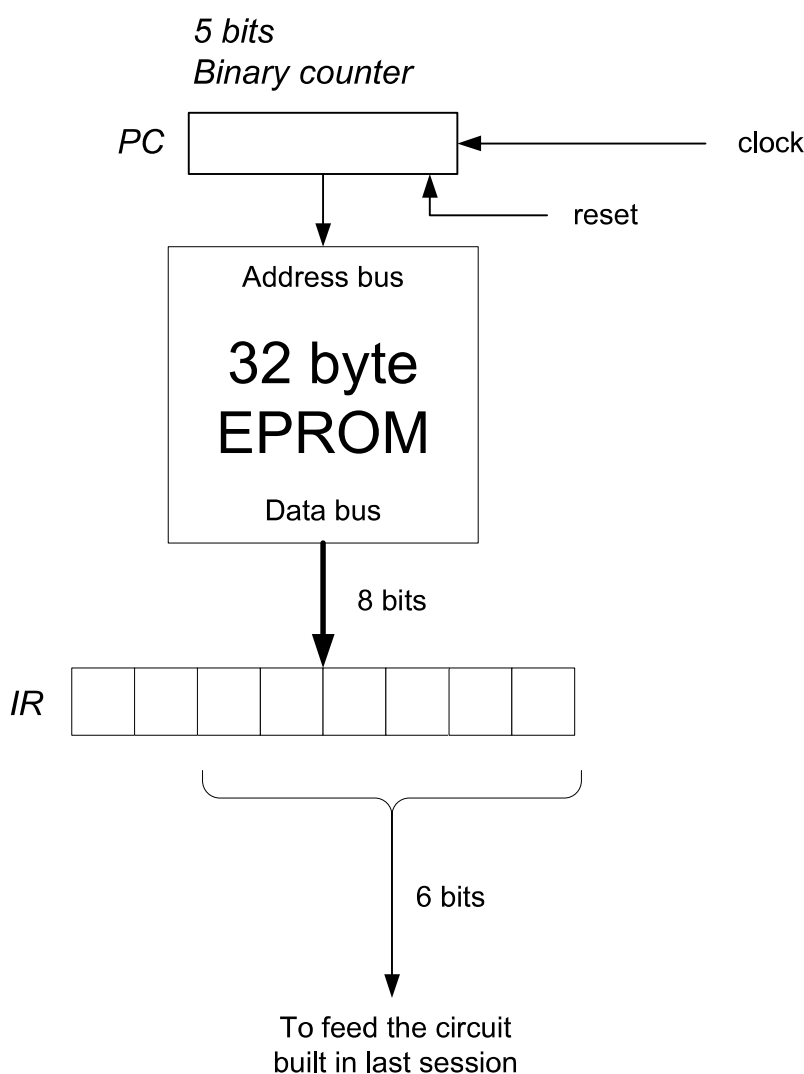
۷-۲ آزمایش ششم: کنترل توسط برنامه ذخیره شده در حافظه

۱-۷-۲ هدف

هدف از این آزمایش آشنایی با نحوه واکنشی دستورات در پردازنده‌ها می‌باشد.

۲-۷-۲ شرح آزمایش

در این آزمایش فرمانهای لازم جهت کنترل مدار آزمایش پنجم را از برنامه ذخیره شده در یک حافظه EPROM می‌گیریم. فرمانها به ترتیب توسط یک شمارنده (PC) آدرس شده، پس از واکنشی از حافظه دستورات اجرا می‌گردند. بدین منظور لازم است که به مدار آزمایش پنجم مدارات لازم اضافه گردد. شکل ۸ بلوک دیاگرام سیستم را نشان می‌دهد.



شکل ۸: بلوک دیاگرام سیستم

پس از اضافه کردن قسمت‌های لازم به مدار آزمایش پنجم، برنامه زیر را کد کرده و در حافظه EPROM ذخیره کنید و سپس توسط معماری پیاده‌سازی شده اجرا کنید.

برنامه تولید شش جمله از سری فیبوناچی

در سری فیبوناچی دو جمله اول 0 و 1 هستند و مقدار هر جمله دیگر حاصل جمع مقادیر دو جمله ما قبل آن است. سری اعداد فیبوناچی مطابق تابع زیر تولید می‌شود:

$$F(n) := \begin{cases} 0 & \text{if } n = 0; \\ 1 & \text{if } n = 1; \\ F(n-1) + F(n-2) & \text{if } n > 1. \end{cases}$$

قطعه برنامه زیر ده جمله اول این سری را در ثباتهای R0 و R1 تولید می‌کند.

Address	Code	Instruction	Comment	
00000		Sub R0.R0	Clear R0	جمله اول در R0
		Add R1, 1	$R1 \leftarrow 1$	جمله دوم در R1
		Add R0.R1	$R0 \leftarrow 1$	جمله سوم در R0
		Add R1.R0	$R1 \leftarrow 2$	جمله چهارم در R1
		Add R0.R1	$R0 \leftarrow 3$	جمله پنجم در R0
		Add R1.R0	$R1 \leftarrow 5$	جمله ششم در R1
		Add R0.R1	$R0 \leftarrow 8$	جمله هفتم در R0
		Add R1.R0	$R1 \leftarrow 13$	جمله هشتم در R1
		Add R0.R1	$R0 \leftarrow 21$	جمله نهم در R0
		Add R1.R0	$R1 \leftarrow 34$	جمله دهم در R1

۲-۳ نتایج مورد انتظار

در این آزمایش انتظار می‌رود که سیگنال‌های کنترلی در آزمایش قبل را از یک حافظه با روند ترتیبی واکنشی و اجرا نماید.