۱۱-۲ آزمایش دهم: پیادهسازی یک پردازنده ساده

یک پردازنده با معماری پشته ای دارای یک پشته با هشت ثبات Λ بیتی است. این پردازنده دارای Λ دستور در مجموعه دستورالعملهای خود است و دارای حافظه به اندازه Λ بیتی است که Λ خانه آخر آن (یعنی آدرسهای Λ الی Λ الی Λ برای Λ برای Λ به صورت Λ Memory Mapped I/O مورد استفاده هستند. دستورات این کامپیوتر به همراه Λ OPCODE های خود عبارتند از:

0000 PUSHC C

این دستور مقدار ثابت (Constant) ۸ بیتی C را در پشته PUSH می کند.

0001 PUSH M

این دستور مقدار خانه حافظه (یا درگاه) که با آدرس M (آدرس Λ بیتی) مشخص شده است را خوانده و در پشته PUSH می کند.

0010 POP M

M مقدار را از پشته POP کرده و آن را در خانه حافظه با آدرس M قرار می دهد (یا به درگاه با آدرس M ارسال می کند).

0011 JUMP

از پشته POP کرده و در PC قرار می دهد.

اگر پرچم Z برابر 1 باشد از پشته POP کرده و در Z قرار می دهد.

0101 JS

اگر پرچم S برابر 1 باشد از پشته POP کرده و در PC قرار می دهد.

0110 ADD

دو داده بالای پشته را POP کرده با هم جمع کرده و حاصل را در بالای پشته PUSH می کند.

0111 SUB

دو داده بالای پشته را POP کرده عمل تفریق را برروی آنها انجام میدهد و حاصل را در بالای پشته PUSH میکند.

در این پردازنده همانطور که از توضیحات فوق مشخص است فقط دو پرچم S و Z موجود است. این دو پرچم فقط با اجرای دو دستور S و S تغییر مقدار میدهند و در اجرای سایر دستورات S دو پرچم فقط با اجرای دو دستور

مقدار آنها تغییری نمی کند. همچنین محاسبات تماماً علامت دار و با استفاده از مکمل ۲ انجام می گیرند.

با استفاده از این پردازنده یک برنامه زبان ماشین بنویسید که یک عدد Λ بیتی مثبت (مثلاً با نام X) را با استفاده از امکانات برد FPGA از ورودی دریافت نموده و سیس پس از محاسبه مقدار:

Y=((X+23)*2)-12;

مقدار خروجی Y را با استفاده از واحدهای Seven Segment موجود برروی برد نمایش دهد. درصورتی که ورودی عدد منفی باشد و یا مقدار خروجی از حوزه قابل نمایش خارج شود (بزرگتر از ۱۲۷ باشد) یکی از LED های روی برد به علامت خطا روشن شود.

در انجام این آزمایش باید دانشجویان ابتدا کد خود را (که باید پیش از جلسه آزمایش تهیه کرده باشند) به همراه نتایج شبیهسازی آن به مسئول آزمایشگاه تحویل دهند. پس از پیکربرندی FPGA اجرای صحیح برنامه فوق را برروی برد FPGA نشان دهند. همچنین لازم است دقت شود که ارتباط پردازنده با واحدهای I/O (کلیدهای و I/O های روی برد) باید از طریق امکان I/O (کلیدهای و I/O های روی برد) باید از طریق امکان I/O گیرد.