

Processori RISC e superscalari: esempi di domande

M. Sonza Reorda

Politecnico di Torino
Dip. di Automatica e Informatica



Processori RISC

Quale delle seguenti affermazioni è corretta per un processore RISC?

A	In condizioni ottimali ad ogni colpo di clock viene terminata l'esecuzione di una istruzione
B	In condizioni ottimali tutte le istruzioni richiedono un solo colpo di clock per essere eseguite
C	In media ad ogni colpo di clock viene terminata l'esecuzione di una istruzione
D	In media le istruzioni richiedono meno di un colpo di clock per essere eseguite

Coda delle istruzioni

Qual è il ruolo della coda delle istruzioni in un'architettura a pipeline?

A	Facilitare l'identificazione delle dipendenze di dato
B	Ridurre il numero di stalli dovuti alla lentezza della memoria di codice
C	Ridurre il numero di miss nell'accesso alla cache istruzioni
D	Ridurre il numero di stalli dovuti a salti

Stalli

Che cosa succede allorché uno stadio di un processore a pipeline va in stallo?

A	Nei successivi colpi di clock lo stadio a valle rimane bloccato
B	Nei successivi colpi di clock tutti gli stadi a monte e a valle rimangono bloccati
C	Nei successivi colpi di clock tutti gli stadi a monte rimangono bloccati
D	Nei successivi colpi di clock tutti gli stadi a valle rimangono bloccati

Processori RISC e dipendenze

Si consideri un processore RISC che utilizza una tecnica hardware per la gestione delle dipendenze di dato. Che cosa succede quando il processore esegue un'istruzione caratterizzata da una dipendenza di dato rispetto ad un'altra ancora non completata?

A	Viene eseguita una NOP
B	Viene chiamato il sistema operativo, attraverso un'eccezione
C	Vengono mandati in stallo uno o più stadi
D	Non succede nulla

Processori RISC e memoria

Si considerino un processore RISC: quale delle seguenti affermazioni è vera?

A	Tutte le istruzioni possono avere un operando memorizzato in una cella di memoria
B	In assenza di stalli, tutte le istruzioni richiedono un solo colpo di clock per essere eseguite
C	Esiste un'unica cache per dati e codice
D	Solo le istruzioni di load e store possono accedere alla memoria

Unità di smistamento

Qual è il ruolo dell'*unità di smistamento* in un processore superscalare?

A	Decidere l'ordine con cui completare l'esecuzione delle istruzioni
B	Inviare le istruzioni di cui è stato eseguito il fetch alle unità di decodifica
C	Inviare le istruzioni decodificate alle unità funzionali
D	Nessuna delle precedenti

Processori multicore

Che cosa si intende per processore *multicore*?

A	Un dispositivo destinato ad applicazioni special purpose, che integra sullo stesso dispositivo un processore, alcuni moduli di memoria, e alcune periferiche
B	Un dispositivo in grado di eseguire più programmi (o thread) in parallelo
C	Un dispositivo che contiene al proprio interno più di una CPU
D	Un dispositivo composto da più circuiti integrati strettamente collegati tra di loro

Thread

Che cosa si intende in generale per *thread*?

A	Una sequenza di istruzioni che può essere gestita indipendentemente
B	Un programma
C	Una parte del Sistema Operativo
D	Un gruppo di istruzioni privo di salti

Esempi di domande a risposta aperta

Dipendenze di dato e pipeline

Si spieghi perché le dipendenze di dato sono particolarmente critiche nelle architetture con pipeline, e si illustrino le tecniche che permettono di garantire la correttezza dei risultati prodotti dal processore.

Processori RISC

Si illustrino le caratteristiche tipiche di un processore RISC.