

Introduzione ai sistemi di elaborazione

M. Sonza Reorda

Politecnico di Torino
Dip. di Automatica e Informatica



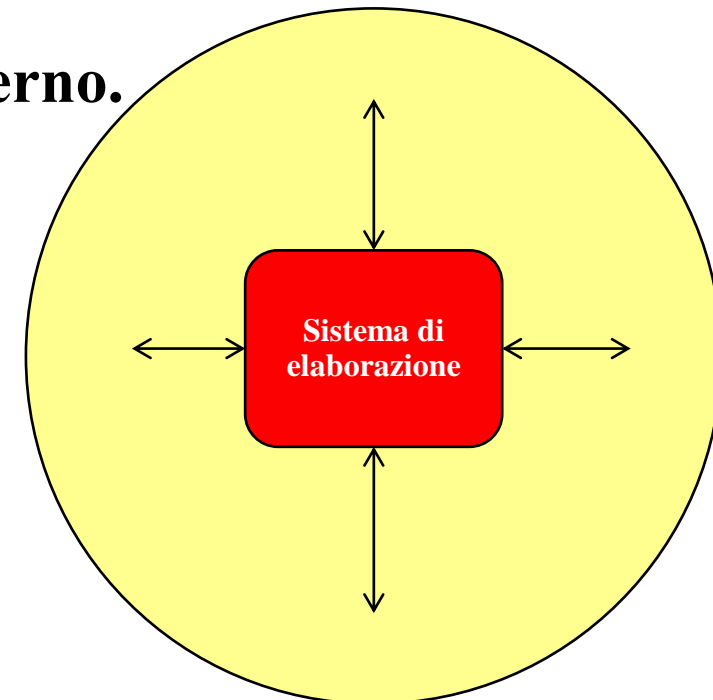
Obiettivi

- **Riassumere come si è arrivati all'attuale contesto nell'area dei sistemi di elaborazione dell'informazione**
- **Introdurre informalmente alcuni concetti elementari**
- **Descrivere la situazione attuale.**

I sistemi di elaborazione

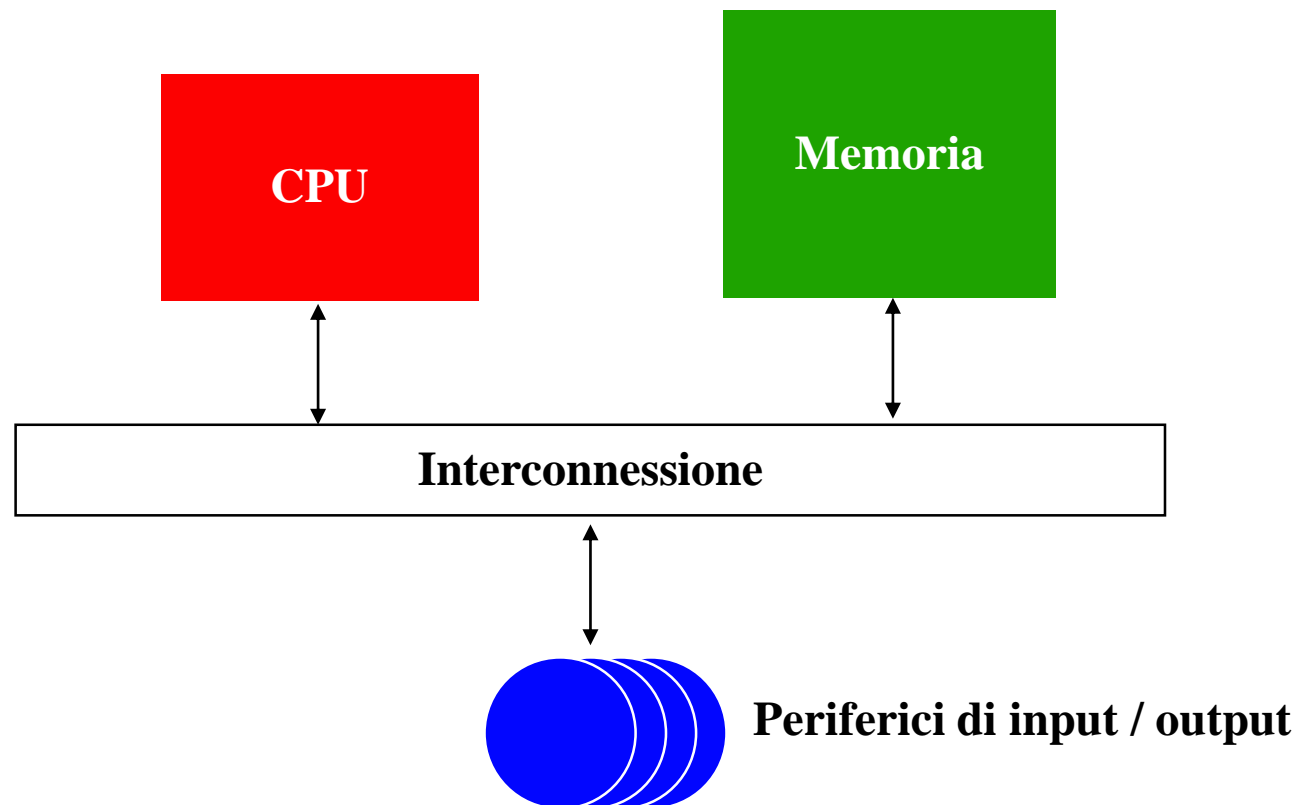
Un *sistema di elaborazione* è un sistema in grado di

- Ricevere informazioni dall'esterno
- Eseguire operazioni di elaborazione
- Inviare comandi e informazioni all'esterno.



Sistemi a processore

Un sistema di elaborazione corrisponde spesso ad un sistema a processore.



Vantaggi

I sistemi di elaborazione delle informazioni sono particolarmente vantaggiosi in termini di:

- *Velocità*
- *Dimensione*
- *Affidabilità*
- *Costo.*

Idee chiave

I sistemi di elaborazione sono principalmente basati su:

- Tecniche per la *rappresentazione delle informazioni* (numeriche, testuali, multimediali)
- Tecniche per la definizione della sequenza di operazioni (ossia di *algoritmi*) necessaria per risolvere un problema
- Tecniche per la *memorizzazione* dei dati e l'*automazione* delle operazioni.

La suddivisione in ere

- **Era *meccanica*** (sino al 1945)
- **Era *elettronica*** (dal 1945 al 1975)
suddivisa in tre generazioni
- **Era *del VLSI*** (dal 1975 ad oggi).

Era meccanica

- **Macchina di *B. Pascal* (1623-1662)**
- **Macchina di *G. Leibniz* (1646-1716)**
- **Telaio di *J. Jacquard* (1752-1834)**
- **Macchine di *C. Babbage* (1792-1871)**
- **Z1 (1938), Z3 (1941) di *K. Zuse***
- **Mark I (1944) e Mark II di *H. Aiken***

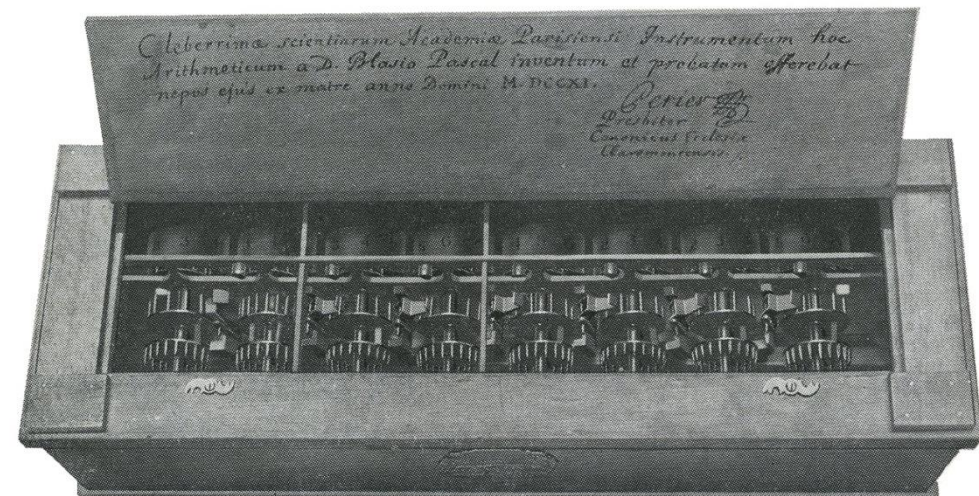
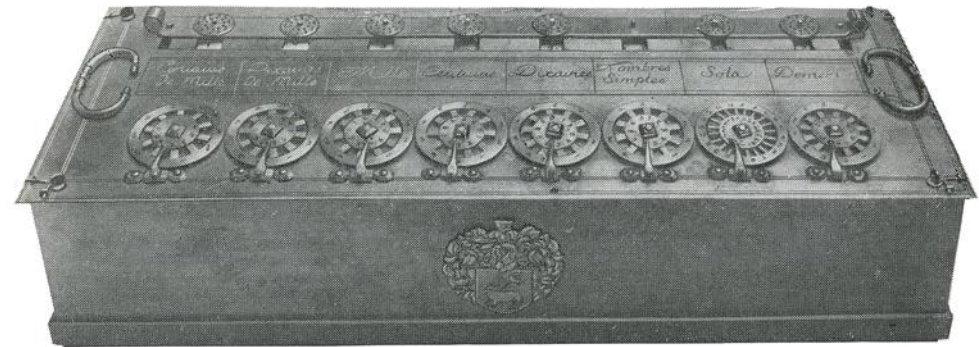
Macchina di Pascal

Fu costruita nel 1642.

Rappresentò la prima macchina calcolatrice realmente funzionante.

Eseguiva somme e sottrazioni tra un registro di input ed il registro accumulatore.

Era composta di 2 insiemi di 6 ruote dentate ciascuno; su ciascuna ruota erano rappresentate le 10 cifre decimali. Ogni insieme funzionava quindi da *registro*.



Macchina di Leibniz

Fu costruita attorno al 1671.

Poteva eseguire somme, sottrazioni, moltiplicazioni e divisioni.

Era composta da una macchina di Pascal duplicata (4 insiemi di ruote dentate).

Moltiplicazione e divisione venivano eseguite tramite somme e sottrazioni successive.

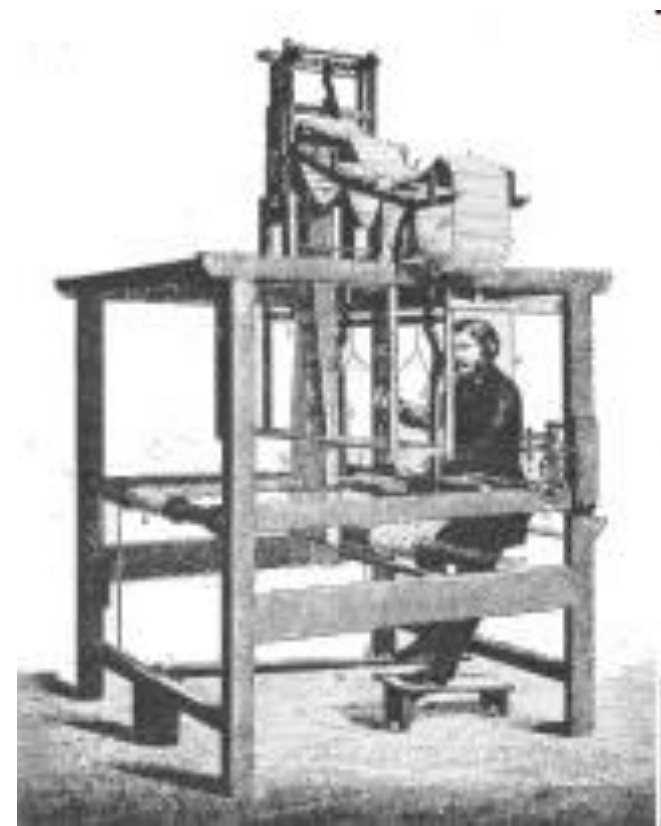
Telaio di Jacquard

Fu costruito nel 1801 da J. Jacquard.

È il primo esempio di macchina *programmabile* per il controllo di un processo (in questo caso la tessitura).

Le operazioni compiute dal telaio venivano determinate tramite un insieme di schede perforate (come per le pianole meccaniche).

Jacquard scrisse un *programma* composto da 24.000 schede perforate per la tessitura di un arazzo con la sua immagine.



Macchina differenziale

Fu progettata da *C. Babbage*, inventore del tachimetro, attorno al 1823.

La sua finalità era quella di calcolare tabelle di numeri utili per la navigazione.

Eseguiva un solo algoritmo (quello delle differenze finite con l'uso di polinomi).

Possedeva un meccanismo di output basato sull'incisione di un piatto di rame con una punta d'acciaio.



Macchina analitica

È l'evoluzione della precedente e risale al 1834.

Era composta di 4 parti:

- il *magazzino* (la memoria, composta da 1000 parole da 50 cifre decimali ciascuna)
- il *mulino* (l'unità di calcolo)
- il dispositivo di *input* (schede perforate); le schede determinavano il tipo di operazione da svolgere e la provenienza di ogni operando.
- il dispositivo di *output* (piatti di rame o schede perforate).

Macchina analitica

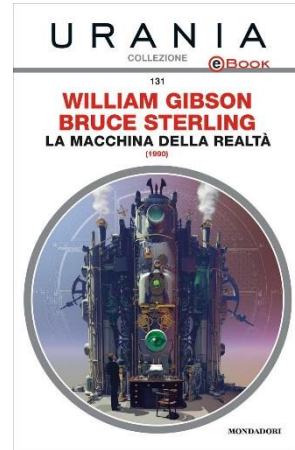
È l'evoluzione della precedente e risale al 1834.

Era composta di 4 parti:

Charles Babbage presentò per la prima volta la Macchina Analitica al Secondo Congresso degli Scienziati Italiani, svoltosi a Torino nel settembre del 1840, su invito dall'astronomo Giovanni Plana

Luigi Menabrea contribuì a diffondere le idee di Babbage (attraverso il primo lavoro scientifico nella disciplina informatica, *Notions sur la machine analytique de Charles Babbage*)

Alla Macchina Analitica lavorò attivamente una matematica inglese, Lady Ada Lovelace, che scrisse alcuni programmi per la Macchina ed è considerata la prima programmatrice della storia.



Zuse

Tra il 1939 ed il 1944 K. Zuse progettò e costruì in Germania 4 modelli di calcolatore (Z1, Z2, Z3, Z4).

Sono il primo esempio funzionante di calcolatore programmabile, basato su *relè elettromagnetici*.

Per la prima volta era usata una rappresentazione binaria delle informazioni.

I finanziamenti per la loro progettazione furono cancellati dal governo tedesco in quanto si riteneva che la guerra sarebbe stata vinta prima della loro realizzazione.

Furono quasi tutti distrutti durante i bombardamenti di Berlino nel 1944.



Harvard Mark I e II

Furono realizzati (il primo) e progettati (il secondo) da *H. Aiken* ad Harvard.

Il progetto si basava sulle idee di Babbage, sfruttando però i relè. La memorizzazione avveniva tramite ruote dentate.

Mark I

Mark I fu completata nel 1944 nei laboratori IBM di Endicott.

Aveva 72 parole di 23 cifre decimali ciascuna ed un tempo di ciclo di 6 secondi.

Input ed output avvenivano su nastri di carta perforata.

Problemi:

- **La velocità era limitata dall'inerzia delle parti in movimento.**
- **La trasmissione delle informazioni attraverso leve e pulegge era difficile ed inaffidabile.**



Turing

Contemporaneamente alla nascita dei primi sistemi di elaborazione, Alan Turing nel 1937 elaborava un modello di calcolatore in grado di eseguire qualsiasi algoritmo (*Macchina Universale*).

Tale modello permette di

- determinare ciò che è *computabile* e ciò che non lo è
- identificare la complessità di un algoritmo.

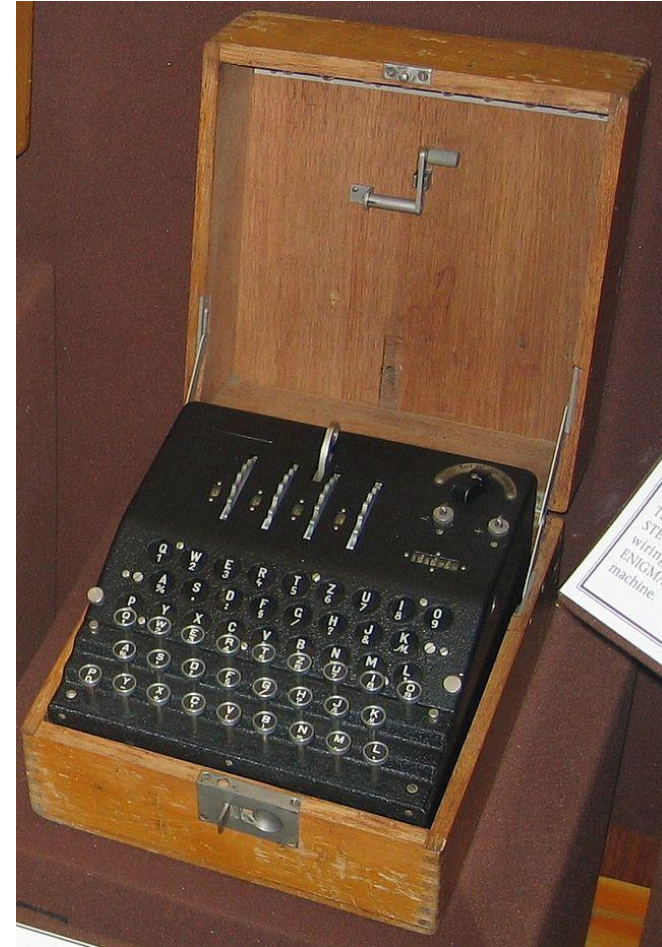


Colossus

Turing fece parte del gruppo di scienziati che durante la guerra lavorò a *Bletchley Park*, dove si svilupparono tecniche per decodificare i messaggi tedeschi (creati attraverso i dispositivi *Enigma*).

A Bletchley Park fu costruito *Colossus*.

Alla fine della guerra la macchina fu distrutta e i progetti relativi bruciati, per ordine del servizio segreto inglese.



Era elettronica

- I flussi di informazione sono rappresentati dal movimento degli elettroni.
- Le commutazioni sono veloci grazie all'uso dei *tubi a vuoto*.



ENIAC

L'ENIAC (*Electronic Numerical Integrator and Calculator*) fu costruito tra il 1943 ed il 1946 alla University of Pennsylvania da *J.W. Mauchly* e *J.P. Eckert*.

Era composto da 18.000 tubi a vuoto, pesava 30 tonnellate e serviva per la compilazione di tavole balistiche per la U.S. Army.



Caratteristiche

- **Rappresentazione decimale: ogni cifra occupava un anello di 10 tubi a vuoto**
- **20 accumulatori da 10 cifre ciascuno**
- **unità speciali per moltiplicazione, divisione e radice quadrata**
- **programmazione manuale (tramite commutatori e cavi)**
- ***master programmer unit* per operazioni multiple o iterative**
- **memorie speciali per le costanti (*Function Tables*)**
- **dati e programma separati**
- **acquisizione dei dati attraverso lettori di schede**
- **uscita dei dati attraverso perforatori o telescriventi.**

EDVAC

L'EDVAC (*Electronic Discrete Variable Automatic Computer*) fu progettato nel 1951 dallo stesso gruppo dell'ENIAC, cui appartenevano anche *J. von Neumann* e *John Atanasof*.

Caratteristiche:

- **rappresentazione binaria**
- **memoria più ampia, divisa in 2 parti:**
 - **memoria principale: 1K word, tecnologia a linee di mercurio**
 - **memoria secondaria: 20Kword, tecnologia a bobine**
- **anche il programma risiedeva in memoria**
- **input/output attraverso telescrivente.**

EDVAC

L'EDVAC (*Electronic Discrete Variable Computer*) progettato nel 1951 da una società da cui poi sarebbe derivata la *Univac*, appartenevano anche *J. von Neumann* e *John G. Mauchly* dell'Università di Pennsylvania per fondare *Unisys*.

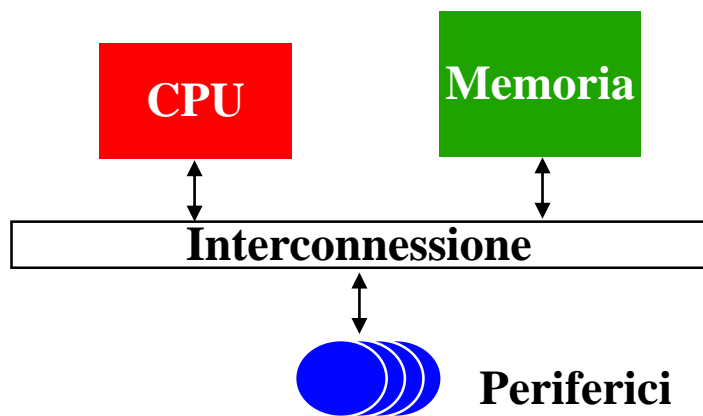
Caratteristiche:

- **rappresentazione binaria**
- **memoria più ampia, divisa in 2 parti:**
 - **memoria principale: 1K word, tecnologia a linee di mercurio**
 - **memoria secondaria: 20Kword, tecnologia a bobine**
- **anche il programma risiedeva in memoria**
- **input/output attraverso telescrivente.**

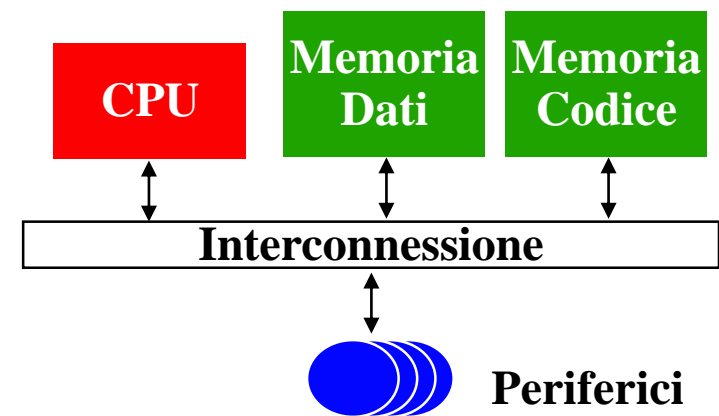
Architettura di von Neumann

Si definisce architettura di von Neumann quella basata su un'unica memoria contenente dati e codice, a cui la CPU accede attraverso un bus.

L'architettura di von Neumann si contrappone all'*architettura Harvard*, nella quale la memoria contenente le istruzioni è separata da quella contenente i dati.



Architettura di Von Neumann



Architettura Harvard

Prima generazione

È costituita dai calcolatori costruiti a cavallo del 1950.

Caratteristiche:

- **tecnologia basata sui tubi a vuoto**
- **architettura centralizzata: ogni operazione richiede l'intervento diretto della CPU**
- **uso del linguaggio macchina**
- **software di sistema quasi inesistente**
- **un solo utente alla volta può usare la macchina.**



Seconda generazione

È composta dalle macchine apparse intorno al 1960.

Caratteristiche:

- il transistor sostituisce i tubi a vuoto
- le memorie a tubi a raggi catodici e a linee di ritardo sono sostituite con quelle a nuclei di ferrite e a tamburi magnetici
- le CPU comprendono registri indice e hardware per le operazioni in floating-point
- vengono introdotti i primi linguaggi *hardware-independent* quali ALGOL, COBOL e FORTRAN
- i processori di I/O liberano la CPU dal controllo delle periferiche
- vengono distribuiti i primi software di sistema (sistemi operativi, compilatori, librerie).

Seconda

È composta dalle macchine a

Caratteristiche:

- il transistor ~~sostituisce i tubi~~
- le memorie a tubi
sostituite con quelle a

le CPU comprendono reg
-point

Il Transistor fu inventato ai Bell Labs nel 1948 da J Bardeen, W. Brattain e W. Shokley (premi Nobel nel 1956).

La prima macchina a transistor fu il TX-0 (*Transistorized eXperimental computer 0*), realizzato all'MIT nei primi anni '50 e poi seguito dal TX-2.



primi linguaggi *hardware-independent*
AL e FORTRAN

liberano la CPU dal controllo delle

i primi software di sistema (sistemi
, librerie).

Terza generazione



I computer della III generazione compaiono attorno al 1965.

Caratteristiche:

- **i *circuiti integrati* (IC) sostituiscono i circuiti a transistor**
- **le *memorie a semiconduttore* sostituiscono quelle a nuclei di ferrite**
- **viene utilizzata la *microprogrammazione***
- **si introduce il *pipelining***
- **i *sistemi operativi* permettono la condivisione delle risorse di un sistema.**

L'era del VLSI

La possibilità di integrare in un unico chip decine di migliaia di transistor (*Very Large Scale of Integration*) fa sì che interi sistemi (CPU, periferiche, memoria) possano essere realizzati su un solo dispositivo, con notevoli risparmi in termini di:

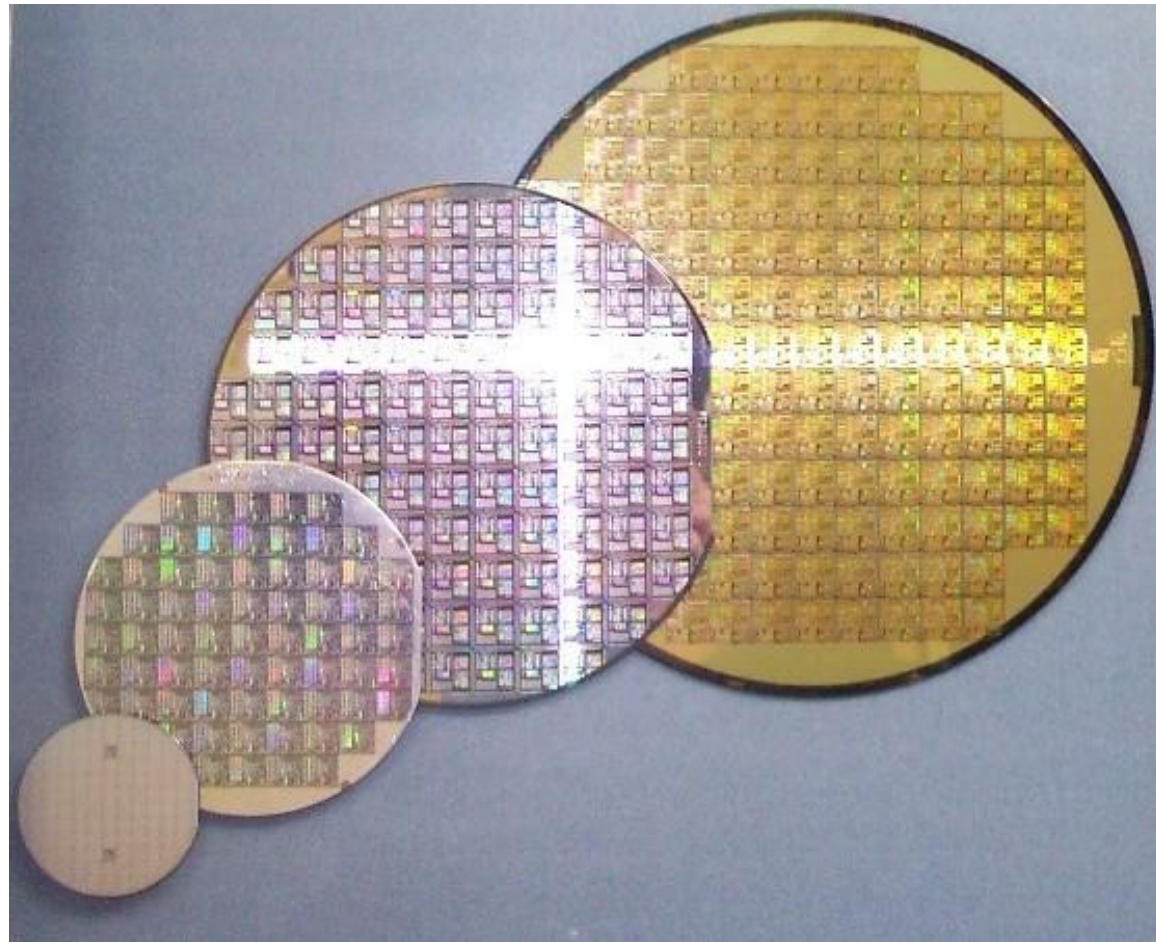
- **costo**
- **spazio**
- **velocità.**

I circuiti integrati

Un circuito integrato (*Integrated Circuit* o IC) è composto da:

- silicio
- package
- pin.

Un singolo IC può oggi contenere svariati milioni (in alcuni casi miliardi) di transistor.



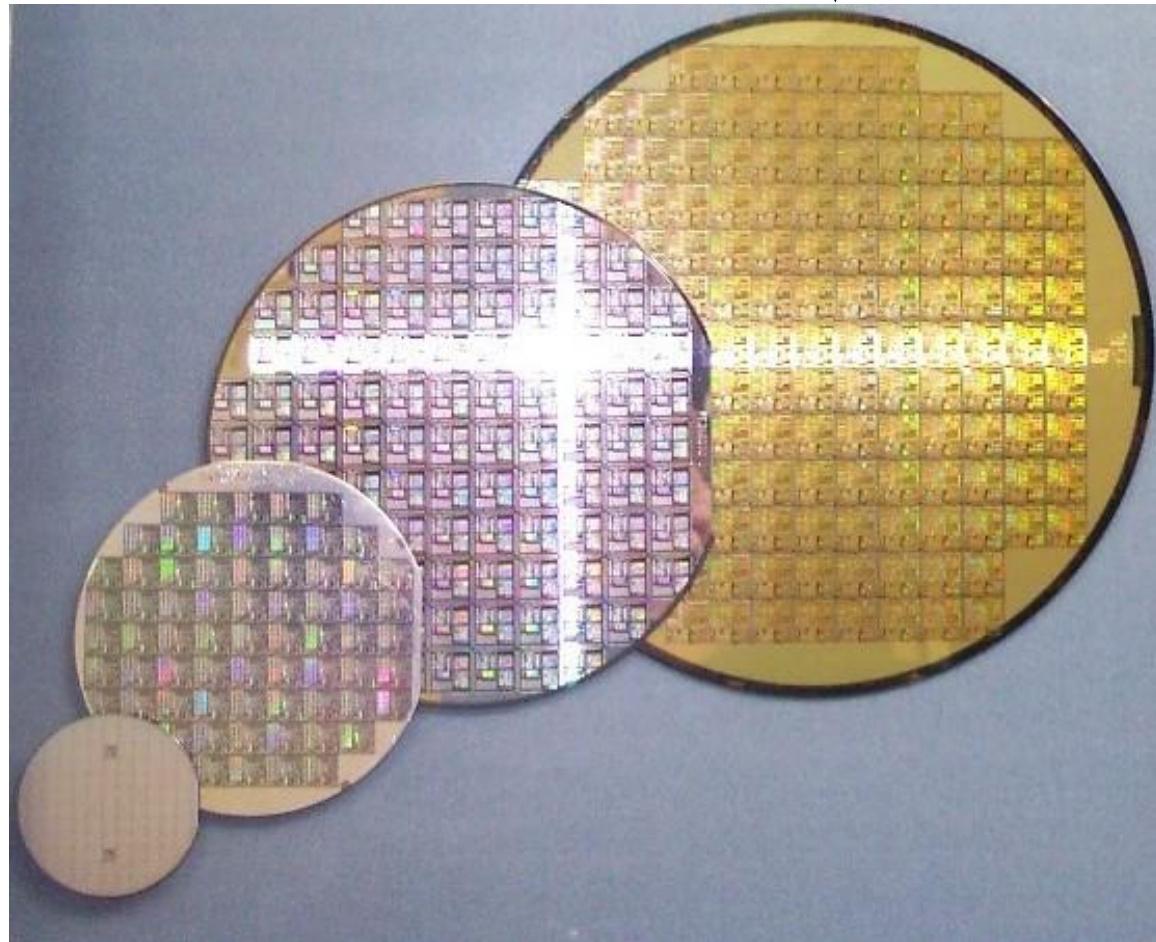
I circuiti i

Wafer di silicio, su cui sono realizzati i *die*

Un circuito integrato (*Integrated Circuit* o IC) è composto da:

- silicio
- package
- pin.

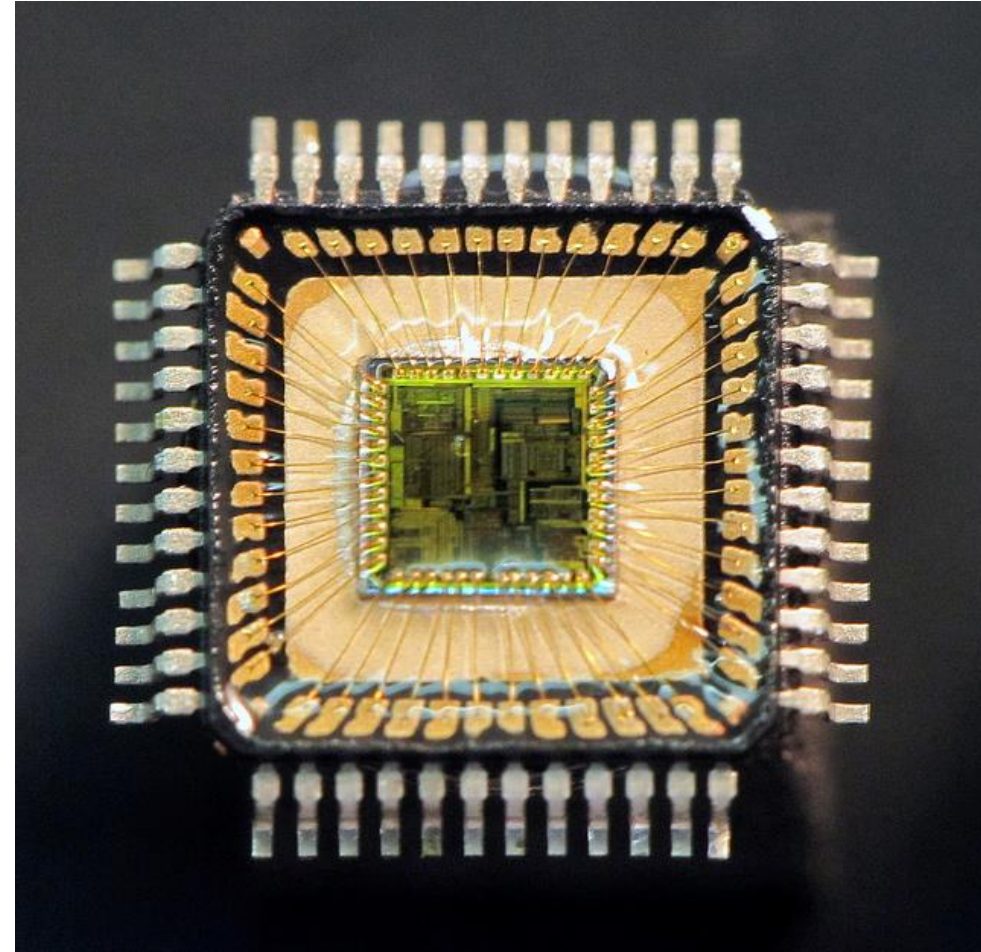
Un singolo IC può oggi contenere svariati milioni (in alcuni casi miliardi) di transistor.



Bonding

Una volta isolati i die dal wafer (*slicing*), ciascuno di essi viene inserito nel package e i segnali di input / output sono connessi ai pin (*bonding*).

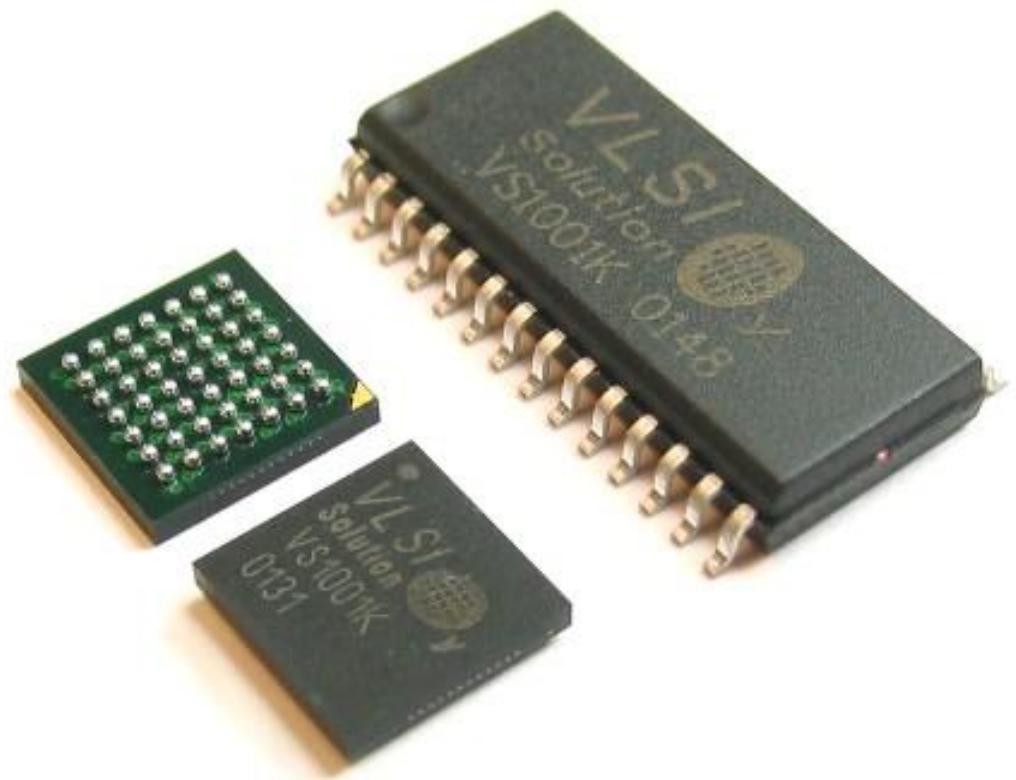
Il tutto viene poi inserito nel package.



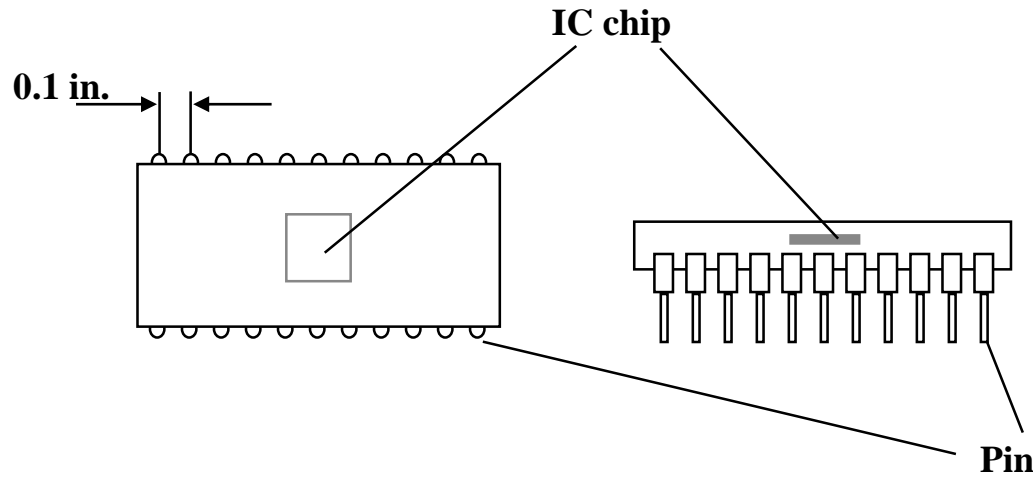
Tipi di package

I principali sono:

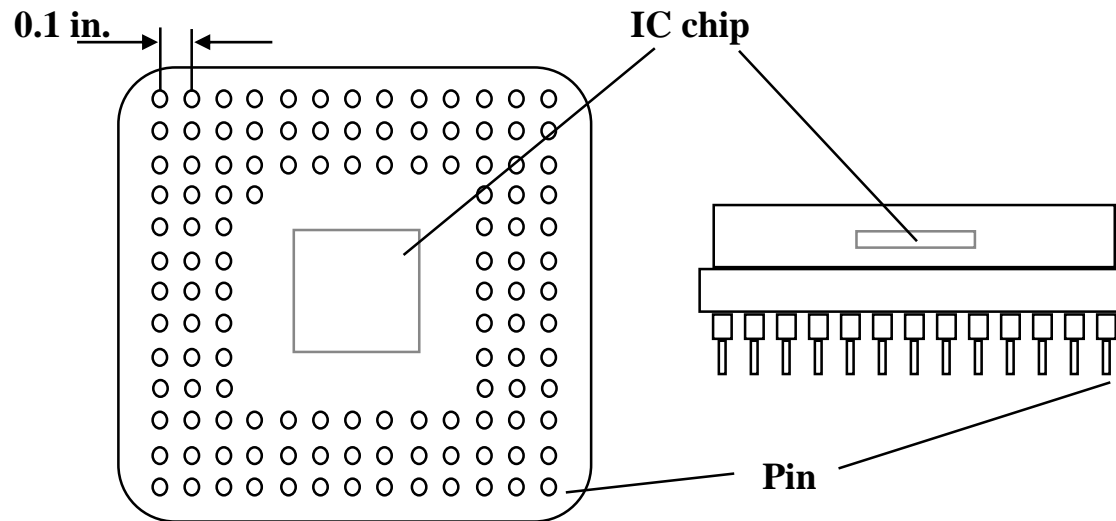
- *DIP* (Dual In-Line Package): da 14 a 68 pin su 2 file
- *PGA* (Pin-Grid Array): 144 pin
- *BGA* (Ball-Grid Array).



DIP e PGA



**Package *Dual In line*
(DIP)**

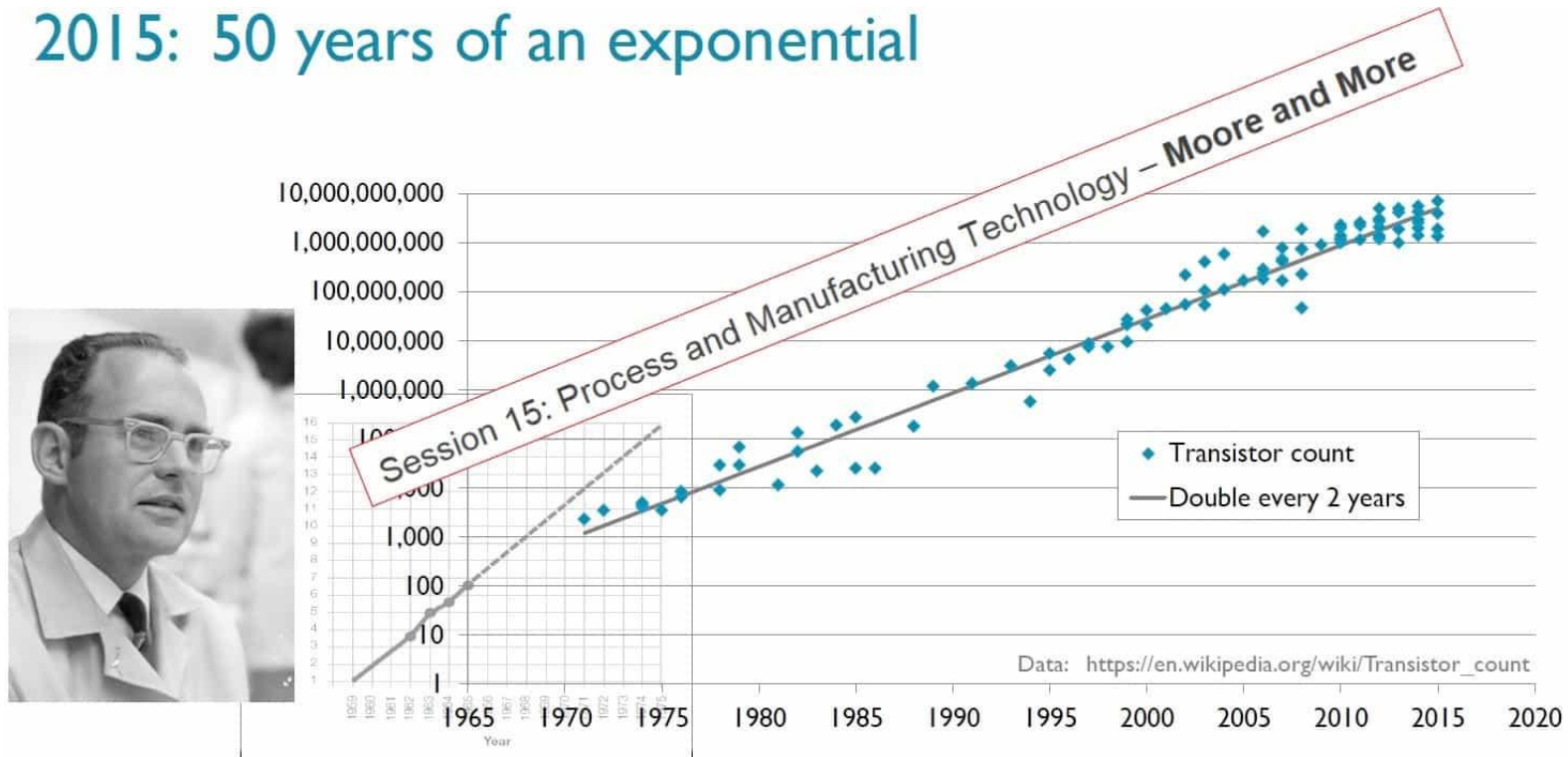


**Package *Pin Grid Array*
(PGA)**

Legge di Moore

Prevede che il numero di transistor integrati su un singolo circuito raddoppi ogni 18/24 mesi.

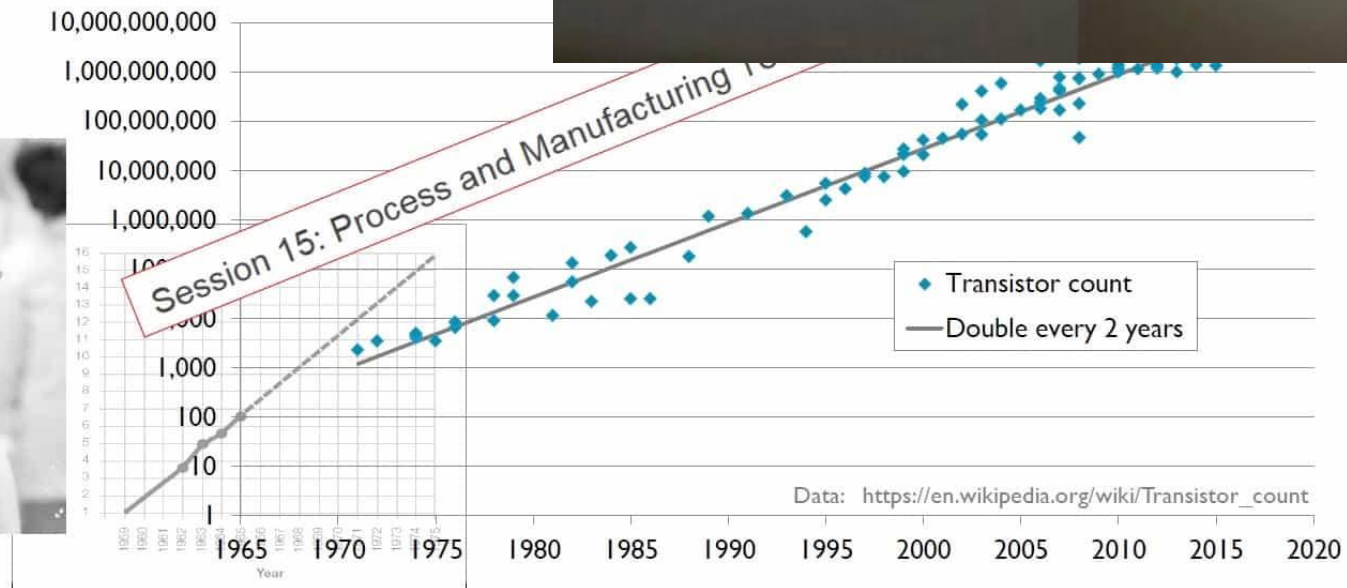
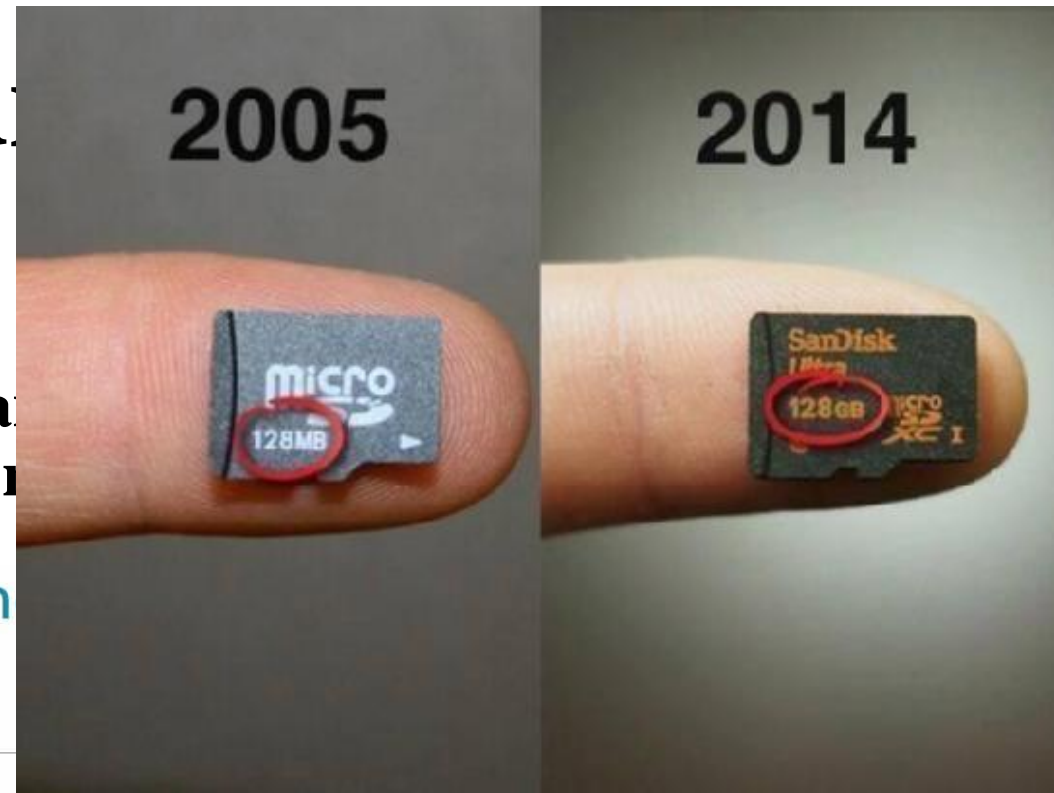
2015: 50 years of an exponential



Legge di

Prevede che il numero di transistor in un circuito raddoppi ogni 18/24 mesi

2015: 50 years of an exponential growth

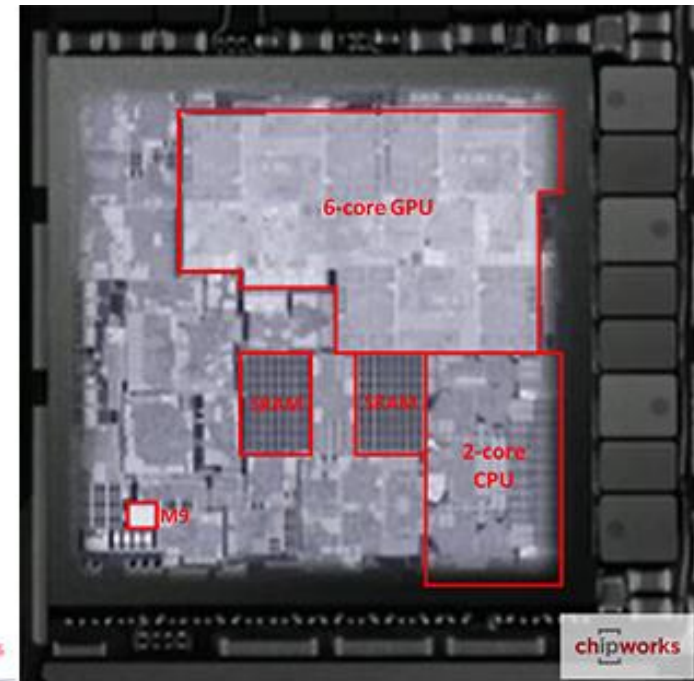


Densità di integrazione

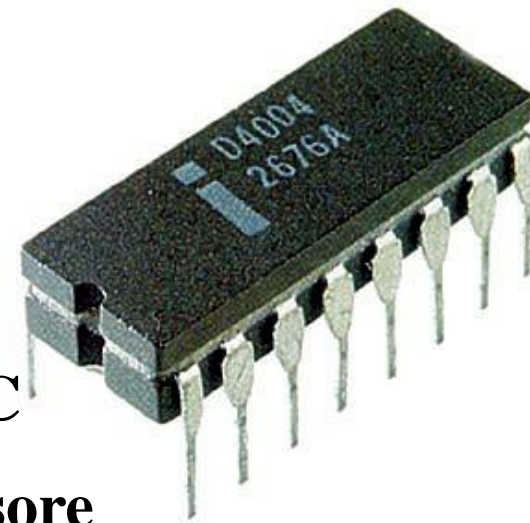
L'evoluzione tecnologica permette oggi di integrare un numero elevatissimo di transistor (fino a vari miliardi) a bordo di un solo dispositivo.

Questo permette di realizzare i dispositivi *System on a Chip* (SoC), che integrano a bordo di un unico circuito uno o più processori, memoria, periferici, logica special-purpose.

Esempio (estremo): il chip A9 di Apple



I microprocessori



Microprocessore = processore integrato su un solo IC

Microcomputer = calcolatore basato su microprocessore

Il primo microprocessore messo in commercio fu l'Intel 4004 (1971).

I processori esistenti fino agli anni '80 erano tutti di tipo CISC (*Complex Instruction Set Computer*), ossia caratterizzati da un set di istruzioni relativamente ampio (>100 istruzioni).

I processori CISC richiedono un certo numero di colpi di clock per eseguire una singola istruzione.

I processori RISC

I processori RISC (*Reduced Instruction Set Computer*) sono caratterizzati da:

- **set di istruzioni ridotto (ad esempio 32 istruzioni)**
- **architettura a pipeline**
- **elevato numero di registri (ad esempio 128).**

Un processore RISC è normalmente in grado di completare l'esecuzione di un'istruzione per ogni colpo di clock.

I primi processori RISC sono apparsi sul mercato negli anni '80.

I processori superscalari

I processori superscalari sono in grado di completare l'esecuzione di più di un'istruzione per ogni colpo di clock.

Utilizzano un set di istruzioni di tipo RISC.

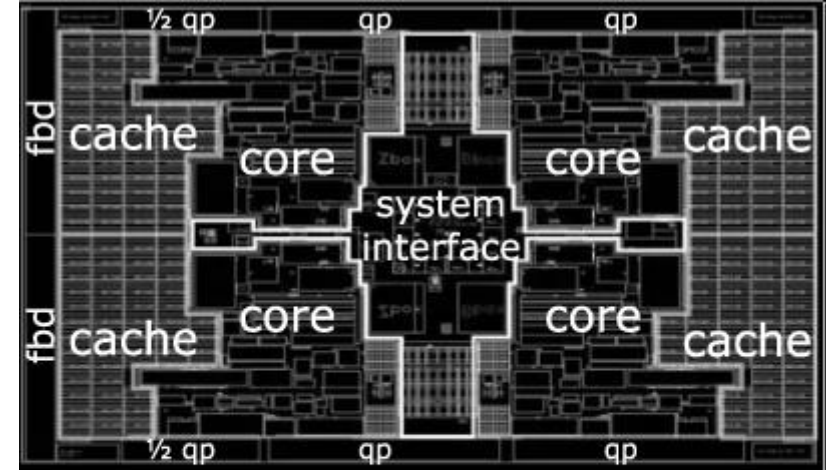
La loro architettura è basata su una struttura a pipeline e sulla presenza di unità funzionali multiple.

I processori multicore

Dal momento che è difficile aumentare indefinitamente le prestazioni di un singolo processore, negli ultimi anni si sono introdotti dispositivi multicore, che integrano in un unico dispositivo più processori.

Esempi

- Cell (IBM, Sony, Toshiba)
- UltraSPARC T1 e T2 (Sun)
- Phenom (AMD)
- Core i7 (Intel)
- Tegra 3 (Nvidia).



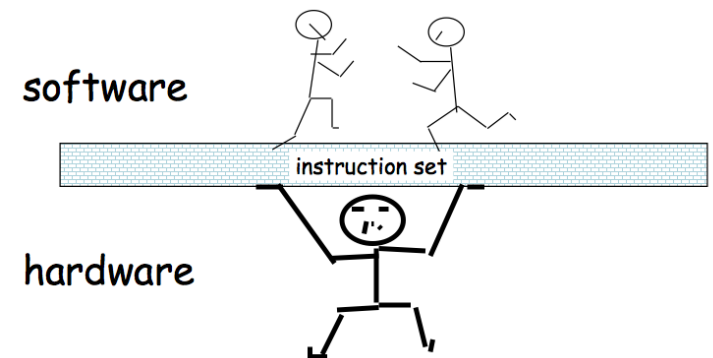
	FET count	Voltage	Power
Core logic	430M	0.9-1.15V	100W
Sys Int	157M	0.9-1.15V	30W
L3 cache	1,420M	1.10V	20W
IO logic	39M	1.10V	20W
Chip Total	2.046B		170W

Instruction Set Architecture

- I processori sono organizzati in *famiglie*
- I processori di una stessa famiglia sono compatibili a livello software, ossia

Il codice di qualunque applicazione sviluppata per un processore può essere eseguito su tutti i processori successivi della stessa famiglia

- La compatibilità si ottiene adottando una stessa Instruction Set Architecture (ISA), corrispondente all'insieme di informazioni, relative al processore, usate dal programmatore.



Microcontrollori (o MCU)

Sono dispositivi simili ai microprocessori, realizzati su un unico IC che integra anche altri moduli (periferiche, memorie, ecc.), generalmente orientati ad applicazioni special-purpose.

Sono composti da:

- processore (con caratteristiche molto variabili a seconda dell'applicazione)**
- memoria ROM, RAM, Flash**
- porte ed interfacce per I/O**
- contatori.**

Nel campo dei microcontrollori le prestazioni sono importanti al pari di altri parametri, quali ad esempio il costo, il consumo, la dimensione, l'affidabilità, la facilità di utilizzo.

Mercato MCU

	2012	2013	2014	2015	2016	2017	CAGR
Total Semiconductor	325,367	339,666	361,612	385,052	395,974	413,602	4.9%
Microcontroller (MCU)	16,008	16,202	17,211	18,799	19,307	20,480	5.1%
4 bit MCU	154	159	161	157	145	133	-2.8%
8 bit MCU	6,057	6,565	6,936	7,532	7,768	8,259	6.4%
16 bit MCU	4,021	3,611	3,765	4,060	4,053	4,019	0.0%
32 bit MCU	5,776	5,868	6,349	7,050	7,341	8,069	6.9%

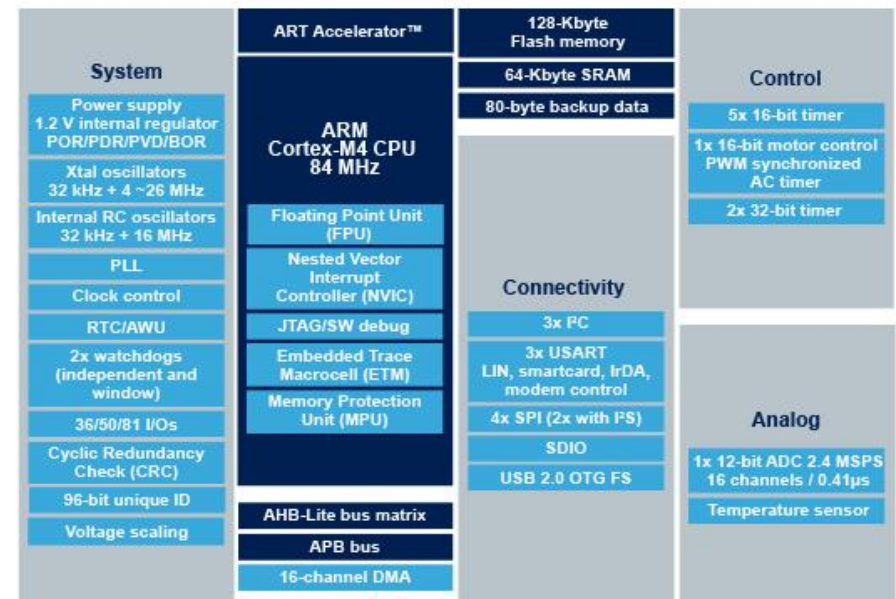
Previsioni di fatturato nel settore degli MCU (in milioni di dollari)

CAGR = Compound Annual Growth Rate

STM32

- È una famiglia di MCU con CPU a 32 bit progettata e prodotta da STMicroelectronics
- I primi prodotti della famiglia furono introdotti nel 2006
- I dispositivi della famiglia sono usati in numerosissime applicazioni

- Automotive
- Industrial
- Medical
- Railway
- ...



Ad oggi è stato venduto oltre un miliardo di dispositivi della famiglia.

I sistemi Special-Purpose

Oltre che dai dispositivi General-Purpose (PC, Workstation, MainFrame, Tablet, SmartPhone) i sistemi di elaborazione sono costituiti da sistemi *Special-Purpose* o *Embedded*.

Tali sistemi sono progettati e realizzati per eseguire una singola applicazione, e sono spesso inseriti all'interno di sistemi più complessi, che possono includere parti meccaniche (sistemi mecatronici).

Realizzazione di sistemi Special-Purpose

Per la realizzazione dei sistemi special-purpose esistono spesso varie alternative:

- **Soluzione SW:** usa una scheda esistente (equipaggiata di microprocessore o microcontrollore che esegue un programma, di norma contenuto in una ROM o Flash)
- **Soluzione HW:** basata su un ASIC (*Application Specific IC*) progettato e realizzato specificatamente per quell'applicazione. Se un ASIC contiene uno o più processori, viene denominato SoC.

Soluzione Software

È così definita perché spesso utilizza un hardware commerciale, basato su un una scheda a microprocessore (o microcontrollore).

In questo caso quindi il lavoro di implementazione si concentra sulla scrittura del software eseguito dal processore.

In genere è la soluzione meno efficiente in termini di velocità di esecuzione, ma anche la meno costosa e più flessibile.



Soluzione Hardware

Consiste nel realizzare un ASIC che implementi la funzionalità desiderata.

Il costo è molto più alto in termini di progetto e messa in produzione, ma il costo unitario del prodotto finito è molto minore.

Ha senso quando i volumi in gioco sono elevati (>1M).

Inoltre (in linea generale)

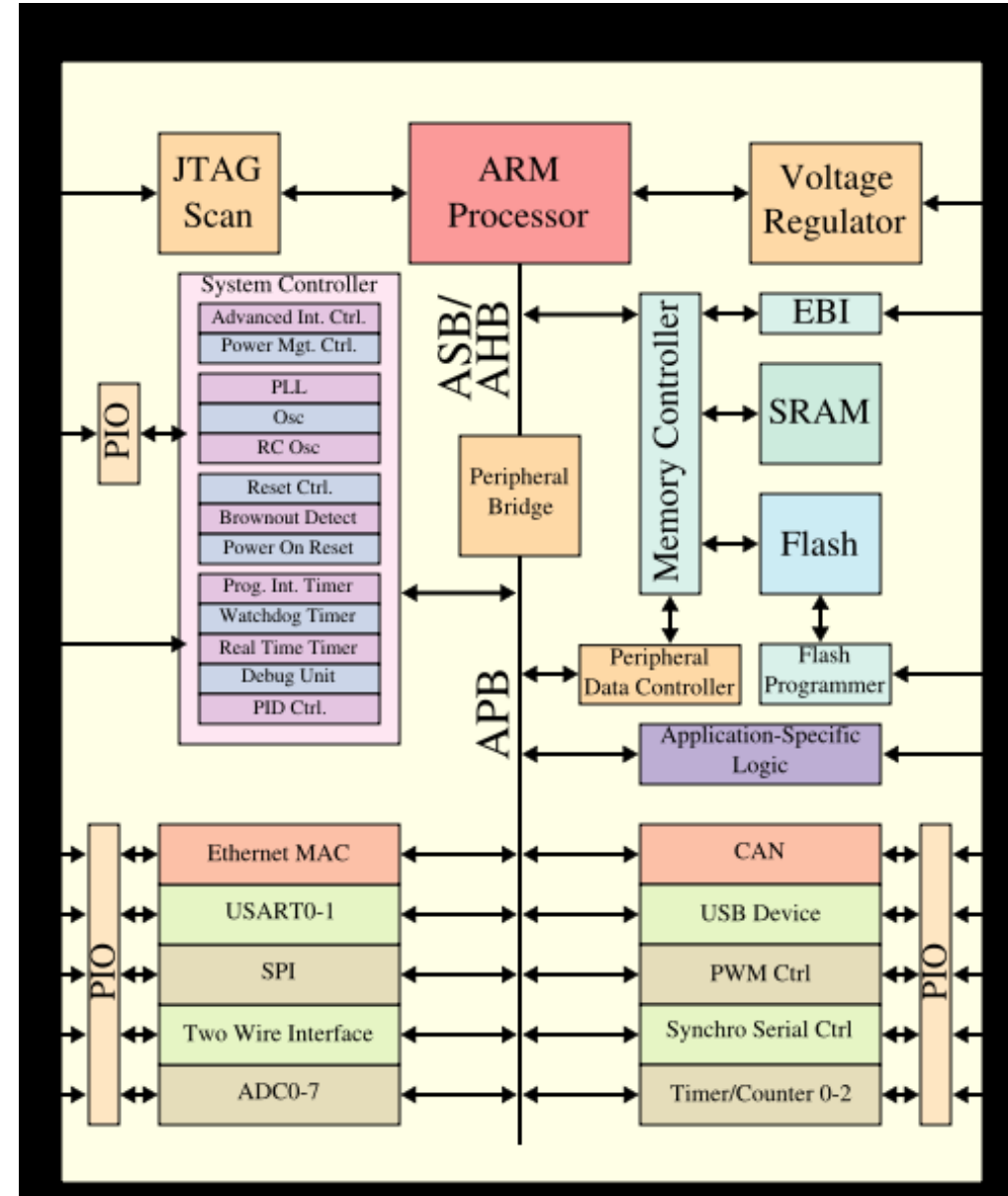
- le prestazioni sono più elevate**
- l'ingombro è minore**
- il consumo è minimizzato**
- la flessibilità è molto minore: una volta progettato e realizzato l'ASIC non è più modificabile.**

System on Chip

Molte applicazioni (ad esempio i telefoni cellulari) si basano su IC complessi (denominati *System on Chip* o SoC), che integrano al loro interno

- **uno o più processori**
- **vari moduli di memoria**
- **i moduli di interfaccia**
- **eventuali moduli specifici.**

Ciascun SoC è rivolto ad una specifica applicazione e integra i moduli (*IP core*) necessari.



Infineon Airbag SoC

