

Unità di controllo: esempi di domande

M. Sonza Reorda

Politecnico di Torino
Dip. di Automatica e Informatica



Domanda 1

Quale delle seguenti affermazioni è vera?

A	Il progetto di un'unità di controllo cablata è più semplice di quello di un'unità di controllo microprogrammata
B	Il progetto di un'unità di controllo cablata è più complesso di quello di un'unità di controllo microprogrammata
C	Il progetto di un'unità di controllo cablata ha all'incirca la stessa complessità di quello di un'unità di controllo microprogrammata, ma produce un circuito meno veloce
D	Il progetto di un'unità di controllo cablata ha all'incirca la stessa complessità di quello di un'unità di controllo microprogrammata, ma produce un circuito più grande

Domanda 2

Si consideri un'unità di controllo microprogrammata che utilizza 100 microistruzioni e pilota 300 segnali di controllo. Qual è il parallelismo del suo μ PC?

A	100
B	8
C	7
D	5

Domanda 3

A quale tipo di memoria corrisponde la memoria contenente il microcodice di un'unità di controllo microprogrammata?

A	ROM
B	Registri
C	RAM
D	Flash

Domanda 4

Chi definisce il contenuto della memoria di microcodice esistente all'interno di un processore microprogrammato?

A	Il programmatore assembler
B	Il sistema operativo
C	Il progettista del processore
D	Il compilatore

Domanda 5

Qual è il principale vantaggio derivante dall'adozione della tecnica della microprogrammazione verticale rispetto alla microprogrammazione orizzontale?

A	La riduzione del parallelismo della memoria di controllo
B	L'aumento della velocità dell'unità di controllo
C	La riduzione del numero di parole presenti nella memoria di controllo
D	La maggiore facilità di progetto

Domanda 6

Si consideri un'unità di controllo microprogrammata. Quale delle seguenti condizioni deve essere soddisfatta da una coppia di segnali di controllo perché questi possano essere codificati insieme (ossia perché siano *compatibili*)?

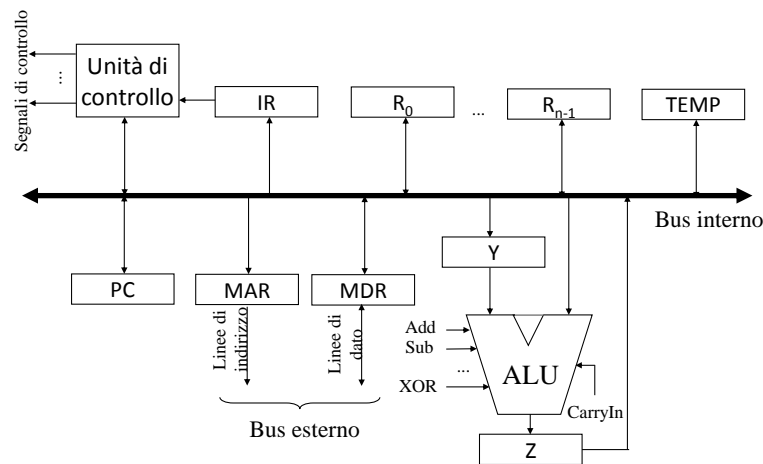
A	I due segnali non devono pilotare lo stesso dispositivo
B	I due segnali devono sempre essere attivati insieme
C	I due segnali devono essere attivati in microistruzioni immediatamente successive
D	I due segnali non devono mai essere attivati all'interno di una stessa microistruzione.

Domanda 7

Si scrivano le microistruzioni eseguite da un processore avente l'architettura in figura durante l'esecuzione dell'istruzione

ADD R1, [R2], R3

Tale istruzione somma il contenuto di R3 al contenuto della cella di memoria il cui indirizzo è scritto in R2, e scrive il risultato in R1.

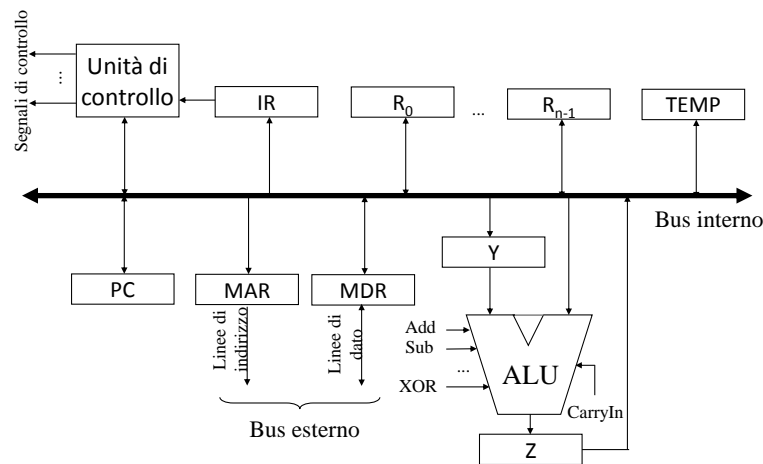


Domanda 8

Si scrivano le microistruzioni eseguite da un processore avente l'architettura in figura durante l'esecuzione dell'istruzione

ADD [R1], R2, R3

Tale istruzione somma il contenuto di R3 al contenuto di R2, e scrive il risultato in nella locazione di memoria indirizzata da R1.



Domanda 9

Quale delle sequenze di microistruzioni corrisponde alla fase di fetch di un'istruzione?

A	<p>MAR \leftarrow PC, Y = 0, Carry = 1, Z \leftarrow PC + Y + Carry Attiva il segnale di lettura, PC \leftarrow Z Aspetta sino al segnale MFC, MDR \leftarrow Bus esterno IR \leftarrow MDR Decodifica dell'Istruzione End</p>
B	<p>MAR \leftarrow PC, Y = 0, Carry = 1, Z \leftarrow PC + Y + Carry Attiva il segnale di lettura, PC \leftarrow Z MDR \leftarrow Bus esterno IR \leftarrow MDR Decodifica dell'Istruzione</p>
C	<p>MAR \leftarrow PC, Y = 0, Carry = 1, Z \leftarrow PC + Y + Carry PC \leftarrow Z Aspetta sino al segnale MFC, MDR \leftarrow Bus esterno IR \leftarrow MDR Decodifica dell'Istruzione</p>
D	<p>MAR \leftarrow PC, Y = 0, Carry = 1, Z \leftarrow PC + Y + Carry Attiva il segnale di lettura, PC \leftarrow Z Aspetta sino al segnale MFC, MDR \leftarrow Bus esterno IR \leftarrow MDR Decodifica dell'Istruzione</p>

Domanda 10

Date le seguenti 2 sequenze di macroistruzioni delle seguenti istruzioni :

Per istruzione di tipo ADD_REG

- T6: $R1_{out}, Y_{in}$
- T7: $R2_{out}, Add, Z_{in}$
- T8: $Z_{out}, R3_{in}, End$

e

Per l'istruzione di tipo ADD_LOAD

- T6: $R3_{out}, MAR_{in}$
- T7: $RD, MAR_{out}, R1_{out}, Y_{in}$
- T8: Aspetta MFC, SEL (Bus Esterno), MDR_{in}
- T9: $MDR2_{out}, Add, Z_{in}$
- T10: $Z_{out}, R1_{in}, End$

Quale è la funzione implementata nell'unità di controllo cablata per attivare il segnale Z_{out} ?

A	$Z_{out} = Z_{in} + R1_{in} + End$
B	$Z_{out} = T8 \bullet (ADD_REG) + T10 \bullet (ADD_LOAD)$
C	$Z_{out} = (T8 + T7) \bullet (ADD_REG) + (T9 + T10) \bullet (ADD_LOAD)$
D	$Z_{out} = End \bullet (ADD_REG + ADD_LOAD)$

Soluzione Domanda 7

Fetch:

- $MAR \leftarrow PC, Y = 0, Carry = 1, Z \leftarrow PC + Y + Carry$
- Attiva il segnale di lettura, $PC \leftarrow Z$
- Aspetta sino al segnale MFC, $MDR \leftarrow \text{Bus esterno}$
- $IR \leftarrow MDR$
- Decodifica dell'Istruzione

Execute:

- $MAR \leftarrow R2$
- Attiva il segnale di lettura, $Y \leftarrow R3$
- Aspetta sino al segnale MFC, $MDR \leftarrow \text{Bus esterno}$
- $Z \leftarrow MDR + Y$
- $R1 \leftarrow Z$

Cont.

Fetch:

- PC_{out} , MAR_{in} , Clear Y, Set Carry In to ALU, Add, Z_{in}
- MAR_{out} , RD, Z_{out} , PC_{in}
- Aspetta MFC, SEL (Bus Esterno), MDR_{in}
- MDR^2_{out} , IR_{in}
- $IR-CU_{out}$

Execute:

- $R2_{out}$, MAR_{in}
- MAR_{out} , RD, $R3_{out}$, Y_{in}
- Aspetta MFC, SEL (Bus Esterno), MDR_{in}
- MDR^2_{out} , Add, Z_{in}
- Z_{out} , $R1_{in}$, End

Soluzione Domanda 8

Fetch:

- $\text{MAR} \leftarrow \text{PC}, Y = 0, \text{Carry} = 1, Z \leftarrow \text{PC} + Y + \text{Carry}$
- Attiva il segnale di lettura, $\text{PC} \leftarrow Z$
- Aspetta sino al segnale MFC, $\text{MDR} \leftarrow \text{Bus esterno}$
- $\text{IR} \leftarrow \text{MDR}$
- Decodifica dell'Istruzione

Execute:

- $Y \leftarrow \text{R2}$
- $Z \leftarrow \text{R3} + Y$
- $\text{MAR} \leftarrow \text{R1}$
- $\text{MDR} \leftarrow Z$
- attiva il segnale di scrittura
- aspetta sino al segnale MFC, End

Cont.

Fetch:

- PC_{out} , MAR_{in} , Clear Y, Set Carry In to ALU, Add, Z_{in}
- MAR_{out} , RD, Z_{out} , PC_{in}
- Aspetta MFC, SEL (Bus Esterno), MDR_{in}
- MDR^2_{out} , IR_{in}
- $IR-CU_{out}$

Execute:

- $R2_{out}$, Y_{in}
- $R3_{out}$, Add, Z_{in}
- $R1_{out}$, MAR_{in}
- SEL (Bus interno), MDR_{in} , Z_{out}
- MDR^2_{out} , attiva il segnale di scrittura
- Aspetta MFC, End