Cycle 1
Instruction 1
Data 1

Cycle N
Instruction N
Data N

```
┌─────────────────────────────────────────┐
│ Cycle 1                                  │
│ ┌─────────────────────────────────────┐ │
│ │ Instruction 1                       │ │
│ │ ┌───────────┐       ┌───────────┐   │ │
│ │ │           │  · ·  │           │   │ │
│ │ │  Data 1₁  │       │  Data 1ₐ  │   │ │
│ │ └───────────┘       └───────────┘   │ │
│ └─────────────────────────────────────┘ │
└─────────────────────────────────────────┘

┌─────────────────────────────────────────┐
│ Cycle N                                  │
│ ┌─────────────────────────────────────┐ │
│ │ Instruction N                       │ │
│ │ ┌───────────┐       ┌───────────┐   │ │
│ │ │           │  · ·  │           │   │ │
│ │ │  Data N₁  │       │  Data Nₐ  │   │ │
│ │ └───────────┘       └───────────┘   │ │
│ └─────────────────────────────────────┘ │
└─────────────────────────────────────────┘
```

Cycle 1 — Instruction 1 — $Data\ 1_1$ · · $Data\ 1_a$

Cycle N — Instruction N — $Data\ N_1$ · · $Data\ N_a$

Cycle 1

Instruction 1_1

Data 1

. .

Instruction 1_a

Data 1

Cycle N

Instruction N_1

Data N

. .

Instruction N_a

Data N

Cycle 1

Instruction 1_1

| Data 1_{1-1} | $\cdot\ \cdot$ | Data 1_{1-x} |

$\cdot\ \cdot$

Instruction 1_m

| Data 1_{m-1} | $\cdot\ \cdot$ | Data 1_{m-x} |

Cycle N

Instruction N_1

| Data N_{1-1} | $\cdot\ \cdot$ | Data N_{1-x} |

$\cdot\ \cdot$

Instruction N_m

| Data N_{m-1} | $\cdot\ \cdot$ | Data N_{m-x} |

CPU 1	CPU 2	CPU 3	CPU 4

Memory 1	Memory 2	Memory 3	Memory 4

Memory 1	CPU 1	CPU 2	Memory 2
Memory 3	CPU 3	CPU 4	Memory 4

Memory 1		Memory 2	
CPU 2	CPU 4	CPU 6	CPU 8
CPU 1	CPU 3	CPU 5	CPU 7

CPU 9	CPU 12	CPU 13	CPU 16
CPU 10	CPU 11	CPU 14	CPU 15
Memory 3		Memory 4	