

2018 《电子系统设计基础》思考题

目录

第一章	3
1.现代电子系统的设计工作主要体现在哪三个方面？每一部分的内容分别是什么？ ..	3
2.为什么会产生 EDA 技术？	3
3. EDA 技术中“自上而下”的设计流程的具体内容是什么？	3
4.采用 EDA 技术进行电子系统设计有哪些优势？	3
5.简述电子元器件的发展对电子系统性能的影响。	3
6.什么叫做 SOC？	3
第二章	4
1.为什么要对系统进行建模？建立系统数学模型一般有哪些方法？	4
2.为什么要对系统模型进行计算机仿真？	4
3 计算机仿真的三个基本要素是什么？它们之间有怎样的联系？	4
4.简述数字 IC 芯片的设计流程。其中前端设计和后端设计一般是如何划分的？前端设计分为哪几个层次？每一个层次的功能是什么？	4
5. RTL 级描述的主要设计语言是什么？它有哪些描述风格？	5
6 数字 IC 芯片设计有哪些硬件实现方式？它们各有什么特点？	5
7.什么叫做用户全定制 IC 设计、用户半定制 IC 设计？	5
8. ASIC 电路有哪些特点？	5
9.为什么说现代电子系统的发展趋势是从标准通用电路向 ASIC 设计过渡？	5
10.简述模拟 IC 芯片的设计流程。	5
11.在模拟 IC 的设计中，电路分析有什么样的作用？	5
12 模拟 IC 设计比较困难的原因有哪些？	5
13 什么是 IP 复用技术？IP 模块有哪些形式？它们各有什么特点？	6
14. 印刷电路板的布局布线设计中有哪些应遵循的基本规律？	6
第三章	6
1.什么叫做现场可编程性？	6
2.可编程逻辑器件有什么优点？	6
3. FPGA 和 CPLD 有什么相同点和不同点？	6
4. 简述 FPGA/CPLD 的设计流程。	7

5. Xilinx 公司的 XC3000 系列 FPGA 结构中包括哪几个主要部分？各部分的功能是什么？	7
6. ALTERA 的 FLEX10K 系列器件结构中包括哪几个主要部分？各部分的功能是什么？	7
第四、五章	7
第七章	8
1. 本课程中，DSP 的含义是什么？	8
2. 实现数字信号处理中的算法一般有哪些方式？它们各有什么特点？	8
3. 什么叫做定点 DSP 和浮点 DSP？在这两种 DSP 中，数据是如何表示的？	8
4. 定点数的小数点标定有哪两种方法？小数点的变化对所表示的数有何影响？	8
5. 在定点 DSP 中，数据的实际值与存放值如何转换？	8
6. 在 DSP 中，如何实现除法运算？	9
第八章	9
1. TMS320C54x 系列 DSP 的结构中包含哪些主要硬件部分？	9
2. 什么是改进的哈佛结构？TMS320C54x DSP 内部总线分为多少条？各有什么功能？	9
3. 与单片机等通用微处理器相比，在 TMS320C54x DSP 的体系结构里增加了哪些硬件部件？举例说明这些硬件部件是如何提升 DSP 性能、适应密集运算的？	9
4. HPI 接口是串口还是并口，它的主控者是谁？它是如何使外接主机和 DSP 交换信息的？	10
5. TMS320C54x DSP 有几种类型的串口？除了标准串口以外，其他几种串口增加了什么样的功能？	10
6. 在 TDM 串口的多处理模式下，连接在总线上的多个器件是如何按顺序进行工作的？	10
7. TMS320C54x DSP 有哪几种存储空间，它们的容量各有多少？是如何确定的？	10
8. TMS320C54x DSP 有怎样的存储空间组织形式？	10
第九章	11
1. TMS320C54x DSP 有几种数据寻址方式？它们是如何确定操作数地址的？	11
2. TMS320C54x DSP 的指令流水线有几段？分别完成什么功能？	11
3. TMS320C54x DSP 的指令系统可以完成哪几类基本操作？	11
4. TMS320C54x DSP 的指令集有哪两种书写形式？各有什么特点？	11

第一章

1.现代电子系统的设计工作主要体现在哪三个方面？每一部分的内容分别是什么？

三个方面：①系统模型；②集成电路芯片（IC）；③PCB 板

- ① 系统模型是将电子系统抽象化以后得到的描述系统功能和性能的数学模型和算法模型，系统模型的建立要使用相应的软件设计工具；
- ② 集成电路芯片（Integrated Circuit）的设计师将控制、运算和数据处理等功能模块集成在半导体芯片上；
- ③ PCB 板（印刷电路板）的设计是要使整个系统的硬件实现满足电磁兼容的要求

2.为什么会产生 EDA 技术？

- ① 随着计算机技术和超大规模集成电路技术的发展，传统的自下而上的的人工设计已经不能满足快速可靠的设计大规模复杂系统的需要了；
- ② 电子系统的设计从早期的“自下而上”设计转变为“自上而下”设计，打破了传统系统设计中硬件设计和软件设计的界线。

3. EDA 技术中“自上而下”的设计流程的具体内容是什么？

- ① 对系统进行模型化的抽象层次的描述，并在建立模型的基础上进行计算、分析和仿真；
- ② 使用硬件描述语言对芯片内的功能模块进行具体描述，并通过仿真加以验证；
- ③ 采用 PLD 器件进行硬件实验，最终产生目标器件 ASIC、SOC 芯片；
- ④ 根据算法设计和硬件设计的结果，进行电子系统 PCB 板的设计。

4.采用 EDA 技术进行电子系统设计有哪些优势？

- ① 降低了系统硬件电路的设计难度；
- ② 采用系统设计早期的仿真技术；
- ③ VHDL 语言是强有力的设计工具；
- ④ 自行设计 ASIC 芯片；
- ⑤ 主要文件是 HDL 源程序。

5.简述电子元器件的发展对电子系统性能的影响。

- ① 早期电子系统以电子管、晶体管为基础，功能简单、体积庞大、功耗大；
- ② 中小规模集成电路发展应用，电子系统以集成电路为基本组成器件；
- ③ 大规模和超大规模集成电路是电子系统性能进一步提升。

6.什么叫做 SOC？

系统芯片（System on Chip）。

第二章

1.为什么要对系统进行建模？建立系统数学模型一般有哪些方法？

(1) 为什么？

- ① 系统级的设计主要描述系统的功能和技术指标，而不考虑系统的具体实现；
- ② 系统级设计无需考虑具体的电路细节，而是集中精力进行创造性的概念设计和方案设计，可以提高设计效率

(2) 方法：

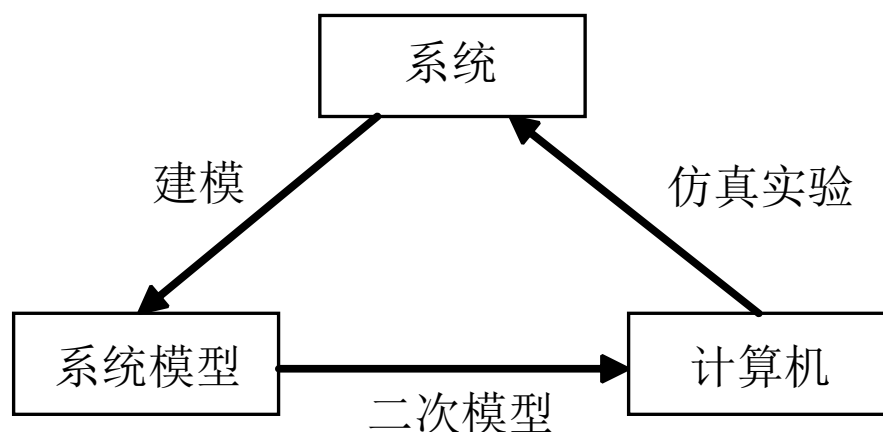
- ① 分析法；
- ② 测试法；
- ③ 综合法。

2.为什么要对系统模型进行计算机仿真？

- ① 对系统的可行性和有效性进行研究，避免电子系统设计的盲目性。
- ② 观察模型的反应来分析该模型是否达到设计要求

3 计算机仿真的三个基本要素是什么？它们之间有怎样的联系？

系统、系统模型、计算机（仿真算法）



4.简述数字 IC 芯片的设计流程。其中前端设计和后端设计一般是如何划分的？前端设计分为哪几个层次？每一个层次的功能是什么？

(1) 设计流程

- ① 前端设计：系统级描述→RTL 级描述→逻辑综合；
- ② 后端设计：布局、布线→布局布线后的验证→FPGA 实现、ASIC 实现。

(2) 产生门级网表文件作为分界点。

- (3) ①系统级描述：对 IC 内部系统的数学模型的描述，决定系统做什么及性能如何；
- ②RTL 级描述：导出系统逻辑表达式，映射到由具体逻辑元件组成的硬件结构；
- ③逻辑综合：生成门级网表文件。

5. RTL 级描述的主要设计语言是什么？它有哪些描述风格？

VHDL 语言；

风格：行为描述、结构体描述、数据流描述。

6 数字 IC 芯片设计有哪几种硬件实现方式？它们各有什么特点？

- ① 可编程逻辑器件 FPGA 和 CPLD：集成度高、速度快、开发周期短、设计灵活方便前期投资风险低，用户可自定义功能，器件可重复编程；
- ② ASIC 和 SOC 方式：速度更高，集成度更大，造价低。

7. 什么叫做用户全定制 IC 设计、用户半定制 IC 设计？

- ① 用户全定制 IC 设计：用户要求厂家专门定做的芯片；
- ② 用户半定制 IC 设计：设计和生产过程中某些部分可以“预先加工”或“预先制作”，形成标准单元，并可为用户选用。

8. ASIC 电路有哪些特点？

- ① 降低了产品的综合成本；
- ② 提高了产品的可靠性；
- ③ 提高了产品的保密程度和竞争能力；
- ④ 降低了电子产品的功耗；
- ⑤ 提高了电子厂品的工作速度；
- ⑥ 大大减少了电子产品的体积和重量；
- ⑦ IC 的前端设计由于不需涉及布局布线专业知识和经验，使得设计人员都能够接受这种技术。

9. 为什么说现代电子系统的发展趋势是从标准通用电路向 ASIC 设计过渡？

ASIC 的优势是便于实现高容量、高复杂度的数字系统，提高系统性能，并利于保护知识产权

10. 简述模拟 IC 芯片的设计流程。

设计需求->电路分析设计->仿真验证->版图设计、验证、制作芯片。

11. 在模拟 IC 的设计中，电路分析有什么样的作用？

是模拟集成电路的设计的基础，分析电路所具有的各种性能。

12 模拟 IC 设计比较困难的原因有哪些？

- ① 模拟信号是连续信号；
- ② 模拟电路对噪声、串扰和其他电路的干扰较为敏感；
- ③ 模拟电路的性能会受到元器件的二阶效应的影响；
- ④ 模拟电路的建模和仿真还不够成熟；
- ⑤ 计算机辅助设计工具对模拟电路的支持力度不如数字电路；
- ⑥ 现代工艺对模拟电路的支持和优化力度远不如数字电路。

13 什么是 IP 复用技术？IP 模块有哪三种形式？它们各有什么特点？

IP 复用是指对系统中的某些模块直接使用已有的 IP 来实现，不用设计所有模块。
形式：

- ① 软 IP：设计灵活性和适应性强，成本较低；
- ② 固 IP：具有一定的设计深度，成功率高；
- ③ 硬 IP：最安全，最省时省力；

14. 印刷电路板的布局布线设计中有哪些应遵循的基本规律？

布局：

- ① 选择合适的印刷电路板；
- ② 合理安排不同类型的电路模块；
- ③ 合理排列各类元器件；
- ④ 合理安排电源和地线的分布。

布线：

- ① 首先设计电源线和地线；
- ② 按信号的传输方向，顺序设计各个电路模块的走线；
- ③ 注意导线的宽度、线距和拐角的设计；
- ④ 注意双面板和多层板各层的功能和走线划分。

第三章

1. 什么叫做现场可编程性？

用户任何时候都可以通过电路板上的下载电缆或硬件编程器来修改 FPGA/CPLD 的配置，以达到修改自己设计的目的。

2. 可编程逻辑器件有什么优点？

- ① FPGA/CPLD 芯片集成度大；
- ② 研制开发费用低；
- ③ 可以反复编程、擦出和使用，可以很灵活的地试制原型产品。
- ④ 设计周期短

3. FPGA 和 CPLD 有什么相同点和不同点？

相同点：FPGA 和 CPLD 都具有现场可编程性。

优点：FPGA/CPLD 芯片的集成度越来越大；

研制开发费用相对较低；

可以反复编程、擦除和使用；

设计周期短。

方面\类型	FPGA	CPLD
粒度/灵活性	小/大	大/小
逻辑门密度	高	低
内部连线	长度积累	长度不会积累

时序延迟	不定	可预测
适合方面	时序较多的逻辑电路	算法和组合逻辑
	易失性器件	非易失性器件
	触发器丰富	乘积项丰富

4. 简述 FPGA/CPLD 的设计流程。

- ① 设计输入；
- ② 前仿真；
- ③ 设计输入编译；
- ④ 设计输入的优化；
- ⑤ 布局布线；
- ⑥ 后仿真；
- ⑦ 芯片下载。

5. Xilinx 公司的 XC3000 系列 FPGA 结构包括哪几个主要部分？各部分的功能是什么？

- ① 可编程逻辑块（CLB）：实现一定逻辑功能的可编程块；
- ② 可编程输入输出模块（IOB）：上半部分为输出控制，下半部分为输入控制，输入输出选择由可配置存储器单元决定。上拉电阻只在输入端使用。
- ③ 可编程内部连线（PI）：三种：通用内部连线、直接连接线和长线；
 - a) 通用内部连线将金属线端连接起来，形成网络。
 - b) 直接连线实现 CLB 与 CLB 之间的互联。
 - c) 长线用于传递传输距离长的信号或偏移率小的信号。
- ④ 可配置存储器（SRAM 阵列）：装载配置文件，控制控制 CLB、IOB 和 PI 的连接。

6. ALTERA 的 FLEX10K 系列器件结构包括哪几个主要部分？各部分的功能是什么？

- ① 嵌入式阵列块（EAB）：实现逻辑功能和存储功能，还可以实现一些规模不太大的 FIFO、ROM、RAM、和双端口 RAM 等功能，可以实现乘法器、定标器、算术逻辑单元、数字滤波器、微控制器和微处理器等；
- ② 逻辑阵列块（LAB）：有效地实现逻辑功能；
- ③ 快速通道（FastTrack）：连接 LE 和器件 I/O 引脚；
- ④ I/O 单元（IOE）：作为输入、输出或双向引脚。

第四、五章

复习并练习 VHDL 语言编程，语句的语法格式可不记。

第七章

1.本课程中，DSP 的含义是什么？

DSP 有两种定义：（1）数字信号处理（Digital Signal Processing），（2）数字信号处理器（Digital Signal Processor）；本课程中指后者。

2.实现数字信号处理中的算法一般有哪些方式？它们各有什么特点？

- ① 通用计算机或微处理器（软件编程）：编程灵活、修改方便、速度较慢；
- ② 硬件电路：无需编程、速度最快、结构固定不灵活；
- ③ DSP 处理器：（软件编程+专用硬件结构）：软硬结合、编程灵活、关键运算采用硬件，速度快（结合了优点、克服了缺点）。

3.什么叫做定点 DSP 和浮点 DSP？在这两种 DSP 中，数据是如何表示的？

- ① 定点 DSP：采用定点格式的数据工作；
特点：动态范围小、易溢出、功耗低、结构简单；
表示方法：以二进制补码表示。
- ② 浮点 DSP：采用浮点格式的数据工作；
特点：动态范围大、给编程和寻址带来方便；
浮点数 $a=m \cdot 2^e$ ，其中 m 为尾数， e 为指数，尾数一般用归一化数表示，分为符号（s）和分数（f）两部分。

4.定点数的小数点标定有哪两种方法？小数点的变化对所表示的数有何影响？

- ① 表示方法：（1）Q 表示法：给出小数位数，如 Q15；（2）S 表示法：给出整数和小数位数，如 S0.15；
- ② 同样一个数，小数点位置不同，表示的数也不同。

5.在定点 DSP 中，数据的实际值与存放值如何转换？

- ① 实际值（X）转换为存放值（Xq）：

$$X_q = \text{int}(X \cdot 2^Q)$$

例如：实际值 $X=0.5$ ， $Q=15$ ，其存放值为：

$$X_q = \text{int}(0.5 \cdot 2^{15}) = \text{int}(0.5 \cdot 32768) = 16384$$

即 DSP 中的存放形式为：0100 0000 0000 0000

实际值 $X=0.2$ ， $Q=12$ ，其存放值为：

$$X_q = \text{int}(0.2 \cdot 2^{12}) = \text{int}(819.2) = 819$$

即 DSP 中的存放形式为：0000 0011 0011 0011

- ② 存放值（Xq）转换为实际值（X）：

$$X = \text{float}(X_q \cdot 2^{-Q})$$

例如：存放值 $X_q = 0x4000$ (十进制 16384)， $Q=15$ ，其实际值为：

$$X = \text{float}(16384 \cdot 2^{-15}) = 0.5$$

存放值 $X_q = 0x7FFF$ (十进制 32767)， $Q=12$ ，其实际值为：

$$X = \text{float} (32767 \cdot 2^{-12}) = 7.999755859375$$

6.在 DSP 中，如何实现除法运算？

通用 DSP 芯片一般不提供单周期除法指令，采用除法子程序实现；
二进制除法是乘法的逆运算；
二进制除法可以分解为一系列的移位和减法。

第八章

1.TMS320C54x 系列 DSP 的结构中包含哪些主要硬件部分？

- ① 内部总线；
- ② 中央处理单元（CPU）：▲40-bit 算术逻辑单元（ALU）▲两个 40-bit 累加器▲桶形移位器▲17*17-bit 乘法器▲40-bit 加法器▲比较、选择和存储单元（CSSU）▲指数编码器▲数据地址产生单元▲程序地址产生单元（两 U 两地址，指数两累加，加乘移位器）；
- ③ 内部存储器；
- ④ 串行口；
- ⑤ 主机接口；
- ⑥ 在片外设；

2.什么是改进的哈佛结构？TMS320C54x DSP 内部总线分为多少条？各有什么功能？

- ① 哈佛结构：是指处理器具有独立的程序和数据总线，独立的程序和数据空间。处理器可以同时同时对数据和程序空间进行并行访问，处理速度快。
缺点：外部引脚太多，成品率低。
- ② 改进的哈佛结构：DSP 芯片内部采用哈佛结构，外部总线合并为一组。
- ③ C54x 结构主要是围绕八条 16-bit 的总线而建立的。
程序总线 PB：传送从程序存储器取得的指令码和立即数。
三条数据总线 CB、DB 和 EB：连接各个组成部分。
四条地址总线 PAB、CAB、DAB 和 EAB：传送指令执行所需要的地址。

3.与单片机等通用微处理器相比，在 TMS320C54x DSP 的体系结构里增加了哪些硬件部件？举例说明这些硬件部件是如何提升 DSP 性能、适应密集运算的？

- ① 专用的硬件乘法器：支持单周期的乘法或乘/加法，大大加快了运算速度。如两个 40-bit 累加器，17×17-bit 乘法器。
- ② 比较、选择和存储单元（CSSU）：加速了 Viterbi 解码运算，特别适用于数字通信领域。
- ③ 指数编码器：支持单周期 EXP 指令的专用硬件电路。

DSP 芯片本身作为一种微处理器，具有可编程设计、控制灵活等优点，在其体系结构中，又将关键部分（比如乘法器）用硬件电路来实现，因此大大提高了运算速度和处理能力，满足了数字信号处理中实时处理的要求。

4.HPI 接口是串口还是并口，它的主控者是谁？它是如何使外接主机和 DSP 交换信息的？

HPI 是一个并行口；主控者是主机；HPI 可以向 C54x 提供 16 位数据。因为 HPI 只有 8 根数据线，所以它自动将相邻两个字节组合成一个 16 位字传送。当主机传送数据给 HPI 寄存器时，HPI 控制逻辑自动对内部双重访问 RAM 中的一个专用的 2k 字的存储块进行访问，完成数据传送。然后，C54x 可以通过访问自己的存储空间来访问这些数据。

5.TMS320C54x DSP 有几种类型的串口？除了标准串口以外，其他几种串口增加了什么样的功能？

四种串口：标准串口 SP、缓冲串口 BSP、时分复用串口 TDM、多通道缓冲串口 McBSP；
标准串口工作模式：突发模式、连续模式；
缓冲串口 BSP：标准模式、自动缓冲模式；
时分复用串口 TDM：独立模式、多处理模式；
多通道缓冲串口 McBSP 特征：▲双工通信▲双缓冲发送数据寄存器和三缓冲接收数据寄存器，允许连续的数据流传送▲独立的帧信号和时钟信号▲直接连接工业标准的编解码器、串行 A/D、D/A 接口▲可产生外部移位时钟或内部可编程的移位时钟▲多达 128 个信道的接收和发送▲传送的数据字长度可为 8、12、16、20、24、32bit；

6.在 TDM 串口的多处理模式下，连接在总线上的多个器件是如何按顺序进行工作的？

在一个特定的时隙里只有一个器件可以驱动数据和地址线（TDAT 和 TADD），其他器件（包括时钟驱动器器件）都要对 TDAT 和 TADD 线采样以确定是否当前发送的有效数据要读取。如果一个器件识别到一个它应该响应的地址，那么该器件就进行一个有效的 TDM 读操作，数值从接收移位寄存器（TRSR）传送到数据接收寄存器（TRCV）。当 TRCV 有了一个有效的接收数据并且可以读取时，就产生接收中断（TRINT）。

7.TMS320C54x DSP 有哪几种存储空间，它们的容量各有多少？是如何确定的？

- ①程序空间
64k 字（以 16 位地址线计算，下同）
- ②数据空间
64k 字（16 - bit）
- ③64k 字 I/O 空间
64k 字（0000h~FFFFh）

8.TMS320C54x DSP 有怎样的存储空间组织形式？

- 片内 RAM 一般映射到数据空间，但也可以映射到程序空间。
- ROM 一般映射到程序空间，也可部分映射到数据空间。
- 在 C54x 器件的处理器模式状态寄存器（PMST）中有三位影响存储空间的结构：MP/MC、OVLY、DROM。
- MP/MC 和 OVLY 决定了片内哪些存储器映射到程序空间。
- DROM 决定了部分片内 ROM 映射到数据空间。

第九章

1.TMS320C54x DSP 有几种数据寻址方式？它们是如何确定操作数地址的？

- ① 立即寻址：由指令提供一个操作数；
- ② 绝对寻址：由指令提供一个操作数的地址；
- ③ 累加器寻址：将累加器内容作为地址来访问程序存储器的某个单元；
- ④ 直接寻址：将指令中的 7 为作为偏移量，加上 DP 或 SP 的值得到数据存储器中的地址；
- ⑤ 间接寻址：利用辅助寄存器访问存储器；通过 8 个辅助寄存器 AR0~AR7 中存放的 16 位地址对 64k 数据空间的任意单元进行访问；辅助寄存器和地址可以对地址进行减量、增量、偏移或变址的修改，还可以提供循环和位反向寻址；
- ⑥ 存储器映射寄存器寻址：用来改变映射寄存器，但不会影响 DP 或 SP 的值；
- ⑦ 堆栈寻址：用来管理系统堆栈中的操作。

2.TMS320C54x DSP 的指令流水线有几段？分别完成什么功能？

C54x 的指令执行采用了六段流水线结构,分成预取、取指、译码、访问、读取和执行。

3.TMS320C54x DSP 的指令系统可以完成哪几类基本操作？

- ① 算术操作：加法、减法、乘法、乘/累加、乘/减法、加倍指令（32bit 的操作数）和专用指令；
- ② 逻辑操作：与、或、异或、移位和测试；
- ③ 程序控制操作：跳转、调用、中断、返回、重复、堆栈操作和同时程序控制指令；
- ④ 装载和存储操作：装载、存储、条件存储、并行装载和存储、并行装载和乘、并行存储和加、减、并行存储和乘、同时装载型和同时存储型指令；
- ⑤ 单指令重复运算：C54x 提供重复指令（RPT），它可以使跟在其后的下一条指令重复运行，重复的次数等于指令中的操作数加 1，最大可达 65536。

4.TMS320C54x DSP 的指令集有哪两种书写形式？各有什么特点？

- ① 助记符指令集：助记符指令集与计算机汇编语言相似，它采用助记符来写指令，便于用户记忆和使用。
- ② 代数指令集：代数指令集中的指令类似于代数式的表达方式，运算关系比较清楚了。