

Proyecto Final de Electrónica III: Desarrollo de un Regulador de Voltaje LDO (Noviembre 2014)

Bernal G. Néstor, Guio C. Diego y Mejía S. Gustavo,
Estudiantes Universidad del Norte

Abstract—En el presente informe, se presenta la simulación y el posterior montaje de un Regulador de Voltaje de Baja Caída o Low-Dropout (LDO) Regulator. El desarrollo del mismo está fundamentado en los conceptos vistos durante la serie de asignaturas de Electrónica Analógica. Este informe se presenta como requisito de Proyecto Final en el curso de Electrónica III[1]. Para esto se desarrolló y simuló un sistema mediante LTSpice con el fin de caracterizar el modelo planteado. Finalmente, se presenta el montaje físico del Regulador de Voltaje.

Palabras Clave—Baja Caída, LDO, Low-Dropout, LTSpice, Regulador de Voltaje.

I. INTRODUCCIÓN

UN Regulador de Voltaje es un sistema que emplea feedback negativo realimentado, por lo tanto monitorea continuamente el voltaje de salida y utiliza la ganancia de lazo para contrarrestar dichas variaciones [1]. Son dispositivos cuya finalidad principal es proporcionar un voltaje de salida lo más constante posible ante las variaciones en el voltaje de entrada o en la corriente de carga.

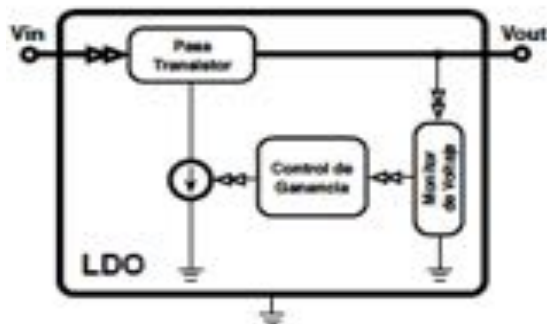


Fig. 1. Regulador de Voltaje LDO.

Un regulador LDO se diferencia de un regulador de tensión lineal en la caída de potencial entre el terminal de entrada y el de salida. Un regulador LDO intenta tener una diferencia de tensión lo menor posible debido a que la potencia disipada es proporcional a la diferencia de tensión entre la entrada y la salida y la cantidad de corriente proporcionada. En un LDO, la tensión de Dropout corresponde con la diferencia de tensión entre drenaje y fuente de un transistor que opera como elemento de control [3].

Los reguladores de este tipo permiten obtener una tensión regulada con una caída de tensión interna menor que los reguladores estándar. Esto trae como beneficio menor generación de calor y por lo tanto menor disipación de energía. Los reguladores de voltaje de baja caída son ideales para aplicaciones donde se desea obtener una tensión regulada y la fuente en uso no permite un regulador estándar debido a que la caída interna que se produciría no permitiría obtener la tensión deseada, por ejemplo las aplicaciones con baterías. Estos dispositivos tienen una caída interna de entre 1.1 a 1.3 V [4].

II. DESARROLLO EN HARDWARE

A. Análisis y Simulación de alto nivel de un LDO usando software de simulación SPICE.

Inicialmente se realizó el diagrama de bloques del regulador de voltaje LDO (Fig. 2). Luego, se implementó el modelo de alto nivel utilizando el software de simulación LTSpice, el código SPICE y se realizaron las simulaciones pertinentes.

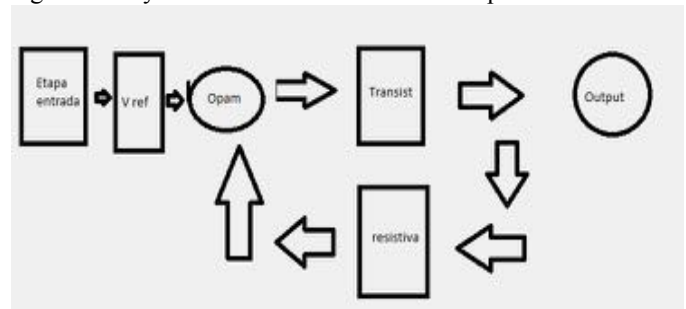


Fig. 2. Diagrama de bloques del LDO.

Informe presentado el 28 de Noviembre de 2014. Universidad del Norte, Facultad de Ingeniería Eléctrica y Electrónica. Curso de Electrónica III. Al Ingeniero Mauricio Pardo, Ph. D.

Néstor Bernal González, estudiante de Ingeniería Electrónica; código: 200041677 e-mail: ndbernal@uninorte.edu.co.

Diego Guio Cervantes, estudiante de Ingeniería Electrónica; código: 200034613 e-mail: dguio@uninorte.edu.co.

Gustavo Mejía Sánchez, estudiante de Ingeniería Electrónica; código: 200022394 e-mail: lgamejia@uninorte.edu.co.

B. Análisis y Simulación de bajo nivel de un LDO usando software de simulación SPICE

En esta etapa, primero se realizó un análisis a mano del problema planteado para luego desarrollar el esquemático a nivel de componentes electrónicos del LDO. Análogo a la actividad anterior, se implementaron las simulaciones pertinentes. Finalmente se hizo el análisis de estabilidad del sistema, desarrollando una estrategia de compensación para el mismo.

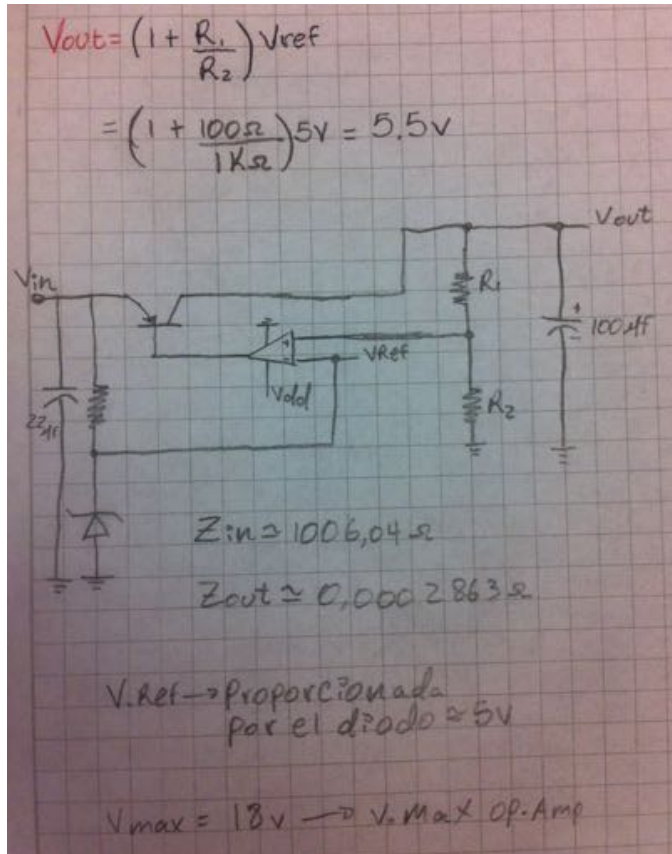


Fig. 3. Esquemático de componentes electrónicos.

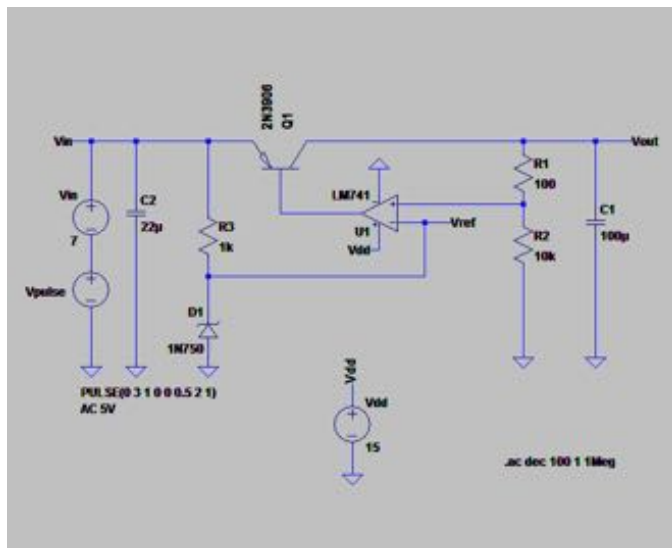


Fig. 4. Esquemático de componentes electrónicos.

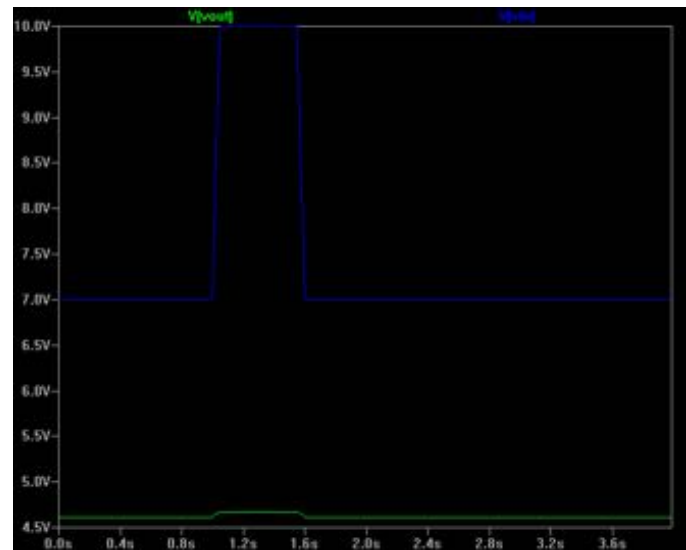


Fig. 5. Simulaciones seleccionadas, Respuesta al Impulso.

En cuanto al análisis de estabilidad, podemos decir que La estabilidad del sistema se encuentra al mover el polo con ayuda del capacitor a la salida, para que la inversión de fase no se presente.

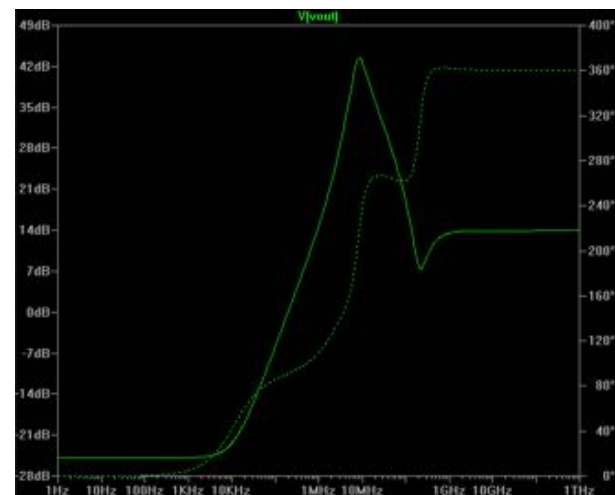


Fig. 6. Respuesta sin Capacitor de Carga.

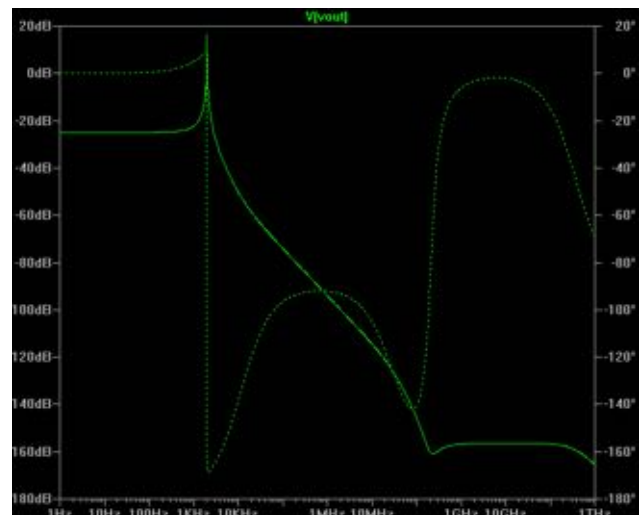


Fig. 7. Respuesta con inversión de fase.

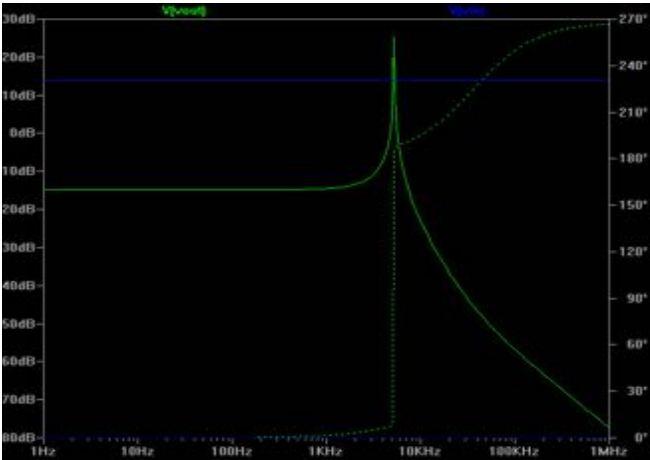


Fig. 8. Estabilidad del Sistema

C. Montaje hardware del LDO y resumen de mediciones básicas del sistema

En la Fig. 9 se presenta la BOM o Bill of Materials, donde se detalla el Hardware utilizado. Además, se incluye la Hoja de datos del regulador realizado (Fig. 11). Finalmente se presenta el montaje físico final del Regulador LDO.

[Regulador de Voltaje LDO]

Assembly Name :LDO					
Assembly Number :1					
Assembly Revision :1					
Approval Date :27-11-14					
Part Count : 16					
Total Cost : \$18,600.00					
Part #	Part Name	Description	Qty	Unit Cost	Cost
1	2N3904	Transistor NPN	2	200	\$400.00
2	Capacitor	Capacitor	2	400	\$800.00
3	LM741	Amplificador Operacional	2	1,500.00	\$3,000.00
4	Borneras	Puntos de alimentación	2	1,000.00	\$2,000.00
5	Baqueta Universal	Baqueta para montaje	2	2,000.00	\$4,000.00
6	Bananas	Clavijas conectoras	4	600	\$2,400.00
7	Cable Cobre	Cable conductor	2	3,000.00	\$6,000.00
Total			16		\$18,600.00

Fig. 9. Bill of Materials, BOM.

Especificaciones Técnicas.	
Voltaje de Alimentación Máx.	18V.
Voltaje de Entrada Máx.	18V.
Voltaje de Referencia.	5V.
Corriente de Entrada Máx.	27mA
Rectificador Zener (1N4733A).	5V
Voltaje Zener.	5.1V
Corriente Máx.	1W
Máx. Corriente Disipada	500mW
Resistencia de Entrada.	10006,04Ω
Resistencia de Salida.	0,000286Ω
Resistencia de Carga.	3,125Ω
Transistor 2N3906.	
Corriente Colector	200mA

Fig. 10. Hoja de datos.



Fig. 11. Hoja de datos.

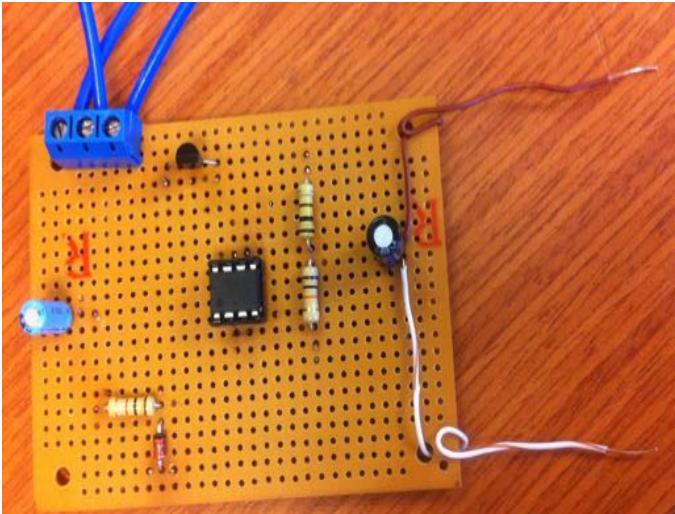


Fig. 12. Montaje final del Regulador LDO.

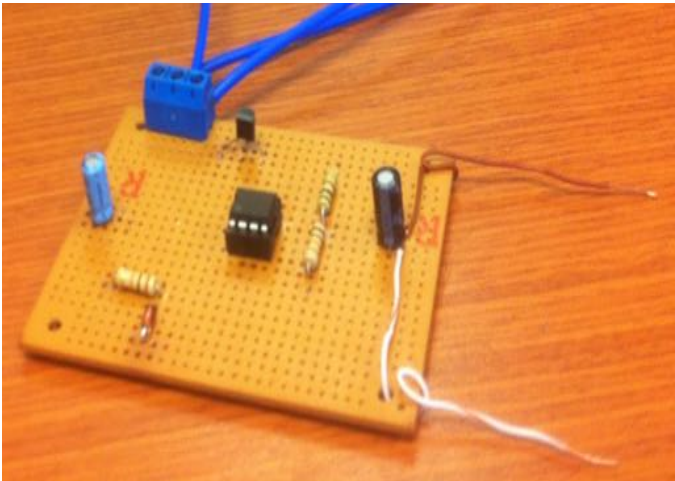


Fig. 13. Montaje final del Regulador LDO.

III. CONCLUSIÓN

Se analizó y se implementó un Regulador de Voltaje LDO simulado mediante LTSpice utilizando diferentes instancias de simulación para así comprobar su correcto funcionamiento.

Se hizo claro que al momento de simular modelos mediante cualquier tipo de software matemático es necesario tener en cuenta todos los parámetros configurables, además de tener en cuenta que en la mayoría de ocasiones los resultados obtenidos de manera experimental no coinciden con los resultados obtenidos teóricamente.

REFERENCIAS

- [1] M. Pardo, “Temario Proyecto Final” in *Curso de Electrónica III*, Universidad del Norte, 2014.
- [2] A. Sedra & K. Smith, *Microelectronic Circuits*, 4 ed., Oxford University Press, New York, 1998, 1359 p.
- [3] D. San Martín & A. López, “Regulador de Tensión”, *Diseño Microelectrónico de Sistemas Eficientes de Capacitación, Almacenamiento y Gestión de Energía Ambiental*, Escuela Técnica Superior de Ingenieros Industriales y de Telecomunicación, pp. 31-60, 2012.
- [4] D. Ramírez, “Fuentes de Alimentación”, *Electrocomponentes S.A.*, SASE. [En Línea:
http://www.sase.com.ar/2011/files/2010/11/SASE2011-Fuentes_de_alimentacion.pdf]