## 端口说明

锁相环控制：

控制字端口： 0x58c 32位有效

写控制字使能： 0x594 最低位有效 1有效 常态为0

ADC采样模式控制：

ADC控制字端口： 0x514 低24位有效

2.5G双通道：0x810004

5G 通道1 : 0x810008

5G通道2 : 0x81000A

ADC复位：0x518 最低位有效 0复位 常态为1

ADC同步信号： 0x51c 最低位有效 同步信号是一个高电平的脉冲信号。脉冲宽度大于100ns。

ADC控制字加载使能： 0x520 最低位有效 1有效 常态为0

通道衰减控制（PE4302）：

PE4302控制字：0x4f0 用于控制衰减倍数，低6位有效

不衰减 —— 0dB —— 00

2倍 —— 6dB —— 0C

5倍 —— 14dB —— 1C

10倍 —— 20dB —— 28

20倍 —— 26dB —— 34

40倍 —— 31.5dB —— 3F

控制字加载：0x500 最低位有效， 1有效 常态为0

通道选择：0x50c 第2位有效 0：通道1 ，1 ：通道2

通道偏移电平调节（LTC2600）：

LTC2600控制字：

0x4F4 32位有效

[31:24] :0000 0000

[23:20] : 0010

[19:16] : 0000 选择输出口A

：0001 选择输出口B

：0010 选择输出口C

：0011选择输出口D

[15:0] : N

偏移电平：N/65536\*4.096

0x504 最低位有效 1有效 常态为0

DDR3控制：

存储深度： 0x4B8 低三位

000:2G

001:1G

010:512M

011：256M

100:64M

101：32M

110 ： 4M

111 ： 2M

读数据个数 共28位

0x49c 低28位

DDR3 IP核复位：

0x480 最低位有效 0有效 常态为1

DDR3 读fifo复位：

0x484 最低位有效 0有效 常态为1

DDR3 IP核复位：

0x480 最低位有效 0有效 常态为1

DDR3 模块复位：

0x4BC 最低位有效 0有效 常态为1

DDR3状态端口（只读）

0x558 低4位

0001 空闲态 ： 复位没有完成

0010 等待状态：已经完成复位，或者完成读写操作

0100 写状态：正在写入DDR3

1000读状态：可以进行数据读取

DDR3写开始

0x5b8 0x0000 0001 使能 0x0000 00000 无效

DDR3读开始

0x5b8 0x0000 0002 使能 0x0000 0000 无效

## 三、硬件配置需求

1、初始化仪器

打开指定设备，初始化仪器，请提供仪器初始化时需要配置的硬件参数

锁相环配置：

0x58c端口 写 0x0000 000N //锁相环配置一共有7段控制字，加载锁相//环控制字这里是选择，加载那一段控制字。

延时10ms

0x594 端口写 0x0000 0000 //控制字加载使能

延时10ms

0x594 端口写 0x0000 0001

延时10ms

0x594 端口写 0x0000 0000

延时10ms

N=1.2.3.4.5.6.7 依次写下，完成锁相环配置

DDR3配置：(什么时候配置DDR3)

0x480端口写 0x0000 0001

0x484端口写 0x0000 0001

0x4bc端口写 0x0000 0001

读0x558端口低四位为 0010则DDR3可以正常工作

2、配置通道

请提供，对两个通道配置不同垂直灵敏度档位时，要配置的硬件参数

通道衰减控制（PE4302）：

PE4302控制字：0x4f0 用于控制衰减倍数，低6位有效 （高位是不是可以全写0）

不衰减 —— 0dB —— 00 20mV/div

2倍 —— 6dB —— 0C 50mV/div

5倍 —— 14dB —— 1C 100mV/div

10倍 —— 20dB —— 28 200mV/div

20倍 —— 26dB —— 34 500mV/div

40倍 —— 31.5dB —— 3F 1V/div

控制字加载：0x500 最低位有效， 1有效 常态为0

通道选择：0x50c 第2位有效 0：通道1 ，1 ：通道2

配置流程：

首先根据衰减倍数选择要发送的控制字A

0x4F0 端口写控制字 A

延迟20ms

然后根据要配置的通道选择要发送的控制字B

0x50C 端口写控制字B

延迟20ms

最后0x500端口发送0x0000 0000

延迟20ms

0x500端口发送0x0000 0001

延迟20ms

0x500端口发送0x0000 0000

延迟20ms

完成一次对两个通道配置垂直灵敏度档位的配置

3、配置采样率

请提供，配置不同采样率时，要配置的硬件参数

ADC控制字端口： 0x514 低24位有效

2.5G双通道：0x810004

5G 通道1 : 0x810008

5G通道2 : 0x81000A

ADC复位：0x518 最低位有效 0复位 常态为1

ADC同步信号： 0x51c 最低位有效 同步信号是一个高电平的脉冲信号。脉冲宽度大于100ns。

ADC控制字加载使能： 0x520 最低位有效 1有效 常态为0

配置流程：

（1）先对ADC进行复位：

0x518 端口写0x0000 0000

延时1ms

0x518端口写0x0000 0001

延时20ms

（2）发送同步信号：

0x51c端口写0x0000 0000

延时1us

0x51c端口写0x0000 0001

延时1us

0x51c端口写0x0000 0000

（3）配置采样率：

根据需要的采样率选择控制字C

2.5G双通道：0x810004

5G 通道1 : 0x810008

5G通道2 : 0x81000A

0x514端口写 控制字C

延时1ms

0x520端口写 0x0000 0000

延时1ms

0x520 端口写 0x0000 0001

延时100ms

0x51c端口写 0x0000 0001

延时1us

0x51c 端口写0x0000 0000

完成采样率配置

4、配置触发

需要的话，请提供配置触发的硬件参数

触发电平设置①：

0x5b4端口写0x 0000 00AB

AB范围为0—FF，对应ADC所采集的数据范围，具体对应的电平幅值要根据目前的通道垂直灵敏度档位计算确定。目前先不进行具体的换算，仅输入0-FF。

触发模式选择②：

0x510端口 低3位有效

000：自动触发

001：边沿触发

010：外触发

其它待定

5、启动采集

请提供，启动采集时，对硬件的配置参数

启动采集时，配置触发电平①和触发模式②

6、采集状态

请提供，查询采集状态时，对硬件的配置参数

读采集状态端口：0x588

7、数据采集

请提供，不同通道，数据采集需要配置的参数

注：硬件配置参数请按照“端口+控制字”方式给出。

初始时，0x588端口 读数为0x0000 0001 //等待状态

（1） 开始采集：

0x5AC 端口写0x0000 0001 //开始采集使能

0x4D0端口写0x0000 0000 //关闭开始下一次采集的使能信号

( 查询采集状态

0x588读数为 0x0000 0010 // 完成数据采集

0x5AC 端口写0x0000 0000 //关闭采集开始使能

0x5A8 端口写0x0000 0001 //读使能)

查询采集状态

0x588读数为0x0000 0020 //可以进行读数操作

读0x580端口，此时0x580端口读数即为此次采集的数据

对0x580端口进行650次读操作，并获得前600次读操作的数据。 //前600个数据有效

查询采集状态

0x588读数为 0x00000 00040

0x5A8 端口写0x0000 0000 //关闭读使能

0x4D0端口写0x0000 0001 //开始下一次采集的使能

查询采集状态

读0x588 为0x0000 0001

可以开始下一次采集。

## 配置通道：

1、通道衰减控制（PE4302）：

PE4302控制字：0x4f0 用于控制衰减倍数，低6位有效

不衰减 —— 0dB —— 00 20mV/div

2倍 —— 6dB —— 0C 50mV/div

5倍 —— 14dB —— 1C 100mV/div

10倍 —— 20dB —— 28 200mV/div

20倍 —— 26dB —— 34 500mV/div

40倍 —— 31.5dB —— 3F 1V/div

2、通道选择：0x50c 第2位有效 0：通道1 ，1 ：通道2

3、控制字加载：0x500 最低位有效， 1有效 常态为0

4、通道垂直灵敏度配置流程：

首先根据衰减倍数选择要发送的控制字A

0x4F0 端口写控制字 A

延迟20ms

然后根据要配置的通道选择要发送的控制字B

0x50C 端口写控制字B

延迟20ms

最后0x500端口发送0x0000 0000

延迟20ms

0x500端口发送0x0000 0001

延迟20ms

0x500端口发送0x0000 0000

延迟20ms

完成一次对两个通道配置垂直灵敏度档位的配置

## 配置采样率：

## 普通采集流程：

1、初始化锁相环

0x58c端口 写 0x0000 000N //锁相环配置一共有7段控制字，加载锁相 //环控制字这里是选择，加载那一段控制字。

延时10ms

0x594 端口写 0x0000 0000 //控制字加载使能

延时10ms

0x594 端口写 0x0000 0001

延时10ms

0x594 端口写 0x0000 0000

延时10ms

N=1.2.3.4.5.6 依次写下，完成锁相环配置

2、配置偏置

0x4F4端口写 0x0020 0B70 //初始化偏移

然后加载控制字

0x504端口写 0x0000 0000

写 0x0000 0001

写 0x0000 0000

写 0x0000 0001

3、触发配置

0x5b4端口写 0x0000 0080

4、采集循环

1）复位采集状态，并查询采集状态是否为0x1，若采集状态为0x1，则可以启动采集；

2）启动采集；

3）查询采集状态是否为0x20，若采集状态为0x20，则采集完成，向0x5ac发0，禁止启动下一次采集；

4）读取数据；

依次循环采集……

采集循环中用到的控制字如下：

a) 复位采集：

0x4dc端口发1，然后再发0

b) 查询采集状态：

从0x588端口读数

读数为0x1，可启动采集

读数为0x20，采集完成，可读数

c) 启动采集：

0x5ac写0x00000001

d) 禁止启动采集：

0x5ac写0x00000000

e) 读数：

从0x580读取数据，每个数据32位，可分为四个8位整数，从低位到高位组织数据

## DDR采集流程：

前期配置与普通存储一样，采集循环如下：

1、复位

0x480 0x4bc 写 0x0000 00001

2、开始采集

0x5B8 写 0x0000 0001

3、查询状态

读取端口0x558，若状态为 0x0000 00014 或者0x0000 00034 即末位为4，表示正在采集，向0x528 写 0x0000 0001 、0x0000 0000（相当于触发信号）

延时100ms

4、查询状态

读取端口0x558，若状态为 0x0000 00012 或者0x0000 00032 ，采集 完成，

向端口0x5B8 写 0x0000 0000 //关闭写使能

0x5B8写0x0000 0002//开启读使能

5、查询状态

读取端口0x558，若状态为 0x0000 00038，表示可以读数

向端口0x5B8 写 0x00000000 ，禁止启动采集

从端口0x40c读取数据

6、复位

读完之后 0x480 0x4bc 写0x00000000

可以进行下一次深存储操作