0x480 0x4bc ddr 复位 0 复位 1结束复位

0x488 ddr 写开始 0无效 1有效

0x48c 读开始 0无效 1有效

0x558 ddr状态 低1位为 1 复位状态

低1位为 2 等待状态

低1为为4 写状态

低1为为8 可读数状态

流程

1.开始采集：

0x480 0x4bc 写 0x0000 00001

// 0x558状态为 0x0000 00012 或者0x0000 00032 复位成功

// 如果为0x0000 0X1 复位失败，提示ddr3 复位失败跳出深存储模式

0x5B8 写 0x0000 0001

0x558状态为 0x0000 00014 或者0x0000 00034 //正在写

0x528 写 0x0000 0001 、0x0000 0000//触发信号

0x558状态为 0x0000 00012 或者0x0000 00032 完成

100ms

之后，0x5B8 写 0x0000 0000 //关闭写使能

0x5B8写0x0000 0002//开启读使能

0x558状态为 0x0000 00038

0x5B8写0x0000 0000

可以开始对0x40c端口进行读数 ，12000次

读完之后 0x480 0x4bc 写0

可以进行下一次深存储操作