

## 0.1. Implementación

Para realizar la implementación práctica, se utilizó de base el circuito propuesto en las indicaciones del trabajo práctico, realizando las modificaciones pertinentes para su correcto funcionamiento. El diagrama en bloques del circuito es el siguiente.

Poner diagrama en bloques con símbolos

### 0.1.1. Diferenciador

En la implementación propuesta, el modulador posee entrada diferencial (en lugar de una sola entrada referida a masa). Esto permite cancelar bastante el ruido en modo común, lo cual resulta como una ventaja adicional dado que se trabajará con frecuencias de clock de hasta 1MHz, y éste podría provocar interferencias en la señal muestreada con capacitores switcheados de manera no deseada si no se toman algunas consideraciones en el layout del PCB (que se explicará luego). El circuito diferenciador se implementó con amplificadores operacionales, como se muestra a continuación.

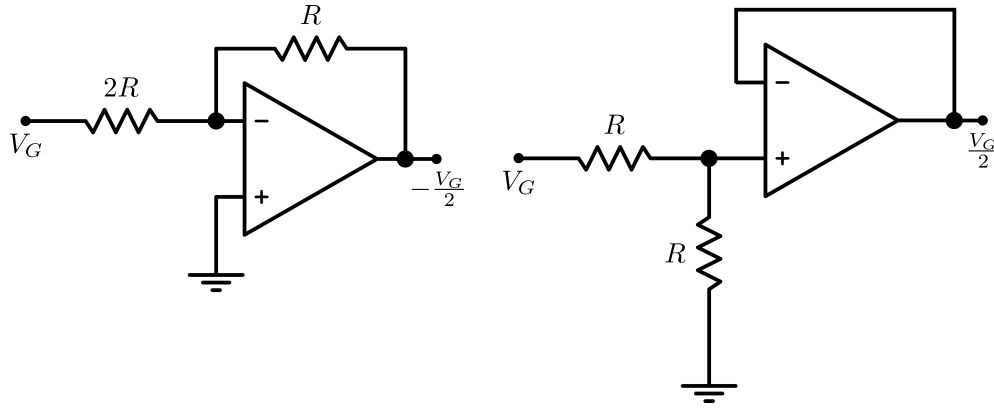


Figura 1: Generador de señal diferencial

### 0.1.2. Integrador con switched capacitors (SC)

La idea se basa en la conmutación de los terminales del capacitor entre tensiones diferentes, que para el análisis deben ser suficientemente estables durante el tiempo T que dura la conmutación. Dicha conmutación suele realizarse con llaves simuladas mediante transistores MOS, pero para simplificar la comprensión se lo esquematiza con llaves ideales, como se muestra a continuación.

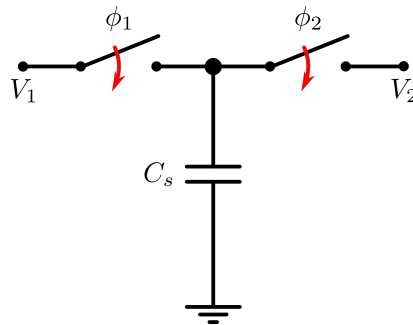


Figura 2: Esquema de capacitor switchead

Supongase que inicialmente se tiene al capacitor cargado con la tensión  $V_2$ , con ambos switches abiertos. Luego, se cierra el switch  $\phi_1$ , conectando ahora el terminal del capacitor a la tensión  $V_1$ , durante un tiempo T. La diferencia de carga puede expresarse como:

$$\Delta Q_1 = C_s \cdot (V_1 - V_2)$$

Posteriormente se abre  $\phi_1$ , quedando el capacitor ahora cargado con  $V_1$ . Ahora se cierra  $\phi_2$ , conectando el terminal del capacitor a la tensión  $V_2$ , durante un mismo tiempo T. La diferencia de carga puede expresarse como sigue:

$$\Delta Q_2 = C_s \cdot (V_1 - V_2)$$

Observando que  $\Delta Q_1 = \Delta Q_2$ , la corriente promedio en cada tiempo T debe ser la misma:

$$i = \frac{\Delta Q_1}{T} = \frac{\Delta Q_2}{T} = \frac{C_s \cdot (V_1 - V_2)}{T}$$

Despejando según la ley de Ohm, se obtiene la resistencia R equivalente (ya que como se dijo, la carga que circula es la misma):

$$\frac{V_1 - V_2}{i} = R = \frac{T}{C_s}$$

Llamaremos T al tiempo de muestreo de las tensiones  $V_1$  y  $V_2$ . Se deja por un lado esta equivalencia, pasando ahora al circuito donde se busca aplicar este sistema.

Para que el circuito se adapte al modelo discreto analizado previamente, se parte del integrador conocido implementado con RC. Se muestra el circuito conocido (ideal) para señales referidas a masa:

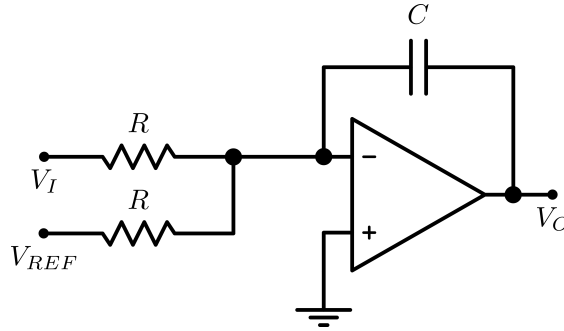


Figura 3: Circuito integrador analógico

Aplicando la ganancia de tensión conocida para un circuito inversor con operacionales se tiene:

$$V_O = (V_I + V_{REF}) \cdot \frac{-\frac{1}{sC}}{R} = (V_I + V_{REF}) \cdot -\frac{1}{sCR}$$

En el caso propuesto, el circuito a implementar es diferencial, como se muestra a continuación.

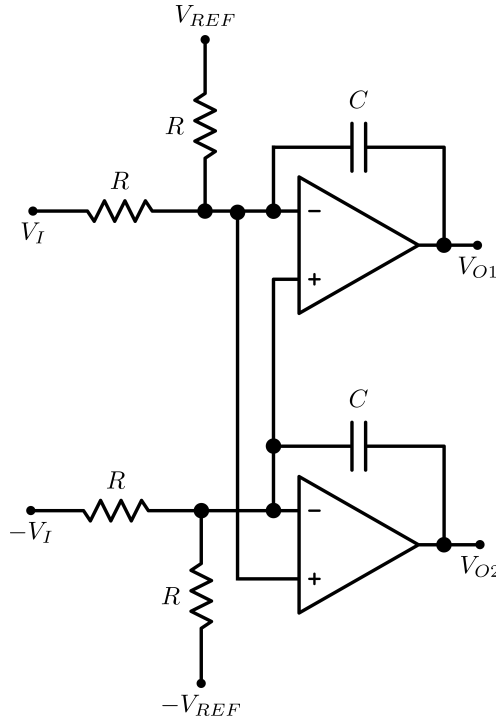


Figura 4: Circuito integrador diferencial

Como se mostró al inicio en el diagrama en bloques, se toma para una realimentación la salida  $Q$  (pasada por el DAC) para un lazo y  $\bar{Q}$  (también pasada por otro DAC idéntico) para el otro lazo (ya que al ser diferencial, ambos lazos deben ser complementarios). En este caso la salida a considerar  $V_{O1} - V_{O2}$  no se observa en forma directa como en el circuito anterior. Pasivando por un lado las tensiones  $V_{REF}$ , se tiene planteando nodos:

$$\begin{cases} \frac{V_I - V_A}{R} + \frac{-V_A}{R} = (V_A - V_{O1}) \cdot sC \\ \frac{-V_I - V_A}{R} + \frac{-V_A}{R} = (V_A - V_{O2}) \cdot sC \end{cases}$$

Restando ambas ecuaciones resulta:

$$\frac{V_I}{sCR} = \frac{V_{O2} - V_{O1}}{2}$$

Análogamente, pasivando las tensiones  $V_{REF}$ :

$$\frac{V_{REF}}{sCR} = \frac{V_{O2} - V_{O1}}{2}$$

Luego, por superposición, sumando ambos resultados se tiene finalmente:

$$V_{O1} - V_{O2} = -\frac{1}{sCR} \cdot (V_I + V_{REF})$$

Aplicando la transformación bilineal (que es la aproximación discreta de un integrador analógico):

$$s \simeq \frac{2}{T} \cdot \frac{z-1}{z+1}$$

Siendo  $T$  el período de muestreo. Resulta en la ecuación anterior:

$$V_{O1} - V_{O2} = -\frac{V_I + V_{REF}}{CR} \cdot \frac{T}{2} \cdot \frac{z+1}{z-1}$$

Recordando ahora la equivalencia resistiva simulada del capacitor switchheado explicada al inicio (considerando ahora que son 4 switches y no 2, el período es la mitad):

$$R = \frac{T}{2C_s}$$

Si se reemplaza en la expresión anterior queda la aproximación al integrador analógico buscada:

$$V_{O1} - V_{O2} = -\frac{V_I + V_{REF}}{C \cdot \frac{T}{2C_s}} \cdot \frac{T}{2} \cdot \frac{z+1}{z-1} = -(V_I + V_{REF}) \cdot \frac{C_s}{C} \cdot \frac{z+1}{z-1}$$