

1 Sample and hold

La etapa de sample and hold, o track and hold, cumple la función de mantener la señal constante por un tiempo suficiente como para medir su valor. Este proceso se divide en dos:

- Sample o track: la salida es igual a la entrada.
- Hold: la salida se mantiene constante en el valor que tenía cuando se recibió la señal de hold.

Para este fin se utilizó, de acuerdo a lo pautado por la cátedra, el integrado LF398¹. Al mismo se lo controla con una señal cuadrada: cuando la misma toma un valor superior al de la referencia lógica (con un threshold de 1.4V) se opera en modo sample, y con valor inferior a la referencia, en modo hold. Sus principales limitaciones están dadas por:

- La salida debe mantenerse dentro de los valores de tensión de la alimentación.
- Para frecuencias bajas debe tenerse en cuenta el droop rate, es decir qué tan rápido se descarga el capacitor de hold.
- Para frecuencias altas, pueden surgir problemas con el slew rate y/o con el tiempo de establecimiento y de adquisición de la señal en hold.

Para satisfacer los requerimientos que se tengan en frecuencia, se debe elegir el capacitor de hold apropiadamente. Esto se debe a que cuanto mayor sea el capacitor, más estable será la señal de salida (se reducirán el droop rate y el tiempo de establecimiento), pero el sistema será más lento a cambios en la entrada en el momento de sample (empeorará el tiempo de adquisición). Un droop rate elevado impide trabajar a bajas frecuencias, mientras que cuanto mayores sean los tiempos de adquisición y establecimiento, menor será la máxima frecuencia a la que el integrado funciona correctamente.

Se procedió, pues, a realizar mediciones de tiempo de establecimiento y tiempo de adquisición con distintos capacitores (tabla 1). En cuanto al droop rate, dado que al computar la derivada de la tensión, se arrojaban valores poco representativos de la señal debido a la presencia de ruido, se decidió utilizar los valores de la hoja de datos del integrado para realizar la comparación. Se utilizó el gráfico proporcionado por el fabricante, que se observa en la figura 1.

En primer lugar, cabe aclarar que las mediciones de tiempo de establecimiento se vieron limitadas por los instrumentos de medición utilizados: puesto que el rise time del generador utilizado para realizar las mediciones es de 13ns, es imposible con este instrumento medir un tiempo de establecimiento del mismo orden que este valor. Sin embargo, sí se pudo realizar esta medición para el capacitor más pequeño.

¹Hoja de datos consultada: <http://www.ti.com/lit/ds/symlink/lf398-n.pdf>.

Capacidad	Tiempo de establecimiento (s)	Tiempo de adquisición (s)
100pF	9×10^{-7}	1.4×10^{-6}
10nF	$\leq 1.3 \times 10^{-8}$	8.0×10^{-6}
100nF	$\leq 1.3 \times 10^{-8}$	1.3×10^{-4}

Table 1: Parámetros del LF398 para distintos valores de C_h

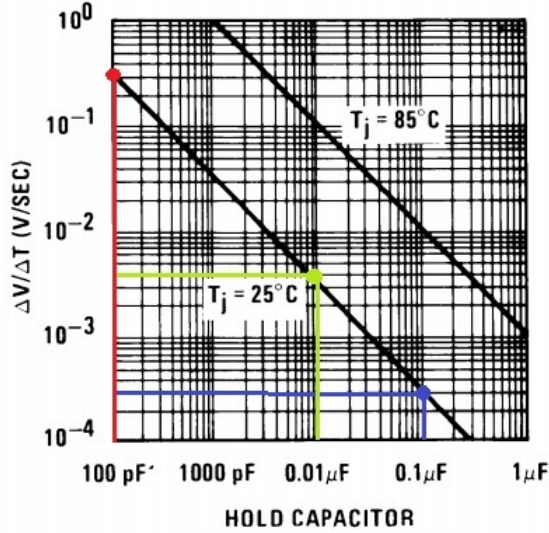


Figure 1: Droop rate en función de C_h para el LF398

Resulta claro de estas mediciones que el capacitor de 100nF, por su tiempo de adquisición, no permitiría trabajar con frecuencias mayores a aproximadamente 3.5kHz con duty del 50%, lo cual es inaceptable considerando que $f_p = 1.5\text{kHz}$: sólo se podría muestrear en el límite establecido por el teorema de Nyquist, casi sin margen de error alguno. Con este capacitor, además, se hace demasiado notorio el problema de la absorción dieléctrica, por el cual en la etapa de hold el capacitor tiende a volver al valor de hold anterior. Este efecto se observa en la figura 2.

Por otro lado, con el capacitor de 100pF, si bien los tiempos medidos fueron pequeños, esto es en desmedro de la estabilidad de la señal en hold. En la figura 3, se observa cómo para frecuencias elevadas el capacitor no mantiene correctamente el valor de la señal. En cuanto al droop rate documentado para este valor de $C_h = 100\text{pF}$, de 0.3V/s , provocaría que caiga 1.2mV trabajando a 500Hz con 50% de duty, que es la mínima frecuencia sub nyquist que se utilizará, con lo cual en principio esto no debería ser un problema.

Por último, con el capacitor de 10nF recomendado por el fabricante, se consigue un droop rate de 4mV/s, completamente despreciable para nuestra aplicación, mientras que la frecuencia máxima a la que se puede trabajar sube

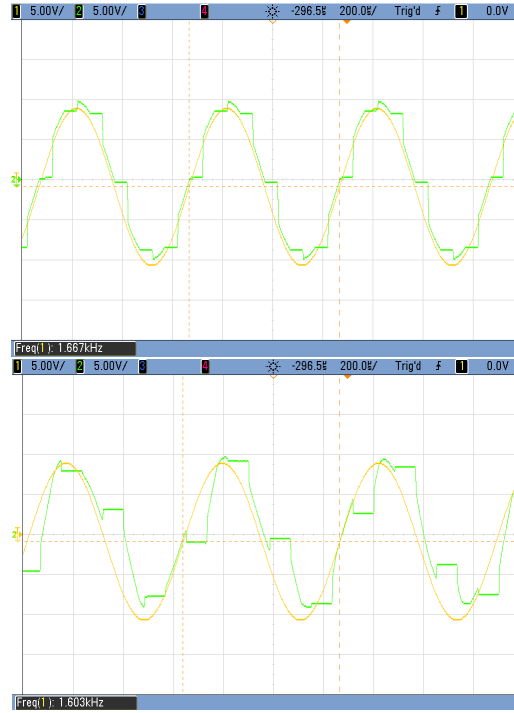


Figure 2: Salida del sample and hold (verde) con entrada senoidal de 1.6KHz (amarillo). Izquierda: capacitor de 100pF. Derecha: capacitor de 100nF.

a 62.5kHz, lo cual permite tomar 40 muestras por período de una señal con $f_{in} = f_p$. Con este capacitor, además, la señal resulta mucho menos ruidosa que la del capacitor de 100pF. Por lo tanto, este es el valor que se decidió utilizar.

En cuanto a la tecnología de este componente, se siguió también la recomendación del fabricante de usar un capacitor film, debido a que su dieléctrico tiene bajas pérdidas y mejor comportamiento en cuanto a absorción dieléctrica que en otros tipos de capacitores.

En la figura 4, se observa cómo se comporta el integrado con el capacitor elegido. La señal se ve mucho más estable en hold que para el capacitor de 100pF, sin los problemas de absorción dieléctrica manifestados por el de 100nF.

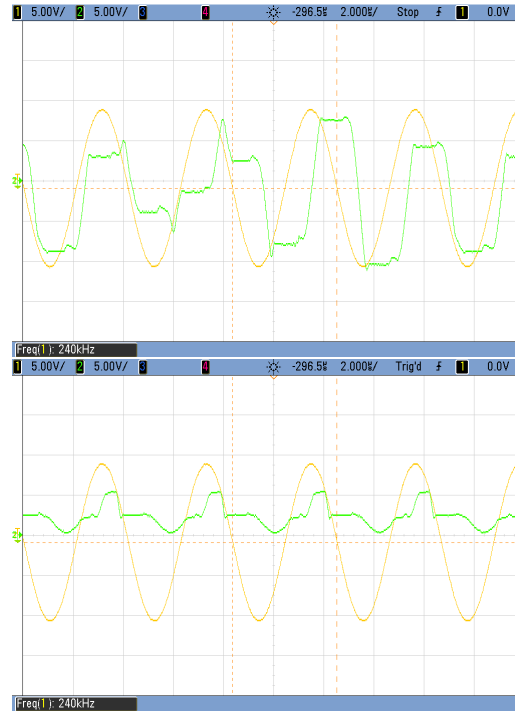


Figure 3: Salida del sample and hold (verde) con entrada senoidal de 240KHz (amarillo). Izquierda: capacitor de 100pF. Derecha: capacitor de 100nF.



Figure 4: Salida del sample and hold (verde) con entrada senoidal de 1.6KHz (amarillo). Capacitor de 10nF.