

Instituto Tecnológico de Buenos Aires

22.99 LABORATORIO DE MICROPROCESADORES

Guía de Ejercicios N 3: Timing y Buses

Grupo 2

MÁSPERO, Martina	57120
MESTANZA, Joaquín Matías	58288
NOWIK, Ariel Santiago	58309
REGUEIRA, Marcelo Daniel	58300

Profesores

JACOBY, Daniel Andrés
MAGLIOLA, Nicolás

Presentado: 15/08/2019

Índice

Ejercicio 1 - Diagrama de Tiempos

Se realizó el diagrama de tiempos correspondiente al siguiente código en assembler:

```
org    $2000
ldaa   $C000
jmp    $2000
```

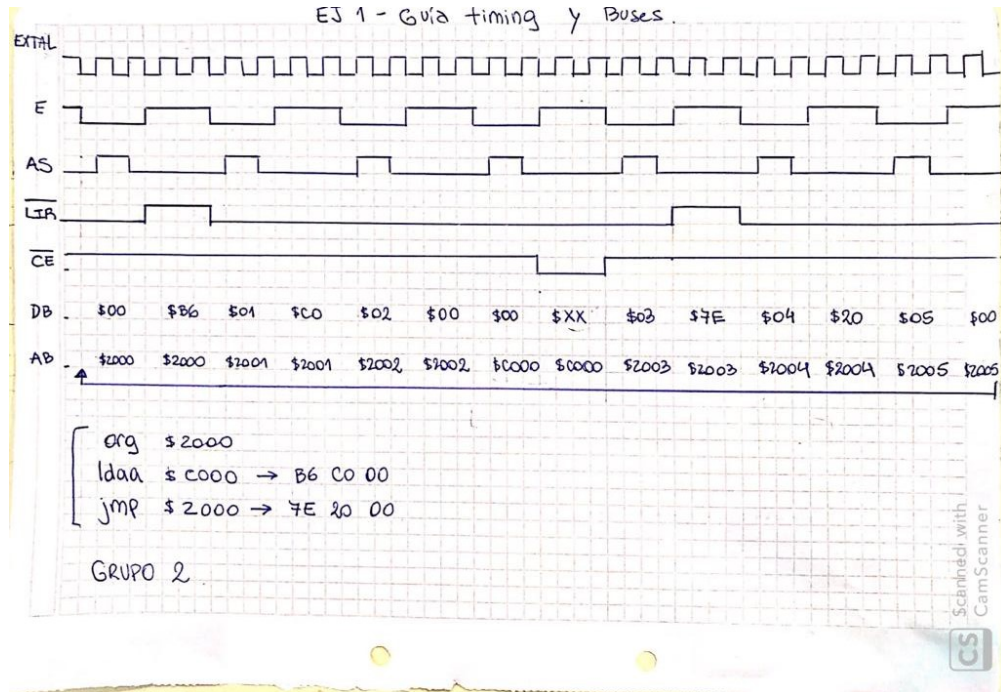


Figura 1: Diagrama de tiempos resultante

Cuando finaliza toda una vuelta, la flecha indica como continúa el código al iniciar una nueva.

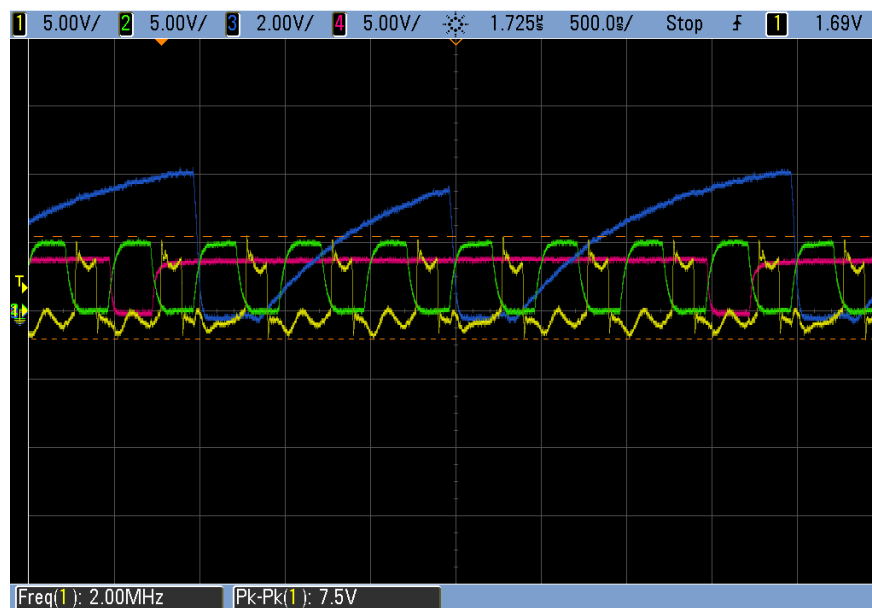


Figura 2: Señales características

En la captura anterior, la señal verde corresponde al E (data strobe), la amarilla es AS (address strobe), la azul es LIR (load instruction register), y la roja es el CE (chip enable). Se pueden distinguir en que caso se da cada instrucción dado que una lleva más ciclos que la otra. Cuando la señal de LIR baja a 0, es cuando viene una nueva instrucción. En el caso donde se observa que dura menos tiempo (3 ciclos), se corresponde

a la instrucción `jmp`, dado que ésta requiere un ciclo para el opcode y dos más para la dirección de salto. El caso donde la señal de LIR dura más tiempo se corresponde con la instrucción `ldaa`, dado que requiere un ciclo más que la anterior para leer el dato solicitado en la posición `$C000`.

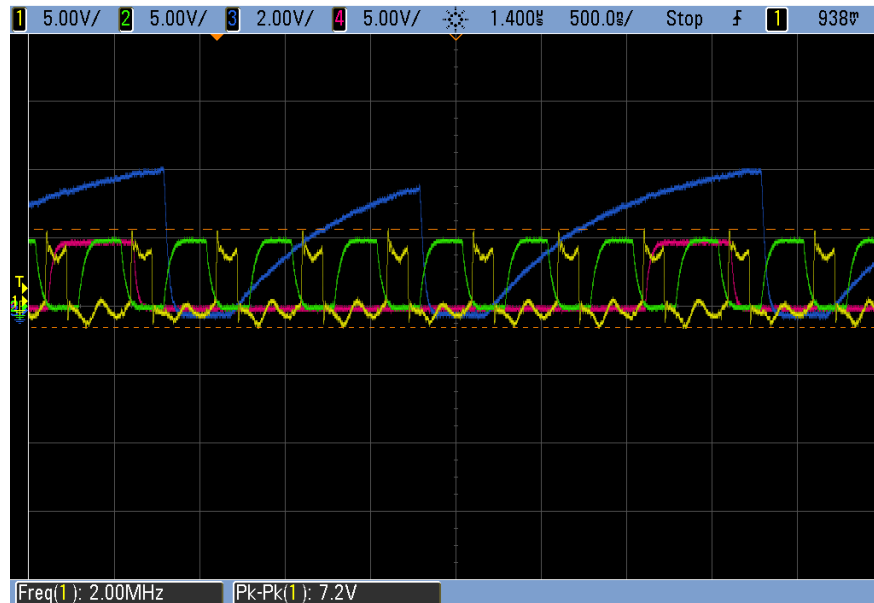
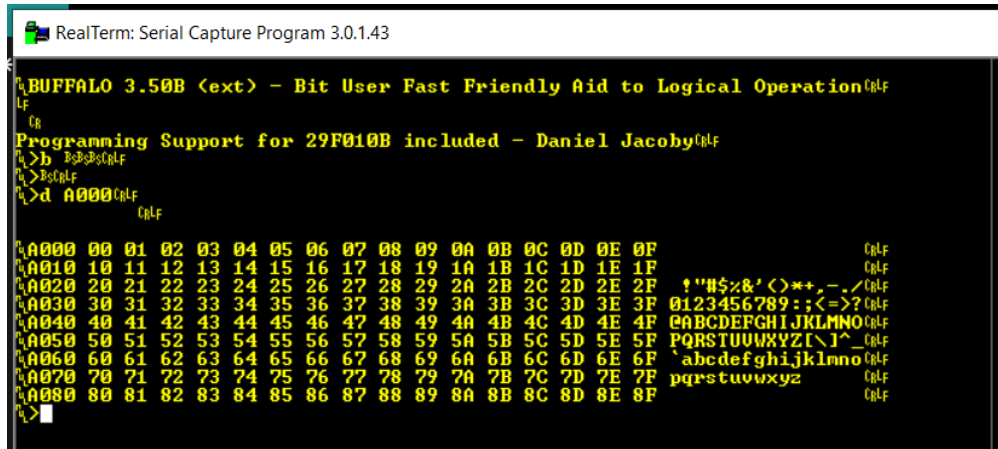


Figura 3: Señales características

En este caso, se tomo la misma medición, con la diferencia que la señal roja se corresponde con el bit más significativo del address bus, se puede ver como en el último ciclo de la instrucción `ldaa`, este pasa a ser 1, ya que es el momento en el que manda la dirección donde se encuentra el dato que se va a cargar en el registro A.

Ejercicio 2 - Mapa de memoria

Realizando un *dump* de la posición de memoria \$A000 se obtuvieron los siguientes resultados en el terminal:



```
RealTerm: Serial Capture Program 3.0.1.43
BUFFALO 3.50B <ext> - Bit User Fast Friendly Aid to Logical Operation
Programming Support for 29F010B included - Daniel Jacoby
>b
>d A000
A000 00 01 02 03 04 05 06 07 08 09 0A 0B 0C 0D 0E 0F
A010 10 11 12 13 14 15 16 17 18 19 1A 1B 1C 1D 1E 1F
A020 20 21 22 23 24 25 26 27 28 29 2A 2B 2C 2D 2E 2F !"#%&'<>*+,-./
A030 30 31 32 33 34 35 36 37 38 39 3A 3B 3C 3D 3E 3F 0123456789:;<=>?
A040 40 41 42 43 44 45 46 47 48 49 4A 4B 4C 4D 4E 4F @ABCDEFGHIJKLMNO
A050 50 51 52 53 54 55 56 57 58 59 5A 5B 5C 5D 5E 5F PQRSTUWXYZ[\]^_
A060 60 61 62 63 64 65 66 67 68 69 6A 6B 6C 6D 6E 6F `abcdefghijklmno
A070 70 71 72 73 74 75 76 77 78 79 7A 7B 7C 7D 7E 7F pqrstuvwxyz
A080 80 81 82 83 84 85 86 87 88 89 8A 8B 8C 8D 8E 8F
```

Figura 4: Resultado del dump en el terminal

Del mapa de memoria resultante se puede observar que, en cada posición desde la \$A000 hasta la \$A08F, los valores almacenados se corresponden directamente con los 8 bits menos significativos de cada dirección de memoria. Por ejemplo, la posición \$A012 posee el valor \$12.

Ejercicio 3 - Medición de tiempo de acceso

En este caso se buscó un método aproximado para medir el tiempo de acceso a la memoria FLASH. Para ello se utilizó una posición de memoria impar (\$C001) asegurándonos que tenga un valor par (\$10), de manera tal de poder observar la diferencia de tiempos entre las señales D0 del AS (address strobe) y el CE (chip enable) cuando cambian de estado. El código modificado para ello es el siguiente:

```
org      $2000
ldaa     $C001 (donde estaba el dato $10)
jmp      $2000
```

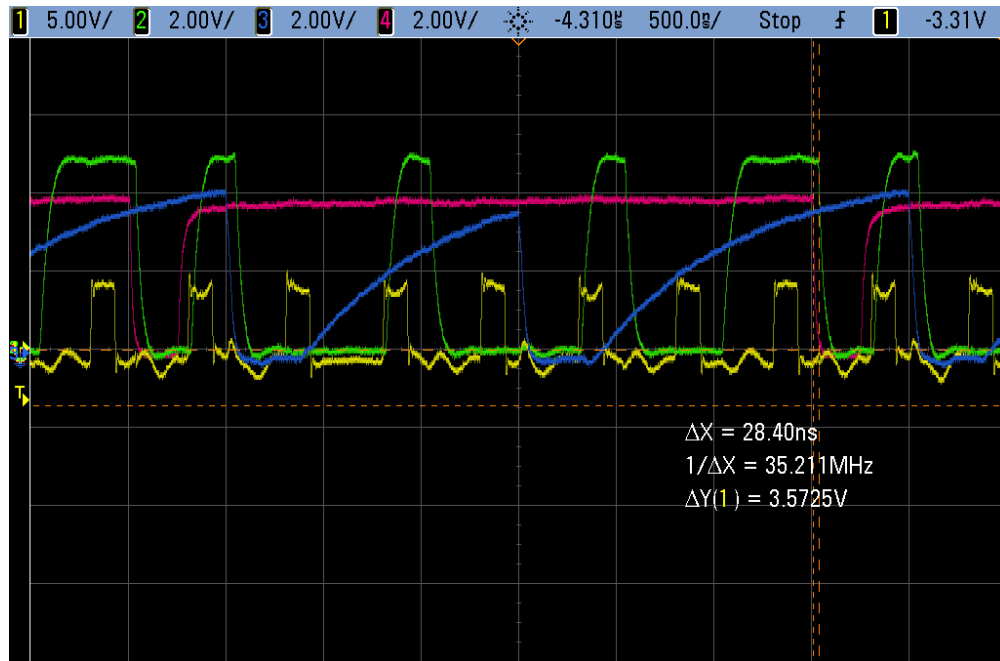


Figura 5: Medición de tiempos de acceso

En la captura tomada, la señal verde es el bit menos significativo del data bus (D0), la roja es el CE (chip enable), el AS es la amarilla (address strobe), y la azul es el LIR (load instruction register). Se midió el tiempo desde que la señal CE baja a 0 hasta que el D0 baja también a 0, que es el momento en que lee el dato. El tiempo resultante es de 28.4ns.