

FT64F0AX

TIM1_PWM Application note

目录

1. 高级定时器 TIM1	3
1.1. 特性	3
1.2. Timer1 相关寄存器汇总	4
1.3. 功能描述	19
2. 应用范例	54
联系信息	61

FT64F0Ax TIM1_PWM 应用

1. 高级定时器 TIM1

1.1. 特性

- 16bit 的向上计数、向下计数或者上/下计数器，支持自动重载；
- 支持可编程预分频的计数时钟；
- 支持 4 个独立的捕捉比较通道，通道可支持：
 - ✓ 输入捕捉
 - ✓ 输出比较
 - ✓ 边沿或中心对称 PWM
 - ✓ 单脉冲输出
 - ✓ 6 步 PWM
- PWM 互补输出和可编程死区时间；
- 可编程的重复计数器；
- 刹车功能，使输出停止在一个复位态或者一个预设状态
- 中断事件：
 - ✓ 更新事件：计数器溢出，计数器初始化
 - ✓ 触发事件：触发计数开始与停止，计数器初始化或外部触发事件
 - ✓ 输入捕捉事件
 - ✓ 输出比较事件
 - ✓ 刹车输入有效事件
- 外部时钟的触发计数
- 前沿消隐

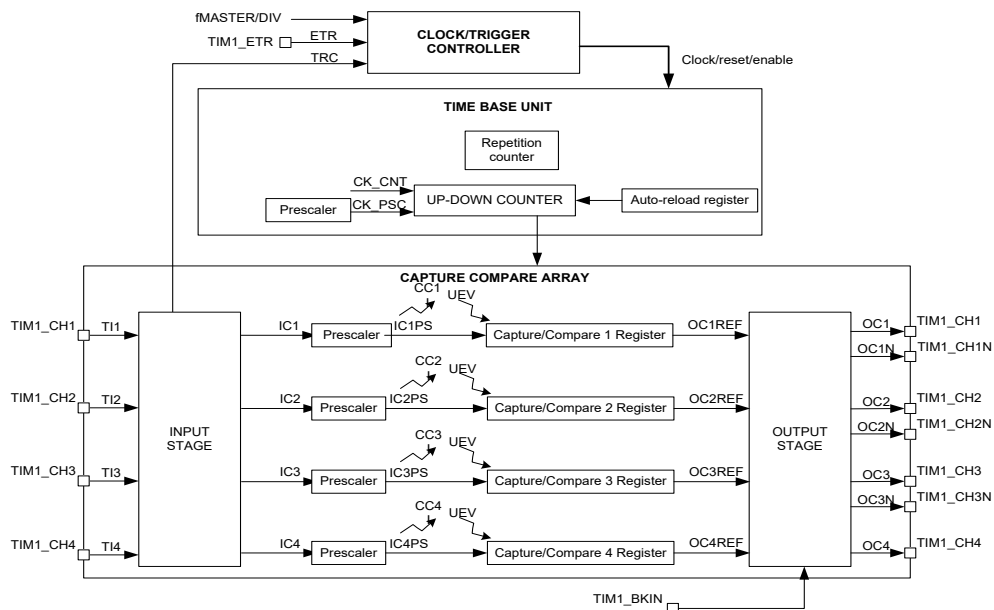


图 1-1 TIM1 原理框图

1.2. Timer1 相关寄存器汇总

名称	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	复位值
PCKEN	0x9A	UART2EN	I2CEN	UART1EN	SPIEN	TIM4EN	TIM2EN	TIM1EN	ADCEN	0000 0000
CKOCON	0x95	SYSON	CCORDY	DTYSEL		CCOSEL[2:0]			CCOEN	0010 0000
TIM1CR1	0x211	T1ARPE	T1CMS[1:0]		T1DIR	T1OPM	T1URS	T1UDIS	T1CEN	0000 0000
TIM1CR2	0x212	T1ENCTRL	—	—	—	—	T1COMS	—	T1CCPC	0--- -0-0
TIM1SMCR	0x213	—	T1TS[2:0]			—	T1SMS[2:0]			-000 -000
TIM1ETR	0x214	T1ETP	T1ECE	T1ETPS[1:0]		T1EFT[3:0]				0000 0000
TIM1IER	0x215	T1BIE	T1TIE	T1COMIE	T1CC4IE	T1CC3IE	T1CC2IE	T1CC1IE	T1UIE	0000 0000
TIM1SR1	0x216	T1BIF	T1TIF	T1COMIF	T1CC4IF	T1CC3IF	T1CC2IF	T1CC1IF	T1UIF	0000 0000
TIM1SR2	0x217	—	—	—	T1CC4OF	T1CC3OF	T1CC2OF	T1CC1OF	—	---0 000-
TIM1EGR	0x218	T1BG	T1TG	T1COMG	T1CC4G	T1CC3G	T1CC2G	T1CC1G	T1UG	0000 0000
TIM1CCMR1 (output mode)	0x219	T1OC1CE	T1OC1M[2:0]			T1OC1PE	T1OC1FE	T1CC1S[1:0]		0000 0000
TIM1CCMR1 (input mode)		T1IC1F[3:0]			T1IC1PSC[1:0]		T1CC1S[1:0]		0000 0000	
TIM1 CCMR2 (output mode)	0x21A	T1OC2CE	T1OC2M[2:0]			T1OC2PE	T1OC2FE	T1CC2S[1:0]		0000 0000
TIM1CCMR2 (input mode)		T1IC2F[3:0]			T1IC2PSC[1:0]		T1CC2S[1:0]		0000 0000	
TIM1CCMR3 (output mode)	0x21B	OC3CE	T1OC3M[2:0]			OC3PE	OC3FE	T1CC3S[1:0]		0000 0000
TIM1CCMR3 (input mode)		T1IC3F[3:0]			T1IC3PSC[1:0]		T1CC3S[1:0]		0000 0000	
TIM1CCMR4 (output mode)	0x21C	OC4CE	T1OC4M[2:0]			OC4PE	OC4FE	T1CC4S[1:0]		0000 0000
TIM1CCMR4 (input mode)		T1IC4F[3:0]			T1IC4PSC[1:0]		T1CC4S[1:0]		0000 0000	
TIM1CCER1	0x21D	T1CC2NP	T1CC2NE	T1CC2P	T1CC2E	T1CC1NP	T1CC1NE	T1CC1P	T1CC1E	0000 0000
TIM1CCER2	0x21E	T1GP	T1SMOD	T1CC4P	T1CC4E	T1CC3NP	T1CC3NE	T1CC3P	T1CC3E	0000 0000
TIM1CNTRH	0x28C	T1CNT[15:8]								0000 0000
TIM1CNTRL	0x28D	T1CNT[7:0]								0000 0000
TIM1PSCRH	0x28E	T1PSC[15:8]								0000 0000
TIM1PSCRL	0x28F	T1PSC[7:0]								0000 0000
TIM1ARRH	0x290	T1ARR[15:8]								1111 1111
TIM1ARRL	0x291	T1ARR[7:0]								1111 1111
TIM1RCR	0x292	T1REP[7:0]								0000 0000
TIM1CCR1H	0x293	T1CCR1[15:8]								0000 0000
TIM1CCR1L	0x294	T1CCR1[7:0]								0000 0000
TIM1CCR2H	0x295	T1CCR2[15:8]								0000 0000
TIM1CCR2L	0x296	T1CCR2[7:0]								0000 0000
TIM1CCR3H	0x297	T1CCR3[15:8]								0000 0000
TIM1CCR3L	0x298	T1CCR3[7:0]								0000 0000
TIM1CCR4H	0x299	T1CCR4[15:8]								0000 0000
TIM1CCR4L	0x29A	T1CCR4[7:0]								0000 0000
TIM1BKR	0x29B	T1MOE	T1AOE	T1BKP	T1BKE	T1OSSR	T1OSSI	T1LOCK[1:0]		0000 0000
TIM1DTR	0x29C	T1DTG[7:0]								0000 0000
TIM1OISR	0x29D	—	T1OIS4	T1OIS3N	T1OIS3	T1OIS2N	T1OIS2	T1OIS1N	T1OIS1	-000 0000
LEBCON	0x41C	LEBEN	LEBCH[1:0]		—	EDGS	BKS[2:0]			000- 0000

表 1-1 Timer1 相关用户寄存器汇总(- 保留位必须保持为复位值, 不可更改)

名称	状态		寄存器	地址	复位值
T1CNT	TIM1 计数值	高 8 位	TIM1CNTRH[7:0]	0x28C	RW-0000 0000
		低 8 位	TIM1CNTRL[7:0]	0x28D	RW-0000 0000
T1PSC	TIM1 预分频器	高 8 位	TIM1PSCRH[7:0]	0x28E	RW-0000 0000
		低 8 位	TIM1PSCRL[7:0]	0x28F	RW-0000 0000
T1ARR	输出比较模式: PWM 周期的自动重装载寄存器(预装载值) 注: 此值为 0 时, 计数器不工作;	高 8 位	TIM1ARRH[7:0]	0x290	RW-1111 1111
		低 8 位	TIM1ARRL[7:0]	0x291	RW-1111 1111
T1REP	重复向下计数值		TIM1RCR[7:0]	0x292	RW-0000 0000
T1CCR1	输出比较模式: TIM1_CH1 占空比 (预装载值)	高 8 位	TIM1CCR1H[7:0]	0x293	RW-0000 0000
		低 8 位	TIM1CCR1L[7:0]	0x294	RW-0000 0000
	输入捕获模式: 上一次捕获事件(IC1) 捕获的计数值	高 8 位	TIM1CCR1H[7:0]	0x293	RO-0000 0000
		低 8 位	TIM1CCR1L[7:0]	0x294	RO-0000 0000
T1CCR2	输出比较模式: TIM1_CH2 占空比 (预装载值)	高 8 位	TIM1CCR2H[7:0]	0x295	RW-0000 0000
		低 8 位	TIM1CCR2L[7:0]	0x296	RW-0000 0000
	输入捕获模式: 上一次捕获事件 (IC2) 捕获的计数值	高 8 位	TIM1CCR2H[7:0]	0x295	RO-0000 0000
		低 8 位	TIM1CCR2L[7:0]	0x296	RO-0000 0000
T1CCR3	输出比较模式: TIM1_CH3 占空比 (预装载值)	高 8 位	TIM1CCR3H[7:0]	0x297	RW-0000 0000
		低 8 位	TIM1CCR3L[7:0]	0x298	RW-0000 0000
	输入捕获模式: 上一次捕获事件 (IC3) 捕获的计数值	高 8 位	TIM1CCR3H[7:0]	0x297	RO-0000 0000
		低 8 位	TIM1CCR3L[7:0]	0x298	RO-0000 0000
T1CCR4	输出比较模式: TIM1_CH4 占空比 (预装载值)	高 8 位	TIM1CCR4H[7:0]	0x299	RW-0000 0000
		低 8 位	TIM1CCR4L[7:0]	0x29A	RW-0000 0000
	输入捕获模式: 上一次捕获事件 (IC4) 捕获的计数值	高 8 位	TIM1CCR4H[7:0]	0x299	RO-0000 0000
		低 8 位	TIM1CCR4L[7:0]	0x29A	RO-0000 0000

表 1-2 Timer1 周期相关寄存器

名称	状态		寄存器	地址	复位值
TIM1EN	<u>TIM1 模块时钟</u>	1 = 使能 0 = 关闭	PCKEN[1]	0x9A	RW-0
SYSON	<u>睡眠模式下，系统时钟控制</u>	1 = 使能 0 = 关闭	CKOCON[7]	0x95	RW-0
T1CKSRC	<u>TIM1 时钟源 (Fmaster)</u> 000 = Sysclk 100 = 2x (XT or EC) (*) 001 = HIRC 101 = LIRC 010 = XT or EC (*) 110 = LP or EC (*) 011 = 2x HIRC 111 = 2x (LP or EC) (*) (*) FOSC 需相应配置成 LP/XT/EC 模式或 INTOSCIO 模式，否则振荡器将不会运行。		TCKSRC[2:0]	0x31F	RW-000
DTYSEL	<u>TIM1/TIM2 倍频时钟占空比调节位</u> 00 = 2ns 延迟 10 = 4ns 延迟 01 = 3ns 延迟 11 = 7ns 延迟		CKOCON[5:4]	0x95	RW-10
T1ARPE	<u>PWM 周期的自动预装载</u> 1 = 使能 (T1ARR 预装载值在更新事件到来时被加载) 0 = 关闭 (立即被加载)		TIM1CR1[7]	0x211	RW-0
T1CMS	<u>计数器对齐模式</u> 00 = 边沿对齐模式 (计数方向由 T1DIR 决定) 01 = 中央对齐模式 1 (向下计数时 T1CCxIF 置 1) 10 = 中央对齐模式 2 (向上计数时 T1CCxIF 置 1) 11 = 中央对齐模式 3 (向上和向下计数时 T1CCxIF 均置 1) 注: 1. 中央对齐模式为计数器交替地向上和向下计数。 2. 计数器关闭后(T1CEN=0), 才允许切换模式。		TIM1CR1[6:5]		RW-00
T1DIR	<u>计数器计数方向</u> (中央对齐/编码器模式时, 该位只读) 1 = 向下 0 = 向上		TIM1CR1[4]		RW-0
T1OPM	<u>单脉冲模式</u> 1 = 使能 (在发生下一次更新事件, T1CEN 自动清零, 计数器停止) 0 = 关闭 (发生更新事件时, 计数器不停止)		TIM1CR1[3]		RW-0

名称	状态	寄存器	地址	复位值
T1URS	当 T1UDIS = 0 时, 更新事件中断请求源 1 = 计数器上溢/下溢 0 = 计数器上溢/下溢、软件设置 T1UG 位、或复位触发事件	TIM1CR1[2]		RW-0
T1UDIS	产生更新事件控制 1 = 禁止 0 = 允许	TIM1CR1[1]		RW-0
T1CEN	TIM1 计数器 1 = 使能 (此时编码器、门控和外部时钟模式才能工作) 0 = 关闭	TIM1CR1[0]		RW-0
T1ENCTRL	TIM1/TIM2 同步触发控制 1 = TIM1/TIM2 同时由 T1CEN 使能 0 = TIM2 由 T2CEN 使能	TIM1CR2[7]	0x212	RW-0
T1COMS	当 T1CCPC = 1 时, 捕获/比较控制位更新事件源 1 = 当 T1COMG 置 1 或产生触发事件时, 更新控制位 0 = 当 T1COMG 置 1 时, 更新控制位 注: 仅对带互补输出的通道有效	TIM1CR2[2]		RW-0
T1CCPC	捕获 / 比较控制位 (T1SMOD, T1GP, T1CCxE, T1CCxNE, T1CCxP, T1CCxNP, T1OCxM) 的自动预装载 1 = 使能 (控制位的预装载值在换相事件到来时被加载) 0 = 禁止 (控制位立即被加载) 注: 仅对带互补输出的通道有效	TIM1CR2[0]		RW-0
T1GP	PWM 群组模式 1 = 使能 (通道 CH1/2/3 及 CH1N/2N/3N 的占空比由 T1CCR1 决定, 原配置 T1CCR2/T1CCR3 失效) 0 = 禁止	TIM1CCER2[7]	0x21E	RW-0
T1SMOD	PWM 同步模式 1 = 使能 (通道 CH1N/2N/3N 与 CH1/2/3 的信号完全相同, 且无死区功能) 0 = 禁止	TIM1CCER2[6]		RW-0

表 1-3 Timer1 相关用户控制寄存器

名称	状态	寄存器	地址	复位值
T1TS	<p><u>同步计数器的触发输入源</u></p> <p>0xx = 保留</p> <p>100 = TI1 的边沿检测器 (TI1F_ED)</p> <p>101 = 滤波后的定时器输入 1 (TI1FP1)</p> <p>110 = 滤波后的定时器输入 2 (TI2FP2)</p> <p>111 = 外部触发输入 (ETRF)</p> <p>注:</p> <p>1. 仅在 T1SMS = 000 时可更改这些位;</p> <p>2. 通道 3/4 的输入只能用作对应通道的捕捉源, 而不能作为触发源;</p>	TIM1SMCR[6:4]		RW-000
T1SMS	<p><u>触发模式</u></p> <p>000 = <u>内部时钟</u></p> <p>001 = 编码器模式 1</p> <p>(根据 TI1FP1 的电平, 计数器在 TI2FP2 的有效沿向上/下计数)</p> <p>010 = 编码器模式 2</p> <p>(根据 TI2FP2 的电平, 计数器在 TI1FP1 的有效沿向上/下计数)</p> <p>011 = 编码器模式 3</p> <p>(根据 TI1FP1/ TI2FP2 的电平, 计数器在 TI2FP2/TI1FP1 的有效沿向上/下计数)</p> <p>100 = 复位模式</p> <p>(在触发输入有效沿时重新初始化计数器和预分频器)</p> <p>101 = 门控模式</p> <p>(计数器在触发输入有效电平期间计数, 无效电平则停止计数, 但不复位)</p> <p>110 = 触发模式</p> <p>(计数器在触发输入有效沿时计数且不复位)</p> <p>111 = 外部时钟模式 1</p> <p>(计数器在触发输入有效沿时计数)</p> <p>注:</p> <p>1. 门控模式不能选择 TI1F_ED 触发输入;</p> <p>2. 触发输入有效沿的极性参阅 T1CC1P/T1CC2P 或 T1ETP;</p>	TIM1SMCR[2:0]	0x213	RW-000

名称	状态	寄存器	地址	复位值
T1ETP	<u>外部触发极性</u> 1 = ETR 反相，即低电平或下降沿有效 0 = ETR 不反相，即高电平或上升沿有效	TIM1ETR[7]	0x214	RW-0
T1ECE	<u>外部时钟模式 2</u> 1 = 使能，计数时钟为 ETR 有效沿 0 = <u>关闭</u> 注： 1. 当外部时钟模式 1 选择外部触发输入 ETR 时，与外部时钟模式 2 的功能相同； 2. 外部时钟模式 2 可与触发/复位/门控模式同时使用，但此时其他模式的触发输入源不能选择 ETRF； 3. 外部时钟模式 2 与外部时钟模式 1 不能同时使用；	TIM1ETR[6]	0x214	RW-0
T1ETPS	<u>外部触发预分频比</u> 00 = <u>1</u>			

表 1-4 Timer1 触发相关用户控制寄存器

名称	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	Bit0	复位值
TIM1CCMR1	0x219	T1IC1F[3:0]				T1IC1PSC[1:0]		T1CC1S[1:0]		RW-0000 0000
TIM1CCMR2	0x21A	T1IC2F[3:0]				T1IC2PSC[1:0]		T1CC2S[1:0]		RW-0000 0000
TIM1CCMR3	0x21B	T1IC3F[3:0]				T1IC3PSC[1:0]		T1CC3S[1:0]		RW-0000 0000
TIM1CCMR4	0x21C	T1IC4F[3:0]				T1IC4PSC[1:0]		T1CC4S[1:0]		RW-0000 0000

名称	状态			寄存器	地址	复位值
T1ICxF	通道 x 输入捕获采样频率和数字滤波器长度			TIM1CCMRx[7:4] x = 1, 2, 3, 4	0x219/ 0x21A/ 0x21B/ 0x21C	RO-0000
	Value	采样频率(f _{SAMPLING})	数字滤波器长度 N			
	0000	Fmaster	0			
	0001	Fmaster	2			
	0010	Fmaster	4			
	0011	Fmaster	8			
	0100	Fmaster / 2	6			
	0101	Fmaster / 2	8			
	0110	Fmaster / 4	6			
	0111	Fmaster / 4	8			
	1000	Fmaster / 8	6			
	1001	Fmaster / 8	8			
	1010	Fmaster / 16	5			
	1011	Fmaster / 16	6			
	1100	Fmaster / 16	8			
	1101	Fmaster / 32	5			
	1110	Fmaster / 32	6			
	1111	Fmaster / 32	8			
T1ICxPSC	通道 x 输入捕获预分频器 (几个事件触发一次捕获)			TIM1CCMRx[3:2]		RO-00
	00 = 1 个 10 = 4 个					
	01 = 2 个 11 = 8 个					
	注: 当 T1CCxE = 0 时, 该预分频器复位为 00					
T1CC1S ¹	通道 1 模式选择	00 = 输出 01 = 输入, 输入脚映射在 TI1FP1 10 = 输入, 输入脚映射在 TI2FP1 11 = 输入, 输入脚映射在 TRC		TIM1CCMR1[1:0]	0x219	RO-00

¹ 仅在通道 x 关闭 (T1CCxE = 0 和 T1CCxNE = 0) 时可写。

名称	状态	寄存器	地址	复位值
T1CC2S ²	通道 2 模式选择 00 = 输出 01 = 输入, 输入脚映射在 TI2FP2 10 = 输入, 输入脚映射在 TI1FP2 11 = 输入, 输入脚映射在 TRC	TIM1CCMR2[1:0]	0x21A	RO-00
T1CC3S ²	通道 3 模式选择 00 = 输出 01 = 输入, 输入脚映射在 TI3FP3 10 = 输入, 输入脚映射在 TI4FP3 11 = 保留	TIM1CCMR3[1:0]	0x21B	RO-00
T1CC4S ²	通道 4 模式选择 00 = 输出 01 = 输入, 输入脚映射在 TI3FP4 10 = 输入, 输入脚映射在 TI4FP4 11 = 保留	TIM1CCMR4[1:0]	0x21C	RO-00

表 1-5 TIM1CCMRx 作为输入配置寄存器

名称	地址	bit7	bit6	bit5	bit4	bit3	bit2	bit1	Bit0	复位值
TIM1CCMR1	0x219	T1OC1CE	T1OC1M[2:0]		T1OC1PE	T1OC1FE	T1CC1S[1:0]			RW-0000 0000
TIM1CCMR2	0x21A	T1OC2CE	T1OC2M[2:0]		T1OC2PE	T1OC2FE	T1CC2S[1:0]			RW-0000 0000
TIM1CCMR3	0x21B	T1OC3CE	T1OC3M[2:0]		T1OC3PE	T1OC3FE	T1CC3S[1:0]			RW-0000 0000
TIM1CCMR4	0x21C	T1OC4CE	T1OC4M[2:0]		T1OC4PE	T1OC4FE	T1CC4S[1:0]			RW-0000 0000

T1OCxM	通道 x 输出比较模式		OCxREF (输出参考信号)
000	冻结 (不比较)		禁止
001	当 TIM1_CNT = CCRx_SHAD 时		1
010	当 TIM1_CNT = CCRx_SHAD 时		0
011	当 TIM1_CNT = CCRx_SHAD 时		电平翻转
100	强制为无效电平		0
101	强制为有效电平		1
110	PWM 模式 1	TIM1_CNT < CCRx_SHAD	1
		TIM1_CNT > CCRx_SHAD	0
111	PWM 模式 2	TIM1_CNT < CCRx_SHAD	0
		TIM1_CNT > CCRx_SHAD	1

1. OCxREF 与 T1CCxP 共同决定输出引脚 OCx 的值;
2. PWM 模式下比较结果改变时, 或输出比较模式下从冻结模式切换到 PWM 模式时, OCxREF 电平才会改变;

表 1-6 T1OCxM 配置为输出比较模式

² 仅在通道 x 关闭 (T1CCxE = 0 和 T1CCxNE = 0) 时可写。

名称	状态		寄存器	地址	复位值
T1OCxCE	通道 x 输出参考信号 OC1REF 由 ETR 清零控制 1 = 使能 (当 ETR 为有效电平时, OC1REF 清零) 0 = 禁止 (OC1REF 不受 ETR 输入的影响)		TIM1CCMRx[7] x = 1, 2, 3, 4	0x219/ 0x21A/ 0x21B/ 0x21C	RW-0
T1OCxPE	通道 x 输出比较占空比的自动预装载 1 = 使能 (T1CCRx 预装载值在更新事件到来时被加载) 0 = 禁止 (T1CCRx 立即被加载) 注: PWM 模式下必须使能, 单脉冲模式可选		TIM1CCMRx[3] x = 1, 2, 3, 4		RW-0
T1OCxFE	通道 x 输出信号快速使能 1 = 使能 (输入触发有效沿到通道 x 输出的延时 $\geq 3 \cdot T_{Fmaster}$, 且通道 x 输出为固定值, PWM1 模式输出值=T1CEN, PWM2 模式输出值 =!T1CEN) 0 = 禁止 (输入触发有效沿到通道 x 输出的延时 $\geq 5 \cdot T_{Fmaster}$) 注: 该位只在通道 1 被配置成 PWM1/PWM2 模式时起作用		TIM1CCMRx[2] x = 1, 2, 3, 4		RW-0
T1CC1S ³	通道 1 模式选择	00 = 输出 01 = 输入, 输入脚映射在 TI1FP1 10 = 输入, 输入脚映射在 TI2FP1 11 = 输入, 输入脚映射在 TRC	TIM1CCMR1[1:0]	0x219	RW-00
T1CC2S ³	通道 2 模式选择	00 = 输出 01 = 输入, 输入脚映射在 TI2FP2 10 = 输入, 输入脚映射在 TI1FP2 11 = 保留	TIM1CCMR2[1:0]	0x21A	RW-00
T1CC3S ³	通道 3 模式选择	00 = 输出 01 = 输入, 输入脚映射在 TI3FP3 10 = 输入, 输入脚映射在 TI4FP3 11 = 保留	TIM1CCMR3[1:0]	0x21B	RW-00
T1CC4S ³	通道 4 模式选择	00 = 输出 01 = 输入, 输入脚映射在 TI3FP4 10 = 输入, 输入脚映射在 TI4FP4 11 = 保留	TIM1CCMR4[1:0]	0x21C	RW-00

表 1-7 TIM1CCMRx 作为输出配置寄存器

³ 仅在通道 x 关闭 (T1CCxE = 0 和 T1CCxNE = 0) 时可写。

名称	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	地址	复位值
TIM1CCER1	T1CC2NP	T1CC2NE	T1CC2P	T1CC2E	T1CC1NP	T1CC1NE	T1CC1P	T1CC1E	0x21D	RW-0000 0000
TIM1CCER2	T1GP	T1SMOD	T1CC4P	T1CC4E	T1CC3NP	T1CC3NE	T1CC3P	T1CC3E	0x21E	RW-0000 0000

名称	功能	输出比较模式	输入捕获/触发模式
T1CCxP	通道 x 引脚 输出极性选择	1 = OCx 低电平有效 0 = <u>OCx 高电平有效</u>	1 = 捕获 / 触发发生在 TlxF 低电平或下降沿 0 = <u>捕获 / 触发发生在 TlxF 高电平或上升沿</u> 注：输入触发源仅可选通道 1 和 2
T1CCxE	通道 x 引脚 输出使能	1 = 使能 (OCx 输出到对应的引脚) 0 = <u>禁止</u>	1 = 使能 (捕获计数器的值到 TIM1CCRx 寄存器中) 0 = <u>禁止</u>
T1CCxNP	通道 x 互补引脚 输出极性选择	1 = OCxN 低电平有效 0 = <u>OCxN 高电平有效</u>	-
T1CCxNE	通道 x 互补引脚 使能	1 = 使能 (OCxN 输出到对应的引脚) 0 = <u>关闭</u>	-

注：通道输出电平由 T1MOE, T1OSSI, T1OSSR, T1OISx, T1OISxN, T1CCxE 和 T1CCxNE 位的值共同决定，参阅表 1-10。

表 1-8 Timer1 通道输出和极性选择

名称	状态	寄存器	地址	复位值
TIM1_CH1N	<u>通道 1 互补输出重映射</u> 1 = PB2 0 = <u>PC0</u>	AFP0[2]	0x19E	RW-0
TIM1_CH2	<u>通道 2 输出重映射</u> 1 = PB0 0 = <u>PA1</u>	AFP1[3]	0x19F	RW-0
TIM1_CH4	<u>通道 4 输出重映射</u> 0x = <u>PB1</u> 10 = PA7 11 = PA2	AFP1[5:4]		RW-00

表 1-9 Timer1 管脚功能重映射寄存器

名称	控制				寄存器	地址	复位值
T1MOE ⁴	主输出控制位 (仅对配置为输出的通道有效) 1 = 使能 (若 T1CCxE = 1, 则使能 OC 和 OCN 输出) 0 = 禁止 (禁止 OC 和 OCN 输出或强制为空闲状态)				TIM1BKR[7]	0x29B	RW-0
T1AOE	自动输出控制 1 = T1MOE 在下一个更新事件到来时被自动置 1(当刹车输入无效时) 或由软件置 1 0 = T1MOE 只能被软件置 1				TIM1BKR[6]		RW-0
T1BKP	故障源 TIM1_BKIN 刹车输入极性 1 = 高电平有效 0 = 低电平有效				TIM1BKR[5]		RW-0
T1BKE	刹车输入(BRK)功能 1 = 使能 0 = 禁止				TIM1BKR[4]		RW-0
T1OSSR	运行模式下(当 T1MOE = 1 时)输出“关闭状态”选择 详情请见表 1-11 Timer1 输出控制和状态				TIM1BKR[3]		RW-0
T1OSSI	空闲模式下(当 T1MOE=0 时)输出“关闭状态”选择 详情请见表 1-11 Timer1 输出控制和状态				TIM1BKR[2]		RW-0
T1LOCK ⁵	锁定设置 (写保护, 防止软件错误)				TIM1BKR[1:0]		RW-00
	00	01	10	11			
	关闭	锁定级别 1	锁定级别 2	锁定级别 3			
	寄存器 无写保 护	T1BKE, T1BKP, T1AOE, T1OISx, T1OISxN, T1DTG	包含级别 1, T1CCxP, T1CCxNP, T1OSSR, T1OSSI	包含级别 2, T1OCxM, T1OCxPE			

表 1-10 Timer1 主输出使能、刹车和锁定级别寄存器

⁴ 当刹车输入有效时, 该位将被硬件异步清 0。

⁵ 系统复位后只能写一次 LOCK 位, 一旦写入则其内容保持不变直至复位。

控制位					输出状态	
T1MOE	T1OSSI	T1OSSR	T1CCxE	T1CCxNE	OCx 输出状态	OCxN 输出状态
1	X	0	0	0	OCx = 0 (输出关闭)	OCxN = 0 (输出关闭)
		0	0	1	OCx = 0 (输出关闭)	OCxREF + 极性 OCxN=OCxREF ^ T1CCxNP
		0	1	0	OCxREF + 极性 OCx=OCxREF ^ T1CCxNP	OCxN = 0 (输出关闭)
		0	1	1	OCxREF + 极性 + 死区	OCREF 的互补信号 + 极性+ 死区
		1	0	0	OCx = T1CCxP (输出关闭)	OCxN = T1CCxNP (输出关闭)
		1	0	1	关闭状态(运行模式下输出使能) OCx = T1CCxP	OCxREF + 极性 OCxN=OCxREF ^ T1CCxNP
		1	1	0	OCxREF + 极性 OCx=OCxREF ^ T1CCxNP	关闭状态(运行模式下输出使能) OCxN=T1CCxNP
		1	1	1	OCxREF + 极性 + 死区	OCREF 的互补信号 + 极性 + 死区
0	0	X	0	0	OCx = T1CCxP (输出关闭)	OCxN = T1CCxNP (输出关闭)
	0		0	1	输出关闭 OCx=T1OISx,OCxN=T1OISxN	
	0		1	0		
	0		1	1		
	1		0	0	OCx = T1CCxP (输出关闭)	OCxN = T1CCxNP (输出关闭)
	1		0	1	关闭状态(空闲模式下输出使能) OCx=T1OISx,OCxN=T1OISxN	
	1		1	0		
	1		1	1		

表 1-11 Timer1 输出控制和状态

名称	状态	寄存器	地址	复位值
T1OIS4	当 T1MOE=0 时, 通道 4(OC4) 空闲状态输出 1 = OC4 输出 1 0 = OC4 输出 0	TIM1OISR[6]	0x29D	RW-0
T1OIS3	当 T1MOE=0 时, 通道 3/2/1(OCx) 空闲状态输出	TIM1OISR[4]		RW-0
T1OIS2	1 = 死区时间后, OCx 输出 1	TIM1OISR[2]		RW-0
T1OIS1	0 = 死区时间后, OCx 输出 0	TIM1OISR[0]		RW-0
T1OIS3N	当 T1MOE=0 时, 互补通道 3/2/1(OCxN) 空闲状态输出	TIM1OISR[5]		RW-0
T1OIS2N	1 = 死区时间后, OCxN 输出 1	TIM1OISR[3]		RW-0
T1OIS1N	0 = 死区时间后, OCxN 输出 0	TIM1OISR[1]		RW-0

表 1-12 Timer1 通道输出空闲状态寄存器

名称	控制			寄存器	地址	复位值
T1DTG	<u>死区发生器设置</u>			TIM1DTR[7:0]	0x29C	RW-0000 0000
	T1DTG[7:5]	DT(死区持续时间)	t _{DTG}			
	0xx	T1DTG[7:0] x t _{DTG}	T _{Fmaster} (f1)			
	10x	(64+T1DTG[5:0]) x t _{DTG}	2x T _{Fmaster} (f2)			
	110	(32+T1DTG[4:0]) x t _{DTG}	8x T _{Fmaster} (f3)			
	111	(32+T1DTG[4:0]) x t _{DTG}	16x T _{Fmaster} (f4)			
	* T _{Fmaster} 为 TIM1 时钟源 若 T _{Fmaster} =125 ns (8 MHz)时, 死区时间如下:					
	T1DTG[7:0]	死区时间 (μs)	步长时间			
	0 ~ 7Fh	0 ~ 15.875	125 ns (f1)			
	80h ~ BFh	16 ~ 31.75	250 ns (f2)			
C0h ~ DFh	32 ~ 63	1 μs (f3)				
E0h ~ FFh	64 ~ 126	2 μs (f4)				

表 1-13 Timer1 互补输出死区时间配置

名称	状态	寄存器	地址	复位值
LEBEN	<u>前沿消隐</u> 1 = 使能 0 = 关闭 注: 必须在 GO/DONE=0 时进行切换, 否则 ADC 结果不确定;	LEBCON[7]	0x41C	RW-0
LEBCH	<u>前沿消隐通道</u> 00 = TIM1_CH1 10 = TIM1_CH3 01 = TIM1_CH2 11 = TIM1_CH4	LEBCON[6:5]		RW-00
EDGS	<u>PWM 消隐沿</u> 1 = PWM 下降沿 0 = PWM 上升沿	LEBCON[3]		RW-0
BKS	<u>TIM1 的故障源</u> 000 = 关闭 001 = BKIN 管脚 010 = LVD 检测 100 = ADC 阈值比较	LEBCON[2:0]		RW-000

表 1-14 LEB 用户寄存器

名称	状态		寄存器	地址	复位值
GIE	<u>全局中断</u> 1 = 使能 (PEIE, T1BIE, T1BG, T1TIE, T1TG, T1COMIE, T1COMG, T1CCxIE, T1CCxG, T1UIE 适用) 0 = <u>全局关闭</u> (唤醒不受影响)		INTCON[7]	Bank 首地 址 +0x0B	RW-0
PEIE	<u>外设总中断</u> 1 = 使能 (T1BIE, T1BG, T1TIE, T1TG, T1COMIE, T1COMG, T1CCxIE, T1CCxG, T1UIE 适用) 0 = <u>关闭</u> (无唤醒)		INTCON[6]		RW-0
T1BIE	刹车中断	1 = 使能	TIM1IER[7]	0x215	RW-0
T1BG ⁶	刹车软件中断	0 = <u>关闭</u>	TIM1EGR[7]	0x218	WO-0
T1BIF ⁷	<u>刹车中断标志位</u> 1 = 刹车输入上检测到有效电平 0 = <u>无刹车事件产生</u>		TIM1SR1[7]	0x216	R_W1C-0
T1TIE	触发中断	1 = 使能	TIM1IER[6]	0x215	RW-0
T1TG ⁶	触发软件中断	0 = <u>关闭</u>	TIM1EGR[6]	0x218	WO-0
T1TIF ⁷	<u>触发中断标志位</u> 1 = 已触发 0 = <u>无触发事件产生</u>		TIM1SR1[6]	0x216	R_W1C-0
T1COMIE	换相 (COM) 中断	1 = 使能	TIM1IER[5]	0x215	RW-0
T1COMG ⁶	换相 (COM) 软件中断	0 = <u>关闭</u>	TIM1EGR[5]	0x218	WO-0
T1COMIF ⁷	<u>换相 COM 中断标志位</u> 1 = 已换相 0 = <u>无换相事件产生</u>		TIM1SR1[5]	0x216	R_W1C-0
T1CC4IE	通道 4 捕获/比较中断	1 = 使能 0 = <u>关闭</u>	TIM1IER[4]	0x215	RW-0
T1CC3IE	通道 3 捕获/比较中断		TIM1IER[3]		RW-0
T1CC2IE	通道 2 捕获/比较中断		TIM1IER[2]		RW-0
T1CC1IE	通道 1 捕获/比较中断		TIM1IER[1]		RW-0
T1CC4G ⁶	通道 4 捕获/比较软件中断		TIM1EGR[4]	0x218	WO-0
T1CC3G ⁶	通道 3 捕获/比较软件中断		TIM1EGR[3]		WO-0
T1CC2G ⁶	通道 2 捕获/比较软件中断		TIM1EGR[2]		WO-0
T1CC1G ⁶	通道 1 捕获/比较软件中断		TIM1EGR[1]		WO-0

⁶ 软件置 1, 硬件自动清 0。

⁷ 写 1 清 0, 写 0 无效。建议只使用 STR、MOVWI 指令进行写操作, 而不要用 BSR 或 IOR 指令。

名称	状态		寄存器	地址	复位值
T1CC4IF ⁸	<u>通道 x 捕获/比较中断标志位</u> • 输出模式： 1 = CNT 值与 T1CCR _x 值匹配 0 = <u>不匹配</u> 注：若 T1CCR _x >T1ARR, 则当 CNT 计数到 T1ARR 值时，T1CC _x IF 置 1。 • 输入模式： 1 = 计数器值已被捕获至 TIM1CCR 0 = <u>无捕获产生</u>		TIM1SR1[4]	0x216	R_W1C-0
T1CC3IF ⁸			TIM1SR1[3]		R_W1C-0
T1CC2IF ⁸			TIM1SR1[2]		R_W1C-0
T1CC1IF ⁸			TIM1SR1[1]		R_W1C-0
T1CC4OF ⁸	<u>通道 x 重复捕获标志位</u> 1 = 发生重复捕获 (计数器的值被捕获到 TIM1CCR _x 寄存器时，T1CC _x IF 的状态已经为 1) 0 = <u>无重复捕获</u> 注：仅通道配置位捕获输入时有效		TIM1SR2[4]	0x217	RW-0
T1CC3OF ⁸			TIM1SR2[3]		RW-0
T1CC2OF ⁸			TIM1SR2[2]		RW-0
T1CC1OF ⁸			TIM1SR2[1]		RW-0
T1UIE	允许更新中断	1 = 使能 0 = <u>关闭</u>	TIM1IER[0]	0x215	RW-0
T1UG ⁹	允许更新软件中断		TIM1EGR[0]	0x218	WO-0
T1UIF ⁸	更新中断标志位 1 = 更新事件等待响应 0 = <u>无更新事件</u>		TIM1SR1[0]	0x216	R_W1C-0

表 1-15 Timer1 中断使能和状态位

⁸ 写 1 清 0, 写 0 无效。建议只使用 STR、MOVWI 指令进行写操作, 而不要用 BSR 或 IOR 指令。

⁹ 软件置 1, 硬件自动清 0。

1.3. 功能描述

整个 TIM1 可以分为三个大的功能部分：计数基本单元、计数控制和捕捉比较通道。计数基本单元分为向上/向下计数器、自动加载寄存器、重复计数器和预分频器；计数控制器又分为计数触发电源，模式控制；捕捉比较通道分为捕捉输入通道，输出比较通道，死区产生和输出控制。

1.3.1. 计数基本单元

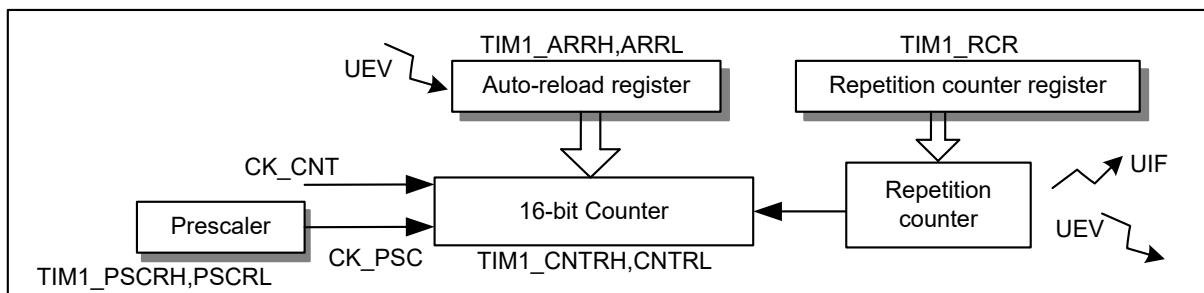


图 1-2 计数基本单元

16 位计数器，预分频器，自动重载寄存器和重复计数寄存器都能由软件进行读写。

1.3.1.1. 计数基本单元组成

1.3.1.1.1. 16 位计数器的读写

- TIM1CNTRH/L 能在任何时候进行写操作；但是建议不要在计数器运行的时候进行写操作，以免出现不正确的中间状态，
- TIM1CNTRH/L 的写操作是没有顺序限制的；可以先写高位也可以先写低位
- TIM1CNTRH/L 能在任何时候进行读操作；但是因为此设计是异步设计，所以在计数器运行期间进行读操作可能读出不正确的数值，需要读两次，比较两次数值是否一致；如果一致，则读出的数值是正确的数值；否则，读出数值是错误的。

1.3.1.1.2. 预分频器

计数时钟可以进行 16bit 的时钟预分频，分频系数为 1~65536。计算计数器时钟分频的公式，如下：

$$f_{CK_CNT} = f_{CK_PSC} / (PSCR[15:0] + 1); \quad (PSCR \text{ 为实际装入预分频器影子寄存器的值})$$

预分频支持分频自动更新，即在更新事件发生后，能够自动改变预分频值。当 T1CEN 为 0 时，写入预分频寄存器的值也能直接加载实际应用的预分频寄存器中。配置步骤示例如下：

1. 使能 TIM1 模块时钟并选择 TIM1 时钟源
2. 配置计数周期
3. 配置占空比
4. 配置预分频
5. 使能计数器

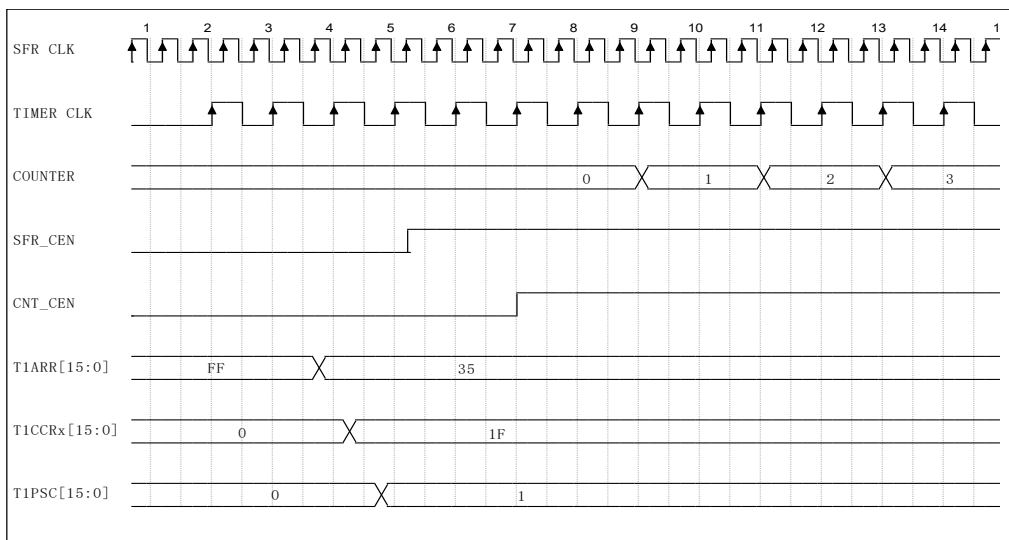


图 1-3 预分频为 1 时的计数器计数时序图

1.3.1.1.3. 自动重载寄存器

自动重载寄存器由一个预加载寄存器和一个影子寄存器组成。写自动重载寄存器的三种方式：

- 方式 1：计数器使能位打开，且周期预加载使能 (T1ARPE = 1)。在此模式下，写入自动重载寄存器的值保存在预加载寄存器中，并在下一个更新事件到来时传送到影子寄存器中进行使用。如下图所示：

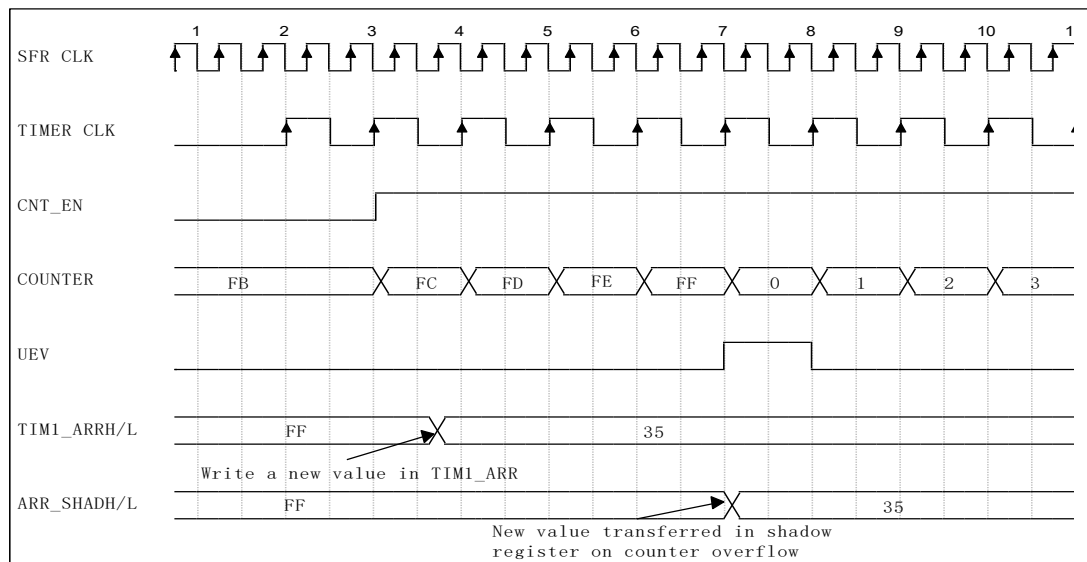


图 1-4 T1CEN = 1 且 T1ARPE = 1，周期寄存器 (T1ARR) 加载图

- 方式 2：计数器使能位打开，且周期预加载关闭 ($T1ARPE=0$)。在此模式下，写入自动重载寄存器的数值直接传送到影子寄存器中进行使用。如下图所示：

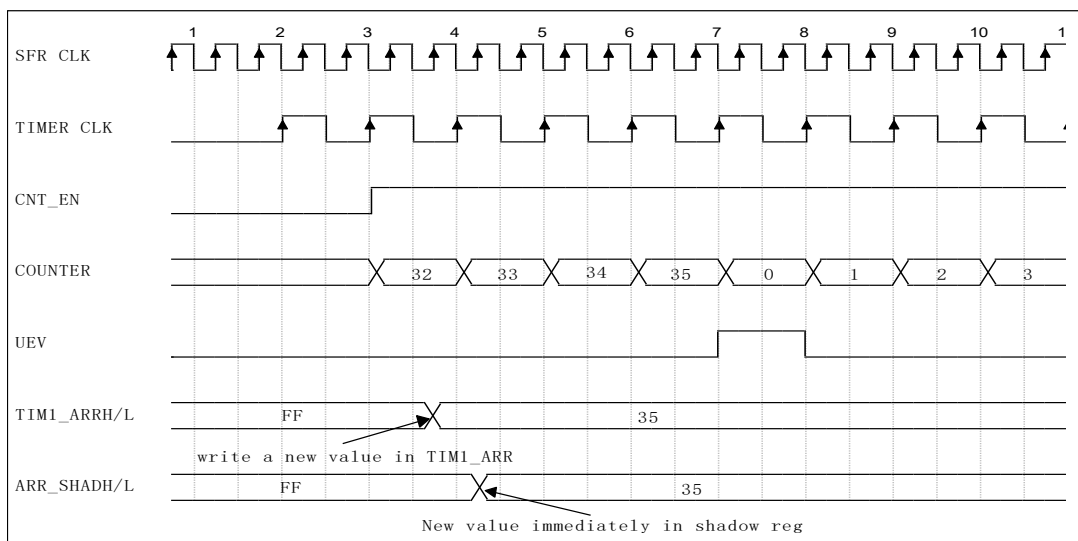


图 1-5 T1CEN = 1 且 T1ARPE = 0，周期寄存器 (T1ARR) 加载图

- 方式 3：当计数器使能位 ($T1CEN$) 关闭时，不管周期预加载 ($T1ARPE$) 使能还是关闭，写入自动重载寄存器的数值直接传送到影子寄存器中进行使用。如下图所示：

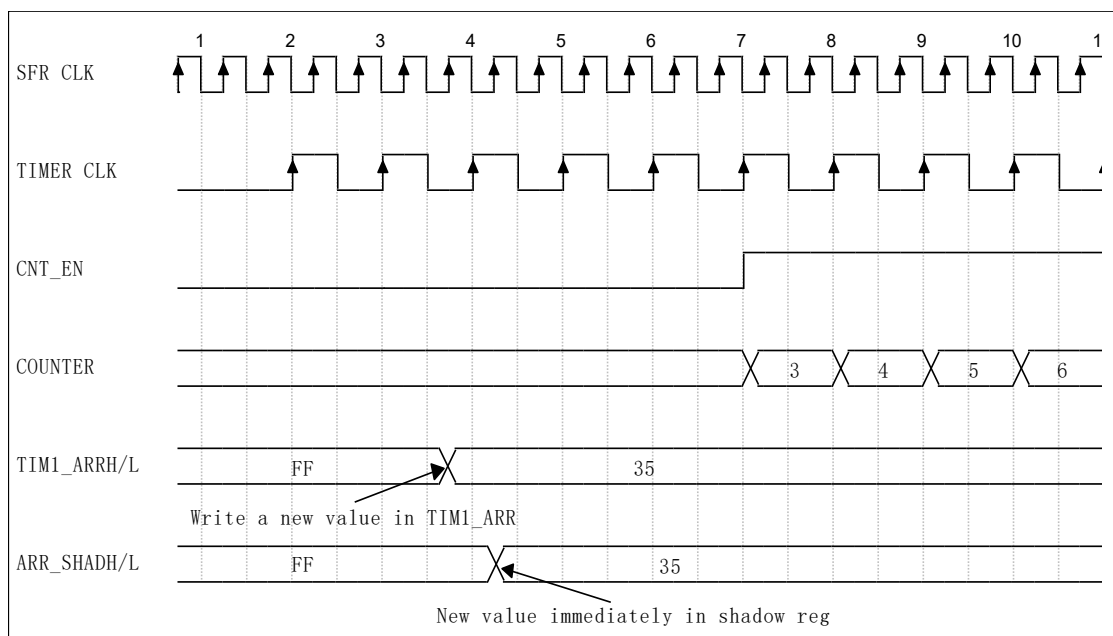


图 1-6 T1CEN = 0，周期寄存器 (T1ARR) 加载图

1.3.1.1.4. 更新事件

更新事件产生的条件：

- 计数器上溢或下溢
- 通过软件设置 TIM1EGR 寄存器中的 T1UG 位
- 配置为复位模式(仅在输入捕捉模式下)时，触发事件的到来

更新事件的影响：

- 影响 1: 某些预加载的寄存器(具体寄存器可查看寄存器表格)在预加载使能的情况下都能被更新为最新值。各类预加载寄存器的总结如下表所示：

在更新事件下, 可进行预加载的寄存器	TIMARRH/L	TIM1PSCRH/L	TIM1CCRxH/L
相应的预加载使能位	T1ARPE	无使能位, 预加载在计数器使能 (T1CEN=1) 时一直有效	T1OCxPE

表 1-16 更新事件相关的预加载寄存器 vs 预加载使能位

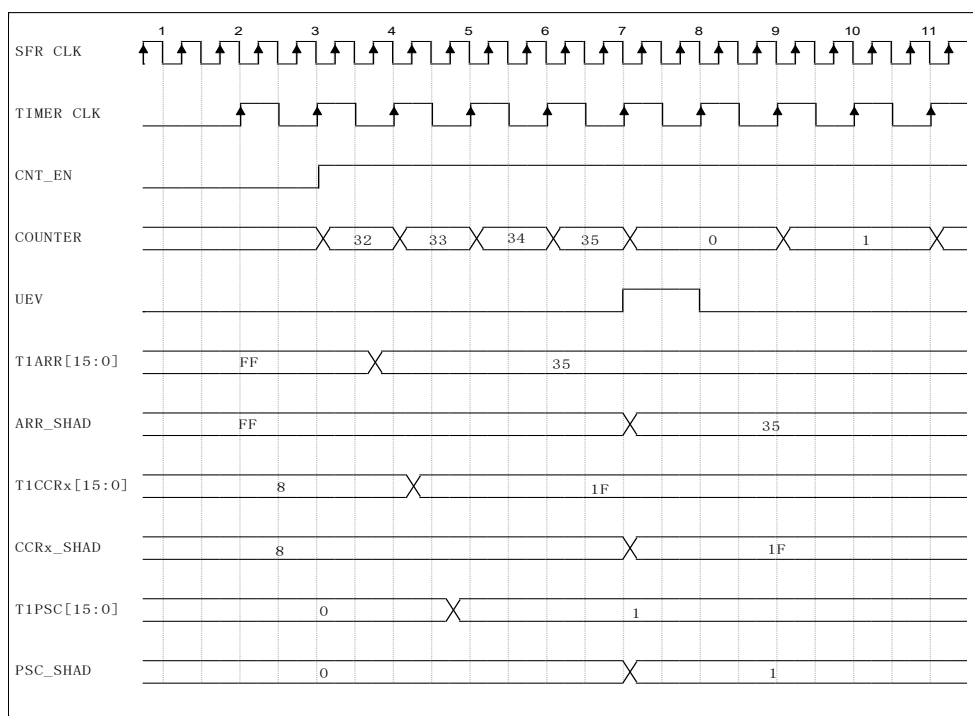


图 1-7 更新事件下，预加载寄存器的更新图

- 影响 2: 若 $T1UDIS = 0$, 当产生更新事件时, 更新标志位($T1UIF$)被置位; 反之, $T1UDIS=1$ 时, 不产生更新事件, 更新标志位 ($T1UIF$) 也不会被置位。如下图所示:

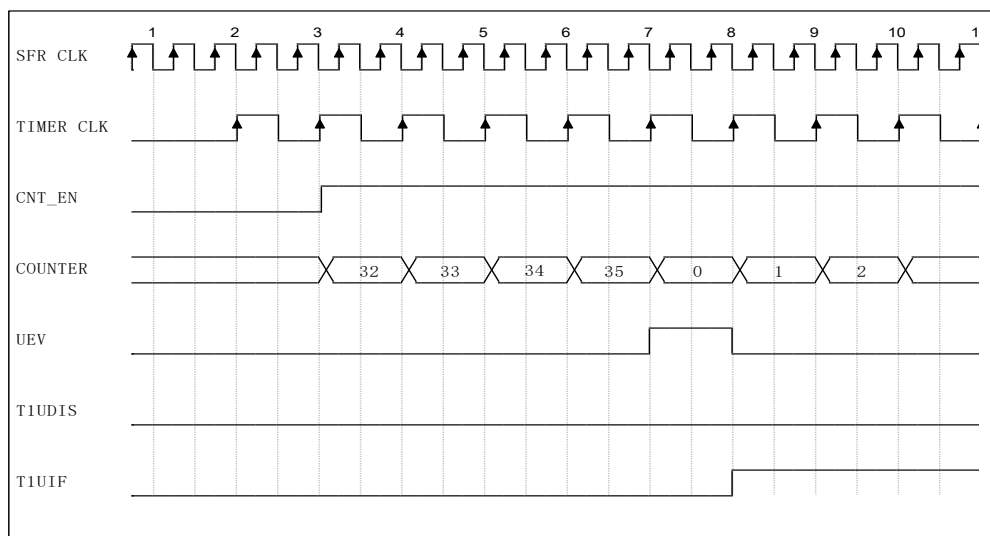


图 1-8 更新事件下且 $T1UDIS = 0$, 更新标志位变化图

- 影响 3: 单次脉冲模式下, 更新事件的到来会使计数器使能位 ($T1CEN$) 关闭, 计数器停止计数。关于单次脉冲模式的详细说明可查看[章节 1.3.3.3](#) 内容。
- 影响 4: 故障事件撤消后, 如果 $T1AOE=1$, PWM 将在更新事件后恢复正常输出。关于故障刹车事件的详细说明可查看[章节 1.3.8](#) 内容。

1.3.1.1.5. 换相事件

换相事件实际上是捕捉/比较控制位更新事件, 用于更新控制输入输出的预加载位; 换相事件预加载功能使得计数器在运行过程中改变输出控制位, 而不影响上一个 PWM 波形的完整输出。

换相事件(COM)的产生:

- 通过软件设置 $TIM1EGR$ 寄存器中的 $T1COMG$ 位
- 配置为输入通道并且开启更新控制选择位($T1COMS=1$)时, 触发事件的到来用于产生换相事件的触发事件实际是计数触发源, 关于计数触发源的详细描述可查看 10.3.2.2 章节内容。

换相事件的影响:

- 影响 1: 某些预加载的寄存器(具体寄存器可查看寄存器表格)在预加载使能的情况下都能被更新为最新值。各类预加载寄存器位的总结如下表所示:

换相事件下, 可进行预加载的寄存器位	$T1SMOD$	$T1GP$	$T1CC1E$ $T1CC2E$ $T1CC3E$	$T1CC1NE$ $T1CC2NE$ $T1CC3NE$	$T1CC1P$ $T1CC2P$ $T1CC3P$	$T1CC1NP$ $T1CC2NP$ $T1CC3NP$	$T1OC1M$ $T1OC2M$ $T1OC3M$
预加载使能位	$T1CCPC$						

表 1-17 换相事件相关的预加载寄存器 vs 预加载使能位

- 影响 2: 当产生换相事件时, 换相事件标志位($T1COMIF$)被置位。

1.3.1.2. 向上计数模式

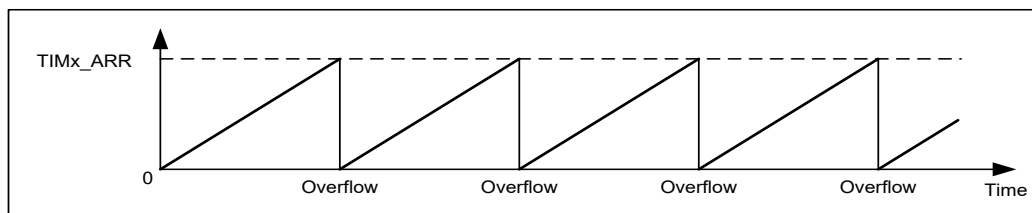


图 1-9 向上计数模式

在向上计数模式中，计数器从 0 开始计数向上计数，计到 TIM1_ARR 寄存器所设数值。然后重新从 0 开始计数并产生一个计数器上溢事件；如果 T1UDIS 设为 0，那么还会产生一个更新事件 UEV。

1.3.1.3. 向下计数模式

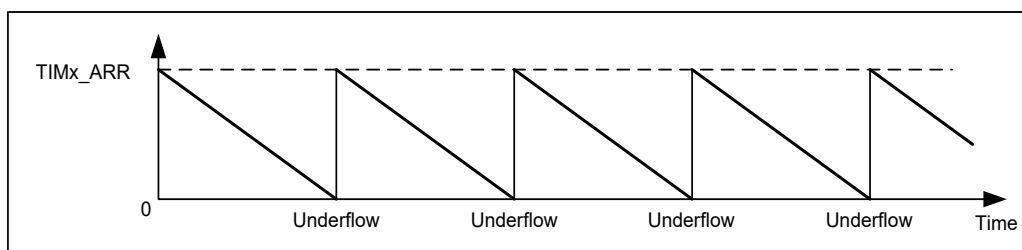


图 1-10 向下计数模式

在向下计数模式中，计数器从 TIM1_ARR 寄存器设置的自动重载值开始向下计数，直到计到 0。然后重新从自动重载值开始计数并产生一个计数器下溢事件；如果 T1UDIS 设为 0，那么还会产生一个更新事件 UEV。

1.3.1.4. 中心对齐模式

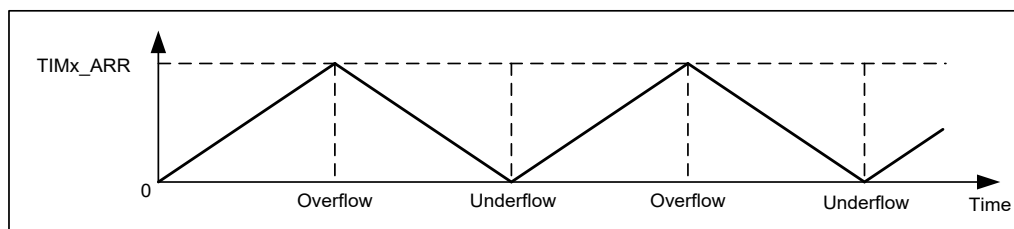


图 1-11 中心对齐模式，T1DIR 初始化为 0

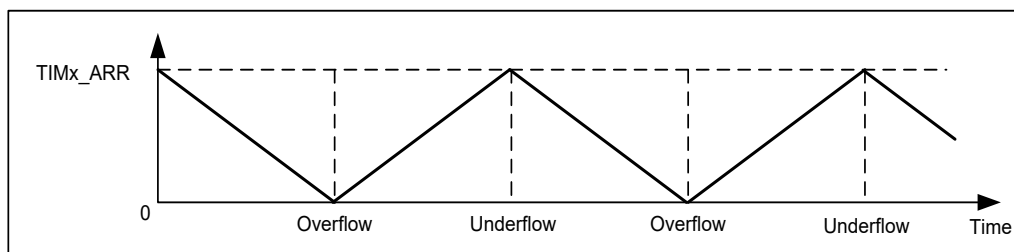


图 1-12 中心对齐模式，T1DIR 初始化为 1

在中心对齐模式中，计数器从 0 开始向上计数，计到自动重载值。此时会产生一个计数器上溢事件。然后计数器开始向下计数计到 0，产生一个下溢事件。计数器不断地重复上述的计数过程。

中心对齐模式所需注意事项：

- 方向位(T1DIR)不能进行写操作。方向位会由硬件设置成当前计数器的计数方向
- 当在中心对齐模式下开始计数时,当前的配置会被使用 – 计数开始值为写入 TIM1CNTRH/L 中的值,计数开始方向决定于写入 TIM1CR1 寄存器中的 T1DIR 位。注意 T1DIR 位和 T1CMS 值不能被软件同时改写。
- T1DIR 位在 T1CMS \neq 00 时,为只读寄存器,无法进行写操作;所以如果想要配置计数器的初始计数方向,需要先配置计数方向(T1DIR),再配置计数模式(T1CMS)。
- 运行在中心对齐模式下时,不建议写计数器值(TIM1CNTRH/L),可能产生意想不到的结果。
如果写入计数器的值大于自动加载值(TIM1_CNT > T1ARR),计数方向可能不会进行更新。
如果写入计数器的值为 0 或为 T1ARR,计数方向会进行更新但更新事件(UEV)不会产生。

配置步骤示例：

1. 使能 TIM1 模块时钟, 并选择 TIM1 时钟源
2. 配置计数周期预加载使能(T1ARPE=1)
3. 配置计数周期(T1ARR=06H), 占空比
4. 配置初始计数方向为向上计数(T1DIR=0)
5. 配置计数模式为中央对齐模式 1(T1CMS=01)
6. 配置预分频(T1PSC=0)
7. 使能计数器

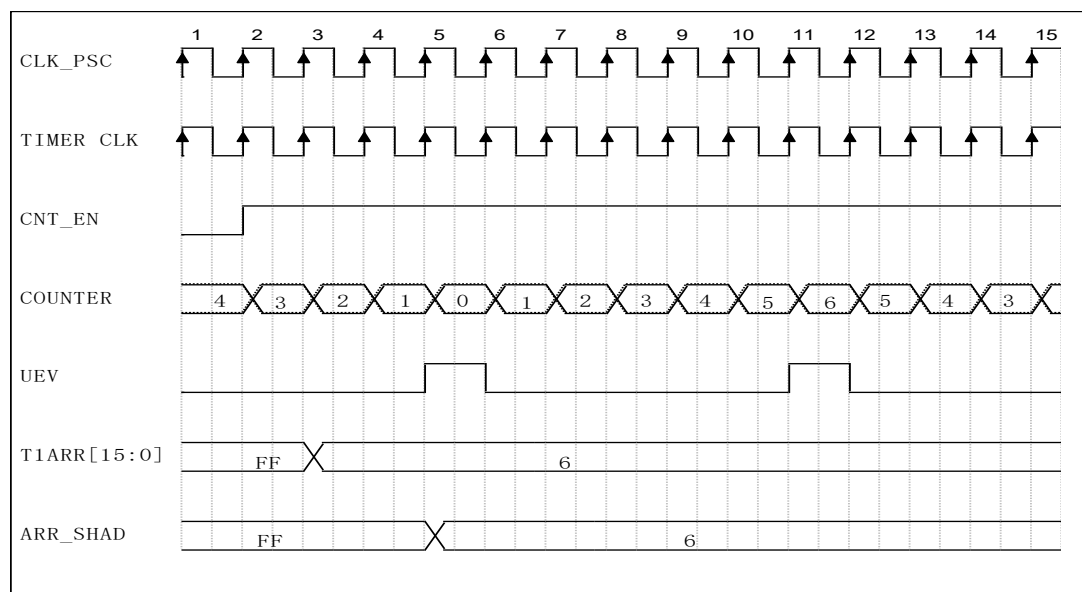


图 1-13 中心对齐模式下，计数时序图

1.3.1.5. 重复向下计数器

重复计数器是 8bit 的向下计数器，会在每次 TIMER 上溢或下溢时-1；只有当重复向下计数器减到 0 时，计数器上溢或下溢才会产生更新事件(UEV)；使用重复计数器能够设定更新事件的频率，这在产生特定数量 PWM 信号时非常有用，如图 1-15 所示。

重复向下计数器自减事件：

- 计数器向上计数模式下，每个计数上溢事件都会使重复计数器减 1。
- 计数器向下计数模式下，每个计数下溢事件都会使重复计数器减 1。
- 计数器中心对齐模式下，每个计数上溢或下溢事件都会使重复计数器减 1。

重复向下计数器是自动重载的，当发生了更新事件(UEV)时，会将 TIM1RCR 寄存器中的值自动重载到重复向下计数器中。如下图所示：

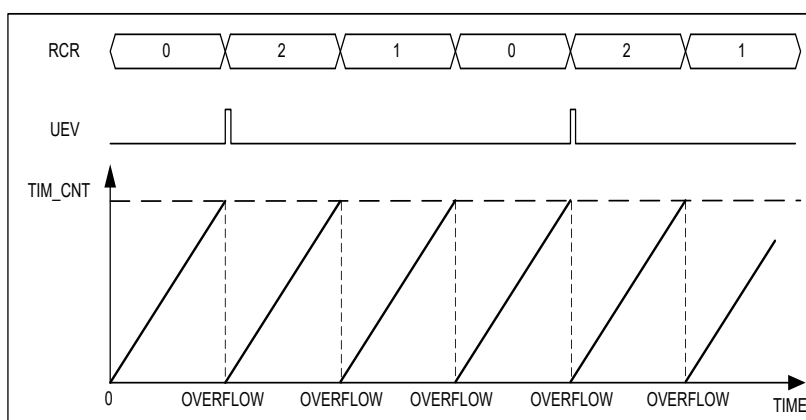


图 1-14 T1REP = 2，重复计数器计数时序图

配置产生特定个数 PWM 信号的步骤示例：

1. 使能 TIM1 模块时钟并选择 TIM1 时钟源
2. 配置 TIM1 通道相对应的端口为输出端口
3. 开启更新事件中断
4. 配置计数周期(T1ARR)，占空比(T1CCR_x)
5. 需要开启周期预加载(T1ARPE)和占空比预加载功能(T1OCxPE)
6. 配置计数方向为向上计数(T1DIR=0)
7. 配置输出比较模式(T1OCxM=3'b111)为 PWM2 输出模式，并配置通道使能
8. 打开自动主输出使能(T1AOE=1)位
9. 使能计数器
10. 在更新事件中断中，重新更改计数周期，占空比等配置

以下是一段示例代码：

```
BANKSEL    PCKEN    ;
BSR        PCKEN,0  ; 使能 TIM1 模块时钟

BANKSEL    INTCON   ;
LDWI       H'00'    ;
```

```

STR      INTCON      ; 开启全局中断使能和外设中断使能

BANKSEL  TCKSRC      ;
LDWI     H'01'       ;
STR      TCKSRC      ; 选择 TIM1 时钟源为 HIRC

BANKSEL  TRISA       ;
LDWI     H'FE'       ;
STR      TRISA       ; 配置 PA0 为通道 1 的输出通道

BANKSEL  TIM1ARRL     ;
LDWI     H'1F'       ;
STR      TIM1ARRL    ; 将输出波形周期配置为 32

LDWI     H'10'       ;
STR      TIM1CCR1L    ; 将输出波形占空比配置为 16

LDWI     H'02'       ;
STR      TIM1RCR      ; 将重复计数器配置为 2

BSR      TIM1BKR,6    ; 打开自动主输出使能位

BANKSEL  TIM1CCMR1   ;
LDWI     H'70'       ;
STR      TIM1CCMR1   ; 配置通道 1 为 PWM2 模式输出

BSR      TIM1IER,0    ; 开启更新事件中断

LDWI     H'01'       ;
STR      TIM1CCER1    ; 使能通道 1

BANKSEL  TIM1CR1     ;
LDWI     H'81'       ; 开启计数器计数使能位
STR      TIM1CR1     ; 开启计数器计数使能位和周期预加载使能位

INT:
BANKSEL  TIM1ARRL     ;
LDWI     H'14'       ;
STR      TIM1ARRL    ; 将输出波形周期配置为 20

```

上述示例对应示意图：

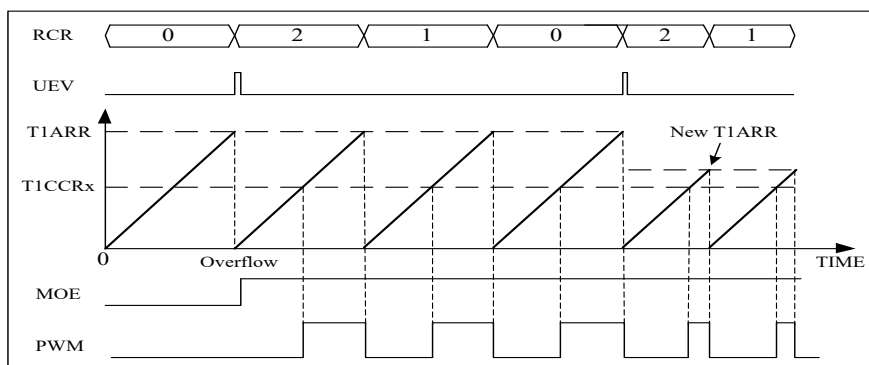


图 1-15 利用重复计数器输出 3 个特定的 PWM 的时序图

注意：

由于重复计数器只有在周期更新事件 (UEV) 发生时才重载 T1REP 值，对 TIM1_RCR 寄存器写入的新值只在下次周期更新事件发生时才起作用，所以建议当配置 T1REP 不为 0 时，在第一个更新事件 (计数器上溢或下溢) 之后再打开更新事件中断。

1.3.2. 计数控制器

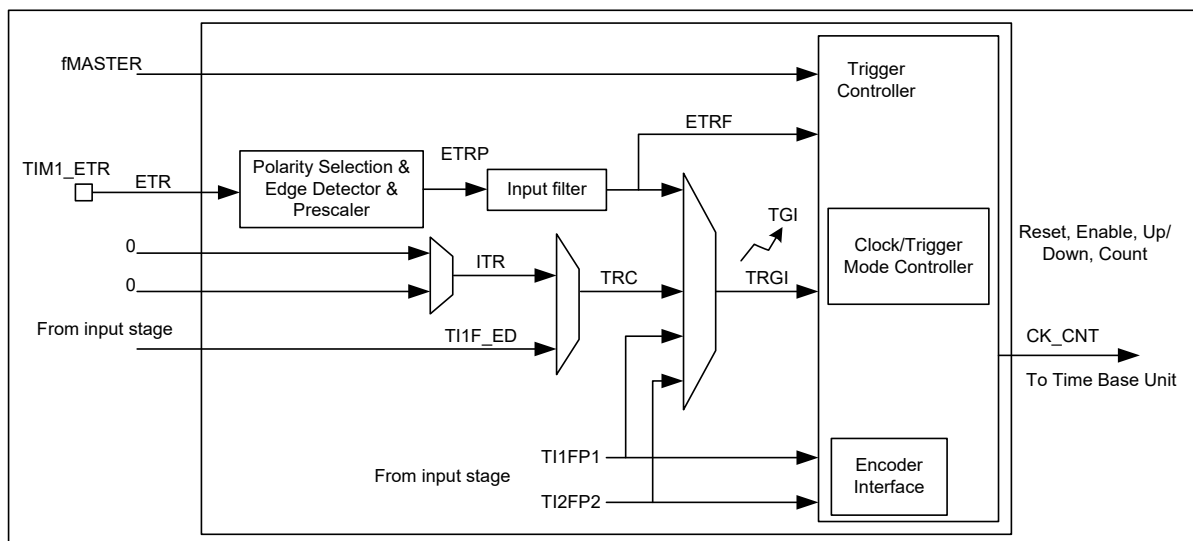


图 1-16 时钟/触发控制器框图

时钟/触发控制器允许配置各种计数器时钟源，输入触发和输出触发。

1.3.2.1. 计数器时钟源

计数器的计数时钟 (CK_CNT) 可由 TCKSRC 寄存器进行选择，总共有以下 8 种时钟源：

- 系统时钟/主时钟
- HIRC
- XT 时钟/外部时钟
- HIRC 的 2 倍频
- XT 时钟/外部时钟的 2 倍频
- LIRC
- LP 时钟/外部时钟
- LP 时钟/外部时钟的 2 倍频

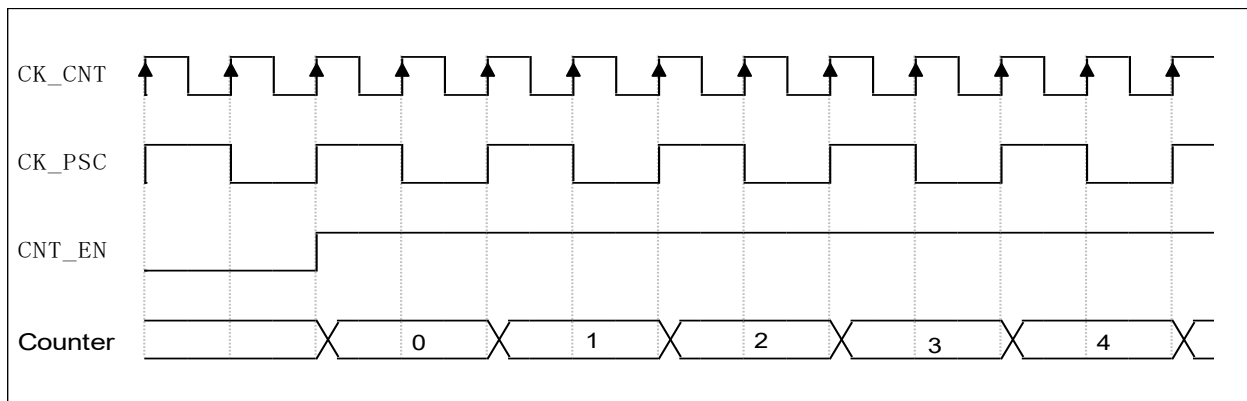


图 1-17 预分频为 1 时，计数器计数时序图

1.3.2.2. 计数触发源

计数触发源只能来自通道 1/2 对应的输入端口，来源与通道 1/2 的捕捉源的来源一致。通道 3/4 的输入只能作为对应的通道捕捉源。关于捕捉源的详细描述可查看[章节 1.3.3.1](#) 内容。

当 T1SMS=000 时，计数由内部时钟驱动，使能 T1CEN 即可触发计数；但是在计数控制模式(T1SMS !=0) 下，需要触发源，这些触发源由 TIM1CR1 寄存器中的 T1TS[2:0]位进行选择，总共有以下 4 种计数触发源：

- 输入源 T1 的边沿检测 (TI1F_ED)
- 滤波后的通道 1 输入 (TI1FP1)
- 滤波后的通道 2 输入 (TI2FP2)
- 外部触发输入(ETRF)

1.3.2.3. 计数控制模式选择

TIM1 除了有向上计数、向下计数、中央对齐计数方式之外，还有 4 种计数控制模式，需要计数触发源的配合使用；计数模式的选择由 TIM1SMCR 寄存器中的 T1SMS[2:0]去控制，下列是 9 种计数模式：

1. 内部时钟模式：

计数由内部时钟 (CK_CNT) 驱动。

2. 译码模式 1：

根据 TI1FP1 的电平，在 TI2FP2 的边沿进行上计数或下计数；

3. 编码模式 2：

根据 TI2FP2 的电平，在 TI1FP1 的边沿进行上计数或下计数；

4. 译码模式 3：

根据其他输入电平，在 TI1FP1 和 TI2FP2 的边沿进行上计数或下计数；

5. 复位模式：

在选中的触发输入(TRGI)的上升沿时重新初始化计数器，并且产生一个更新寄存器的信号。

6. 门控模式：

当触发输入(TRGI)为高时，计数器的时钟开启。一旦触发输入变为低，则计数器停止(但不复位)。计数器的启动和停止都是受控的。

7. 触发模式：

计数器在触发输入 TRGI 的上升沿启动(但不复位)，只有计数器的启动是受控的。

8. 外部时钟模式 1：

计数由触发输入(TRGI)信号进行驱动

9. 外部时钟模式 2：

计数由外部触发输入信号(ETRF)进行驱动内部时钟模式：

各个模式更详细的描述参照 TIM1SMCR 寄存器的描述，使用各种控制模式时需注意以下事项：

1. 在配置复位模式和触发模式时，可以通过配置 T1CCxNP/T1CCxP 来配置选择触发的边沿，具体参照 T1CCxNP/T1CCxP 的描述。
2. 译码模式下，其输入的信号可以选择极性，通过配置 T1CCxP 进行选择。
3. 门控模式只能选择部分触发源；因为输入源 T1 的边沿检测(TI1F_ED)是脉冲式触发源，所以不能在门控模式下选择为触发源。

外部时钟模式 1 比外部时钟模式 2 的优先级更低。

● 内部时钟模式

内部时钟 (CK_CNT) 模式下，在软件配置计数器使能 (T1CEN) 之后，计数器开始由内部时钟 (CK_CNT) 驱动下进行计数；如图 1-17 所示。

● 编码器模式

编码器模式主要应用在电机控制。总共有以下 3 种计数方式：

- (1) 当 T1SMS=001 时，计数器只在 TI2 沿计数
- (2) 当 T1SMS=010 时，计数器只在 TI1 沿计数
- (3) 当 T1SMS=011 时，计数器在 TI1 沿和 TI2 沿计数

详情如下表所示：

有效计数沿	相对信号的电平值(TI1FP1 for TI2) (TI2FP2 for TI1)	TI1FP1 信号		TI2FP2 信号	
		上升	下降	上升	下降
TI1	高	——	——	向下	向上
	低	——	——	向上	向下
TI2	高	向上	向下	——	——
	低	向下	向上	——	——
TI1 or TI2	高	向上	向下	向下	向上
	低	向下	向上	向上	向下

表 1-18 计数方向 vs 译码信号

编码器模式的工作方式像是带方向选择的外部时钟。根据 TI1 和 TI2 信号的组合，计数器在 0 至 T1ARR 之间连续的进行计数，计数方向是随着 TI1 和 TI2 信号的组合不断变化的。在这个模式下，捕捉功能，比较功能和输出都能正常工作；预分频功能在此模式下不起作用并且此模式无法与外部时钟模式 2 兼容。

编码模式的步骤示例：

1. 配置输入捕捉寄存器的值 – 配置输入捕捉滤波器；配置捕捉预分频器
2. 将通道配置为输入捕捉通道 T1CC1S=01，并将 IC1 映射在 TI1FP1 上
3. 将通道配置为输入捕捉通道 T1CC2S=01，并将 IC2 映射在 TI2FP2 上
4. 写 T1CC1P=0，选择 IC1 极性不取反，IC1=TI1；写 T1CC2P=0，选择 IC2 极性不取反，IC2=TI2
5. 通过写 T1SMS=011，将 TIM1 配置为编码器 3 模式，上升沿与下降沿均可触发计数

6. 置位 T1CEN, 启动计数器

以下是一段示例代码：

```

BANKSEL    PCKEN          ;
BSR        PCKEN,0        ; 使能 TIM1 模块时钟

BANKSEL    TCKSRC          ;
LDWI       H'01'           ;
STR        TCKSRC          ; 选择 TIM1 时钟源为 HIRC

BANKSEL    TRISA           ;
LDWI       H'FF'           ;
STR        TRISA           ; 配置 PA0 为通道 1 的输入通道, PA1 为通道 2 的输入通道

BANKSEL    TIM1CCMR1       ;
LDWI       H'01'           ;
STR        TIM1CCMR1       ; 配置通道 1 为 IC1 映射在 TI1FP1 上

LDWI       H'02'           ;
STR        TIM1CCMR2       ; 配置通道 2 的 IC2 映射在 TI1FP2 上

LDWI       H'53'           ;
STR        TIM1SMCR         ; 配置 TIM1 为编码器 3 模式
LDWI       H'11'           ;
STR        TIM1CCER1        ; 使能通道 1/2

BANKSEL    TIM1CR1         ;
BSR        TIM1CR1,0       ; 开启计数器计数使能位
    
```

上述示例代码对应示意图：

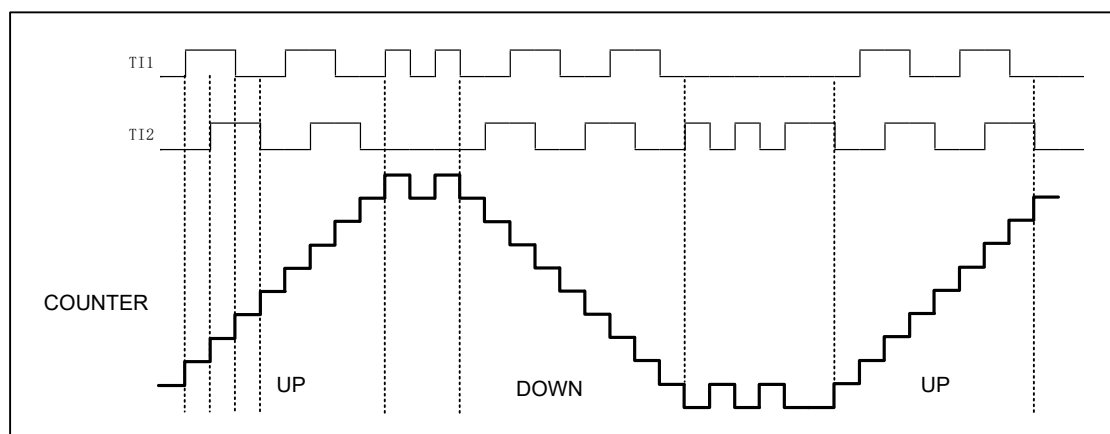


图 1-18 编码器模式 3 下，计数器计数示意图

● 复位模式：

当触发输入事件到来时,计数器和计数器预分频都会被初始化。如果此时 T1URS 为 0 且 T1UDIS 也为 0,则会产生一个更新事件,同时所有的预加载寄存器都会被更新。

复位模式的步骤示例：

1. 配置输入捕捉寄存器的值 – 配置输入捕捉滤波器 T1IC1F=000; 配置捕捉预分频器 T1IC1PSC=0
2. 将通道配置为输入捕捉通道 T1CC1S=01, 并将 IC1 映射在 TI1FP1 上
3. 写 T1CC1P=0, 选择检测触发上升沿的到来

4. 通过写 T1SMS=100，将 TIM1 配置为复位模式。同时写 T1TS=101，选择 TI1 为输入触发源
5. 置位 T1CEN，启动计数器

以下是一段示例代码：

```

BANKSEL    PCKEN          ;
BSR        PCKEN,0        ; 使能 TIM1 模块时钟

BANKSEL    TCKSRC         ;
LDWI      H'01'           ;
STR        TCKSRC         ; 选择 TIM1 时钟源为 HIRC

BANKSEL    TRISA          ;
LDWI      H'FF'           ;
STR        TRISA          ; PA0 为通道 1 的输入通道

BANKSEL    TIM1CCMR1      ;
LDWI      H'01'           ;
STR        TIM1CCMR1      ; 配置通道 1 的 IC1 映射在 TI1FP1 上

LDWI      H'54'           ;
STR        TIM1SMCR        ; 配置 TIM1 为复位模式，触发源为 TI1FP1
LDWI      H'01'           ;
STR        TIM1CCER1      ; 使能通道 1 并且为上升沿触发

BANKSEL    TIM1CR1        ;
BSR        TIM1CR1,0      ; 开启计数器计数使能位
    
```

当 TI1 的上升沿到来时，计数器被清 0 并从 0 开始重新计数。与此同时与此同时，触发标志位 (TIF) 会被置位，在触发中断使能的情况下还会产生一个中断请求。如下列示例对应时序图所示：

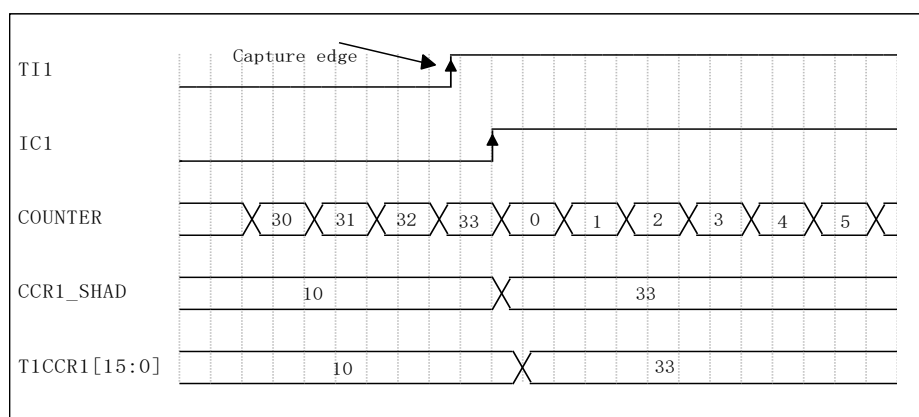


图 1-19 复位模式下，计数器计数时序图

● 门控模式：

依据选择的触发输入的电平值，计数器会被使能。此模式下，计数器的运行和停止都是受控的。

门控模式的步骤示例：

1. 使能 TIM1 模块时钟并选择 TIM1 时钟源
2. 配置输入捕捉寄存器的值 – 配置输入捕捉滤波器 T1IC1F=000；配置捕捉预分频器 T1IC1PSC=0
3. 将通道配置为输入捕捉通道 T1CC1S=01，并将 IC1 映射在 TI1FP1 上
4. 写 T1CC1P=1，选择检测输入低电平的到来

5. 通过写 T1SMS=101, 将 TIM1 配置为门控模式。同时写 T1TS=101, 选择 TI1 为输入源
6. 置位 T1CEN, 使能计数器 (在门控模式下, 需要开启 T1CEN; 在此基础上, 才能由输入源控制计数器的运行与停止)

以下是一段示例代码:

```

BANKSEL    PCKEN
BSR        PCKEN,0      ; 使能 TIM1 模块时钟

BANKSEL    TCKSRC
LDWI       H'01'
STR        TCKSRC      ; 选择 TIM1 时钟源为 HIRC

BANKSEL    TRISA
LDWI       H'FF'
STR        TRISA       ; PA0 为通道 1 的输入通道

BANKSEL    TIM1CCMR1
LDWI       H'01'
STR        TIM1CCMR1   ; 配置通道 1 的 IC1 映射在 TI1FP1 上

LDWI       H'55'
STR        TIM1SMCR     ; 配置 TIM1 为门控模式, 触发源为 TI1FP1

LDWI       H'03'
STR        TIM1CCER1   ; 使能通道 1 并且低电平输入为有效电平

BANKSEL    TIM1CR1
BSR        TIM1CR1,0    ; 开启计数器计数使能位

BTSS       TIM1SR1,6    ; 判断触发中断标志位是否为高
LJUMP      $-1          ;

BCR        TIM1SR1,6    ; 将触发中断标志位清零
    
```

当 TI1 为低电平时, 计数器在内部时钟的驱动下进行计数; 当 TI1 变为高电平时, 计数器停止计数。触发标志位 (T1TIF) 会在计数器启动或停止时被置位。如下列示例对应时序图所示:

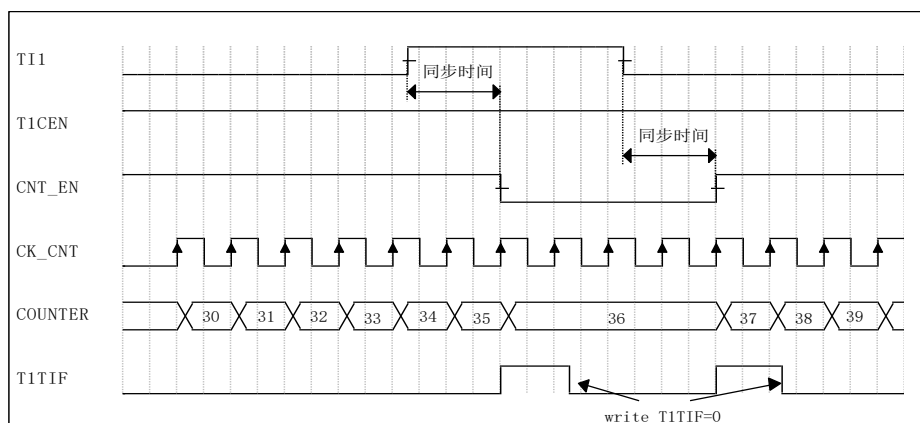


图 1-20 门控模式下, 计数器计数时序图

● 触发模式:

依据选择的触发输入的电平值, 计数器会被启动 (T1CEN 被置位)。

触发模式的步骤示例:

1. 使能 TIM1 模块时钟并选择 TIM1 时钟源
2. 配置输入捕捉寄存器的值 – 配置输入捕捉滤波器 T1IC2F = 000；配置捕捉预分频器 T1IC2PSC = 0
3. 将通道配置为输入捕捉通道 T1CC2S = 01，并将 IC2 映射在 TI2FP2 上
4. 写 T1CC2P = 0，选择检测触发上升沿的到来
5. 通过写 T1SMS = 110，将 TIM1 配置为触发模式。同时写 T1TS = 110，选择 TI2 为输入触发源

以下是一段示例代码：

```

BANKSEL    PCKEN    ;
BSR        PCKEN,0    ; 使能 TIM1 模块时钟

BANKSEL    TCKSRC    ;
LDWI       H'01'      ;
STR        TCKSRC     ; 选择 TIM1 时钟源为 HIRC

BANKSEL    TRISA     ;
LDWI       H'FF'      ;
STR        TRISA      ; PA1 为通道 2 的输入通道

BANKSEL    TIM1CCMR2  ;
LDWI       H'01'      ;
STR        TIM1CCMR2   ; 配置通道 2 的 IC2 映射在 TI2FP2 上

LDWI       H'66'      ;
STR        TIM1SMCR    ; 配置 TIM1 为触发控制模式，触发源为 TI2FP2

LDWI       H'10'      ;
STR        TIM1CCER1   ; 使能通道 2 并且为上升沿触发

BANKSEL    TIM1CR1    ;
BSR        TIM1CR1,0   ; 开启计数器计数使能位
    
```

当 TI2 的上升沿到来时，计数器在内部时钟的驱动下启动计数，并且触发标志位 (T1TIF) 被置位。如下列示例对应时序图所示：

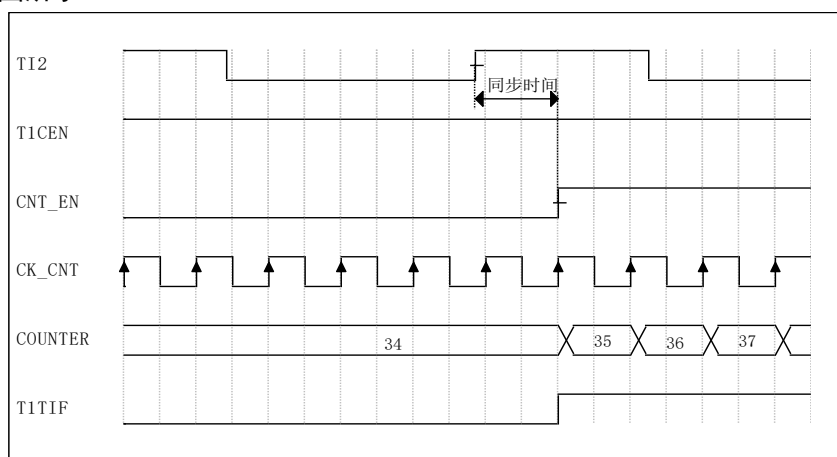


图 1-21 触发模式下，计数器计数时序图

● 外部时钟模式 1

当 T1SMS=111 时，此模式被选中。计数器会在每个输入触发的上升沿或下降沿进行计数。

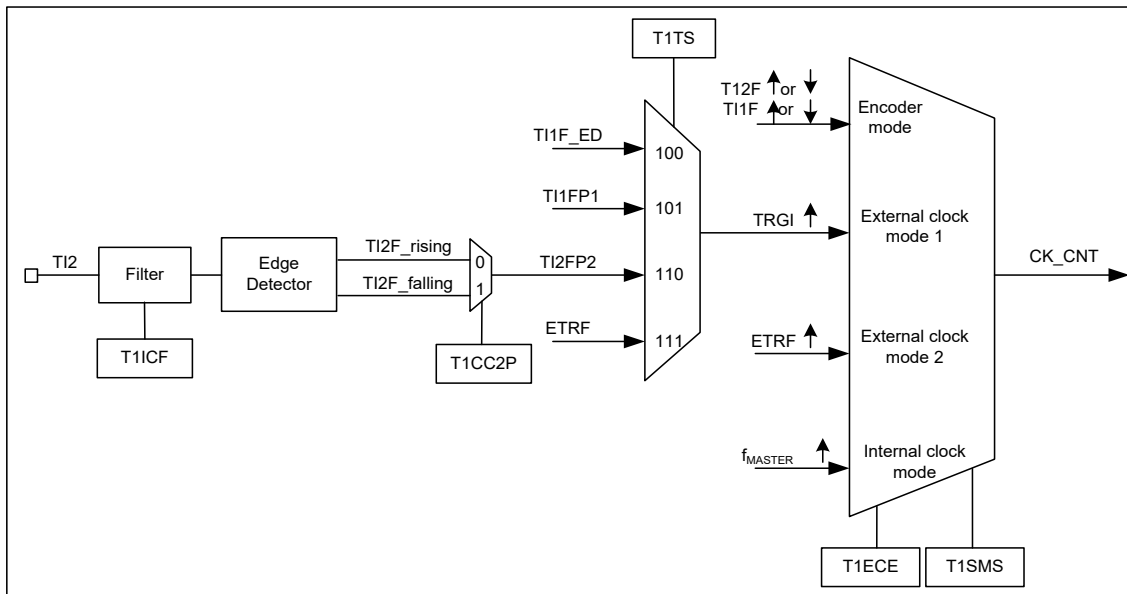


图 1-22 外部时钟模式 1 时，TI2 作为计数时钟源

外部时钟模式 1 的步骤示例：

1. 配置输入捕捉寄存器的值 – 配置输入捕捉滤波器 T1IC1F=000；配置捕捉预分频器 T1IC1PSC=0
2. 将通道配置为输入捕捉通道 T1CC1S=01，并将 IC1 映射在 TI1FP1 上
3. 写 T1CC1P=0，选择检测触发上升沿的到来
4. 通过写 T1SMS=111，将 TIM1 配置为外部时钟模式 1；同时写 T1TS=110，选择 TI1 为输入源
5. 置位 T1CEN，使能计数器

以下是一段示例代码：

```

BANKSEL    PCKEN
BSR        PCKEN,0      ; 使能 TIM1 模块时钟

BANKSEL    TCKSRC
LDWI      H'01'
STR        TCKSRC        ; 选择 TIM1 时钟源为 HIRC

BANKSEL    TRISA
LDWI      H'FF'
STR        TRISA          ; PA0 为通道 1 的输入通道

BANKSEL    TIM1CCMR1
LDWI      H'01'
STR        TIM1CCMR1      ; 配置通道 1 的 IC1 映射在 TI1FP1 上
LDWI      H'57'

STR        TIM1SMCR        ; 配置 TIM1 为外部时钟模式 1，触发源为 TI1FP1
LDWI      H'01'
STR        TIM1CCER1      ; 使能通道 1

BANKSEL    TIM1CR1
BSR        TIM1CR1,0      ; 开启计数器计数使能位
BTSS      TIM1SR1,6        ; 判断触发中断标志位是否为高
LJUMP     $-1
BCR       TIM1SR1,6        ; 将触发中断标志位清零
    
```

当 TI1 上升沿到来时,计数器进行一次计数,并且触发标志位(T1TIF)被置位;如果触发中断使能(T1TIE),则会产生一个中断请求。如下列示例对应示意图所示:

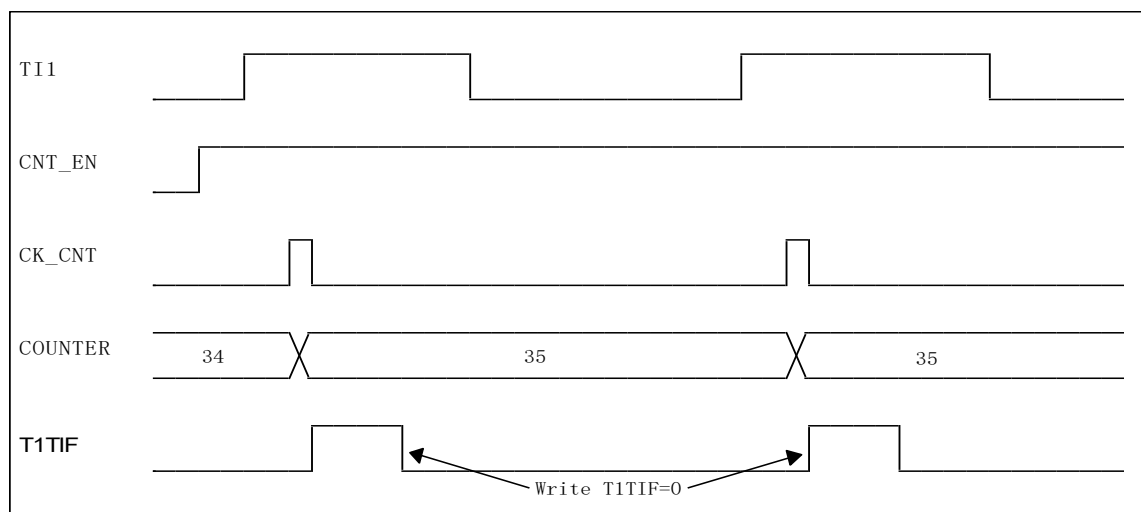


图 1-23 外部时钟模式 1 下,计数器计数示意图

● 外部时钟模式 2

当 T1ECE=1 时,此模式被选中。计数器会在每个输入触发的上升沿或下降沿进行计数。

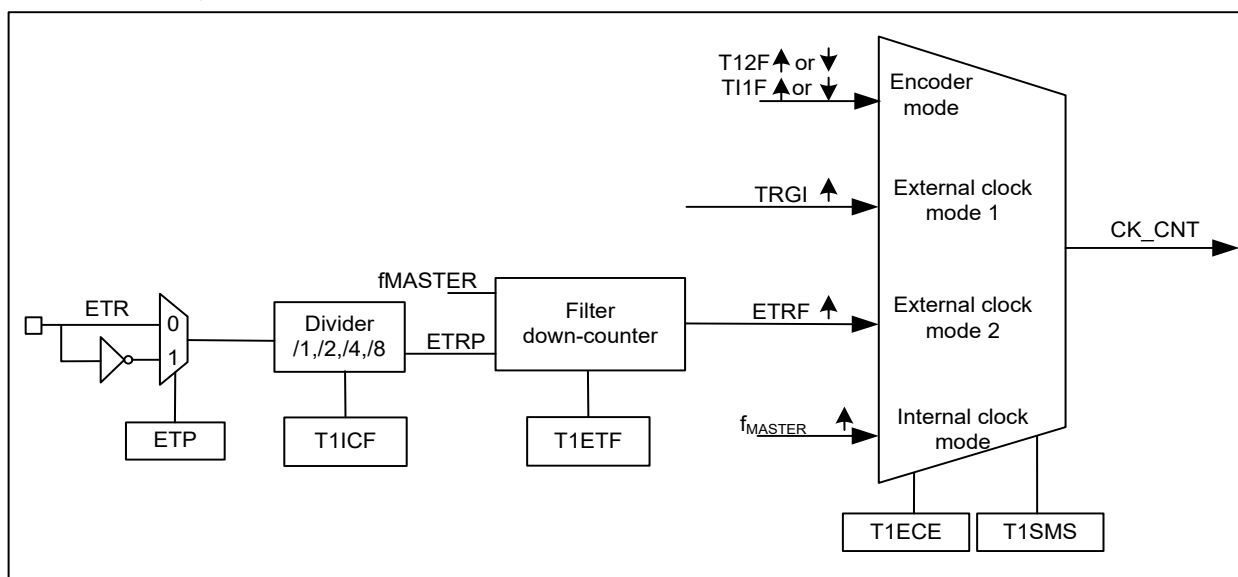


图 1-24 外部时钟模式 2 时,外部时钟源(ETR)作为计数时钟源

外部时钟模式 2 的步骤示例:

1. 配置外部触发寄存器的值 – 配置外部触发滤波器 T1ETF=000; 配置外部触发预分频器 T1ETPS=1
2. 写 T1ETP=0, 选择上升沿为检测沿
3. 通过写 T1ECE=1, 将 timer 配置为外部时钟模式 2
4. 置位 T1CEN, 使能计数器

以下是一段示例代码：

```

BANKSEL    PCKEN      ;
BSR        PCKEN,0    ; 使能 TIM1 模块时钟

BANKSEL    TCKSRC     ;
LDWI      H'01'       ;
STR        TCKSRC     ; 选择 TIM1 时钟源为 HIRC

BANKSEL    TRISB      ;
LDWI      H'FF'       ;
STR        TRISB      ; PB3 为 ETR 外部信号的输入通道

BANKSEL    TIM1ETR     ;
LDWI      H'50'       ;
STR        TIM1ETR     ; 配置外部触发预分频为 1，使能外部时钟模式 2

BANKSEL    TIM1CR1    ;
BSR        TIM1CR1,0  ; 开启计数器计数使能位
    
```

ETR 信号上升沿和真正产生计数时钟之间的延时是因为外部输入信号 ETR 需要进行时钟同步；如下列示例对应示意图所示：

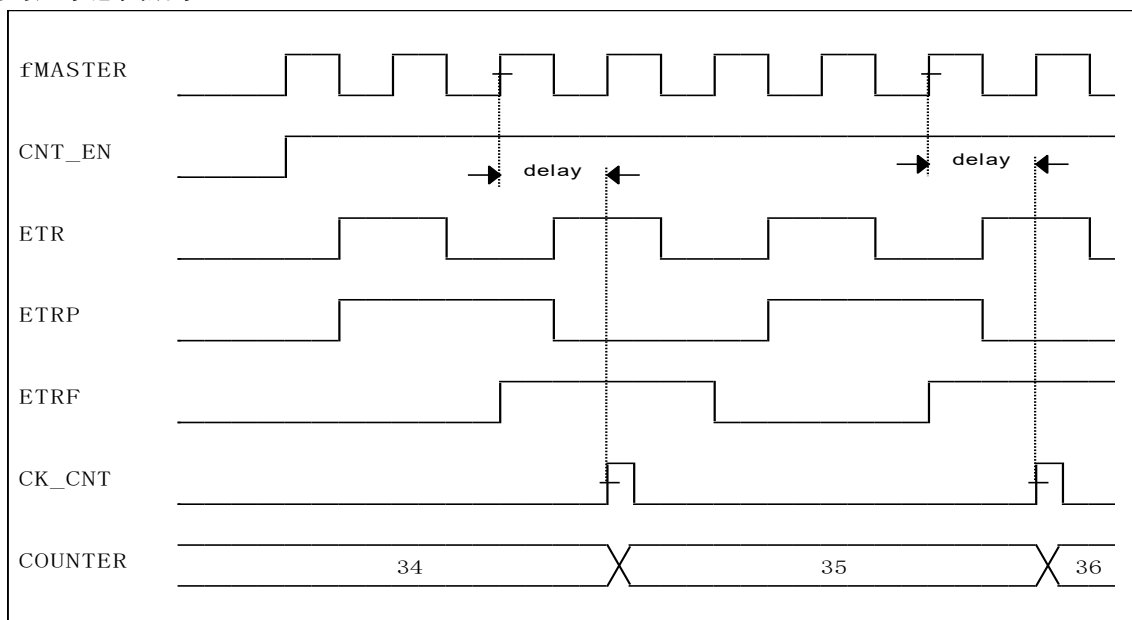


图 1-25 外部时钟模式 2 下，计数器计数示意图

1.3.3. 捕捉比较通道

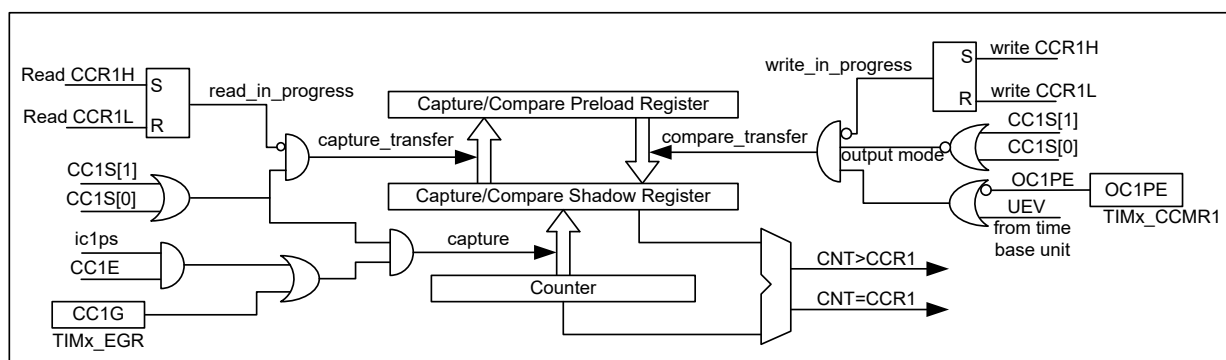


图 1-26 捕捉/比较通道 1 框图

TIMER 的 I/O 口能被配置为输入捕捉或输出比较功能。这个配置由 T1CCxS 通道选择位进行设定；对单个通道而言，输入捕捉功能和输出比较功能是互斥的两个功能。但每个通道都有独立的配置寄存器，所以可以将某些通道配置为输入捕捉功能，另一些通道配置为输出比较功能；例如：配置 T1CC1S=2'b00，T1CC2S=2'b00，T1CC3S=2'b01，T1CC4S=2'b10，这样通道 1 和通道 2 为输出比较通道，可在输出波形，而通道 3 和通道 4 为输入捕捉通道，可进行捕捉功能。

TIM1CCRxH/L 寄存器的读写：

TIM1CCRxH/L 寄存器由一个预加载寄存器和一个影子寄存器组成。

- 在输出比较模式下：

TIM1CCRxH/L 寄存器的访问没有任何限制，可读可写。

读 TIM1CCRxH/L：读出的值来自 CCRx 预加载寄存器的值，跟先前写入 TIM1CCRxH/L 寄存器的值保持一致。

写 TIM1CCRxH/L：有预加载使能位 (T1OCxPE)；如果预加载使能 (T1OCxPE=0) 关闭，则写入 TIM1CCRxH/L 寄存器的值直接由 CCRx 预加载寄存器传递到 CCRx 影子寄存器。反之，写入 TIM1CCRxH/L 寄存器的值在下次更新事件发生时才会从 CCRx 预加载寄存器传递到 CCRx 影子寄存器。

- 在输入捕捉模式下：

TIM1CCRxH/L 寄存器为只读寄存器。在捕捉事件发生时，计数器值会被写入到 CCRx 影子寄存器中，而后再写回到 CCRx 预加载寄存器中。

读 TIM1CCRxH/L 寄存器时，必须先读高 8 位，再读低 8 位。读高 8 位时，CCRx 预加载寄存器被冻结，此时计数器值无法写回到 CCRx 预加载寄存器中；只有按顺序读完低 8 位后，CCRx 预加载寄存器才能更新为最新一次捕捉值。

TIM1CCMRx 寄存器为复用寄存器，详见[章节 1.2](#)。

1.3.3.1. 捕捉输入通道

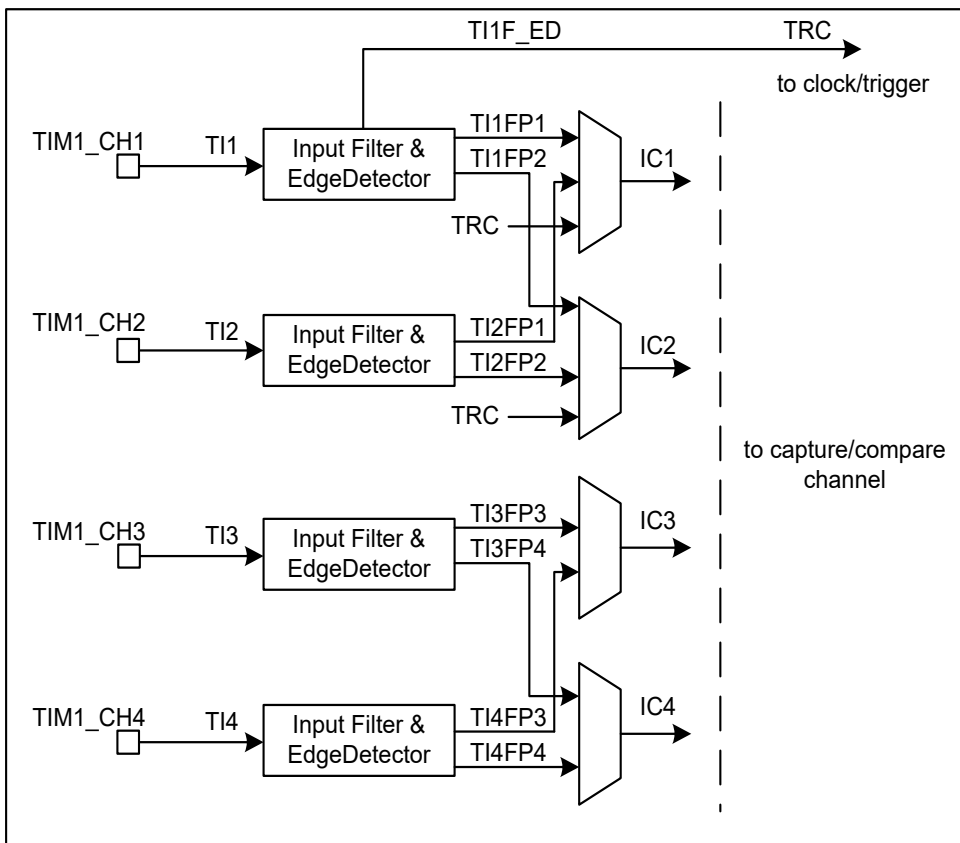


图 1-27 通道输入框图

信号名称	详细说明
TIM1_CH1/2/3/4	通道 1/2/3/4 对应 I/O 口的输入
IC1/2/3/4	通过选择后的真正的通道捕捉源
TI1FP1	来自通道 1 对应 I/O 的输入捕捉信号，作为通道 1 的捕捉源之一
TI1FP2	来自通道 1 对应 I/O 的输入捕捉信号，作为通道 2 的捕捉源之一
TI2FP2	来自通道 2 对应 I/O 的输入捕捉信号，作为通道 2 的捕捉源之一
TI2FP1	来自通道 2 对应 I/O 的输入捕捉信号，作为通道 1 的捕捉源之一
TI3FP3	来自通道 3 对应 I/O 的输入捕捉信号，作为通道 3 的捕捉源之一
TI3FP4	来自通道 3 对应 I/O 的输入捕捉信号，作为通道 4 的捕捉源之一
TI4FP4	来自通道 4 对应 I/O 的输入捕捉信号，作为通道 4 的捕捉源之一
TI4FP3	来自通道 4 对应 I/O 的输入捕捉信号，作为通道 3 的捕捉源之一
TRC	来自通道 1 对应 I/O 的输入双沿捕捉信号，作为通道 1 和通道 2 的捕捉源之一

表 1-19 信号说明列表

当一个通道被配置成输入捕捉通道并且输入捕捉事件有效时，可以将当前的计数值保存在 TIM1CCR_x 寄

寄存器。每个通道都有一个数字滤波单元,可配置采样频率 (T1ICxF[3:0]), 捕捉预分频 (T1IC1PSC[1:0]), 捕捉极性选择 (T1CCxP) 和捕捉触发源 (T1CCxS)。每个通道都有各自的捕捉源, 如下表所示:

T1CCxS (捕捉源选择)	通道 1	通道 2	通道 3	通道 4
2'b00	TI1FP1	TI2FP2	TI3FP3	TI4FP4
2'b01	TI2FP1	TI1FP2	TI4FP3	TI3FP4
2'b10	TRC	TRC	—	—

表 1-20 各通道输入捕捉源列表

当一个输入捕捉发生时:

- TIM1CCR1H/L 寄存器得到捕捉发生时计数器的值。
- 输入捕捉标志位 (T1CCxIF) 被置位。如果当 T1CCxIF 保持为 1 时, 又一次发生了输入捕捉事件, 那么溢出捕捉标志位 (T1CCxOF) 也会被置位。
- 如果 T1CCxIE 为 1, 那么捕捉将产生一个中断事件。

配置为输入捕捉通道的示例步骤:

1. 使能 TIM1 模块时钟并选择 TIM1 时钟源
2. 将通道相应的端口配置为输入端口
3. 选择输入触发源 (T1CCxS)
4. 配置采样频率 (T1ICxF[3:0]), 捕捉预分频 (T1IC1PSC[1:0])
5. 配置捕捉源的捕捉极性 (T1CCxP)
6. 使能捕捉通道 (T1CCxE)
7. 使能计数器 (T1CEN)

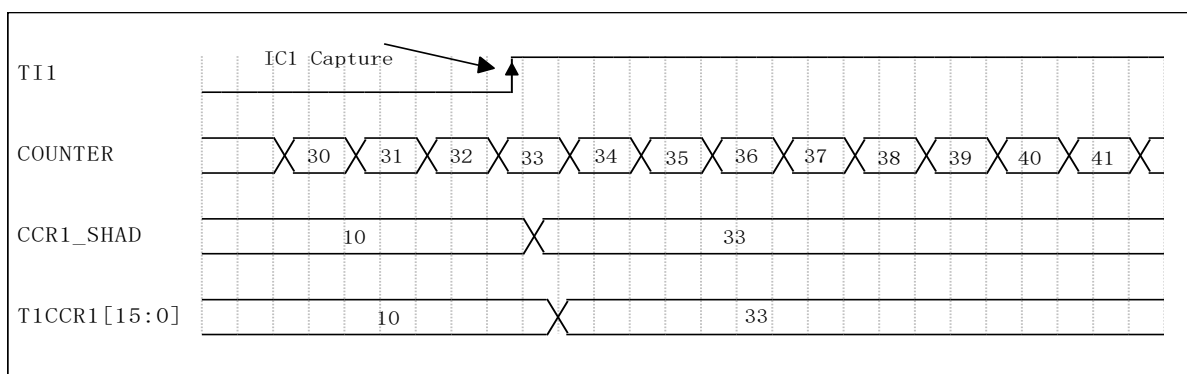


图 1-28 简单输入捕捉时序图

PWM 输入信号测量的应用:

利用捕捉输入模式和复位模式, 并且将两个通道的输入捕捉源都选择为同一个通道的 PWM 信号输入; 这样就可以测量从通道输入的 PWM 信号的周期以及占空比。

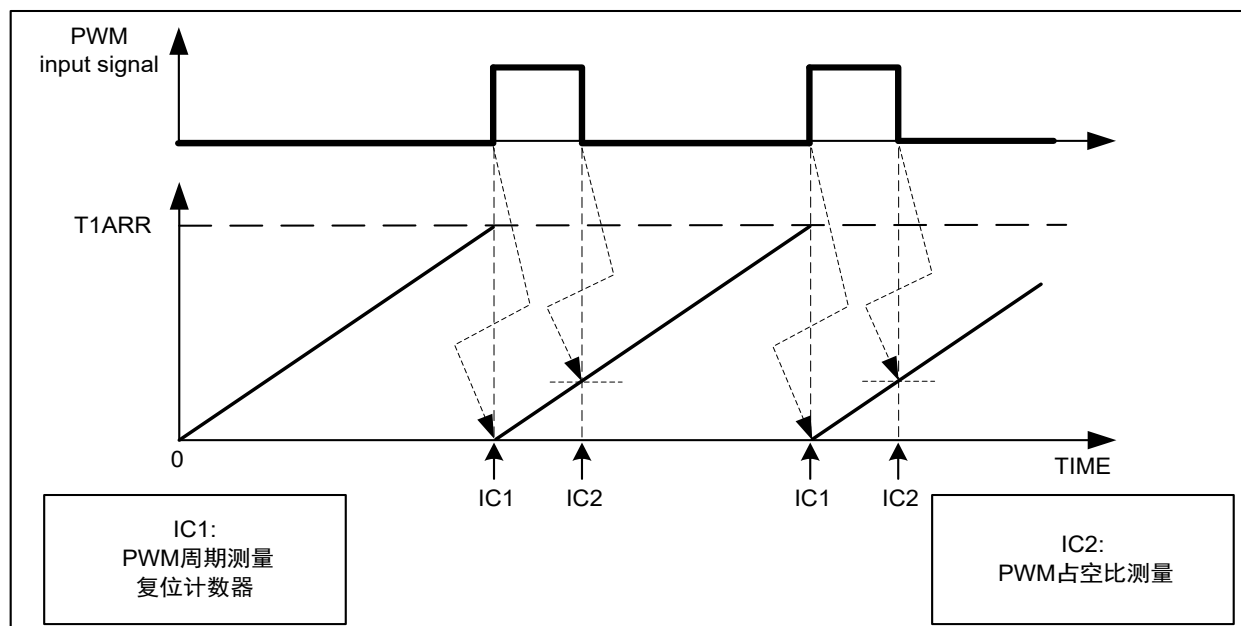


图 1-29 测量 PWM 信号的示意图

具体测量 PWM 的配置步骤如下：

1. 使能 TIM1 模块时钟并选择 TIM1 时钟源
2. 将通道 1/2 相应的端口配置为输入端口
3. 通道 1 配置将 IC1 映射在 TI1FP1 上；通道 2 配置将 IC2 映射在 TI2FP1 上
4. 配置通道 1 为上升沿捕捉 (T1CC1P=0)；通道 2 为下降沿捕捉 (T1CC2P=1)
5. 配置采样频率 (T1ICxF[3:0]=4'b0000)，捕捉预分频 (T1IC1PSC[1:0]=2'b00)
6. 将计数控制模式配置为复位模式 (T1SMS=101)，计数触发源配置为 TI1FP1 (T1TS=101)
7. 使能计数器 (T1CEN)
8. 开启通道 1 和通道 2 的输入捕捉功能 (T1CC1E=1 且 T1CC2E=1)

注意：

因为捕捉沿先于复位触发源两个计数时钟周期，所以需要软件进行一下操作才能等到准确测量值：

- 当预分频为 0 时，PWM 周期 = $T1CCR1H/L+2$ ，占空比 = $T1CCR2H/L+2$
- 当预分频为 1 时，PWM 周期 = $T1CCR1H/L+1$ ，占空比 = $T1CCR2H/L+1$
- 当预分频大于 1 时，PWM 周期 = $T1CCR1H/L$ ，占空比 = $T1CCR2H/L$

以下是一段示例代码：

```
BANKSEL    PCKEN          ;
BSR        PCKEN,0        ; 使能 TIM1 模块时钟

BANKSEL    TCKSRC          ;
LDWI      H'01'           ;
STR        TCKSRC          ; 选择 TIM1 时钟源为 HIRC
```

```

BANKSEL    TRISA      ;
LDWI       H'FF'      ;
STR        TRISA      ; 配置 PA0 为通道 1 的输入通道, PA1 为通道 2 的输入通道

BANKSEL    TIM1CCMR1   ;
LDWI       H'01'      ;
STR        TIM1CCMR1   ; 配置通道 1 为 IC1 映射在 TI1FP1 上

LDWI       H'02'      ;
STR        TIM1CCMR2   ; 配置通道 2 的 IC2 映射在 TI1FP2 上

LDWI       H'54'      ;
STR        TIM1SMCR     ; 配置 TIM1 为复位控制模式, 触发源为 TI1FP1

LDWI       H'31'      ;
STR        TIM1CCER1    ; 使能通道 1/2, 通道 1 为上升沿捕捉, 通道 2 为下降沿捕捉

BANKSEL    TIM1CR1     ;
BSR        TIM1CR1,0   ; 开启计数器计数使能位
    
```

上述示例代码对应波形图:

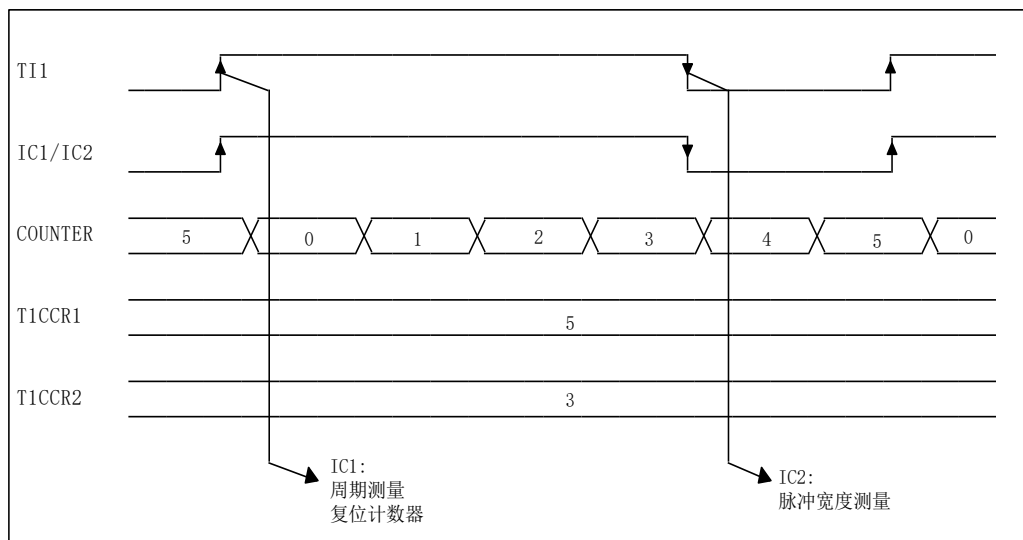


图 1-30 测量 PWM 信号的时序图

1.3.3.2. 输出比较通道

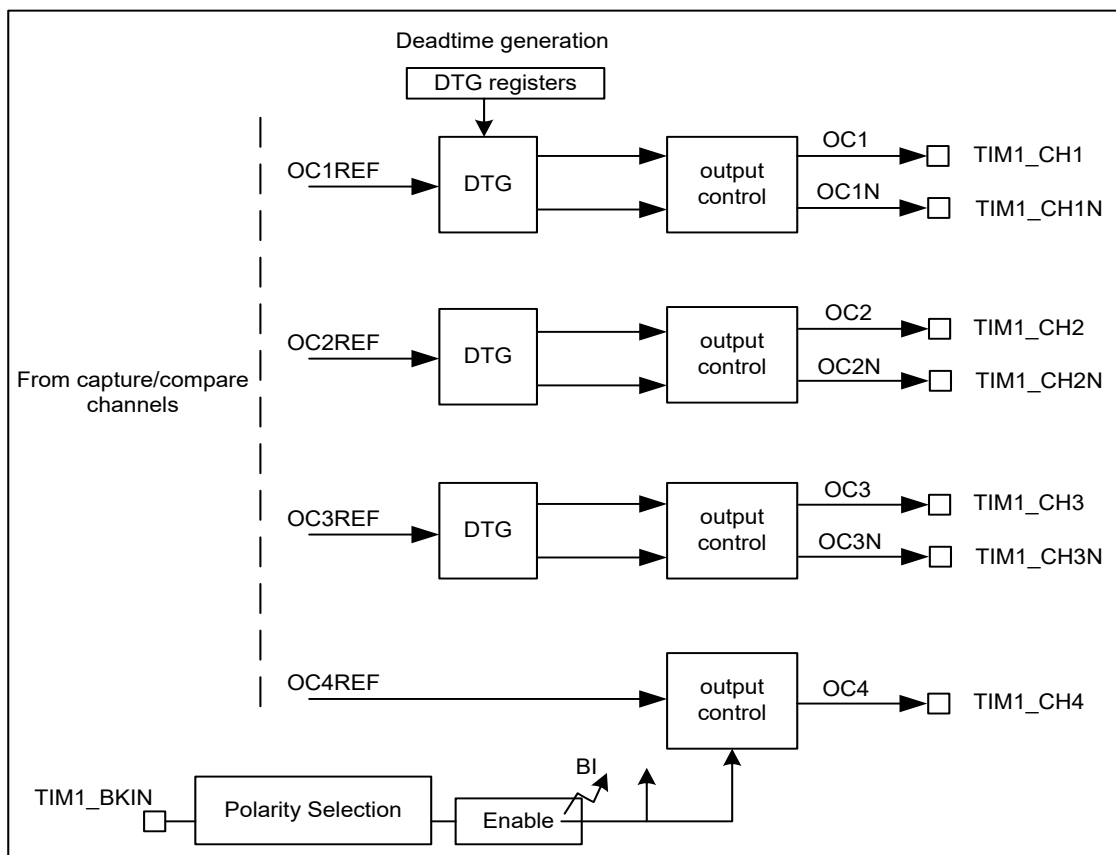


图 1-31 通道输出框图

输出阶段产生立即响应的波形，用来作为参考波形，叫做 OCxREF 信号 (高有效)。刹车功能，极性选择和其他输出控制位都在参考波形之后去做控制。

输出比较通道根据计数值与比较值 CCRx，产生 OCxREF 输出并送到死区产生模块，经过死区产生模块后再经过其他输出控制位的控制将波形输出到端口。

具体的输出控制位以及可达到的输出效果可以查看[章节 1.3.3.5](#) 内容。

输出比较模式下，可选择不同的输出模式去输出 PWM 波形；输出模式由 T1OCxM[3:0]选择，总共有以下 8 种不同的输出模式(最终的输出还需要取决于极性选择 (T1CCxP)):

- (1) 冻结模式：输出冻结，输出实际比较值 (CCRx_SHAD) 与计数器 TIM1_CNT 间的比较对 OC1REF 不起作用
- (2) 匹配有效：当计数值 CNT 与实际比较值 (CCRx_SHAD) 匹配时，OCxREF 为高电平；
- (3) 匹配无效：当计数值 CNT 与实际比较值 (CCRx_SHAD) 匹配时，OCxREF 为低电平；
- (4) 翻转：当计数值 CNT 与实际比较值 (CCRx_SHAD) 匹配时，输出翻转；
- (5) 强制无效：OCxREF 强制为低电平；
- (6) 强制有效：OCxREF 强制为高电平；
- (7) PWM1：向上计数时，当 $CNT < \text{实际比较值 (CCRx_SHAD)}$ 时，OCxREF 有效；
向下计数时， $CNT > \text{实际比较值 (CCRx_SHAD)}$ 时，OCxREF 无效；
- (8) PWM2：向上计数时，当 $CNT < \text{实际比较值 (CCRx_SHAD)}$ 时，OCxREF 无效；
向下计数时， $CNT > \text{实际比较值 (CCRx_SHAD)}$ 时，OCxREF 有效；

配置为输出比较通道的示例步骤和示例代码如下：

1. 使能 TIM1 模块时钟并选择 TIM1 时钟源
2. 将通道相应的端口配置为输出端口
3. 配置输出波形的周期 (T1ARR) 和占空比 (T1CCR_x)
4. 配置输出比较模式 (T1OC_xM) 和输出极性 (T1CC_xP)
5. 使能比较输出通道 (T1CC_xE)
6. 打开主输出自动使能位 (T1AOE)，在更新事件发生时硬件会自动使能主输出 (T1MOE)
7. 使能计数器 (T1CEN)

以下是一段示例代码：

```
BANKSEL    PCKEN          ;
BSR        PCKEN,0        ; 使能 TIM1 模块时钟
BANKSEL    TCKSRC          ;
LDWI       H'01'           ;
STR        TCKSRC          ; 选择 TIM1 时钟源为 HIRC
BANKSEL    TRISA           ;
LDWI       H'FE'           ;
STR        TRISA           ; 配置 PA0 为通道 1 的输出通道

BANKSEL    TIM1ARRL        ;
LDWI       H'05'           ;
STR        TIM1ARRL        ; 将输出波形周期配置为 6
LDWI       H'03'           ;
STR        TIM1CCR1L        ; 将输出波形占空比配置为 3
BANKSEL    TIM1CCMR1       ;
LDWI       H'10'           ;
STR        TIM1CCMR1       ; 配置通道 1 为匹配有效模式输出
LDWI       H'01'           ;
STR        TIM1CCER1       ; 使能通道 1

BANKSEL    TIM1BKR         ;
BSR        TIM1BKR,6       ; 打开主输出自动使能位 T1AOE
BANKSEL    TIM1CR1         ;
BSR        TIM1CR1,0       ; 开启计数器计数使能位
```

上述示例代码对应波形图：

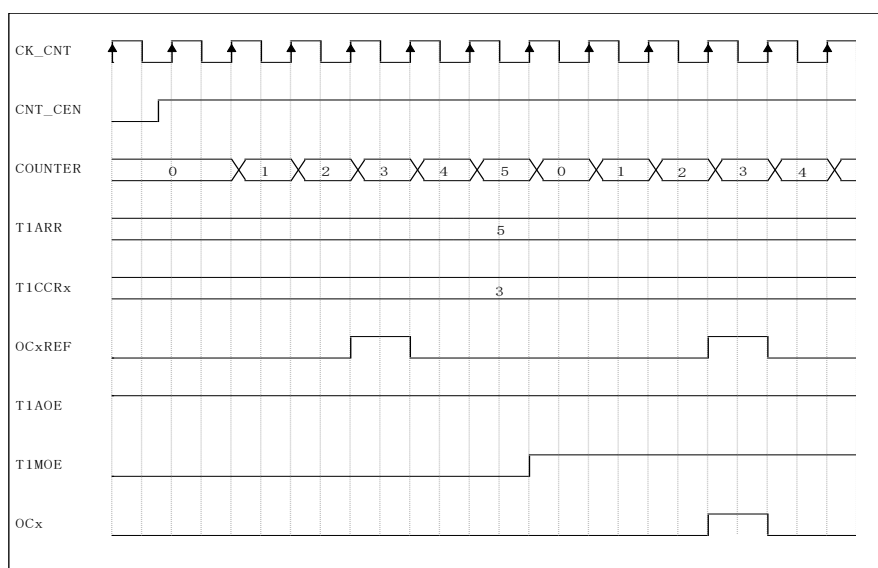


图 1-32 T1OC_xM 为匹配有效模式下的输出时序图

示例代码：

```

BANKSEL PCKEN      ;
BSR     PCKEN,0    ; 使能 TIM1 模块时钟

BANKSEL TCKSRC      ;
LDWI    H'01'       ;
STR     TCKSRC      ; 选择 TIM1 时钟源为 HIRC

BANKSEL TRISA       ;
LDWI    H'FE'       ;
STR     TRISA        ; 配置 PA0 为通道 1 的输出通道

BANKSEL TIM1ARRL    ;
LDWI    H'05'       ;
STR     TIM1ARRL     ; 将输出波形周期配置为 6

LDWI    H'03'       ;
STR     TIM1CCR1L    ; 将输出波形占空比配置为 3

BANKSEL TIM1CCMR1   ;
LDWI    H'30'       ;
STR     TIM1CCMR1    ; 配置通道 1 为翻转模式输出

LDWI    H'01'       ;
STR     TIM1CCER1    ; 使能通道 1

BANKSEL TIM1BKR     ;
BSR     TIM1BKR,6    ; 打开主输出自动使能位 T1AOE

BANKSEL TIM1CR1     ;
BSR     TIM1CR1,0    ; 开启计数器计数使能位
    
```

上述示例代码对应波形图：

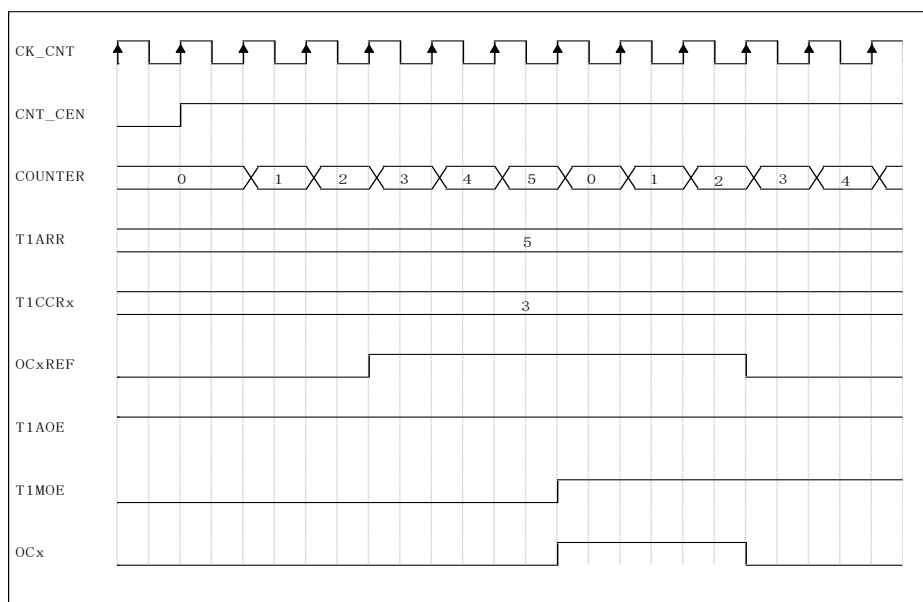


图 1-33 T1OCxM 为翻转模式下的输出时序图

示例代码：

```

BANKSEL PCKEN      ;
BSR     PCKEN,0    ; 使能 TIM1 模块时钟

BANKSEL TCKSRC      ;
LDWI    H'01'       ;
STR     TCKSRC      ; 选择 TIM1 时钟源为 HIRC
    
```

```

BANKSEL    TRISA      ;
LDWI       H'FE'      ;
STR        TRISA      ; 配置 PA0 为通道 1 的输出通道

BANKSEL    TIM1ARRL   ;
LDWI       H'05'      ;
STR        TIM1ARRL   ; 将输出波形周期配置为 6

LDWI       H'03'      ;
STR        TIM1CCR1L   ; 将输出波形占空比配置为 3

BANKSEL    TIM1CCMR1  ;
LDWI       H'70'      ;
STR        TIM1CCMR1  ; 配置通道 1 为 PWM2 模式输出

LDWI       H'01'      ;
STR        TIM1CCER1  ; 使能通道 1

BANKSEL    TIM1BKR    ;
BSR        TIM1BKR,6  ; 打开主输出自动使能位 T1AOE

BANKSEL    TIM1CR1    ;
BSR        TIM1CR1,0  ; 开启计数器计数使能位
    
```

上述示例代码对应波形图：

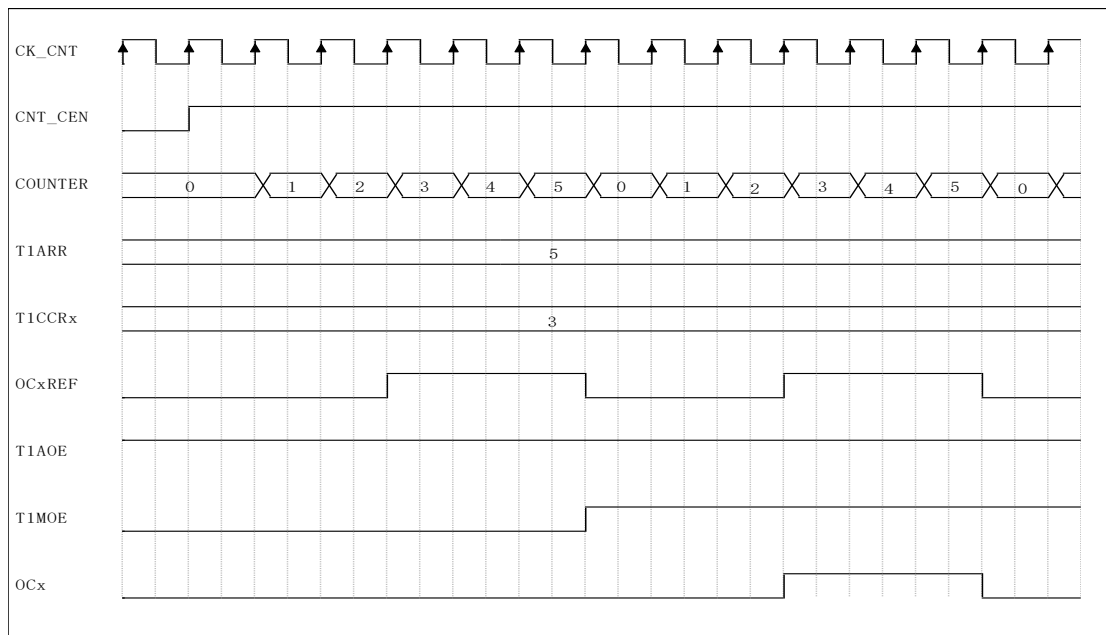


图 1-34 T1OCxM 为 PWM2 模式下的输出时序图

注意：

- 刹车事件的到来只会影响输出，并不影响 TIMER 本身的计数。
- 为了避免在计数器还未开启时，就开始输出脉冲；需要在计数器使能之后再开启 T1CCxE 和 T1CCxNE

1.3.3.3. 单次脉冲模式

开启单次脉冲模式和不开单次脉冲模式的区别在于：开启单次脉冲模式 (T1OPM=1) 并且下一次更新事件到来时，硬件会自动关闭计数器使能位 (T1CEN)，计数器停止计数。

想要产生一个正确的脉冲，比较值 (T1CCR_x) 必须与计数器初始值 (T1ARR) 不同；所以在开始计数之

前必须满足以下配置：

- 在向上计数模式下：COUNTER < T1CCR_x < T1ARR
- 在向下计数模式下：COUNTER > T1CCR_x

想要产生一个正确的脉冲，还必须满足以下配置：

- 在输出模式为 PWM1 模式 (T1OCxM=110) 下：T1CCxP 必须为 1
如果输出模式为 PWM1 模式并且 T1CCxP 为 0，更新事件之后 PWM 输出会一直为有效值
- 在输出模式为 PWM2 模式 (T1OCxM=111) 下：T1CCxP 必须为 0
如果输出模式为 PWM2 模式并且 T1CCxP 为 1，更新事件之后 PWM 输出会一直为有效值

单次脉冲模式可以配合触发模式在特定的时间点产生单个特定的 PWM 输出；配置步骤如下所示：

1. 使能 TIM1 模块时钟并选择 TIM1 时钟源
2. 将通道 2 相应的端口配置为输入端口，通道 1 相应的端口配置为输出端口
3. 通道 2 配置 T1CC2S 为 01，IC2 映射在 TI2FP2 上；并配置通道 2 为上升沿捕捉 (T1CC2P=0)
4. 将计数控制模式配置为触发模式 (T1SMS=110)，计数触发源配置为 TI2FP2 (T1TS=110)
5. 通道 1 配置为输出通道 (T1CC1S=00)
6. 通道 1 的比较输出模式配置为 PWM2 模式 (T1OC1M=111)，输出极性配置为高电平有效 (T1CC1P=0)
7. 打开主输出使能 (T1MOE) 并且使能计数器 (T1CEN)
8. 开启通道 2 的输入捕捉功能 (T1CC2E=1) 和通道 1 的输出比较功能 (T1CC1E)

以下是一段示例代码：

```
BANKSEL    PCKEN    ;
BSR        PCKEN,0  ; 使能 TIM1 模块时钟

BANKSEL    TCKSRC    ;
LDWI       H'01'     ;
STR        TCKSRC    ; 选择 TIM1 时钟源为 HIRC

BANKSEL    TRISA     ;
LDWI       H'FE'     ;
STR        TRISA     ; 配置 PA0 为通道 1 的输出通道，PA1 为通道 2 的输入通道

BANKSEL    TIM1CCMR1 ;
LDWI       H'70'     ;
STR        TIM1CCMR1 ; 配置通道 1 为 PWM2 模式输出

LDWI       H'01'     ;
STR        TIM1CCMR2 ; 配置通道 2 的 IC2 映射在 TI2FP2 上

LDWI       H'66'     ;
STR        TIM1SMCR   ; 配置 TIM1 为触发控制模式，触发源为 TI2FP2

LDWI       H'11'     ;
STR        TIM1CCER1  ; 使能通道 1 和通道 2

BANKSEL    TIM1BKR    ;
BSR        TIM1BKR,7  ; 打开主输出使能 T1MOE

BANKSEL    TIM1CR1    ;
BSR        TIM1CR1,0  ; 开启计数器计数使能位
```

上述示例代码对应示意图：

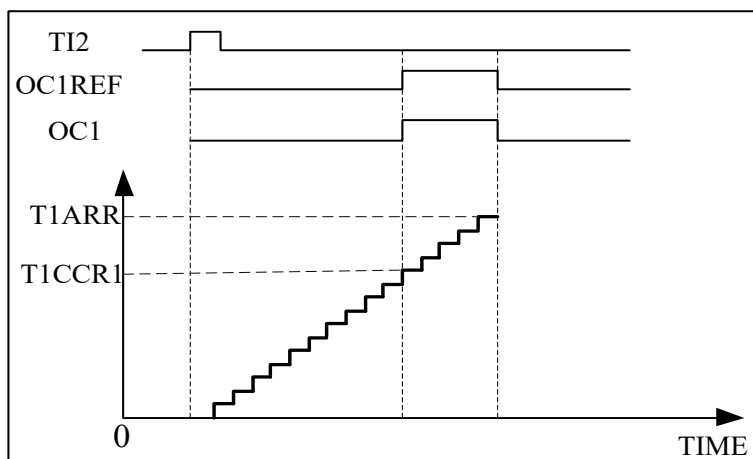


图 1-35 单次脉冲应用示意图

1.3.3.3.1. 快速输出使能

在单脉冲模式下，T1x 输入的沿检测会使能计数器计数；然后，计数器值与 T1CCR_{xH/L} 值的比较会使输出发生变化；但是，从 T1x 输入边沿发生变化到真正输出波形中间会有一段最小延时。

为了缩短输出波形的最小延时，可以设置 TIM1CCMR_x 寄存器中的 T1OC_xFE 位。此位只能在输出配置为 PWM1 模式或 PWM2 模式时开启。

1.3.3.4. 死区产生

当把通道的互补输出使能时，就自动使能死区功能。每当一个输出信号（正向输出信号或互补输出信号）出现下降沿时，就会将另一个信号的上升沿后延一个死区时间长度。如图 1-37 和图 1-37 所示：

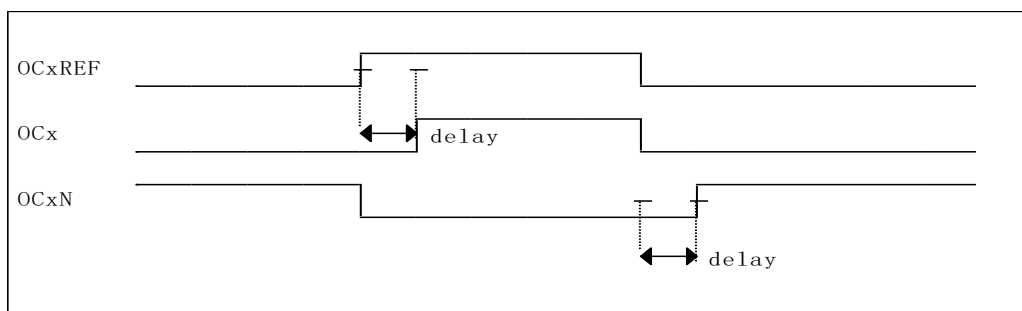


图 1-36 正向输出插入死区时序图

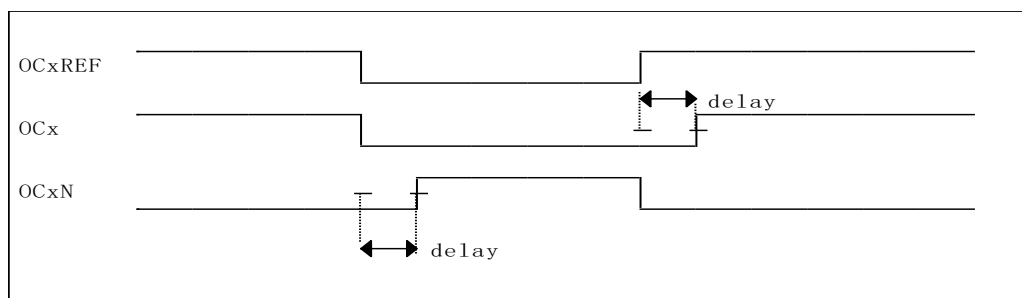


图 1-37 互补输出插入死区时序图

死区时间可以编程:根据寄存器位 T1DTG[7:0], 可以配置死区时间长度, 具体参考寄存器描述 TIM1DTR 的 T1DTG[7:0]。

有的 OCXREF 输出的脉冲时间很短 (小于死区时间), 有可能某一脉冲信号 (正向输出信号或反向输出信号) 会被死区覆盖, 导致输出不变化。如图 1-38 和图 1-39 所示:

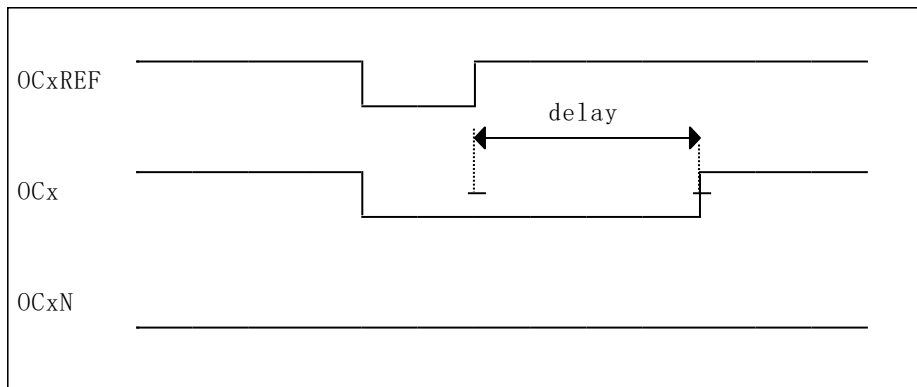


图 1-38 正向输出被死区覆盖时序图

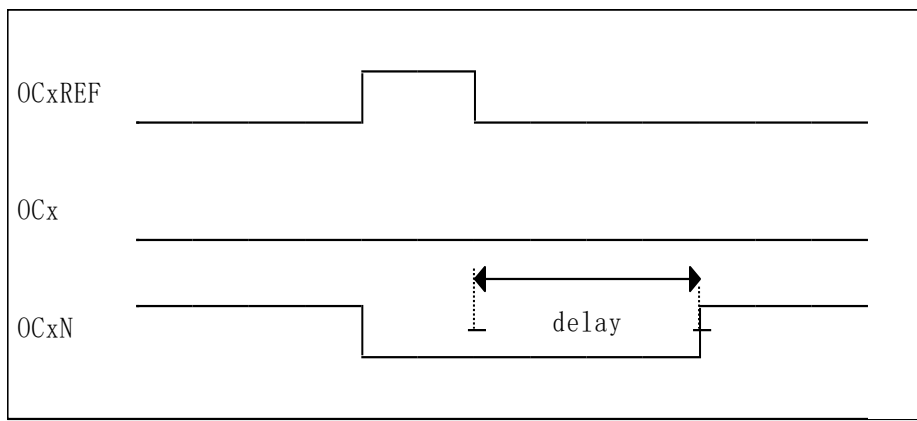


图 1-39 互补输出被死区覆盖时序图

1.3.3.5. 输出控制

参考信号 OCxREF 产生后不直接输出到端口, 而是先经过死区控制模块和极性选择, 再由以下 5 位控制信号 (T1MOE、T1OSSI、T1OSSR、T1CCxE 和 CCxE) 进行组合控制之后送到端口上。具体的组合控制内容请见表 1-11

控制位					输出状态	
T1MOE	T1OSSI	T1OSSR	T1CCxE	T1CCxNE	OCx 输出状态	OCxN 输出状态
1	X	0	0	0	OCx = 0 (输出关闭)	OCxN = 0 (输出关闭)
		0	0	1	OCx = 0 (输出关闭)	OCxREF + 极性 OCxN=OCxREF ^ T1CCxNP
		0	1	0	OCxREF + 极性 OCx=OCxREF ^ T1CCxNP	OCxN = 0 (输出关闭)

		0	1	1	OCxREF + 极性 + 死区	OCREF 的互补信号 + 极性+ 死区
		1	0	0	OCx = T1CCxP (输出关闭)	OCxN = T1CCxNP (输出关闭)
		1	0	1	关闭状态(运行模式下输出使能) OCx = T1CCxP	OCxREF + 极性 OCxN=OCxREF ^ T1CCxNP
		1	1	0	OCxREF + 极性 OCx=OCxREF ^ T1CCxNP	关闭状态(运行模式下输出使能) OCxN=T1CCxNP
		1	1	1	OCxREF + 极性 + 死区	OCREF 的互补信号 + 极性 + 死区
0	0	X	0	0	OCx = T1CCxP (输出关闭)	OCxN = T1CCxNP (输出关闭)
	0		0	1	输出关闭 OCx=T1OISx,OCxN=T1OISxN	
	0		1	0		
	0		1	1		
	1		0	0	OCx = T1CCxP (输出关闭)	OCxN = T1CCxNP (输出关闭)
	1		0	1	关闭状态(空闲模式下输出使能) OCx=T1OISx,OCxN=T1OISxN	
	1		1	0		
	1		1	1		

表 1-11 Timer1 输出控制和状态输出的状态转换实际是刹车事件异步将 T1MOE 清零实现的。T1MOE 异步清零，但要注意刹车事件撤销时需要同步 2 个 CK_CNT 时钟 (如果有时钟的情况下)。

1.3.4. 同步模式

通过 TIM1CCER2 寄存器中的 T1SMOD 位可配置 TIM1 为同步模式。在同步模式下，通道 1/2/3 的互补输出与其正向输出信号完全相同。在该模式下，硬件自动禁止死区功能。

1.3.5. 群组模式

通过 TIM1CCER2 寄存器中的 T1GP 位可配置 TIM1 为群组模式。在群组模式下，通道 1/2/3 及其互补通道的占空比都由 TIM1CCR1H 和 TIM1CCR1L 决定，原本的配置失效(即通道 2/3 的输出与通道 1 的输出完全一致，通道 2/3 的互补输出与通道 1 的互补输出完全一致)。

1.3.6. TIM1/TIM2 的同步触发模式

通过 TIM1CR2 寄存器中的 T1ENCTRL 位可配置成 TIM1/TIM2 的同步触发模式。在该模式下，TIM2 的内部使能信号完全由 TIM1 的 T1CEN 控制。配置过程中，可先将 TIM1 和 TIM2 配置完，再配置 T1ENCTRL 为 1，最后通过配置 T1CEN 将 TIM1 和 TIM2 同时开启。

1.3.7. TIM1 中断

TIM1 有以下 8 个中断请求源：

- 刹车中断
- 触发中断

- 换相中断
- 捕捉/比较 4 中断
- 捕捉/比较 3 中断
- 捕捉/比较 2 中断
- 捕捉/比较 1 中断
- 更新中断 (例如: 上溢、下溢、计数初始化)

在用这些中断之前需要提前打开 TIM1IER 寄存器中的中断使能位 (T1BIE、T1TIE、T1COMIE、T1CCxIE 和 T1UIE)。

不同的中断源还可以配置通过 TIM1EGR 寄存器来产生 (软件产生中断)。

1.3.8. 故障刹车源

TIM1 有以下 3 种刹车事件:

- BKIN 管脚事件
- LVD 事件
- ADC 比较事件

当故障事件有效且被选择为刹车源 (由 BKS0~2 决定), 如果 BKE 位为 1, PWM 输出管脚将被置于预设的状态, 预设状态由寄存器 TIM1OISR 决定。

当一个刹车事件发生时:

- T1MOE 位会被异步清 0, 强制输出进入无效状态, 空闲状态或复位状态。甚至在 MCU 振荡器关闭的情况下, T1MOE 也会被刹车事件清 0。
- 在 T1MOE=0 之后, 每个输出通道都会先将输出值置为无效值, 等死区时间到之后变成提前设置好的 T1OISx 位的值。如果 T1OSSI=0, TIMER 会将输出关闭。
- 当互补输出使能时:

输出首先会设置为无效值 (根据极性选择位)。此操作是异步清 0 的, 所以即使 TIM1 没有时钟驱动也能进行。

如果 TIM1 是有时钟进行驱动的, 那么死区时间到来之后就会进入由 T1OISx 和 T1OISxN 提前设定的预设状态。(由于 T1MOE 的同步, 所以此情况下真正的死区时间会比死区设置值长 2 个 CK_CNT 时钟)

- 刹车状态标志位 (T1BIF) 被置位。如果 T1BIE 位为 1, 那么将会产生一个中断事件。
- 如果 T1AOE 位配置为 1, 那么 T1MOE 位在下次更新事件 (UEV) 到来时, 将会由硬件自动置位。如果 T1AOE 位为 0, 那么只能由软件将 T1MOE 位重新置位。

当故障事件有效时, T1MOE 清 0, PWM 输出将一直置于预设状态;

故障事件撤消后, 如果 T1AOE=1, PWM 将在下一次更新事件后恢复正常输出, 否则, 软件需要自动打开 T1MOE。



1.3.9. 前沿消隐

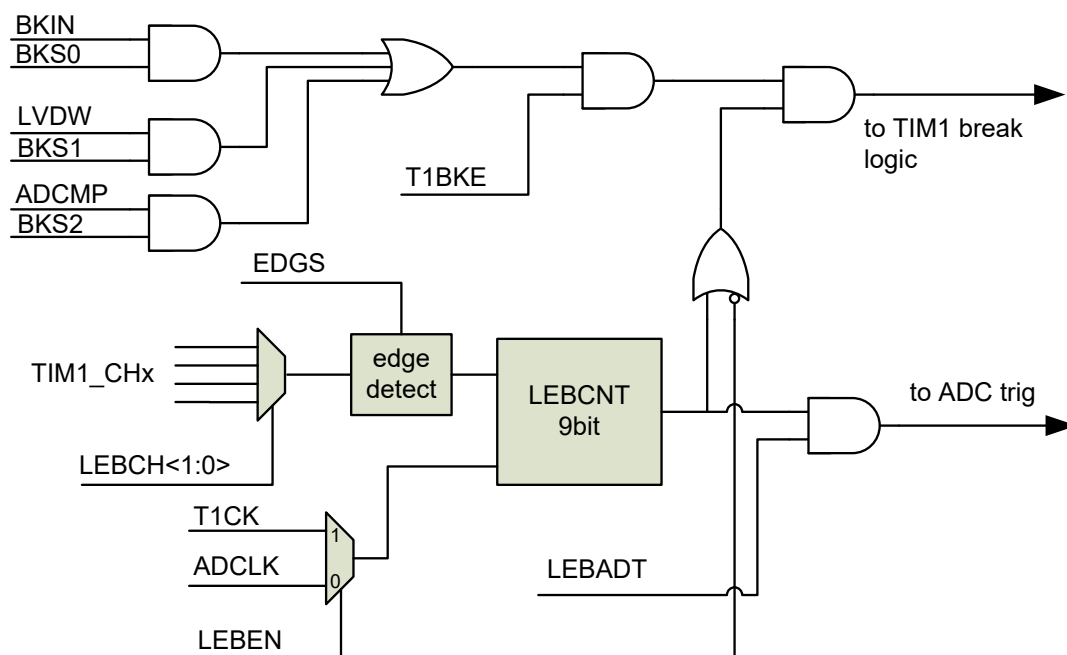


图 1-42 前沿消隐原理框图

在高速开关应用中，开关通常会产生极大的瞬变，这些瞬变可能会导致测量误差。利用前沿消隐 (LEB) 功能，应用程序可以忽略 PWM 输出边沿附近发生的瞬变。

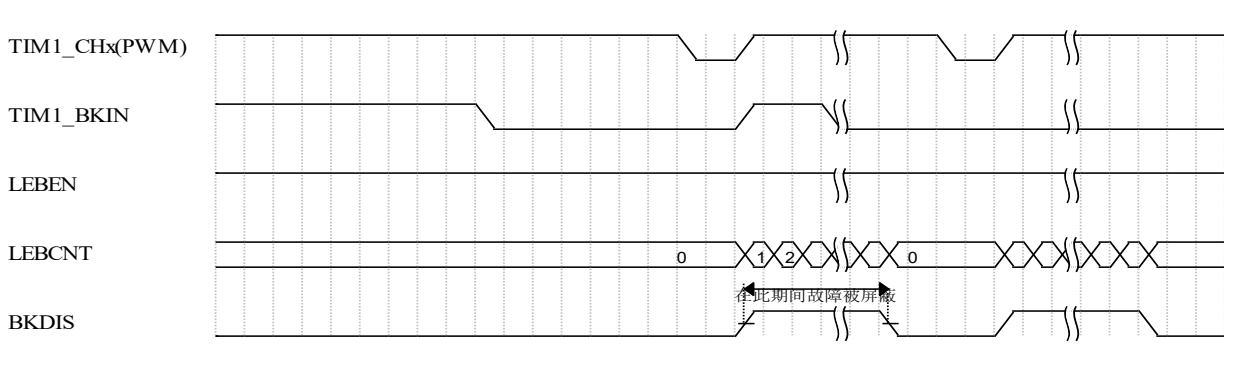


图 1-43 前沿消隐时序示意图

LEBCH 用于选择被消隐 TIM1 的 PWM 通道，EDGS 选择边沿类型。当 LEBEN 为 1，PWM 边沿将触发 LEB 定时器计数，时钟源为 TIM1 时钟，直到计数值等于 LEBPR，LEB 定时器停止计数，这段时间为消隐周期，期间所发生的刹车事件将被忽略；在消隐周期内如果再次发生有效的 PWM 边沿，则 LEB 定时器将清 0，重新开始计数。

注意：

(1) LEB 定时器和 ADC 延时定时器复用了同一个 9bit 计数器，当 LEBEN 为 1 时，原 ADC 的延时触发功能被禁止，但如果 LEBADT 为 1，LEB 定时器溢出将触发一次 AD 转换。

寄存器 ADCON3 中 ADCMPEN 位的关闭能将 ADCMP 产生的刹车事件清除。

2. 应用范例

```
//=====
/* 文件名: ASM_64F0Ax_TIM1_PWM.ASM
* 功能:    FT64F0Ax_TIM1_PWM 功能演示
* IC:      FT64F0A5    TSSOP20
* 内部:    16M/2T
* 说明:    TIM1 CH1 互补输出周期为 32kHz 的方波
*
*          FT64F0A5  TSSOP20
*          -----
* NC-----|1(PA5)  (PA4)20|-----NC
* NC-----|2(PA6)  (PA3)19|-----NC
* NC-----|3(PA7)  (PA2)18|-----NC
* TIM1_CH1N--|4(PC0)  (PA1)17|-----NC
* NC-----|5(PC1)  (PA0)16|-----TIM1_CH1
* NC-----|6(PB7)  (PB0)15|-----NC
* GND-----|7(GND)  (PB1)14|-----NC
* NC-----|8(PB6)  (PB2)13|-----NC
* VDD-----|9(VDD)  (PB3)12|-----NC
* NC-----|10(PB5) (PB4)11|-----NC
*
*          -----
*/
//=====
#include <FT64F0AX.INC>;
;=====
;RAM DEFINE
;=====
W_TMP          EQU          0X70
S_TMP          EQU          0X71
;=====
;CONSTANT DEFINE
;=====
INTCON_DEF      EQU          B'00000000'    ;禁止所有中断
OSCCON_DEF      EQU          B'01110001'    ;16MHz,1:1

WPUA_DEF        EQU          B'00000000'    ;弱上拉的开关, 0-关, 1-开
WPUB_DEF        EQU          B'00000000'
WPUC_DEF        EQU          B'00000000'

WPDA_DEF        EQU          B'00000000'    ;弱下拉的开关, 0-关, 1-开
WPDB_DEF        EQU          B'00000000'
WPDC_DEF        EQU          B'00000000'

TRISA_DEF       EQU          B'00000000'    ;输入输出设置, 0-输出, 1-输入,
```

			;PA0-OUT
TRISB_DEF	EQU	B'00000000'	
TRISC_DEF	EQU	B'00000000'	;PC0-OUT
PSRC0_DEF	EQU	B'11111111'	;源电流设置最大
PSRC1_DEF	EQU	B'11111111'	
PSRC2_DEF	EQU	B'00001111'	
PSINK0_DEF	EQU	B'11111111'	;灌电流设置最大
PSINK1_DEF	EQU	B'11111111'	
PSINK2_DEF	EQU	B'00000011'	
ANSELA_DEF	EQU	B'00000000'	;设置对应的 IO 为数字 IO
PCKEN_DEF	EQU	B'00000010'	;使能 Timer1 时钟模块
CKOCON_DEF	EQU	B'00100000'	
;Timer1 倍频时钟占空比调节位 4ns 延迟			
TCKSRC_DEF	EQU	B'00000011'	;Timer1 时钟源为 HIRC 的 2 倍频
TIM1CR1_DEF	EQU	B'10000101'	
;允许自动装载, 使能计数器, 边沿对齐向上计数			
TIM1CR2_DEF	EQU	B'01000000'	
TIM1SMCR_DEF	EQU	B'00000000'	
TIM1ETR_DEF	EQU	B'00000000'	
TIM1IER_DEF	EQU	B'00000000'	;禁止所有中断
TIM1SR1_DEF	EQU	B'00000000'	
TIM1SR2_DEF	EQU	B'00000000'	
TIM1EGR_DEF	EQU	B'00000000'	
TIM1CCMR1_DEF	EQU	B'01101000'	
;将通道 1 配置为输出, PWM 模式 1, 开启 TIM1CCR1H/L 预装载功能			
TIM1CCMR2_DEF	EQU	B'00000000'	
TIM1CCMR3_DEF	EQU	B'00000000'	
TIM1CCMR4_DEF	EQU	B'00000000'	
TIM1CCER1_DEF	EQU	B'00001111'	
;通道 1 使能输出及互补输出, 低电平有效			
TIM1CCER2_DEF	EQU	B'00000000'	
TIM1CNTRH_DEF	EQU	B'00000000'	
TIM1CNTRL_DEF	EQU	B'00000000'	

```

TIM1ARRH_DEF    EQU        0x03            ;自动装载周期高 8 位 03H
TIM1ARRL_DEF    EQU        0xe8            ;自动装载周期低 8 位 e8H

TIM1PSCRH_DEF   EQU        B'00000000'     ;不分频
TIM1PSCRL_DEF   EQU        B'00000000'     ;不分频
TIM1RCR_DEF     EQU        B'00001111'
;重复计数器的值 T1REP[7:0], (T1REP+1)对应着 PWM 周期的数目(边沿对齐模式下)

TIM1CCR1H_DEF   EQU        0X01            ;PWM 脉宽
TIM1CCR1L_DEF   EQU        0XF4

TIM1BKR_DEF     EQU        B'11000000'
;主输出使能及自动输出使能, 禁止刹车输入

TIM1DTR_DEF     EQU        B'00000111'
;死区发生器设置, 定义插入互补输出之间的死区持续时间为 875ns

TIM1OISR_DEF    EQU        B'00000000'     ;空闲状态输出设置
LEBCON_DEF      EQU        B'00000000'     ;禁止前沿消隐
;=====
;PROGRAM START
;=====
    ORG          0x0000
    LJUMP        RESTART
    ORG          0x0004
    STR          W_TMP
    SWAPR        STATUS,W
    STR          S_TMP
    LJUMP        INT_PROGRAM
;=====
;SYSTEM  START
;=====
RESTART:
    LCALL        INITIAL
    LCALL        TIMER1_INITIAL
MAIN:
    NOP
    NOP
    LJUMP        MAIN
;=====
;中断处理程序
;=====
INT_PROGRAM:
    SWAPR        S_TMP,0

```



```

STR      STATUS
SWAPR    W_TMP,1
SWAPR    W_TMP,0
RETI

```

```

;=====

```

```

;SYSTEM  INITIAL

```

```

;=====

```

```

INITIAL:

```

```

    BANKSEL    OSCCON
    LDWI        OSCCON_DEF
    STR         OSCCON

```

```

    BANKSEL    INTCON
    LDWI        INTCON_DEF
    STR         INTCON

```

```

    BANKSEL    PORTA
    LDWI        0X00
    STR         PORTA
    STR         PORTB
    STR         PORTC

```

```

    BANKSEL    TRISA
    LDWI        TRISA_DEF
    STR         TRISA
    LDWI        TRISB_DEF
    STR         TRISB
    LDWI        TRISC_DEF
    STR         TRISC

```

```

    BANKSEL    WPUA
    LDWI        WPUA_DEF
    STR         WPUA
    LDWI        WPUB_DEF
    STR         WPUB
    LDWI        WPUC_DEF
    STR         WPUC

```

```

    BANKSEL    WPDA
    LDWI        WPDA_DEF
    STR         WPDA
    LDWI        WPDB_DEF
    STR         WPDB
    LDWI        WPDC_DEF

```

```

STR          WPDC

BANKSEL      PSRC0
LDWI         PSRC0_DEF
STR          PSRC0
LDWI         PSRC1_DEF
STR          PSRC1
LDWI         PSRC2_DEF
STR          PSRC2

BANKSEL      PSINK0
LDWI         PSINK0_DEF
STR          PSINK0
LDWI         PSINK1_DEF
STR          PSINK1
LDWI         PSINK2_DEF
STR          PSINK2

BANKSEL      ANSELA
LDWI         ANSELA_DEF
STR          ANSELA
,*****Clear SRAM*****
BANKSEL      PORTA
LDWI         0X00
STR          FSR0H
CLEAR_RAM_BANK0:
LDWI         20H
STR          FSR0L
CLEAR_RAM_BANK0_LOOP:
CLRR         INDF0
INCR         FSR0L,F
LDWI         80H
XORWR        FSR0L,W
BTSS         STATUS,Z
LJUMP        CLEAR_RAM_BANK0_LOOP
CLEAR_RAM_BANK1:
LDWI         0A0H
STR          FSR0L
CLEAR_RAM_BANK1_LOOP:
CLRR         INDF0
INCR         FSR0L,F
LDWI         00H
XORWR        FSR0L,W
BTSS         STATUS,Z

```

```

    LJUMP      CLEAR_RAM_BANK1_LOOP
    INCR       FSR0H,F
CLEAR_RAM_LOOP:
    LDWI       10
    SUBWR      FSR0H,W
    BTSS       STATUS,0
    LJUMP      CLEAR_RAM_BANK0
    RET

```

```

;=====
;TIMER1INITIAL
;=====

```

TIMER1_INITIAL:

```

    BANKSEL    PCKEN
    LDWI       PCKEN_DEF
    STR        PCKEN

    BANKSEL    CKOCON
    LDWI       CKOCON_DEF
    STR        CKOCON

    BANKSEL    TCKSRC
    LDWI       TCKSRC_DEF
    STR        TCKSRC

    BANKSEL    TIM1CR1
    LDWI       TIM1CR1_DEF
    STR        TIM1CR1
    LDWI       TIM1CR2_DEF
    STR        TIM1CR2
    LDWI       TIM1SMCR_DEF
    STR        TIM1SMCR
    LDWI       TIM1ETR_DEF
    STR        TIM1ETR
    LDWI       TIM1IER_DEF
    STR        TIM1IER
    LDWI       TIM1SR1_DEF
    STR        TIM1SR1
    LDWI       TIM1SR2_DEF
    STR        TIM1SR2
    LDWI       TIM1EGR_DEF
    STR        TIM1EGR
    LDWI       TIM1CCMR1_DEF
    STR        TIM1CCMR1
    LDWI       TIM1CCMR2_DEF

```

STR	TIM1CCMR2
LDWI	TIM1CCMR3_DEF
STR	TIM1CCMR3
LDWI	TIM1CCMR4_DEF
STR	TIM1CCMR4
LDWI	TIM1CCER1_DEF
STR	TIM1CCER1
LDWI	TIM1CCER2_DEF
STR	TIM1CCER2

BANKSEL	TIM1CNTRH
LDWI	TIM1CNTRH_DEF
STR	TIM1CNTRH
LDWI	TIM1CNTRL_DEF
STR	TIM1CNTRL
LDWI	TIM1PSCRH_DEF
STR	TIM1PSCRH
LDWI	TIM1PSCRL_DEF
STR	TIM1PSCRL
LDWI	TIM1ARRH_DEF
STR	TIM1ARRH
LDWI	TIM1ARRL_DEF
STR	TIM1ARRL
LDWI	TIM1RCR_DEF
STR	TIM1RCR
LDWI	TIM1CCR1H_DEF
STR	TIM1CCR1H
LDWI	TIM1CCR1L_DEF
STR	TIM1CCR1L
LDWI	TIM1BKR_DEF
STR	TIM1BKR
LDWI	TIM1DTR_DEF
STR	TIM1DTR
LDWI	TIM1OISR_DEF
STR	TIM1OISR

BANKSEL	LEBCON
LDWI	LEBCON_DEF
STR	LEBCON

RET

END

联系信息

Fremont Micro Devices (SZ) Corporation

#5-8, 10/F, Changhong Building
Ke-Ji Nan 12 Road, Nanshan District,
Shenzhen, Guangdong, PRC 518057

Tel: (+86 755) 8611 7811

Fax: (+86 755) 8611 7810

Fremont Micro Devices (HK) Corporation

#16, 16/F, Block B, Veristrong Industrial Centre,
34-36 Au Pui Wan Street, Fotan, Shatin, Hong Kong SAR

Tel: (+852) 2781 1186

Fax: (+852) 2781 1144

<http://www.fremontmicro.com/>

* Information furnished is believed to be accurate and reliable. However, Fremont Micro Devices (SZ) Corporation assumes no responsibility for the consequences of use of such information or for any infringement of patents of other rights of third parties, which may result from its use. No license is granted by implication or otherwise under any patent rights of Fremont Micro Devices (SZ) Corporation. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. Fremont Micro Devices (SZ) Corporation products are not authorized for use as critical components in life support devices or systems without express written approval of Fremont Micro Devices (SZ) Corporation. The FMD logo is a registered trademark of Fremont Micro Devices (SZ) Corporation. All other names are the property of their respective owners.