

Vietnam National University, Ho Chi Minh City  
University of Technology  
Faculty of Computer Science and Engineering



## KIẾN TRÚC MÁY TÍNH (CO2007)

---

### Bài tập cá nhân Học kỳ 241: Đề 3

---

GVHD: Nguyễn Xuân Minh  
Lớp: L05  
Sinh Viên: Nguyễn Tấn Phúc - 2312703

Ho Chi Minh City, 25th November 2024

## Câu 2 (Đề 3):

Cho danh sách địa chỉ 32-bit truy xuất theo **địa chỉ word** như sau:

5, 164, 45, 4, 251, 90, 173, 164, 91, 44, 186, 252

a) Nếu dùng bộ nhớ cache Direct-mapped có 32 block, mỗi block chứa **1 word**. Hãy xác định địa chỉ theo bit, từ đó suy ra các vùng tag, index lưu trữ vào cache. Cho biết trạng thái Hit/Miss của chuỗi truy xuất trên.

Theo đề bài, ta có:

- Bộ nhớ cache có 32 block =  $2^5 \rightarrow$  index cần 5 bits.
- Vì mỗi block chứa 1 word nên Offset =  $\log_2(1) = 0$  bits
- Tag = 32 - (Index + Offset) = 27 bits

Decimal	Binary	Tag (decimal)	Index	Hit/Miss
5	0000 0000 0000 0000 0000 0000 000 00101	0	00101	Miss
164	0000 0000 0000 0000 0000 0000 101 00100	5	00100	Miss
45	0000 0000 0000 0000 0000 0000 001 01101	1	01101	Miss
4	0000 0000 0000 0000 0000 0000 000 00100	0	00100	Miss
251	0000 0000 0000 0000 0000 0000 111 11011	7	11011	Miss
90	0000 0000 0000 0000 0000 0000 010 11010	2	11010	Miss
173	0000 0000 0000 0000 0000 0000 101 01101	5	01101	Miss
164	0000 0000 0000 0000 0000 0000 101 00100	5	00100	Miss
91	0000 0000 0000 0000 0000 0000 010 11011	2	11011	Miss
44	0000 0000 0000 0000 0000 0000 001 01100	1	01100	Miss
186	0000 0000 0000 0000 0000 0000 101 11010	5	11010	Miss
252	0000 0000 0000 0000 0000 0000 111 11100	7	11100	Miss

b) Làm lại câu a) với bộ nhớ cache Direct-mapped có 16 block, mỗi block chứa 2 word.  
Theo đề bài, ta có:

- Bộ nhớ cache có 16 block =  $2^4 \rightarrow$  index cần 4 bits.
- Vì mỗi block chứa 2 word nên Offset =  $\log_2(2) = 1$  bits
- Tag =  $32 - (\text{Index} + \text{Offset}) = 27$  bits

Decimal	Binary	Tag (decimal)	Index	Offset	Hit/Miss
5	0000 0000 0000 0000 0000 000 0010 1	0	0010	1	Miss
164	0000 0000 0000 0000 0000 0000 101 0010 0	5	0010	0	Miss
45	0000 0000 0000 0000 0000 0000 001 0110 1	1	0110	1	Miss
4	0000 0000 0000 0000 0000 0000 000 0010 0	0	0010	0	Hit
251	0000 0000 0000 0000 0000 0000 111 1101 1	7	1101	1	Miss
90	0000 0000 0000 0000 0000 0000 010 1101 0	2	1101	0	Miss
173	0000 0000 0000 0000 0000 0000 101 0110 1	5	0110	1	Miss
164	0000 0000 0000 0000 0000 0000 101 0010 0	5	0010	0	Hit
91	0000 0000 0000 0000 0000 0000 010 1101 1	2	1101	1	Hit
44	0000 0000 0000 0000 0000 0000 001 0110 0	1	0110	0	Hit
186	0000 0000 0000 0000 0000 0000 101 1101 0	5	1101	0	Miss
252	0000 0000 0000 0000 0000 0000 111 1110 0	7	1110	0	Miss

c) Hãy xác định tổng số bit bộ nhớ cần dùng để xây dựng bộ nhớ cache trong cả 2 trường hợp. Biết rằng 1 phần tử cache sẽ chứa 1 bit V, các bit tag và dữ liệu.

- Tổng số bit cần dùng để xây dựng bộ nhớ cache trong câu a là  
Số bit bộ nhớ của 1 phần tử:

$$1 + 1 \cdot 4 \cdot 8 + 27 = 60 \text{ (bits)}$$

Số bit bộ nhớ của cache là:

$$60 \cdot 32 = 1920 \text{ (bits)}$$

- Tổng số bit cần dùng để xây dựng bộ nhớ cache trong câu b là  
Số bit bộ nhớ của 1 phần tử:

$$1 + 2 \cdot 4 \cdot 8 + 27 = 92 \text{ (bits)}$$

Số bit bộ nhớ của cache là:

$$92 \cdot 16 = 1472 \text{ (bits)}$$