

**Dưới đây là một số câu hỏi và thảo luận của các chương 1 đến chương 5.**

**Tất cả nội dung đều sử dụng cho mục đích tham khảo.  
Vui lòng hỏi đáp với GV giảng dạy nếu SV có câu hỏi khác.**

#### CHƯƠNG 1: NUMBER SYSTEMS AND CODES

1. Đơn vị nhỏ nhất dùng để đo dung lượng dữ liệu là gì? Bit = 0/1  
TB, GB, MB, KB, byte, bit.
2. Một Byte bằng bao nhiêu bits? 8  
 $1 \text{ KB} = 2^{10} = 1024 \text{ bytes}$
3. Số 0x8 chuyển sang hệ nhị phân là:  $1000_2$  hoặc viết là 0b1000  
0x → Hex 0b → binary
4. Để biểu diễn 40 giá trị cần ít nhất bao nhiêu bits? 64 bits ← F ; 6 bit?  $\text{ceil}(\log_2(40))$   $2^6 = 64$ ,  $2^5 = 32$   
Đáp án: 6 bits.
5. Để biểu diễn 256 giá trị cần ít nhất bao nhiêu bits? 8 bits
6. Để biểu diễn 200 giá trị cần ít nhất bao nhiêu bits? 8 bits.
7. Số 0xB chuyển sang hệ thập phân bằng? 11 hay viết là 0d11  
 $10 \rightarrow A, 11 \rightarrow B, \dots C, D, E, F$
8. Số 0o6 chuyển sang hệ thập phân bằng?  $0o6 = 6 * 8^0 = 6$   
0o : octal hệ cơ số 8
9. Số thập phân 15.75 tương đương số nhị phân nào? 0b1111.11
10. Số 0x8 chuyển sang hệ cơ số 8 là:  $0x8 = 8 = 0o10$
11. Số bù 2 của số nhị phân 110 111 000 111 là: 001 000 111 000 ← bù 1; 001 000 111 001 ← bù 2.

Nhị phân lật bit  $\rightarrow$  bù 1  $\rightarrow$  +1  $\rightarrow$  bù 2.

12. Kết quả phép cộng 2 số không dấu 5 bits trong hệ nhị phân  $01011 + 00101$  là bn?  $01111 \leftarrow$  sai

$$\begin{array}{r} 01011 \\ + 00101 \\ \hline 10000 \end{array}$$

13. Số -7 biểu diễn ở mã nhị phân 4 bits sử dụng phương pháp bù 1 là bn?  $1000_{1s}$

7 nhị phân là bn?  $0111 \rightarrow$  lật bit  $\rightarrow$  bù 1

14. Giá trị thập phân của số  $(1000)_{2s}$  là: -8

$1000 - 1 = 0111$  lật bit  $\rightarrow 1000 = 8$  bin

15. Số nhị phân  $110011$  có mã thập lục phân là:  $0011\ 0011 = 0x33$

$$110011 = (110011)_2 = (1 \times 2^6) + (1 \times 2^5) + (0 \times 2^4) + (0 \times 2^3) + (1 \times 2^2) + (1 \times 2^1) + (-16 \times 2^0) = (51)_{10}$$

$$51 / 16 \rightarrow$$

16. Số có dấu 4 bits nhỏ nhất có thể biểu diễn theo phương pháp dấu lượng (Sign and Magnitude) là -7

4 bits = 1 bit dấu + 3 bit giá trị

$$1\ 111 = -7$$

17. Cho các phép toán cộng các số 4 bits được biểu diễn theo phương pháp bù 2 như sau, biết rằng kết quả là một số 4 bits. Phép toán nào bị tràn số (overflow)? a/

a/  $1101 + 1010 = 1\ 0111$  (âm + âm = dương)

b/  $0011 + 0100 = 0111$  (+ + +)

c/  $1110 + 1010 = 1\ 1000$  (- - -)

d/  $0100 + 1001 = 1101$  (+ - -)

18. Số có dấu 4 bits lớn nhất có thể biểu diễn theo phương pháp dấu lượng (Sign and Magnitude) là bn? 7

4 bits = 1 bit dấu + 3 bit giá trị

$$0\ 111 = +7$$

19. Số có dấu 4 bits nhỏ nhất có thể biểu diễn theo phương pháp bù 2 là bn? -8

$$-2^{(n-1)} \rightarrow 2^{(n-1)} - 1$$

20. Số có dấu 4 bits lớn nhất có thể biểu diễn theo phương pháp bù 2 là: 7

21. Số -4 có mã nhị phân 3 bits biểu diễn bằng phương pháp Excess-4 (cộng thêm 4) là bn? 000

$$0 \rightarrow +4$$

$$-4 \rightarrow 0$$

22. Số 625 có mã BCD (Binary Code Decimal) là? 0110 0010 0101

## CHƯƠNG 2: BOOLEAN ALGEBRA

1. Cho bảng chân trị sau, CÔNG THỨC F là gì? (minterm, MAXTERM)

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

$F = A.B$  (đọc là A VÀ B).

2. Cho bảng chân trị sau:  $F = A'.B + A.B' = A \text{ XOR } B = A \oplus B$

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

3. Dòng nào đúng, dòng nào sai

a/  $A . A' = 1$  sai

b/  $A + 0 = 0 + A = A$  Đ

c/  $A + A' = 1$  Đ

d/  $(A')' = A$  Đ

e/  $(A + B)' = A' \cdot B'$  Đ De Morgan

f/  $(A')' = A$  Đ

g/  $(A.B)' = A' . B'$  S //  $(A.B)' = A' + B'$  ← đúng

f/  $A + 0 = A$  Đ

i/  $X \text{ OR } 0 = 0$  S

j/  $X \text{ OR } X = X$  Đ

k/  $X \text{ AND } 0 = 0$  Đ

l/  $(X')' = X$  Đ

4. Thứ tự ưu tiên của các phép toán logic từ cao đến thấp là gì? Not >> and >> or

5. Cho x, y, z là ba biến biến logic có giá trị là x = 0, y = 1, z = 0 Lượng giá giá trị từng biểu thức sau:

a/  $(x \text{ OR } (\text{NOT } y)) \text{ AND } z = 0$

b/  $(x \text{ AND } y) \text{ OR } (\text{NOT } z) = 1$

c/  $((\text{NOT } x) \text{ AND } y) \text{ OR } z = 1$

d/  $(x \text{ OR } y) \text{ AND } (\text{NOT } z) = 1$

6. Cổng logic nào chỉ được cấu tạo từ 1 transistor? NOT

7. Lượng giá với A = 1, B = 1, C = 1

a/  $(A \text{ XOR } B) \text{ AND } C = 0$

b/  $A \text{ AND } (B \text{ AND } C) = 1$

c/  $A \text{ OR } (B \text{ OR } C) = 1$

d/  $(A \text{ XOR } B) \text{ XOR } C = 1 \quad (1 \text{ XOR } 1) \text{ XOR } 1 = 0 \text{ XOR } 1$

8. Cho bản chân trị sau:

x	y	z	F1	F2	F3
0	0	0	0	0	0
0	0	1	0	1	1
0	1	0	0	0	0
0	1	1	0	0	1
1	0	0	0	1	1
1	0	1	0	1	1
1	1	0	1	1	0
1	1	1	0	1	0

Hàm logic  $F1 = x.y.z'$

9. Cho bản chân trị sau:

x	y	z	F1	F2	F3
0	0	0	0	0	0
0	0	1	0	1	1
0	1	0	0	0	0
0	1	1	0	0	1
1	0	0	0	1	1
1	0	1	0	1	1
1	1	0	1	1	0
1	1	1	0	1	0

Các Maxterm của hàm logic F3 là:  $= (x + y + z).(x + y' + z).(x' + y' + z).(x' + y' + z')$

10. Biểu thức  $(v.x.y.z)' = (\text{De Morgan}) \quad v' + x' + y' + z'$

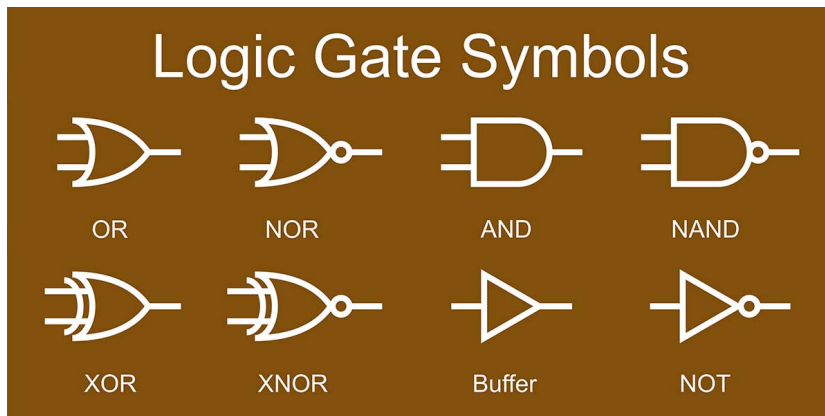
### CHƯƠNG 3: LOGIC GATES AND CIRCUITS

11. Cổng nào là cổng đa năng? XOR ← KHÔNG

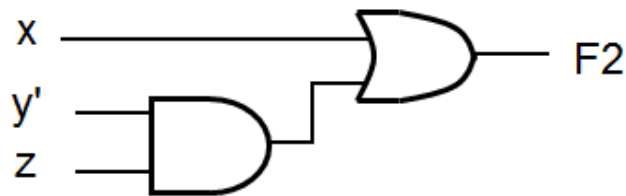
NAND

NOR

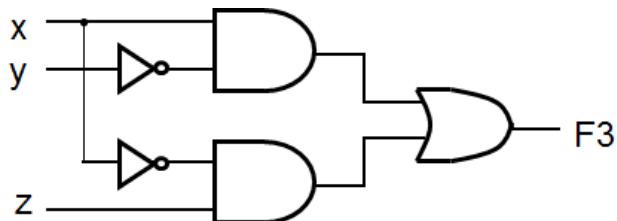
12. Cho biết kí hiệu của cổng nào?



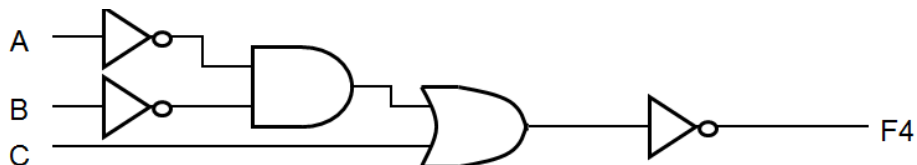
13. Cho sơ đồ mạch logic như sau. Giá trị của biểu thức F2 là:  $x + (y' \cdot z)$



14. Cho sơ đồ mạch logic như sau. Giá trị của biểu thức F3 là:  $x \cdot y' + x' \cdot z$



15. Cho sơ đồ mạch logic như sau. Giá trị của biểu thức F4 là:  $(A' \cdot B' + C)'$



## CHƯƠNG 4: KARNAUGH-MAPS

16. Phương pháp nào sau đây không được dùng để rút gọn biểu thức logic?

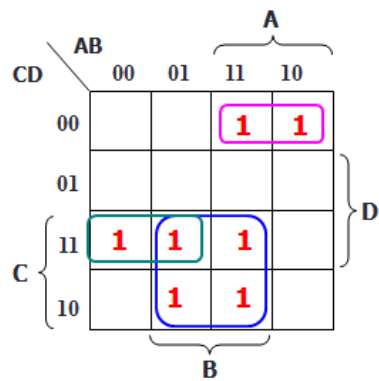
a/ Phương pháp dùng đồ thị KHÔNG CÓ

b/ Phương pháp biến đổi đại số OK

c/ Phương pháp dùng bìa Karnaugh OK

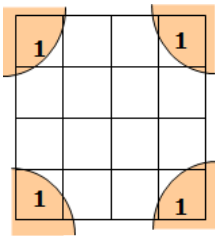
d/ Phương pháp Quine-McCluskey OK

17. Cho sơ đồ Karnaugh sau, biểu thức  $F(A,B,C,D)$  sẽ có dạng nào?



$$F = A.C'.D' \text{ (pink)} + A'.C.D + B.C \text{ (blue)}$$

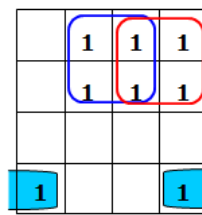
18. Chọn Đ/S A ok B ok C ok D not ok



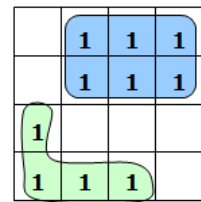
A



B



C



D

19. Cho bìa Karnaugh của biểu thức logic  $F(w, x, y, z)$  như hình vẽ. Biểu thức  $F(w, x, y, z)$  tối giản sẽ có dạng nào?  $F = W.Y + X.Y'.W'$

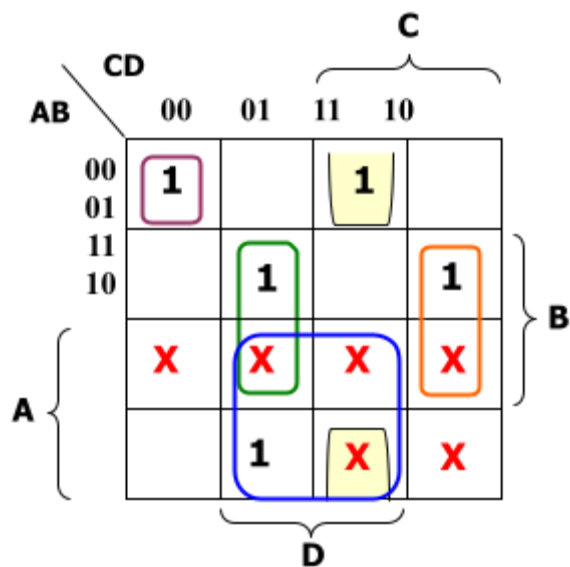


		y			
		00	01	11	10
w	yz				
	00				
	01	1	1		
	11			1	1
	10			1	1

20. Cho bìa Karnaugh của biểu thức logic  $G(A, B, C, D)$  như hình vẽ. Biểu thức logic tối giản của  $G(A, B, C, D)$  sẽ có dạng nào?

		A			
		00	01	11	10
C	CD				
	00		1		
	01		1	1	1
	11	1	1	1	
	10			1	

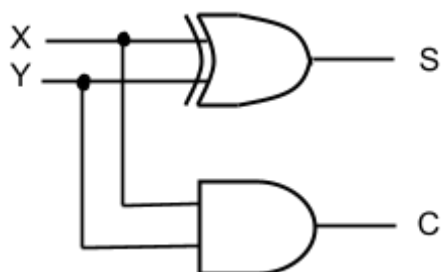
21. Cho bìa Karnaugh của biểu thức logic  $F(A, B, C, D)$  như hình vẽ. Biểu thức logic tối giản của  $F$  sẽ có dạng nào?



22. Cho bộ Half adder như hình bên dưới. Giá trị của biểu thức S và C là:

$$S = X \text{ XOR } Y$$

$$C = X.Y$$



## CHƯƠNG 5: COMBINATIONAL CIRCUITS & MSI COMPONENTS

1. Mạch tổ hợp (Combinational Circuit) là mạch ntn?  $OUTPUT = F(input)$
2. Mạch tuần tự (Sequential Circuit) là mạch ntn?  $Output = F(input, state/memory)$
3. Các mạch sau có bao nhiêu ngõ vào, bao nhiêu ngõ ra?

a/ Multiplexer  $2^n$  in 1 out n select

b/ Encoder 4 in 2 out  $2^n$  in n out

c/ Flip-flop SR, JK 2 in + 1 clock 2 out Q và Q'

d/ Decoder n in  $2^n$  out

4. Mục đích của thiết kế/ rút gọn mạch là gì?

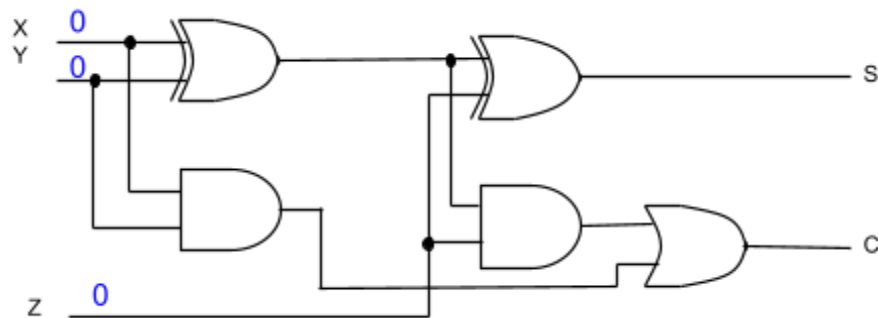
Tăng tốc độ, giảm chi phí, đơn giản hệ thống.

5. Bộ giải mã (decoder) dùng để làm gì? Chuyển đổi thông tin nhị phân từ n đầu vào đến  $2^n$  đầu ra (1 trong  $2^n$  out sẽ tích cực)
6. Bộ **đôn kênh** (MUX) dùng để làm gì? Chọn 1 trong n đầu vào để xuất ra đầu ra.

7. Bộ cộng bán phần (half adder) có bao nhiêu ngõ vào / ra? 2 In A + B 2 out S và Cout

8. Bộ cộng toàn phần (full adder) có bao nhiêu ngõ vào / ra? A+B+Cin S Cout

9. Cho sơ đồ mạch như hình vẽ bên dưới. Giả sử rằng các tín hiệu đầu vào đã ổn định tại thời điểm 0 giây và mỗi cổng logic có độ trễ là t, tín hiệu đầu ra S ổn định sau thời gian bao lâu?  $S = 2*t$   $C = 3*t$



10. Phần tử nào sau đây cần một tín hiệu xung (clock) để hoạt động? Tổ hợp / Tuần tự

a/ Encoder TH

b/ S-R latch TT không cần CLK

c/ J-K latch    nt

d/ Memory    TT CLK

e/ Demultiplexer    TH

h/ D latch

i/ Multiplexer    TH

j/ S-R flip-flop    CLK

k/ J-K flip-flop    CLK

l/ D flip-flop    CLK