



Practice materials of Digital Logic Design

Tổ chức máy tính (Đại học Tôn Đức Thắng)

CK

45 câu / 60 phút

Không sử dụng tài liệu / Trắc nghiệm.

Chương 7: Computer organization	5
Chương 8: Performance	6
Chương 9: MIPS	12
Chương 10: Instruction Set Architecture	5
Chương 11: Datapath And Control	6
Chương 12: Pipelining	6
Chương 13: Cache	5

Chương 7: Computer organization

1. Thuật ngữ "CPU" là từ viết tắt của cụm từ nào? *Central Processing Unit*
2. Định luật Moore phát biểu ra sao? *Transistor x 2 each 18 months.*
3. Theo kiến trúc Von Neumann, máy tính gồm các thành phần chính nào?
CPU / In & Out devices / Bộ nhớ / Bus (tuyến liên lạc)
4. Bộ vi xử lý (CPU) gồm thành phần chính nào? (*Control Unit: phần điều khiển & ALU: Arithmetic Logic Unit*)
5. Thứ tự các bước trong một chu kỳ lệnh? Fetch, DeCode, Execute, (MEM), Store.
6. Chương trình nào chuyển đổi mã hợp ngữ "Assembly" sang mã máy?
Compiler: high level language →
Assembler: MIPS, assembly → machine code

Chương 8: Performance

1. Phân biệt: CPU time, Wall-clock time, System time, User time.

Wall-clock = CPU time + I/O time

CPU time = System time (xử lý hệ thống, điều khiển) + User time (thời gian CPU chạy chương trình của người dùng).

2. Thuật ngữ CPI là gì? Cycle Per Instruction: Số chu kỳ TRUNG BÌNH để thực thi mỗi lệnh trong chương trình.

3. Định luật Amdahl: tìm ra giới hạn của sự cải tiến của một hệ thống tổng thể khi chỉ cải thiện một phần của hệ thống.

$$\text{Speed-up} = \frac{1}{[(s/n) + (1-s)]}$$

S/n : s% của chương trình cải tiến n lần.

$1-s$: % không cải tiến được.

4. Một chương trình có 50% câu lệnh cải tiến với factor = 1.4. Hỏi hệ số tăng tốc (Speed up) của chương trình là bao nhiêu?

$$\text{Speed up} = 1 / [(0.5/1.4) + 0.5] = 1.67$$

5. Một vi xử lý có xung nhịp 2GHz thì thời gian của một xung (clock) là bao nhiêu? 0.5 ns (0.5×10^{-9} s)

6. Đơn vị đo năng lực máy tính hiện nay?

Operation / s

FLOPS = Floating Point Operations Per Second

MFLOPS ... TFLOPS

7. Nếu một hệ thống máy tính được thay đổi như sau: CPI trung bình giảm 7%, số câu lệnh của chương trình tăng 7%, thì thời gian thực thi cùng một chương trình trước và sau khi thay đổi sẽ như thế nào?

Program time = CPI * I * Cycle time.

New program time = 0.93 * CPI * I * 1.07 * Cycle time.

8. Trong những máy tính sau, máy tính nào sẽ thực thi cùng một chương trình với thời gian ngắn hơn?

Program time = CPI * I * Cycle time.

$$PC3 = 3.5 * 8 * 10^6 * \frac{1}{3} * 10^{-9} \quad (s)$$

PC3: 3 GHz, chạy chương trình có 8 triệu lệnh có CPI trung bình = 3.5

PC2: 2 GHz, chạy chương trình có 14 triệu lệnh có CPI trung bình = 2.0

PC1: 1.5 GHz, chạy chương trình có 10 triệu lệnh có CPI trung bình = 2.5

PC4: 3 GHz, chạy chương trình có 8 triệu lệnh có CPI trung bình = 4.0

$$PC4 = 4.0 * 8 * 10^6 * \frac{1}{3} * 10^{-9} \quad (s)$$

Chương 9: MIPS

1. Câu lệnh nào thực hiện việc cộng các số lưu trong thanh ghi t1 và t2, sau đó lưu kết quả vào thanh ghi t3

`add $t3, $t1, $t2`

2. Câu lệnh nào thực hiện việc trừ các số lưu trong thanh ghi t1 và t2, sau đó lưu kết quả vào thanh ghi t3?

`sub $t3, $t1, $t2`

3. Câu lệnh nào trả về kết quả tương đương việc trừ số lưu trong thanh ghi t1 cho số nguyên 2, sau đó lưu kết quả vào thanh ghi t3?

`addi $t3, $t1, -2`

4. Câu lệnh `sll $t2, $s0, 4` sẽ thực thi công việc nào?

- Dịch trái 4 bits
- Nhân cho 2^4

5. Kết quả phép nhân sau khi thực hiện câu lệnh `mult $t0, $t1` sẽ được lưu vào thanh ghi nào?

HI, LO

6. Cho đoạn mã Assembly sau:

`li $t0, 2`

`li $t1, 3`

`addi $t1, $t1, 1`

Thanh ghi \$t1 sẽ có giá trị là bao nhiêu sau khi thực hiện đoạn mã trên? 4

7. Cho đoạn mã Assembly sau:

`li $t0, 2`

`li $t1, 3`

`add $t1, $t1, $t0`

Thanh ghi \$t0 sẽ có giá trị là bao nhiêu sau khi thực hiện đoạn mã trên? 2

8. Liệt kê lệnh loại I

9. Liệt kê lệnh loại R

10. Lệnh j loại nào và làm gì?
11. Câu lệnh Assembly nào làm nhiệm vụ đọc dữ liệu từ bộ nhớ vào thanh ghi? lw
12. Câu lệnh Assembly nào làm nhiệm vụ ghi dữ liệu từ thanh ghi vào bộ nhớ? sw
13. Câu lệnh Assembly nào làm nhiệm vụ kiểm tra giá trị lưu trong thanh ghi \$t0 và \$t1, nếu hai giá trị đó bằng nhau thì nhảy đến label? beq \$t0, \$t1, label
14. Câu lệnh Assembly nào làm nhiệm vụ kiểm tra giá trị lưu trong thanh ghi \$t0 và \$t1, nếu hai giá trị đó KHÔNG bằng nhau thì nhảy đến label? bne \$t0, \$t1, label
15. Giới hạn nhảy của lệnh “beq” là một đoạn bao nhiêu câu lệnh? 2^{15}
16. Giới hạn nhảy của lệnh “j” là một đoạn bộ nhớ có độ lớn bn MB? $256 \text{ MB} = 2^{28} \text{ bytes}$
17. Giả sử thanh ghi \$s1 có giá trị 1, \$s2 có giá trị 2, câu lệnh slt \$t0, \$s1, \$s2 sẽ ghi giá trị nào vào thanh ghi \$t0? \$t0 = TRUE if \$s1 < \$s2 slt = SET LESS THAN

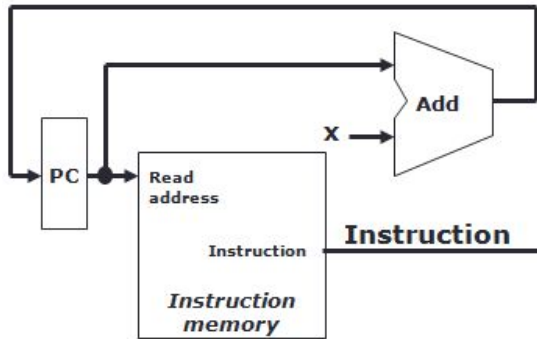
CHƯƠNG 10: INSTRUCTION SET ARCHITECTURE

1. **Giải thích Thuật ngữ: ISA** (Instruction Set Architecture), **RISC** (Reduced Instructions Set Computer), **CISC** (Complex Instructions Set Computer).
2. Độ dài mã lệnh trong kiến trúc MIPS là bao nhiêu bits? 32 bits
3. Cho câu lệnh sau addi \$21, \$22, -50, thanh ghi nguồn rs là?
4. Cho câu lệnh sau addi \$21, \$22, -50, thanh ghi đích rt là:
5. Cho câu lệnh addi \$t0, \$t1, 10, dữ liệu đầu vào của ALU đối với câu lệnh này là gì? GIÁ TRỊ LƯU TẠI \$t1 và 10.
6. Khi lệnh nhảy (branch) được thực thi do điều kiện nhảy thỏa mãn thì thanh ghi PC chứa giá trị bn?

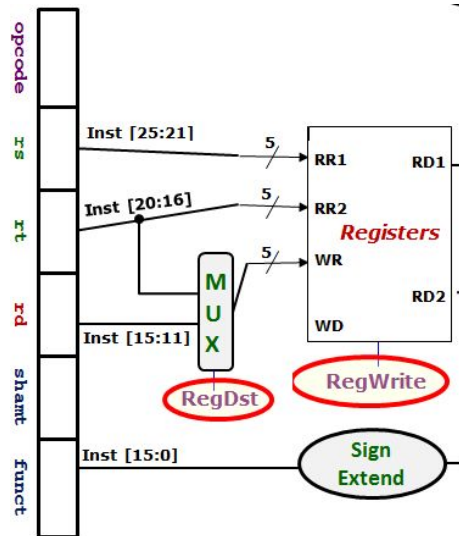
$$PC = PC + 4 + IMMEDIATE * 4$$
7. Vi xử lý MIPS có bao nhiêu thanh ghi? 32
8. Trong mã lệnh loại I (I-format) phần opcode có độ dài bn bits? 6 bits
9. Trong mã lệnh loại I (I-format) phần immediate có độ dài bn bits? 16 bits
10. Thanh ghi PC chứa thông tin gì? Chứa địa chỉ của câu lệnh TIẾP THEO lệnh đang thực thi.
11. Trong giai đoạn giải mã (Decode) một lệnh kiểu I đang được chứa trong thanh ghi lệnh Inst, trường nào của Inst sẽ được chọn để đưa vào “Register Write”? Bit
 6(31-26) -5 (25-21) -5 (20-16) -16 (15-0)

Chương 11: Datapath And Control

1. Hình vẽ dưới đây mô tả đường dữ liệu (DataPath) của bước Nạp lệnh dành cho lệnh kiểu R. Giá trị nhị phân của X là bao nhiêu? X = 000000000000000000000000**100**

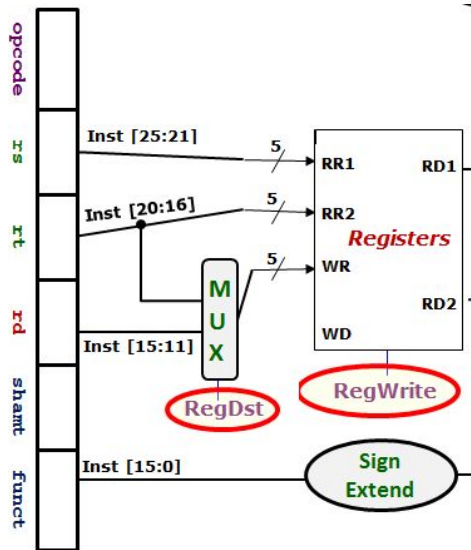


2.



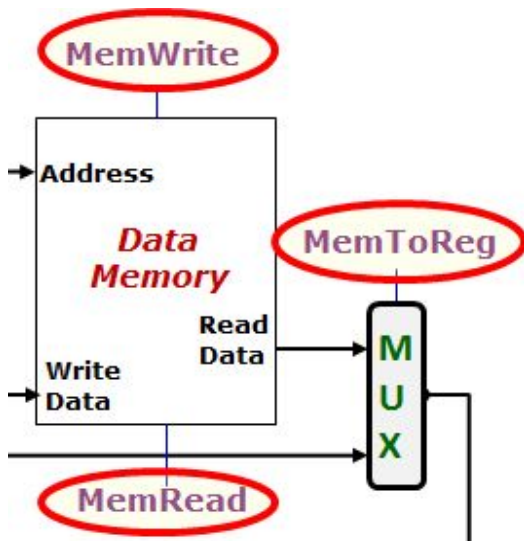
Tín hiệu điều khiển RegDst dùng để làm gì?

3. Cho sơ đồ sau:



Bộ Sign Extend dùng để làm gì?

4. Cho sơ đồ sau:



Khi thực thi câu lệnh add \$t0, \$t1, \$t2 thì tín hiệu điều khiển MemToReg phải có giá trị như thế nào?

5. Đầu ra isZero dùng để làm gì? Lệnh nhảy có đúng đk hay không.

6. Tín hiệu điều khiển ALUcontrol có độ dài bao nhiêu? 4bits

CHƯƠNG 12: PIPELINING

1. Kiến trúc ống dẫn (pipeline) có điểm nào khác so với kiến trúc vi xử lý thông thường?

- 1 LỆNH: không khác
- N lệnh: lệnh 1 vào giai đoạn thực thi, lệnh 2 vào giải mã, lệnh 3 có thể nạp.
- bổ sung thêm các bộ thanh ghi pipeline

2. Đoạn mã sau đây cần bao nhiêu xung đồng hồ (clock) để thực thi trên bộ vi xử lý đơn chu kỳ (single cycle processor) gồm 5 giai đoạn? Giả sử mỗi giai đoạn trong chu kỳ lệnh cần 1 xung đồng hồ để hoàn tất.

```
add $t0, $s0, $s1
sub $t1, $s0, $s1
sll $t2, $s0, 2
srl $t3, $s1, 2
addi $t4, $s2, 1
```

3. Thời gian thực thi 1 lệnh có ngắn lại khi áp dụng Pipeline ko? GIỮ NGUYÊN

4. Đoạn mã sau đây cần bao nhiêu xung đồng hồ (clock) để thực thi trên bộ vi xử lý đơn chu kỳ (single cycle processor) gồm 5 giai đoạn? Giả sử mỗi giai đoạn trong chu kỳ lệnh cần 1 xung đồng hồ để hoàn tất.

```
add $t0, $s0, $s1
sub $t1, $s0, $s1
sll $t2, $s0, 2
srl $t3, $s1, 2
```

5. Đoạn mã sau đây cần bao nhiêu xung đồng hồ (clock) để thực thi trên bộ vi xử lý có hỗ trợ kỹ thuật pipelining gồm 5-giai đoạn? Giả sử mỗi giai đoạn trong chu kỳ lệnh cần 1 xung đồng hồ để hoàn tất.

```
add $t0, $s0, $s1
sub $t1, $s0, $s1
sll $t2, $s0, 2
srl $t3, $s1, 2
```

CHƯƠNG 13: CACHE

1. Sắp xếp các loại bộ nhớ theo thứ tự tốc độ truy xuất tăng dần: HDD < RAM < Cache L2 < Cache L1 < Thanh ghi

2. Nguyên tắc của cục bộ theo không gian (spatial locality) <--

3. Nguyên tắc của tính cục bộ theo thời gian (temporal locality)

4. Bộ nhớ nào là bộ nhớ không khả biến & không bốc hơi?

Có: RAM

Không: HDD

5. Thuật ngữ: ROM (Read Only) , RAM (Random Access M) , S (static) RAM, D (dynamic) RAM

6. Bộ nhớ cache được cấu tạo từ loại phần tử nhớ nào

7. Bộ nhớ RAM (Random Access Memory) được cấu tạo từ loại phần tử nhớ nào

8. Thuật ngữ “conflict miss” đối với bộ nhớ cache dùng trong trường hợp nào? ABABABABABA

9. Thuật ngữ “cold miss” đối với bộ nhớ cache dùng trong trường hợp nào? First time access

10. TLB đối với bộ nhớ cache là chữ viết tắt của? Translation Lookaside Buffer

11. Một bộ vi xử lý có tỉ lệ trúng cache (cache hit) là 35%. Thời gian truy xuất bộ nhớ cache là 3 ns, thời gian truy xuất bộ nhớ chính là 18 ns. Thời gian truy xuất trung bình của bộ vi xử lý này là bn?

$$Ave = 0.35 * 3 + 0.65 * 18 =$$

12. Một bộ vi xử lý có tỉ lệ trật cache (cache miss) là 65%. Thời gian truy xuất bộ nhớ cache là 3 ns, thời gian truy xuất bộ nhớ chính là 18 ns. Thời gian truy xuất trung bình của bộ vi xử lý này là bn?

13. Thuật ngữ “miss penalty” đối với bộ nhớ cache được dùng khi nào? thời gian truy xuất bộ nhớ chính mỗi khi miss