

1. Mô hình Memristor V-VTEAM

1.1. Ghi chú phiên bản

Mô hình mô phỏng một memristor dựa trên mô hình VVTEAM, với đặc điểm:

- Điện trở thay đổi phụ thuộc vào trạng thái bên trong (x)
- Sử dụng phương pháp tích phân tay (manual integration) với bước thời gian delta_t (delta_t được tự động tính dựa vào việc lưu thời gian tuyệt đối gần nhất, hoặc thiết lập thủ công)
- Có cả hai quá trình tăng - growth(v(t)) và giảm - decay(t) của trạng thái x
- Sử dụng hàm bounded để ràng buộc x trong [Xoff, Xon]
- Dòng điện được giới hạn thông qua Imax sử dụng soft_bound (hạn chế lỗi Zero Jacobian) để đảm bảo tính ổn định.

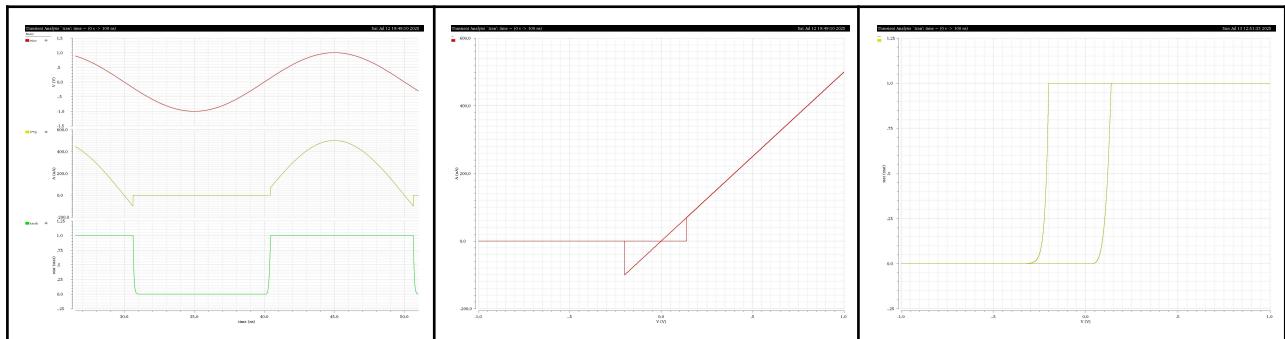
1.2. Thông số mô hình V-VTEAM

Bảng . Các thông số mô hình V-TEAM.

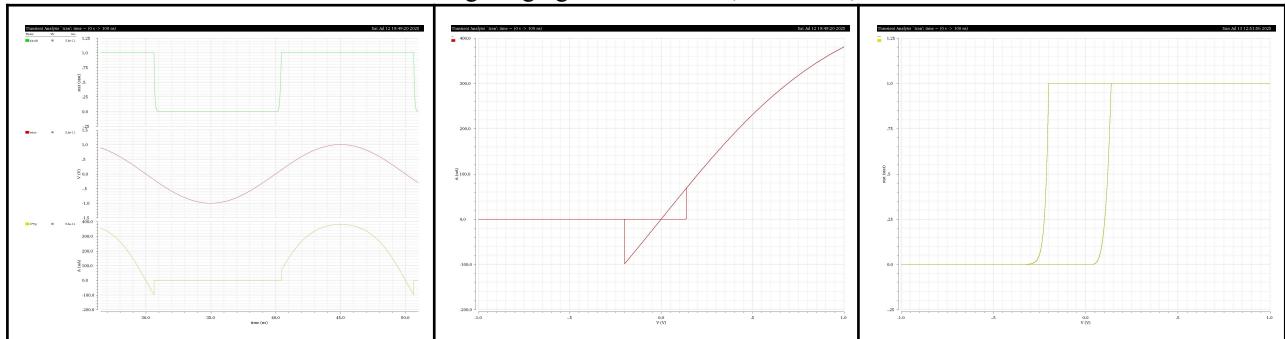
STT	KÝ HIỆU	GIÁ TRỊ (BAN ĐẦU)	GIÁ TRỊ (MÔ PHỎNG)	Ý NGHĨA
1	α	3	0.93; 1.0; 2.16; 3;	Chỉ số tăng trưởng (growth exponent)
2	β	1		Chỉ số suy giảm (decay exponent)
3	τ	56pS	0.89nS; 0.47nS; 0.23nS;	Hàng số thời gian suy giảm (retention time parameter)
4	k	5e7		Hàng số tốc độ tăng (growth rate constant)
5	V_h	-0.2V		Điện áp giữ (hold voltage)
6	V_{th}	0.02V		Nguồng kích hoạt (threshold voltage)
7	$V(t)$		$V_{DD} \cdot \sin(2\pi \cdot F \cdot t) \text{ V}$	Điện áp đặt lên Memristor (P-N)
10	R_{ON}	2K Ω		Giá trị điện trở tại $x=X_{ON}$
11	R_{OFF}	5M Ω		Giá trị điện trở tại $x=X_{OFF}$
12	X_{ON}	1		max(x)
13	X_{OFF}	0		min(x)
14	X_{init}	0		Giá trị ban đầu của x
15	I_{max}	10A	10A; 0.5mA; 0.04mA; 5.6uA;	Giới hạn dòng điện qua MR

2. Khảo sát thông số Imax của mô hình

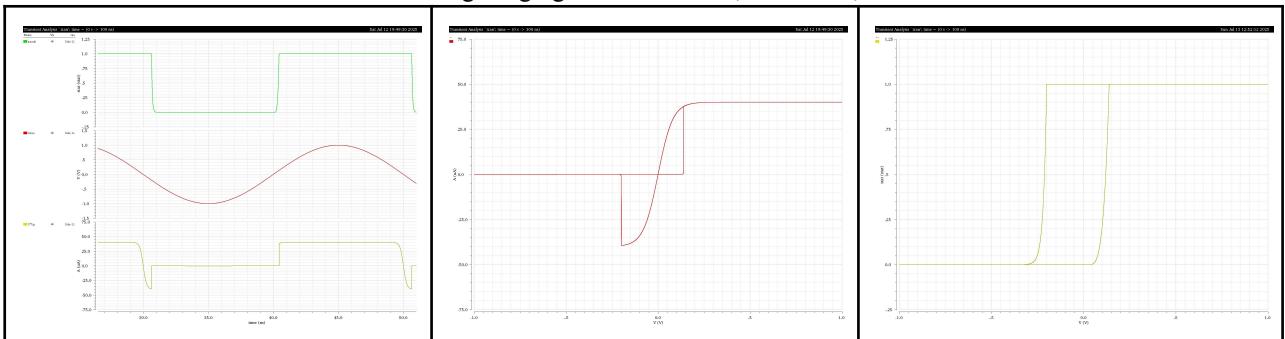
Mô phỏng các thông số trong Bảng . Các thông số mô hình V-TEAM với tần số F=50MHz, VDD=1V.



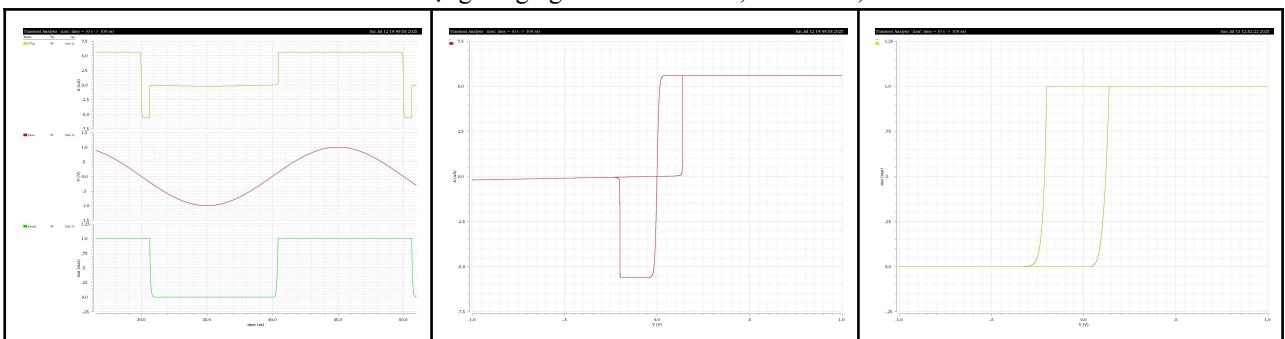
Hình 2.1. Dạng sóng ngõ ra $I_{max}=10A$; $V_{DD}=1V$; $F=50MHz$.



Hình 2.2. Dạng sóng ngõ ra $I_{max}=0.5A$; $V_{DD}=1V$; $F=50MHz$.



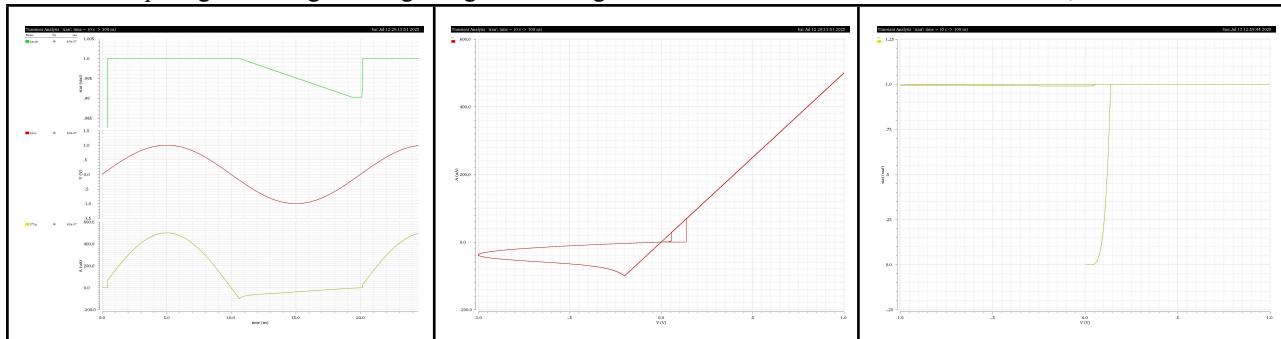
Hình 2.3. Dạng sóng ngõ ra $I_{max}=40\mu A$; $V_{DD}=1V$; $F=50MHz$.



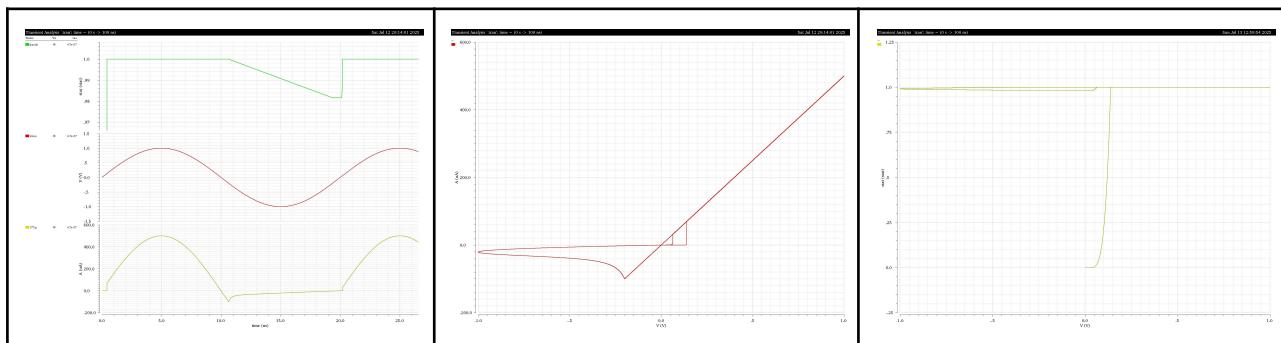
Hình 2.4. Dạng sóng ngõ ra $I_{max}=5.6\mu A$; $V_{DD}=1V$; $F=50MHz$.

3. Khảo sát thông số tau (τ) của mô hình

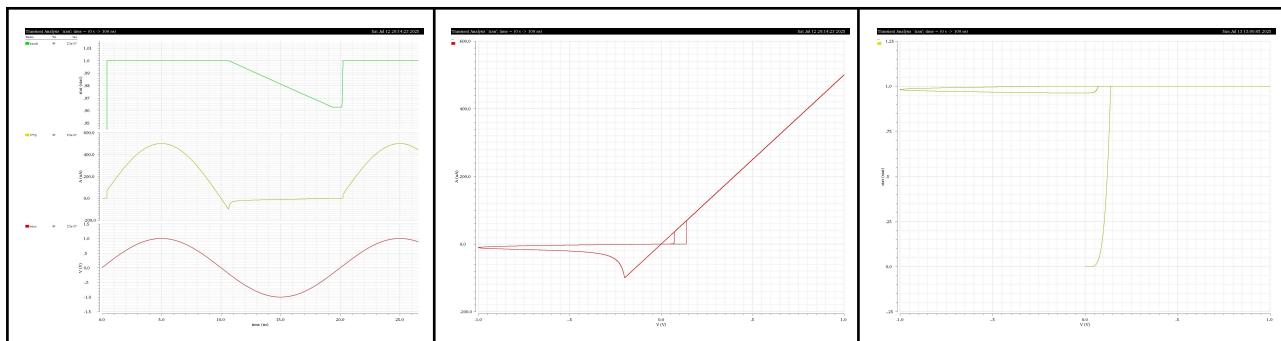
Mô phỏng các thông số trong Bảng . Các thông số mô hình V-TEAM với tần số F=50MHz, VDD=1V.



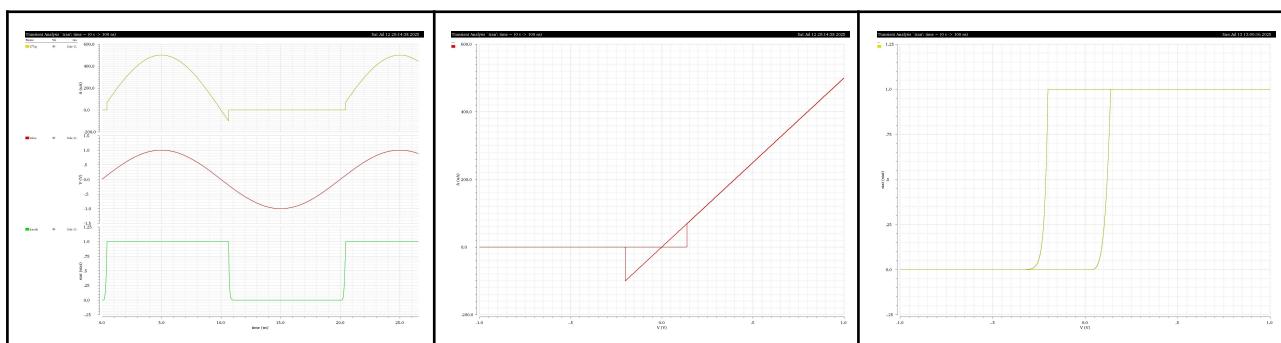
Hình 3.1. Dạng sóng I-V và X-V khi $\tau=0.89\mu\text{s}$.



Hình 3.2. Dạng sóng I-V và X-V khi $\tau=0.47\mu\text{s}$.



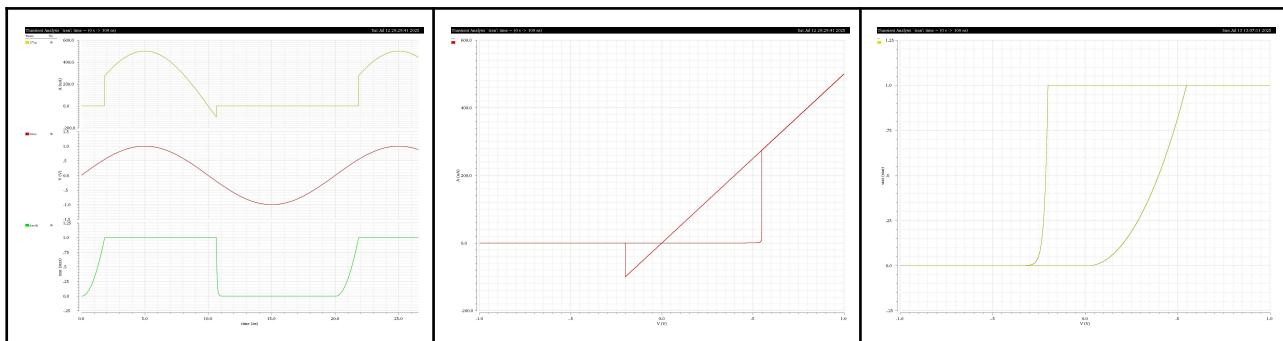
Hình 3.3. Dạng sóng I-V và X-V khi $\tau=0.23\mu\text{s}$.



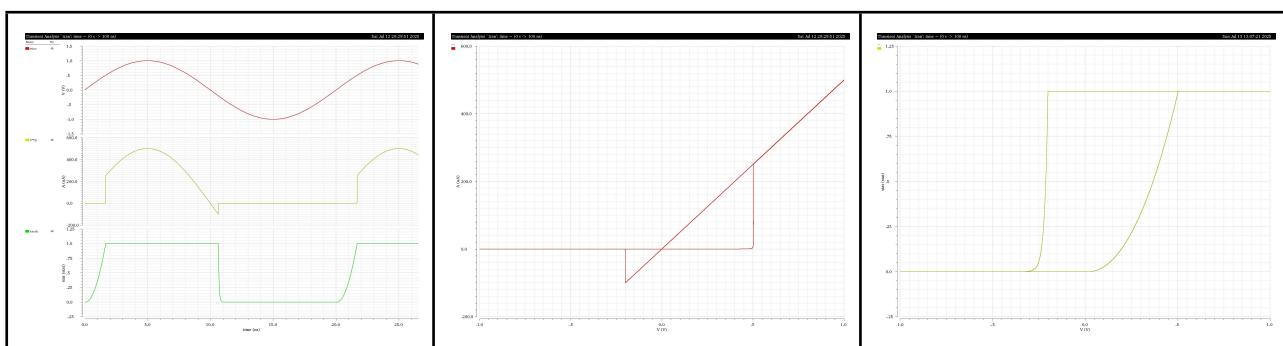
Hình 3.4. Dạng sóng I-V và X-V khi $\tau=56\text{pS}$.

4. Khảo sát thông số alpha (α) đến mô hình

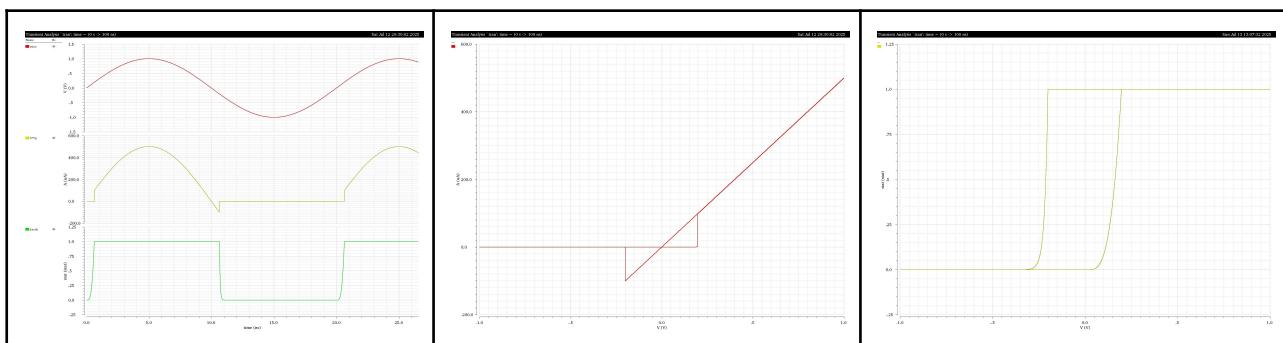
Mô phỏng các thông số trong Bảng . Các thông số mô hình V-TEAM với tần số F=50MHz, VDD=1V, τ =56pS.



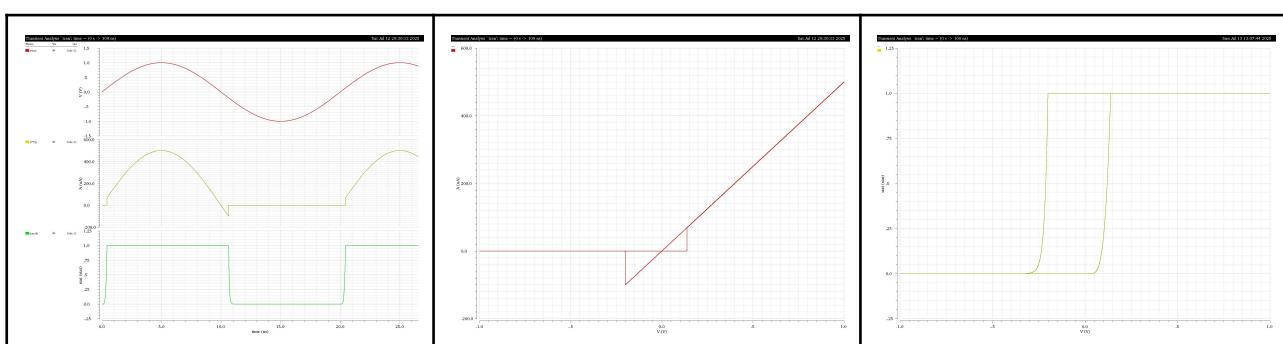
Hình 4.1. Dạng sóng I-V và X-V khi $\alpha=0.93$.



Hình 4.2. Dạng sóng I-V và X-V khi $\alpha=1$.



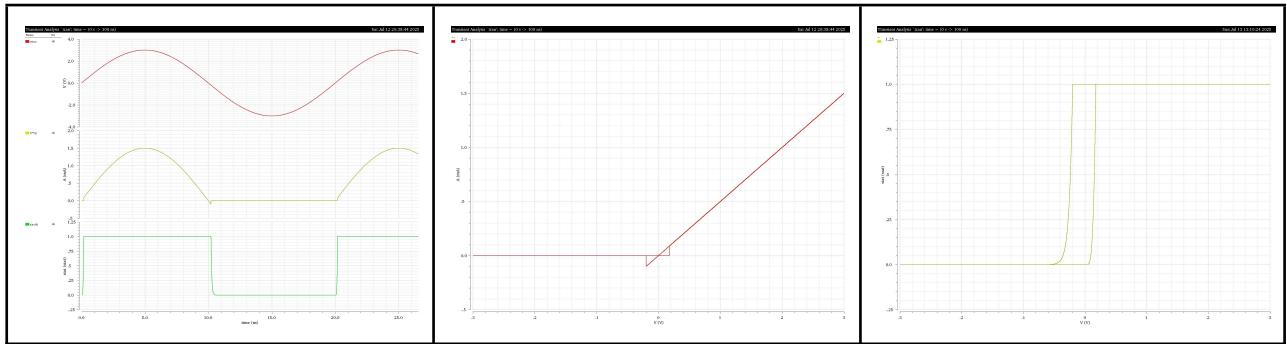
Hình 4.3. Dạng sóng I-V và X-V khi $\alpha=2.16$.



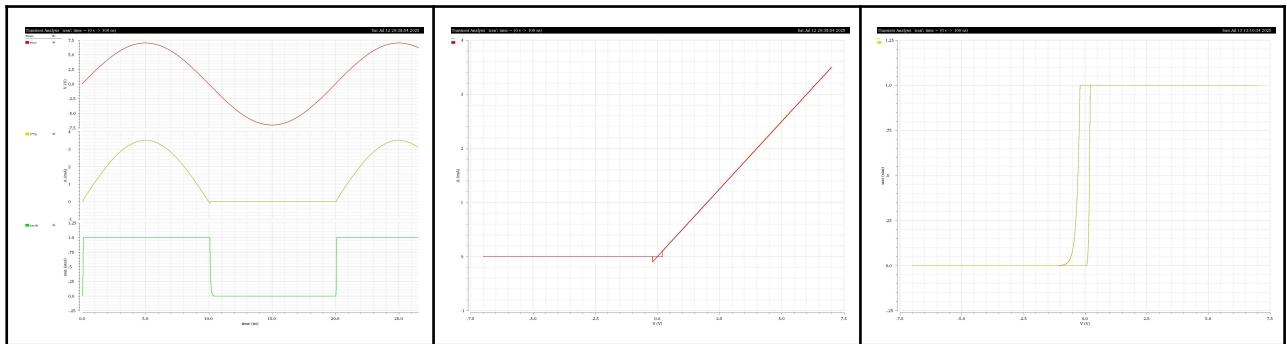
Hình 4.4. Dạng sóng I-V và X-V khi $\alpha=3$.

5. Khảo sát ảnh hưởng của điện áp đến mô hình

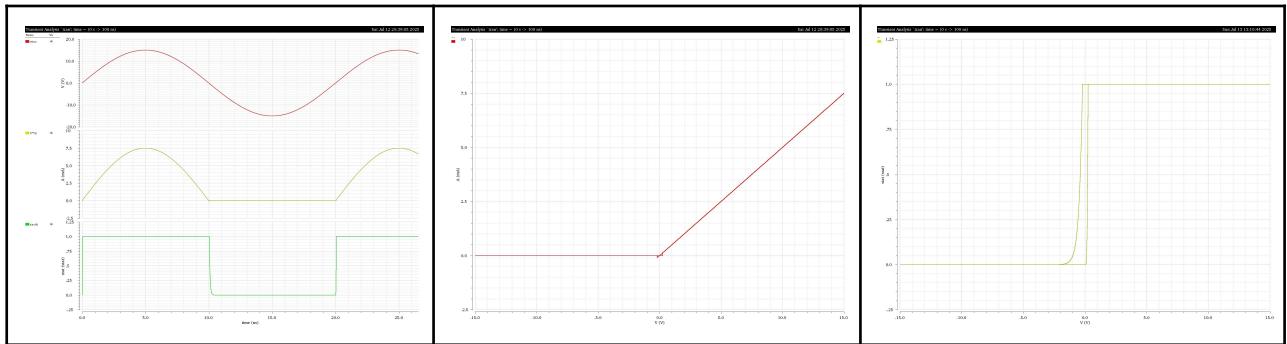
Mô phỏng các thông số trong Bảng . Các thông số mô hình V-TEAM với tần số F=50MHz, $\tau=56\text{pS}$, $\alpha=3$.



Hình 5.1. Dạng sóng I-V và X-V khi VDD=3V.



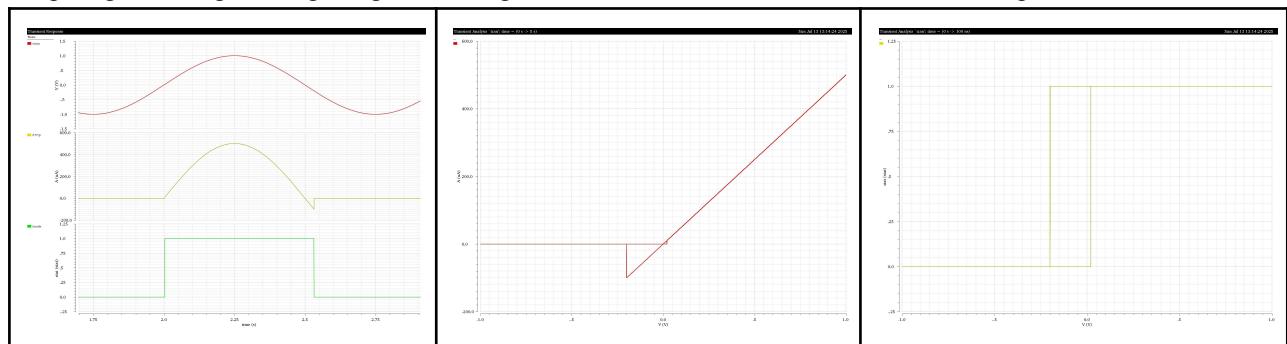
Hình 5.2. Dạng sóng I-V và X-V khi VDD=7V.



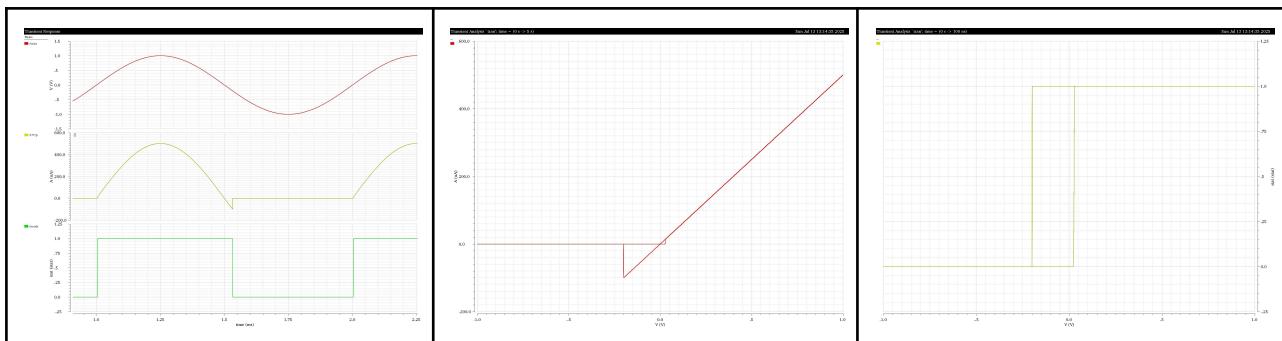
Hình 5.3. Dạng sóng I-V và X-V khi VDD=15V.

6. Khảo sát ảnh hưởng của tần số đến mô hình

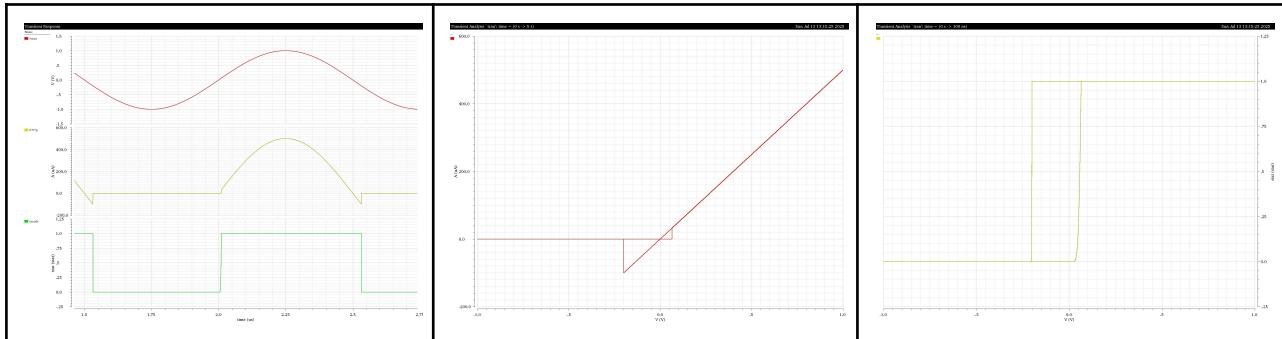
Mô phỏng các thông số trong Bảng . Các thông số mô hình V-TEAM với tần số $V_{DD}=1\text{V}$, $\tau=56\text{pS}$, $\alpha=3$.



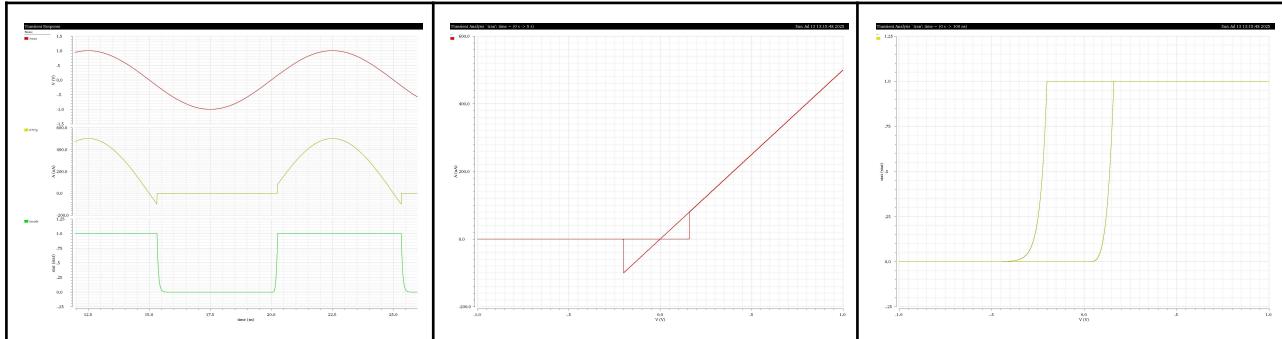
Hình 6.1. Dạng sóng I-t, V-t, X-t khi F=1Hz.



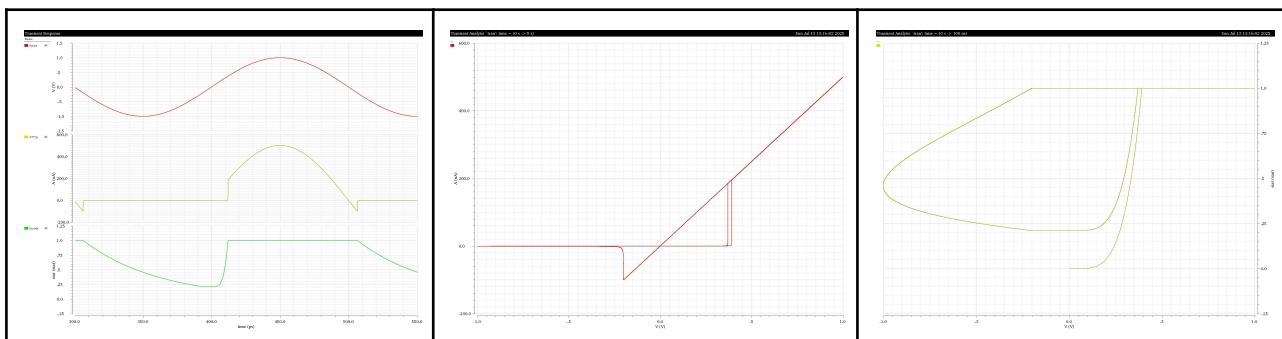
Hình 6.2. Dạng sóng I-t, V-t, X-t khi F=1KHz.



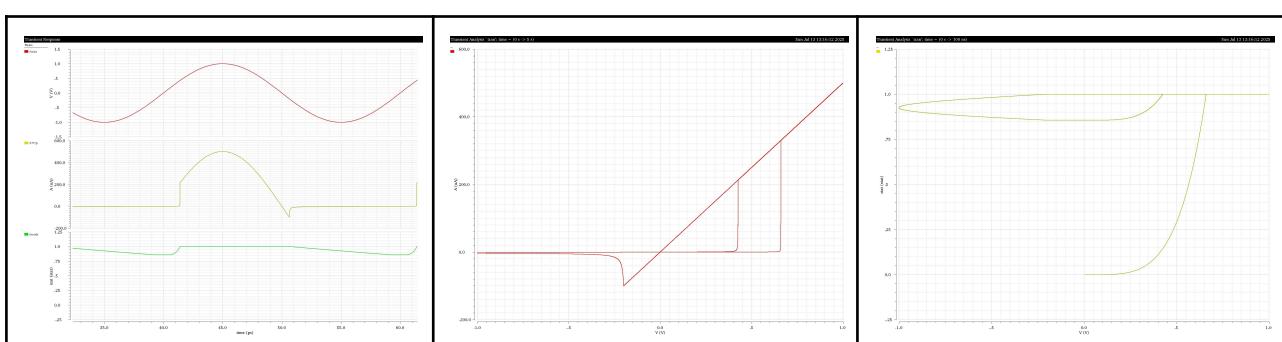
Hình 6.3. Dạng sóng I-t, V-t, X-t khi F=1MHz.



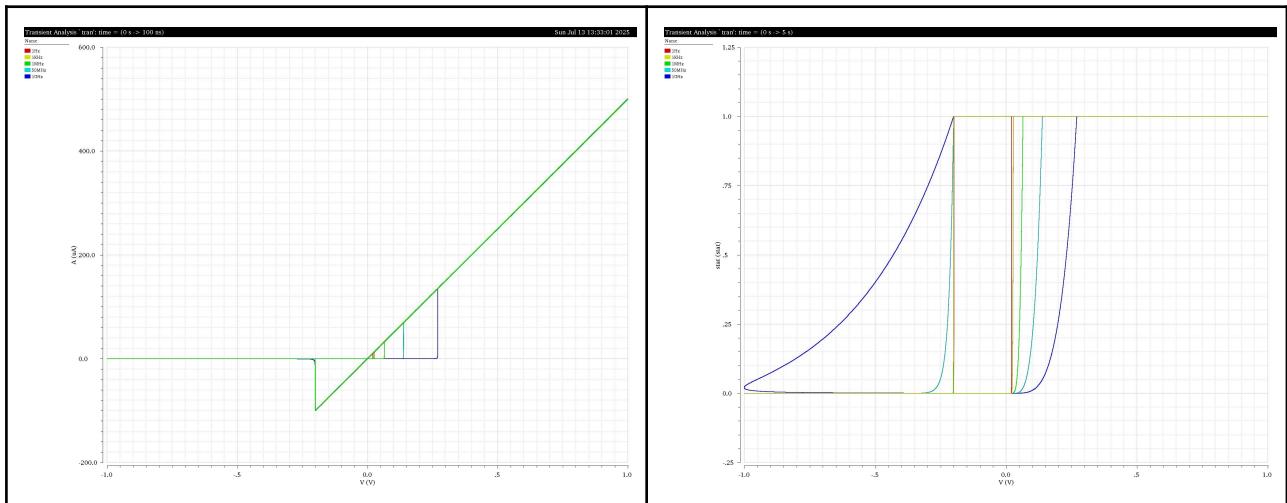
Hình 6.4. Dạng sóng I-t, V-t, X-t khi F=100MHz.



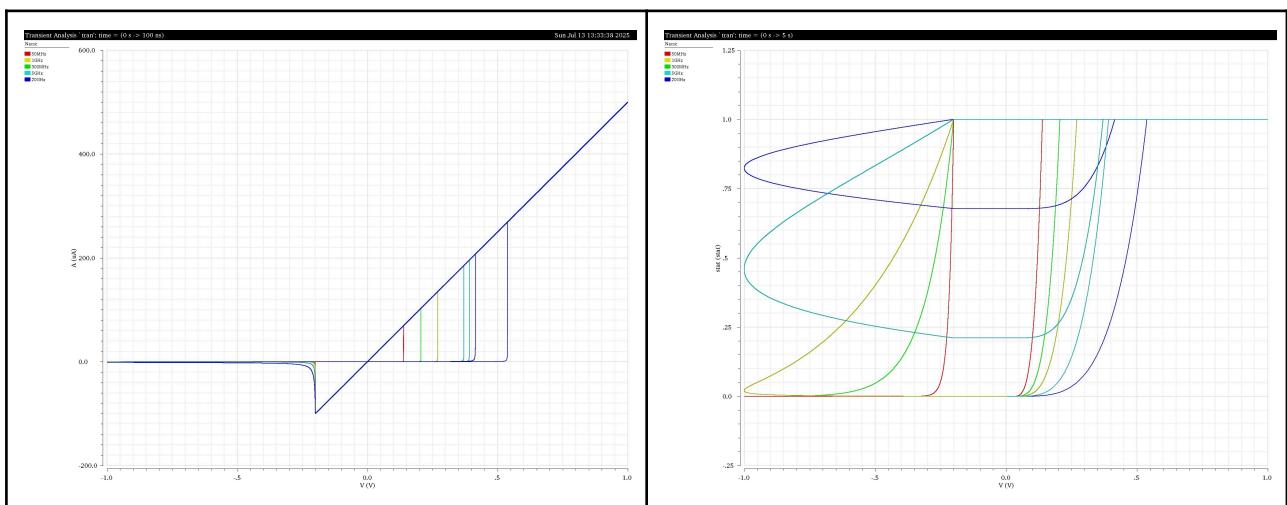
Hình 6.5. Dạng sóng I-t, V-t, X-t khi F=5GHz.



Hình 6.6. Dạng sóng I-t, V-t, X-t khi F=50GHz.



Hình 6.7. Dạng sóng I-V với tần số khác nhau (1Hz, 1KHz, 1MHz, 50MHz, 1GHz).



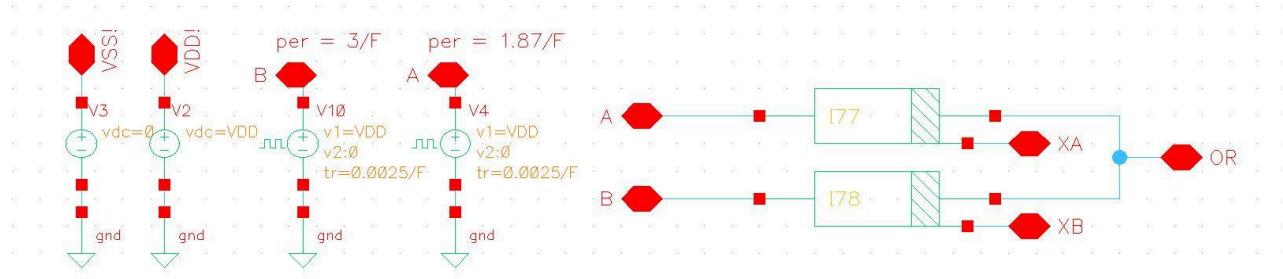
Hình 6.8. Dạng sóng X-V với tần số khác nhau (50MHz, 300MHz, 1GHz, 5GHz, 20GHz).

7. Cổng OR sử dụng V-TEAM Memristor

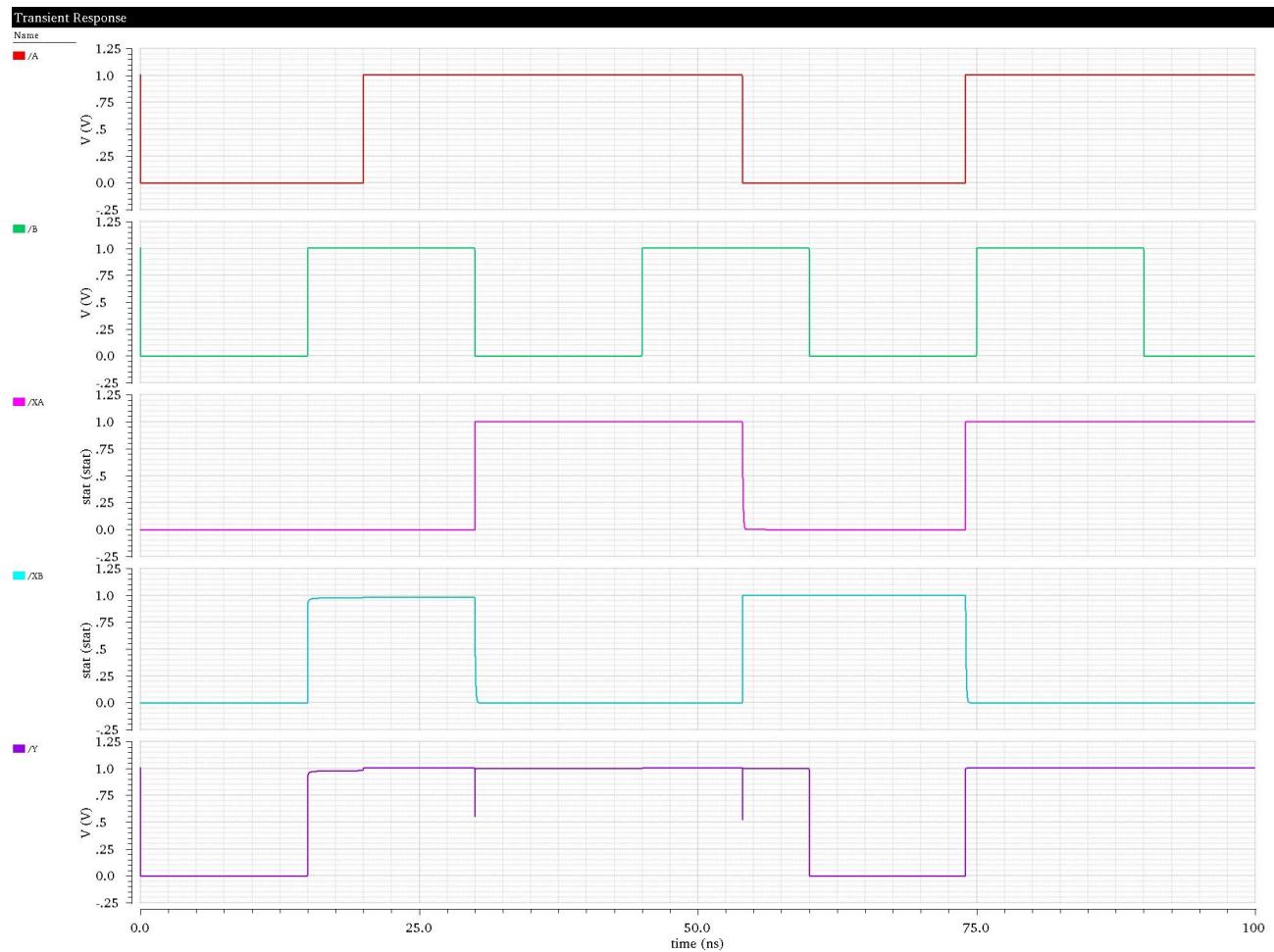
Bảng 7.1. Các thông số mô hình V-TEAM.

STT	KÝ HIỆU	GIÁ TRỊ	STT	KÝ HIỆU	GIÁ TRỊ
1	α	3	7	R_{ON}	$2K\Omega$
2	β	1	8	R_{OFF}	$5M\Omega$
3	τ	56pS	9	X_{ON}	1
4	k	$5e7$	10	X_{OFF}	0
5	V_h	-0.2V	11	X_{init}	0
6	V_{th}	0.02V	12	I_{max}	10A

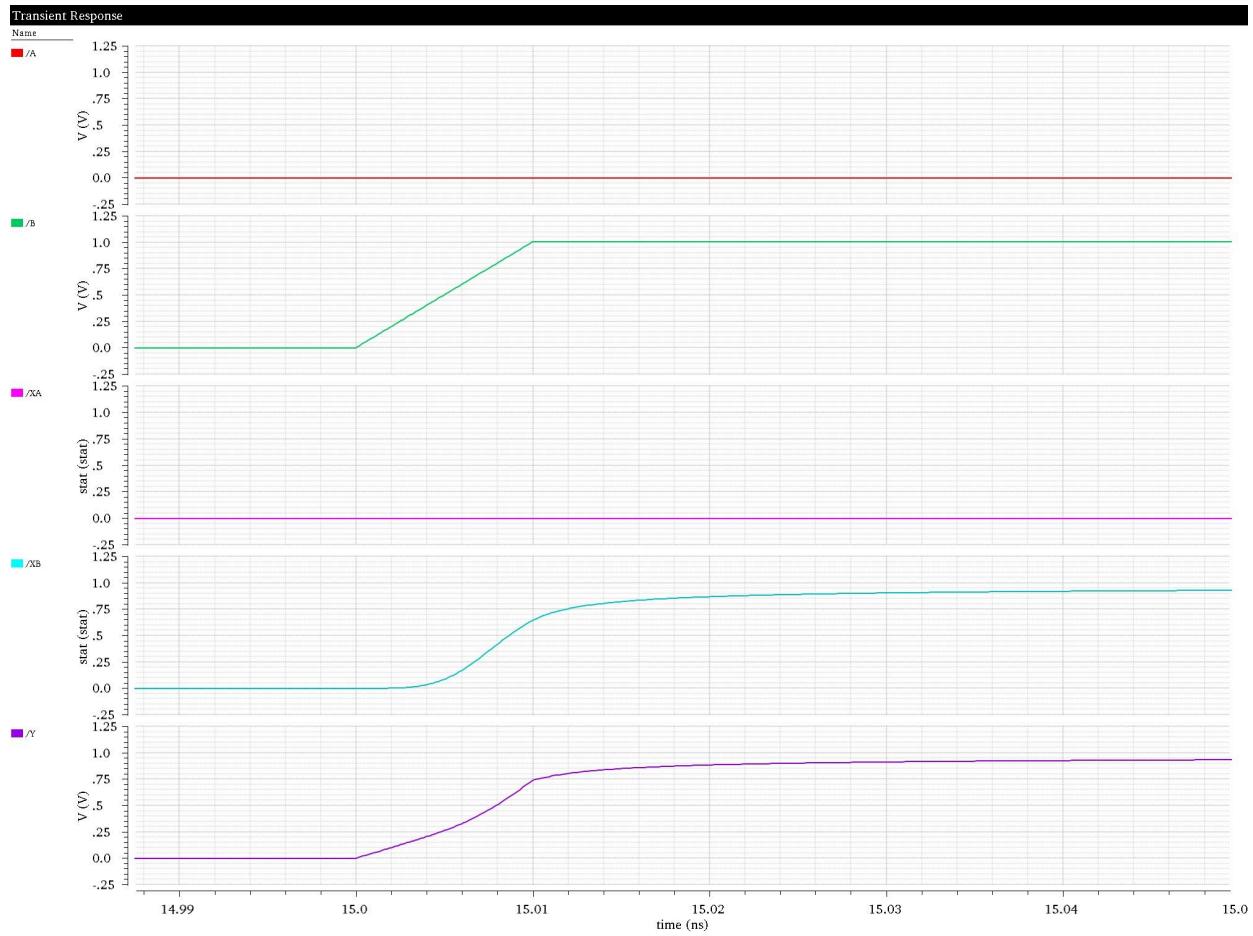
Hình bên dưới mô tả hai V-VTEAM Memristor mắc chung cực N tạo thành dạng sóng cổng OR (MR_OR).



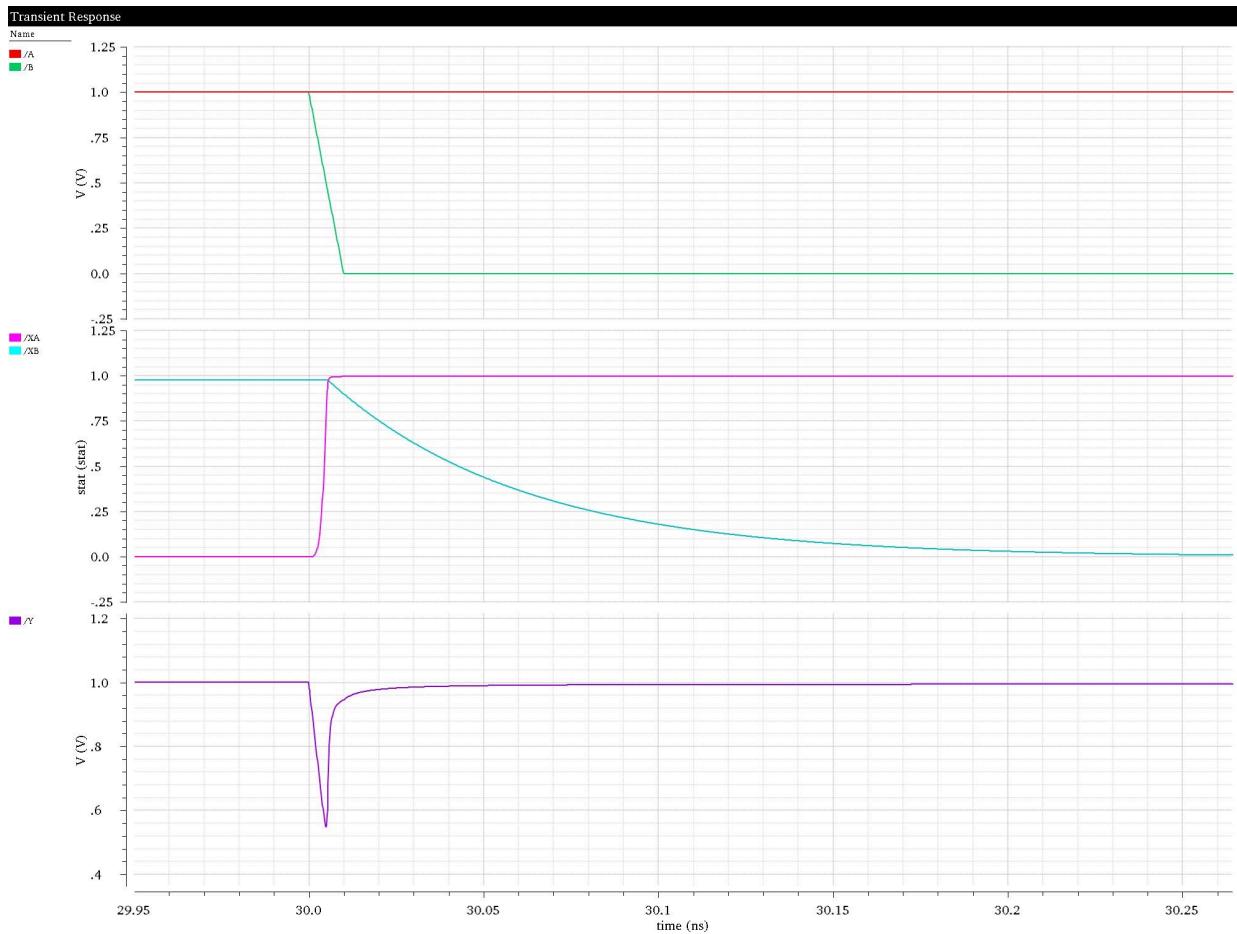
Hình 7.1. Sơ đồ nguyên lý công OR, nguồn DC, nguồn xung vuông.



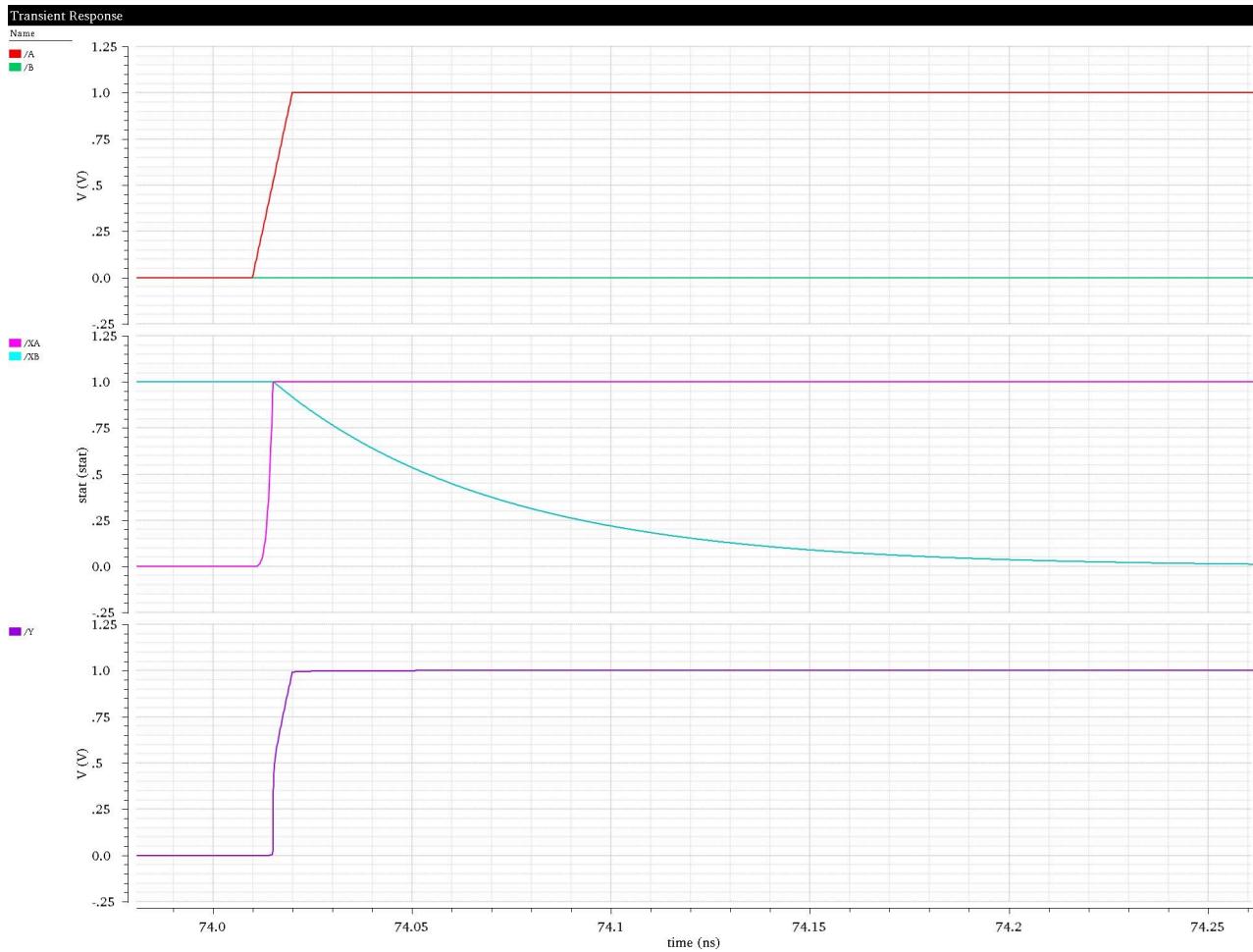
Hình 7.2. Dạng sóng ngõ ra công OR.



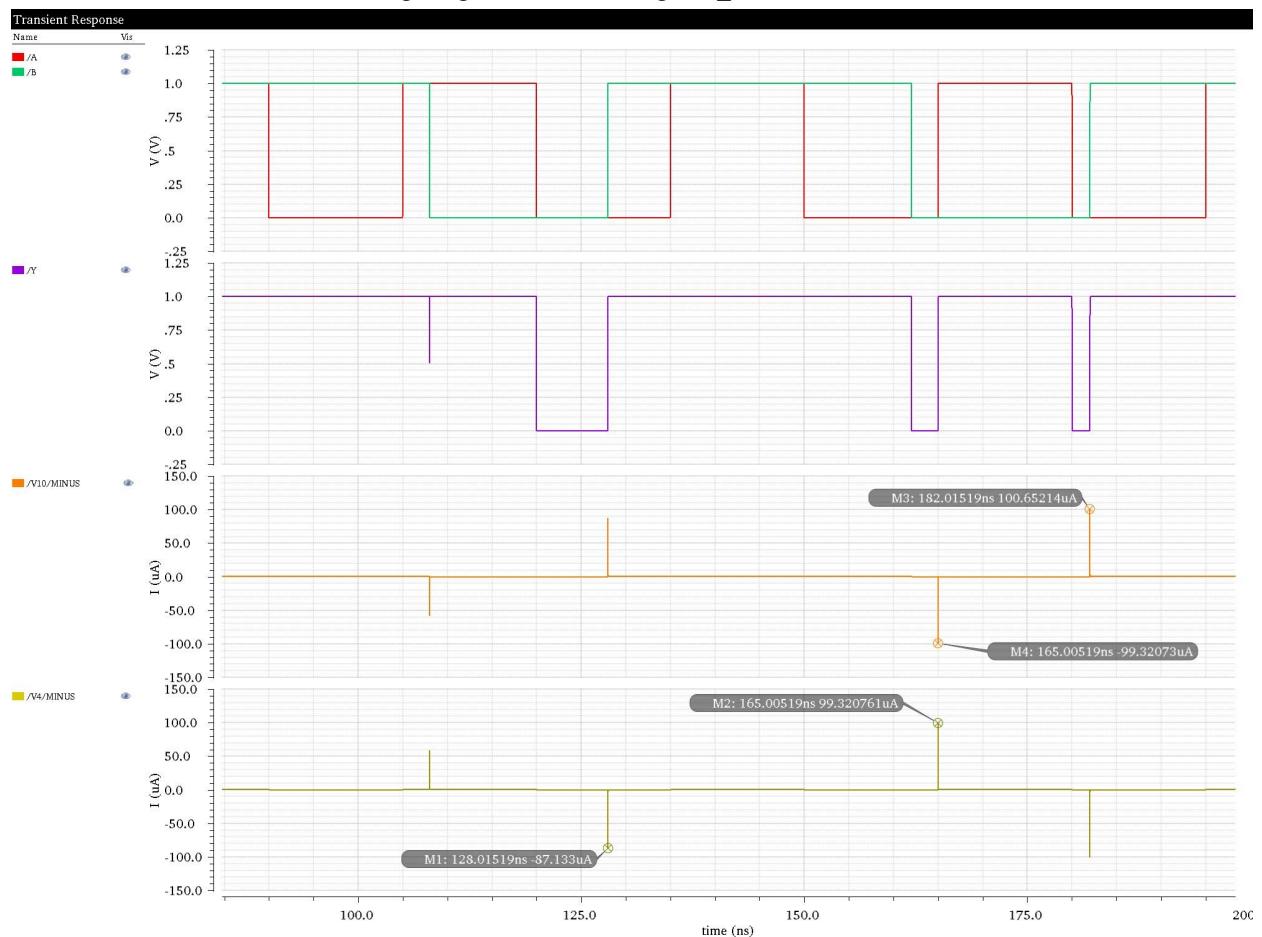
Hình 7.3. Dạng sóng cạnh lên của cỗng MR_OR, VDD=1V, F=50MHz.



Hình 7.4. Dạng sóng dưới ngưỡng của cỗng MR_OR, VDD=1V, F=50MHz.

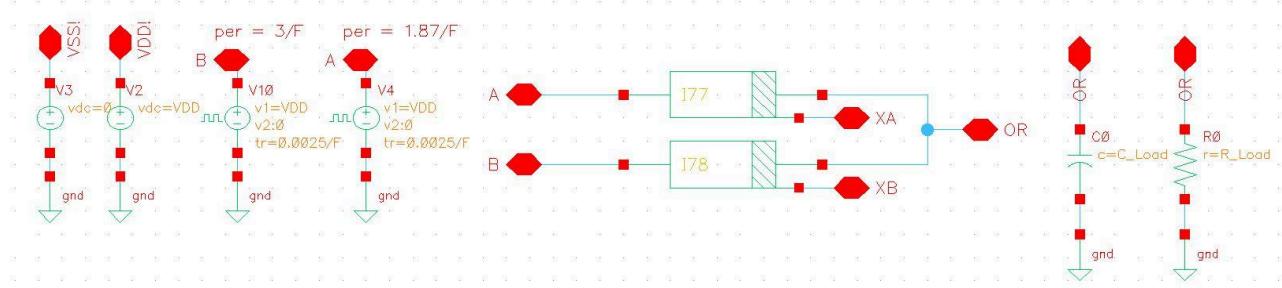


Hình 7.5. Dạng sóng cạnh lèn của công MR_OR, VDD=1V, F=50MHz.



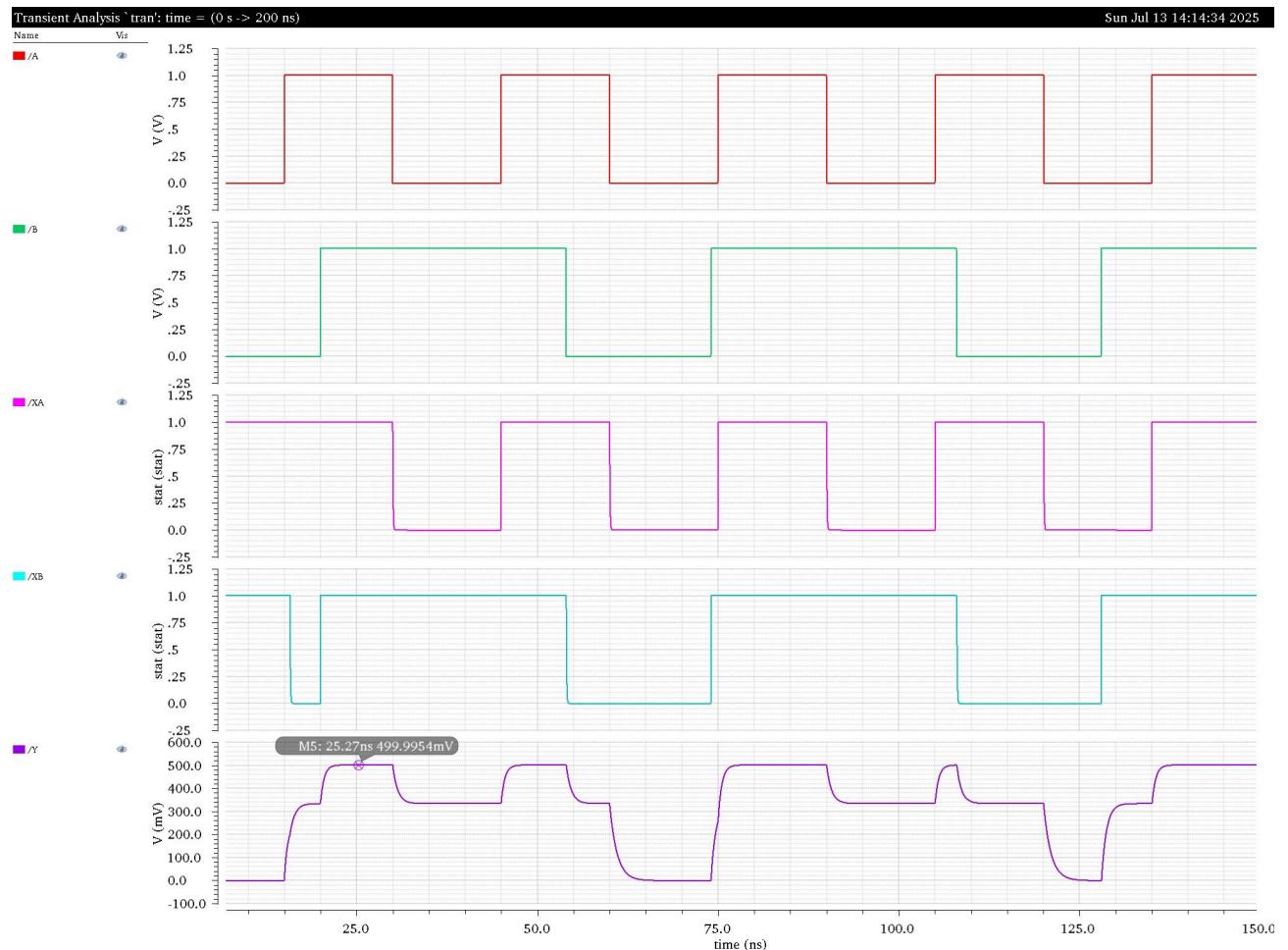
Hình 7.6. Dạng sóng dòng điện nguồn A (/V4/MINUS), B (/V10/MINUS) của MR_OR tại VDD=1V, F=50MHz.

Thực hiện khảo sát ngõ ra và công suất tiêu thụ (thông qua dòng điện tiêu thụ) với tải RC. Hình bên dưới mô tả sơ đồ nguyên lý cỗng OR (MR_OR) với tải RC.



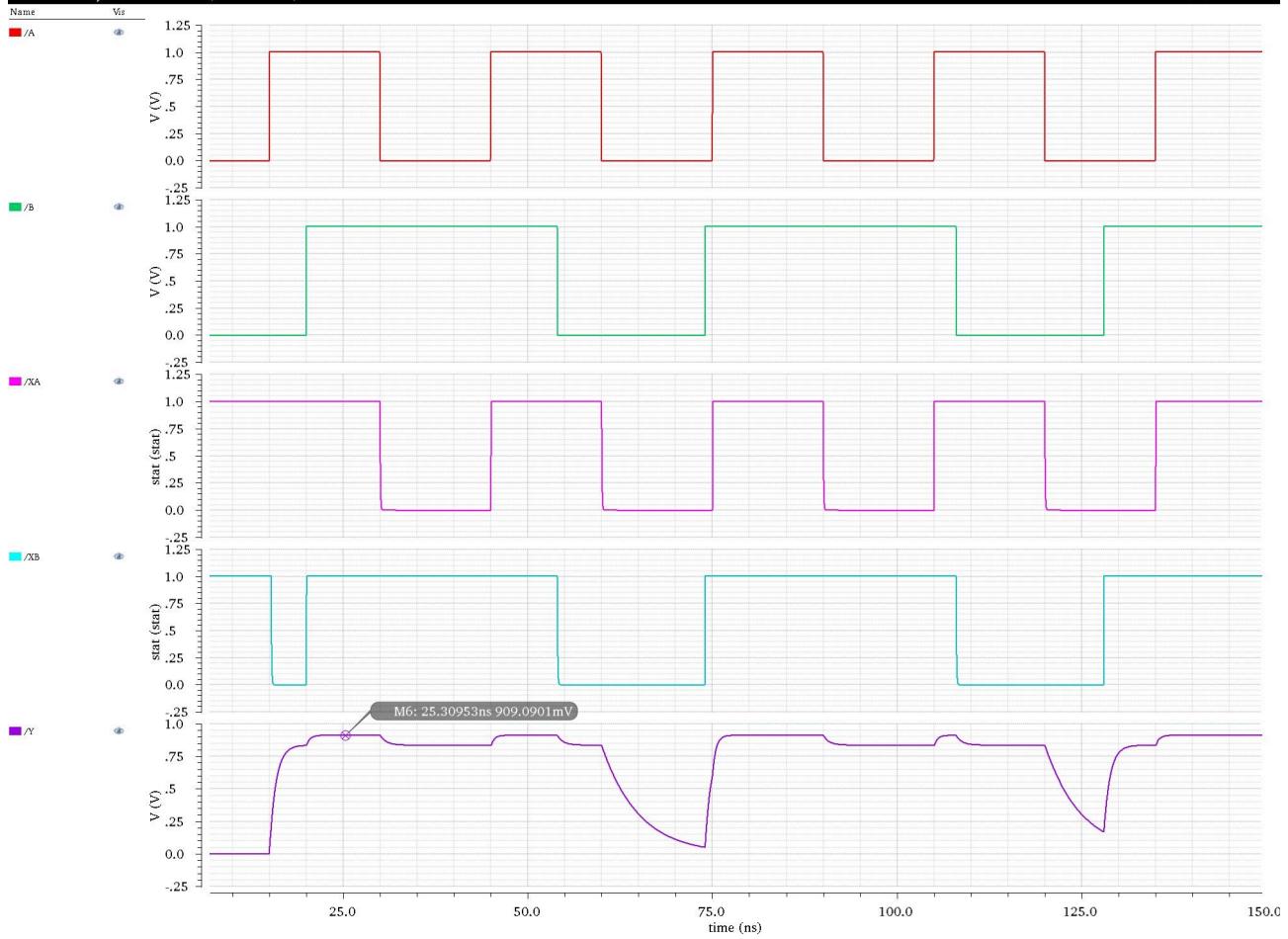
Hình 7.7. Sơ đồ nguyên lý cỗng OR, nguồn DC, nguồn xung vuông, tải RC.

Mô phỏng cỗng MR_OR với $V_{DD}=1V$, $F=50MHz$ và các cặp giá trị (C_{Load} , R_{Load}) khác nhau. Các hình bên dưới mô tả dạng sóng ngõ ra, dòng điện tiêu thụ của nguồn VDD, nguồn xung A, B với nhiều cặp giá trị C_{Load} , R_{Load} .



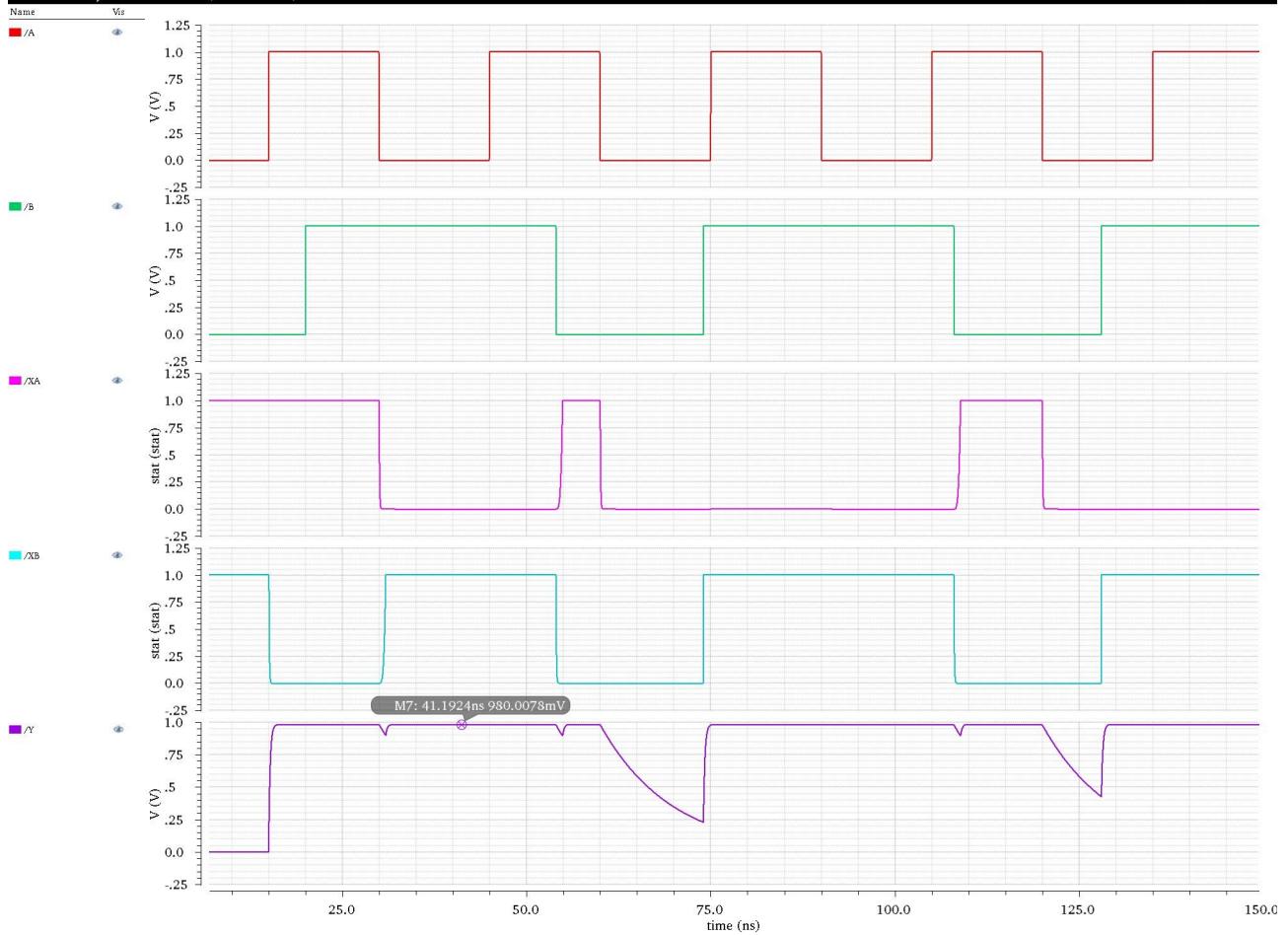
Hình 7.8. Dạng sóng ngõ ra cỗng MR_OR với tải (R ; C)=($1K\Omega$; $1pF$).

Nhận xét: Dạng sóng ngõ ra không ổn định, và điện áp mức cao dưới $500mV$ do tải điện trở quá thấp. Tải tụ điện không có ảnh hưởng quá nhiều đến thời gian cạnh xuông do điện trở tải thấp, có khả năng dẫn đến sai lệch logic.



Hình 7.9. Dạng sóng ngõ ra cổng MR_OR với tải ($R; C$)=($10K\Omega$; $500fF$).

Nhận xét: Với tải điện trở lớn hơn làm dạng sóng ngõ ra ổn định hơn. Điện áp ngõ ra mức cao đạt $900mV$. Tải tụ điện làm tăng thời gian cạnh xuống đáng kể.



Hình 7.10. Dạng sóng ngõ ra cổng MR_OR với tải ($R; C = (100K\Omega; 100fF)$.

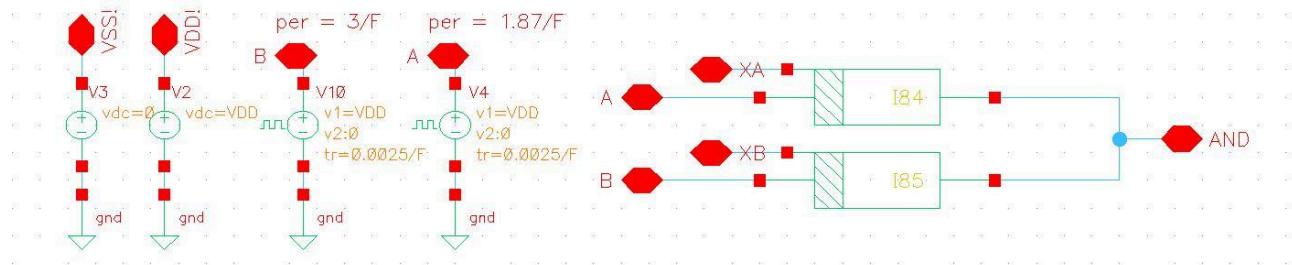
Nhận xét: Với tải điện trở lớn hơn làm cho dạng sóng ngõ ra ổn định hơn. Điện áp ngõ ra mức cao đạt 980mV. Tải tụ điện làm tăng đáng kể thời gian cạnh xuống, có khả năng dẫn đến sai lệch logic.

8. Cỗng AND sử dụng V-VTEAM Memristor

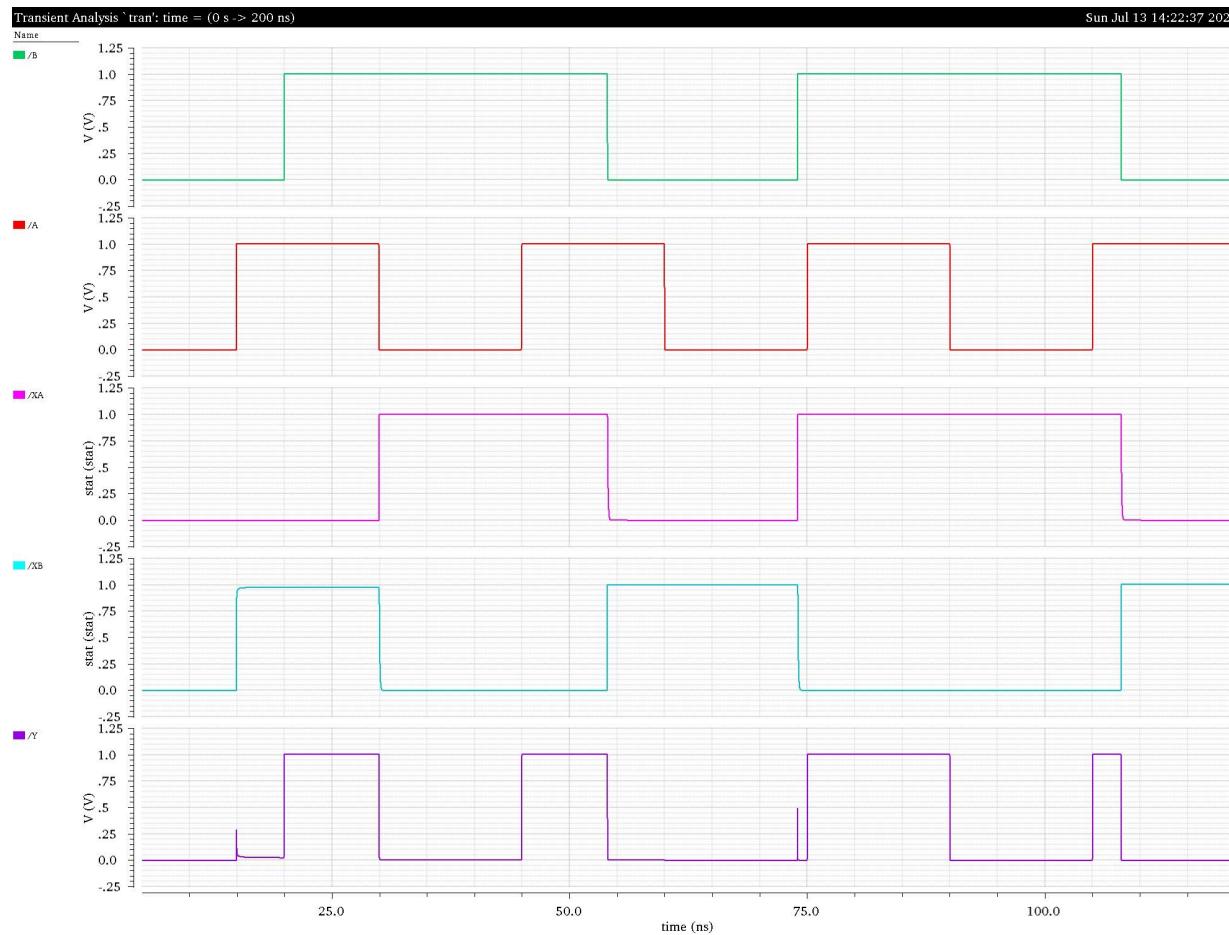
Bảng . Các thông số mô hình V-TEAM.

STT	KÝ HIỆU	GIÁ TRỊ	STT	KÝ HIỆU	GIÁ TRỊ
1	α	3	7	R_{ON}	$2K\Omega$
2	β	1	8	R_{OFF}	$5M\Omega$
3	τ	56pS	9	X_{ON}	1
4	k	$5e7$	10	X_{OFF}	0
5	V_h	-0.2V	11	X_{init}	0
6	V_{th}	0.02V	12	I_{max}	3.5mA

Hình bên dưới mô tả hai V-VTEAM Memristor mắc chung cực P tạo thành dạng sóng cỗng AND (MR_AND).

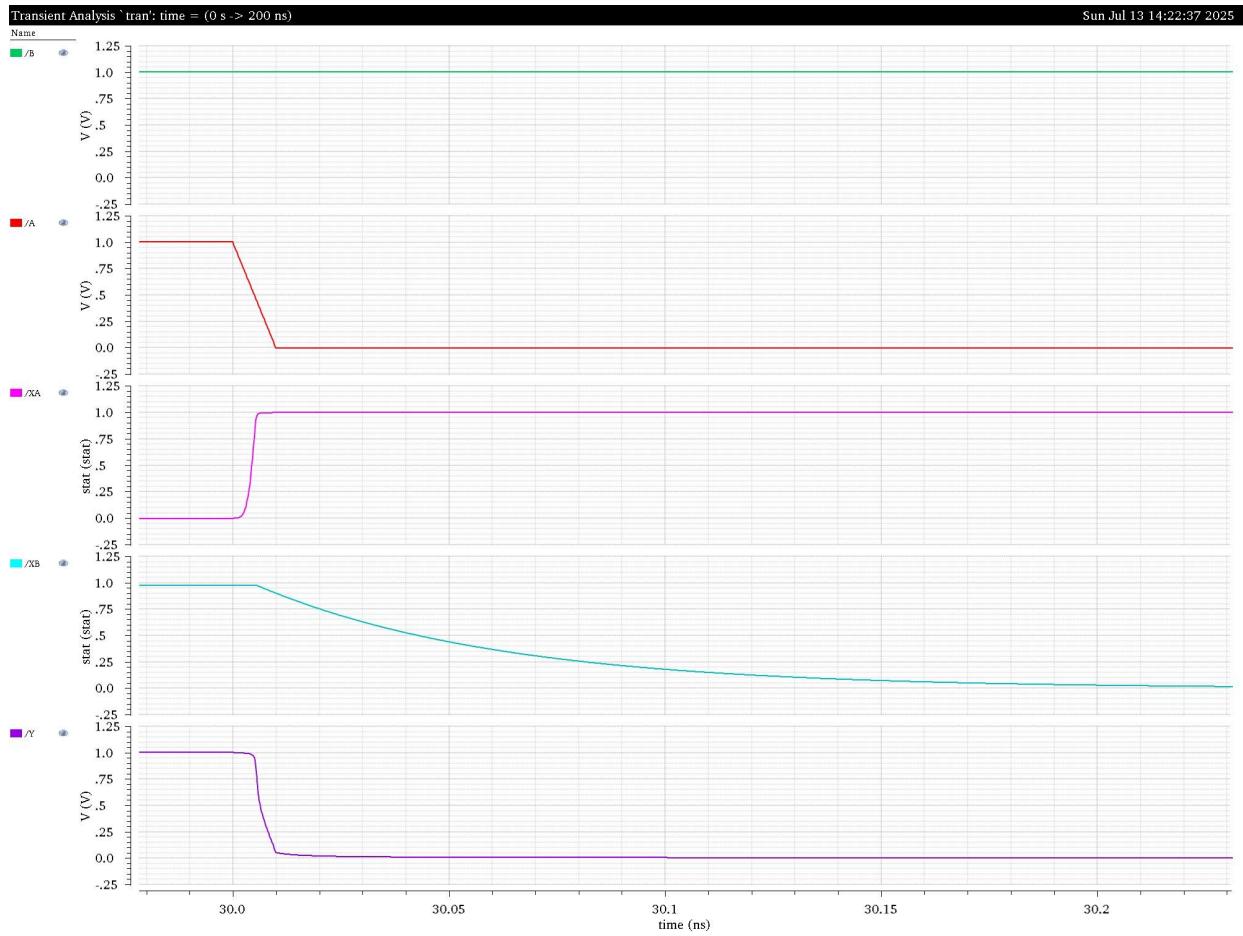


Hình 8.1. Sơ đồ nguyên lý cỗng AND, nguồn DC, nguồn xung vuông.

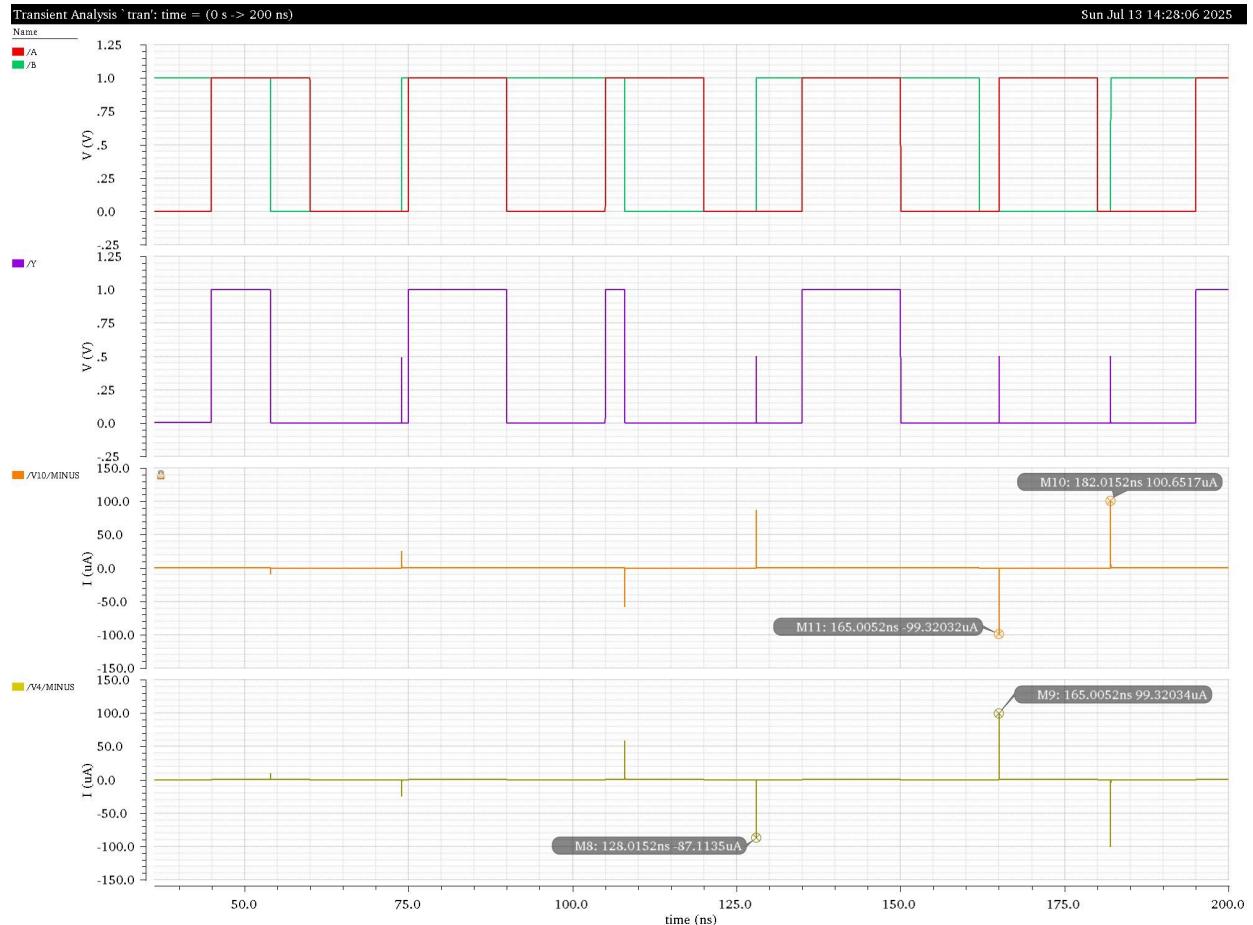


Hình 8.3. Dạng sóng ngõ ra cỗng MR_AND và biến trạng thái XA, XB.

Nhận xét: Cỗng AND hoạt động đúng logic. Tuy nhiên có các khoảng vượt/dưới ngưỡng do độ trễ pha XA, XB.

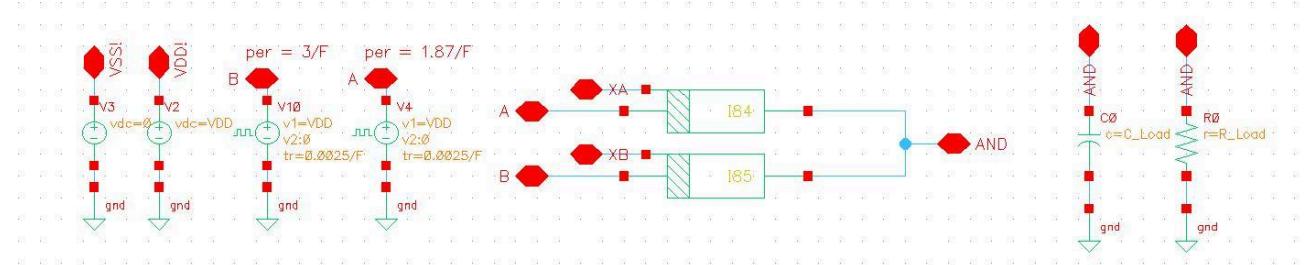


Hình 8.4. Dạng sóng ngõ ra tại cạnh xuống.



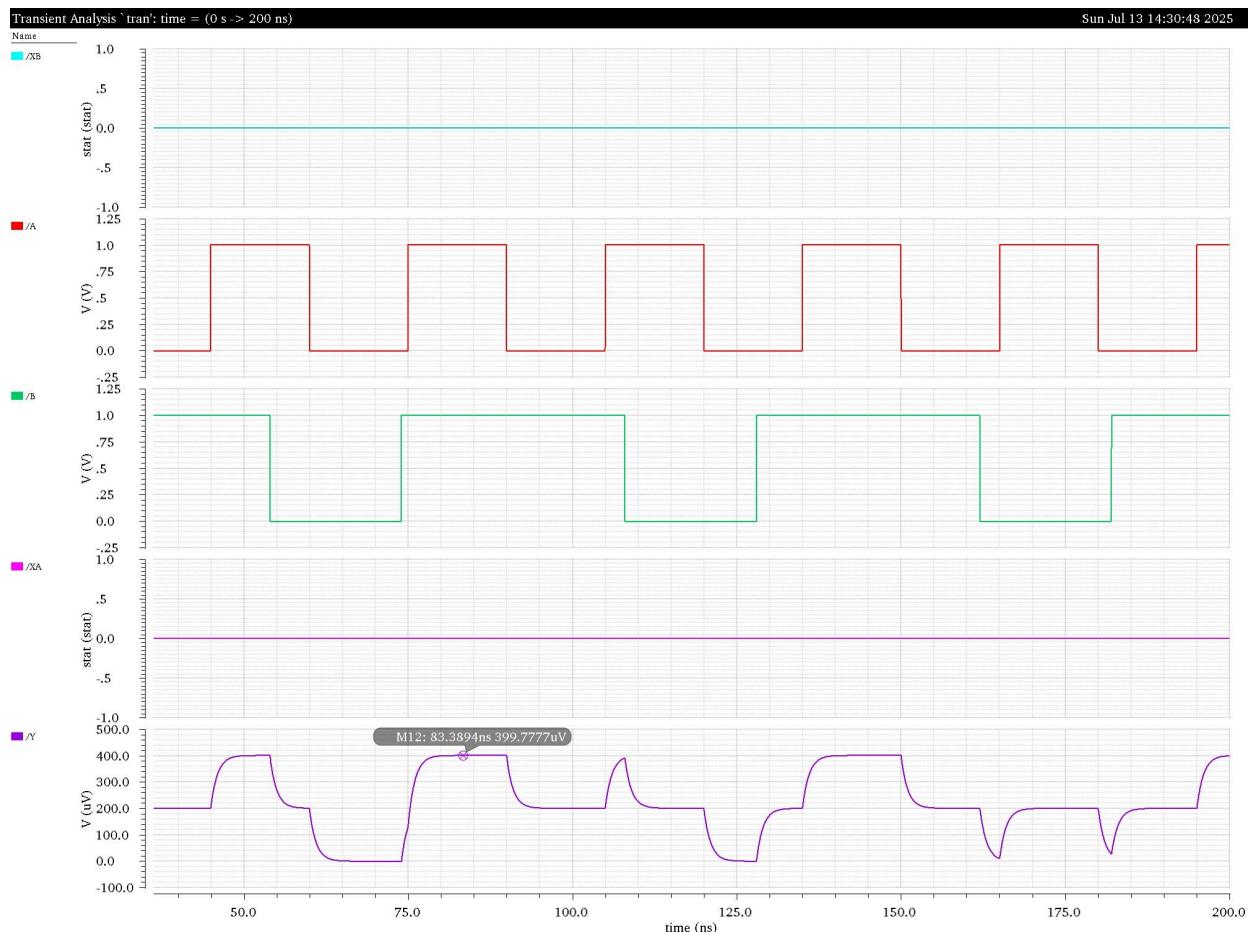
Hình 8.5. Dạng sóng dòng điện nguồn A (/V4/MINUS), B (/V10/MINUS) của MR_OR tại VDD=1V, F=50MHz.

Thực hiện khảo sát ngõ ra và công suất tiêu thụ (thông qua dòng điện tiêu thụ) với tải RC. Hình bên dưới mô tả sơ đồ nguyên lý cỗng AND (MR_AND) với tải RC.



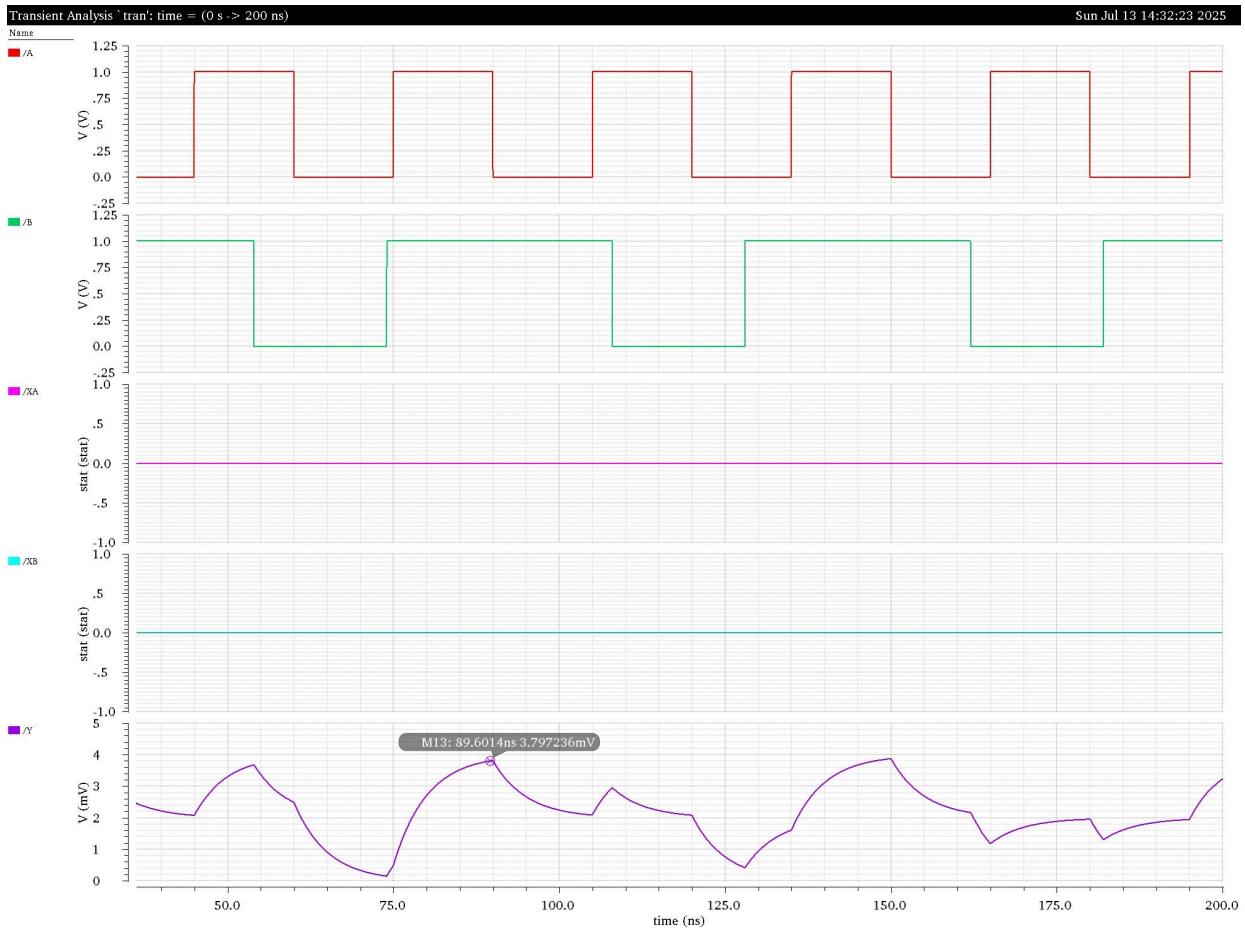
Hình 8.5. Sơ đồ nguyên lý cỗng AND, nguồn DC, nguồn xung vuông, tải RC.

Mô phỏng cỗng MR_AND với $VDD=1V$, $F=50MHz$ và các cặp giá trị (C_Load , R_Load) khác nhau. Các hình bên dưới mô tả dạng sóng ngõ ra, dòng điện tiêu thụ của nguồn VDD, nguồn xung A, B với nhiều cặp giá trị C_Load , R_Load .



Hình 8.6. Dạng sóng ngõ ra cỗng MR_AND với tải (R ; C)=($1K\Omega$; $1pF$).

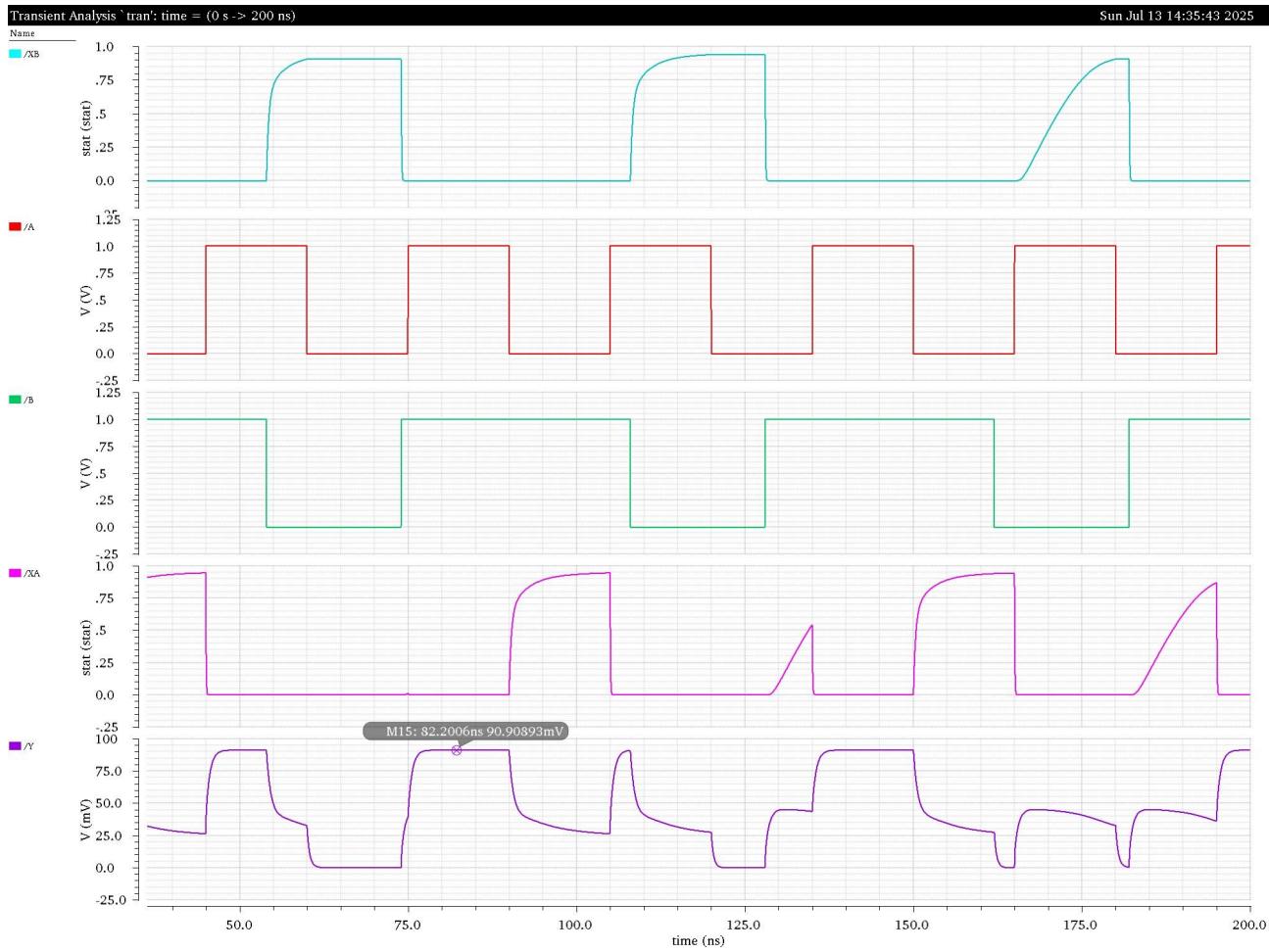
Nhận xét: Điện áp mức cao dưới $0.5mV$ do tải điện trở quá thấp, ngưỡng điện áp $|Vh| > |Vth|$.



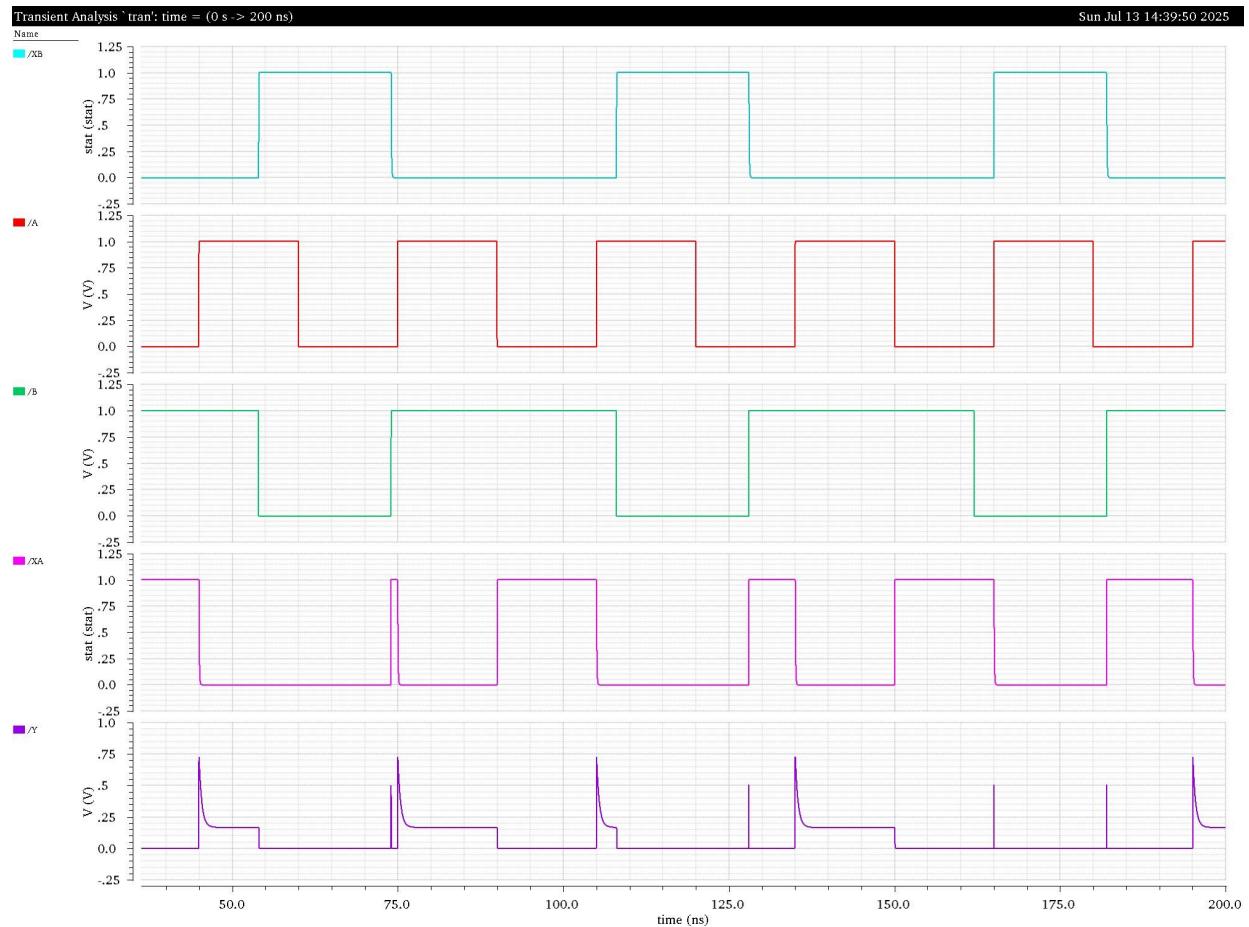
Hình 8.7. Dạng sóng ngõ ra công MR_AND với tải ($R; C=(10K\Omega; 500fF)$.



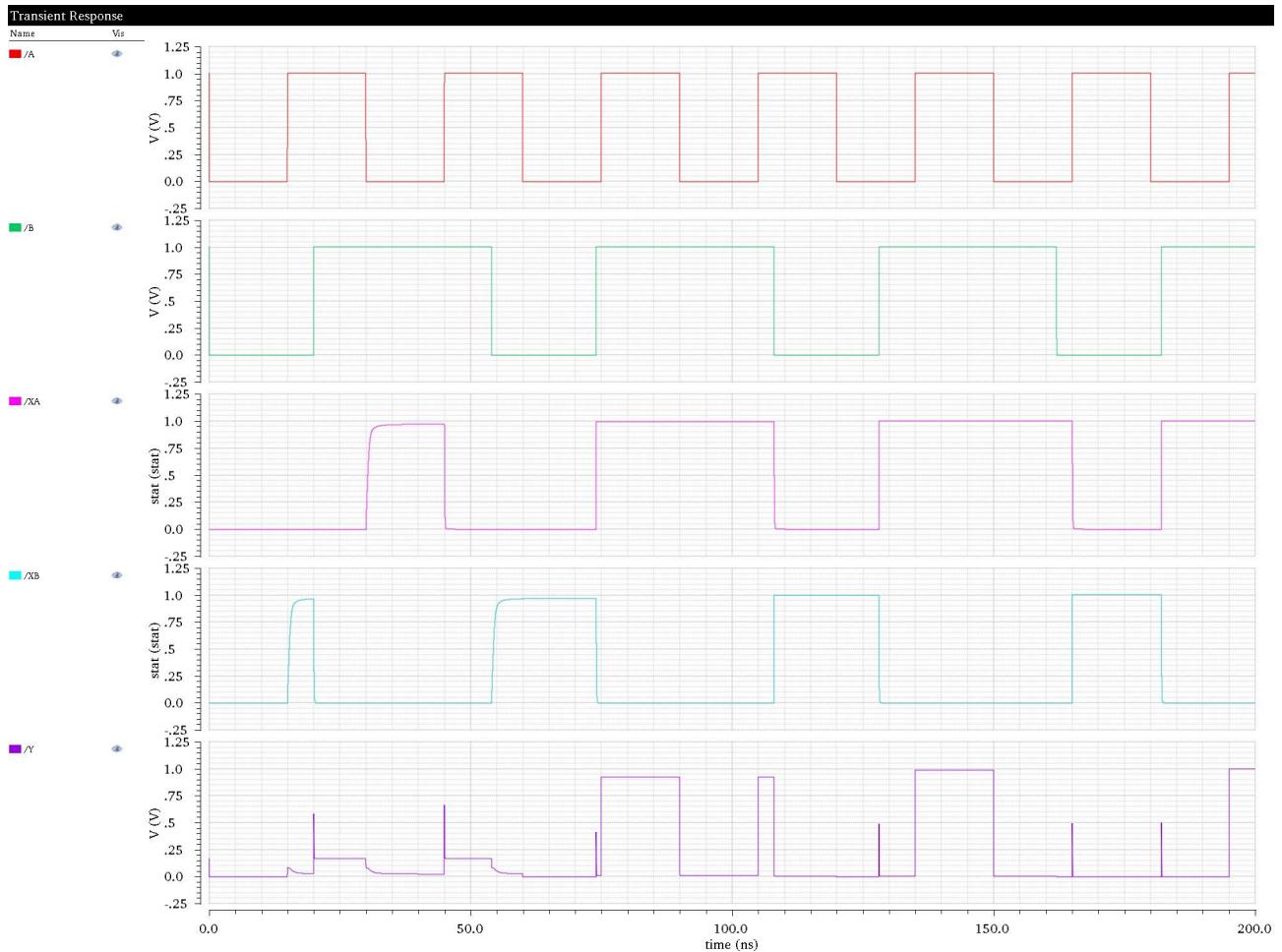
Hình 8.8. Dạng sóng ngõ ra công MR_AND với tải ($R; C=(100K\Omega; 100fF)$.



Hình 8.9. Dạng sóng ngõ ra cỗng MR_AND với tải ($R; C$)=($250K\Omega$; $2.5fF$).



Hình 8.10. Dạng sóng ngõ ra cỗng MR_AND với tải ($R; C$)=($500K\Omega$; $1fF$).



Hình 8.11. Dạng sóng ngõ ra công MR_AND với tải ($R; C)=(500K\Omega; 0F)$.

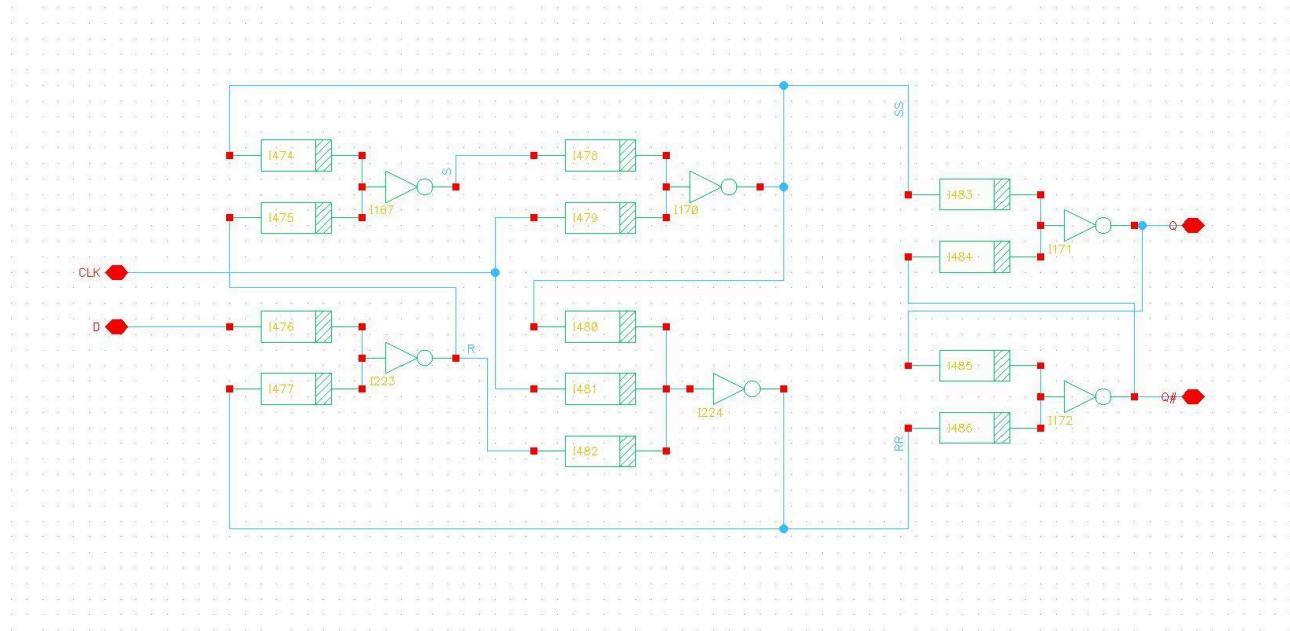
Nhận xét: $R < 250K\Omega$, $C > 2.5fF$, dạng sóng ngõ ra sẽ bất ổn định, gây lỗi logic. Công MR_AND chịu tải thấp hơn MR_OR.

9. Mô phỏng D-FF sử dụng V-VTEAM Memristor

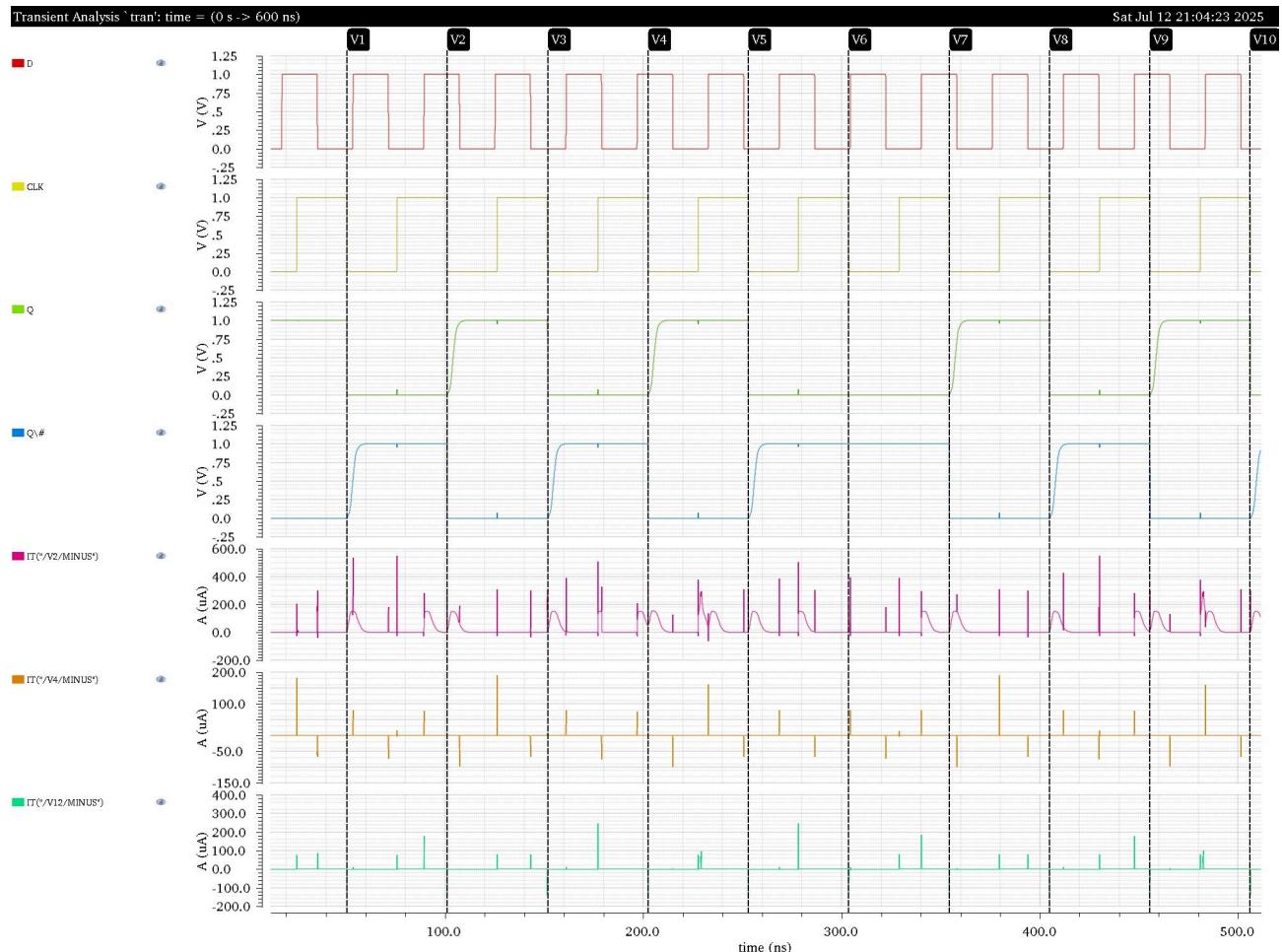
Bảng . Các thông số mô hình V-TEAM.

STT	KÝ HIỆU	GIÁ TRỊ	STT	KÝ HIỆU	GIÁ TRỊ
1	α	3	7	R_{ON}	$2K\Omega$
2	β	1	8	R_{OFF}	$5M\Omega$
3	τ	$56pS$	9	X_{ON}	1
4	k	$5e7$	10	X_{OFF}	0
5	V_h	-0.2V	11	X_{init}	0
6	V_{th}	0.02V	12	I_{max}	$3.5mA$

9.1. MR_DFF - CLK kích thích cạnh xuống

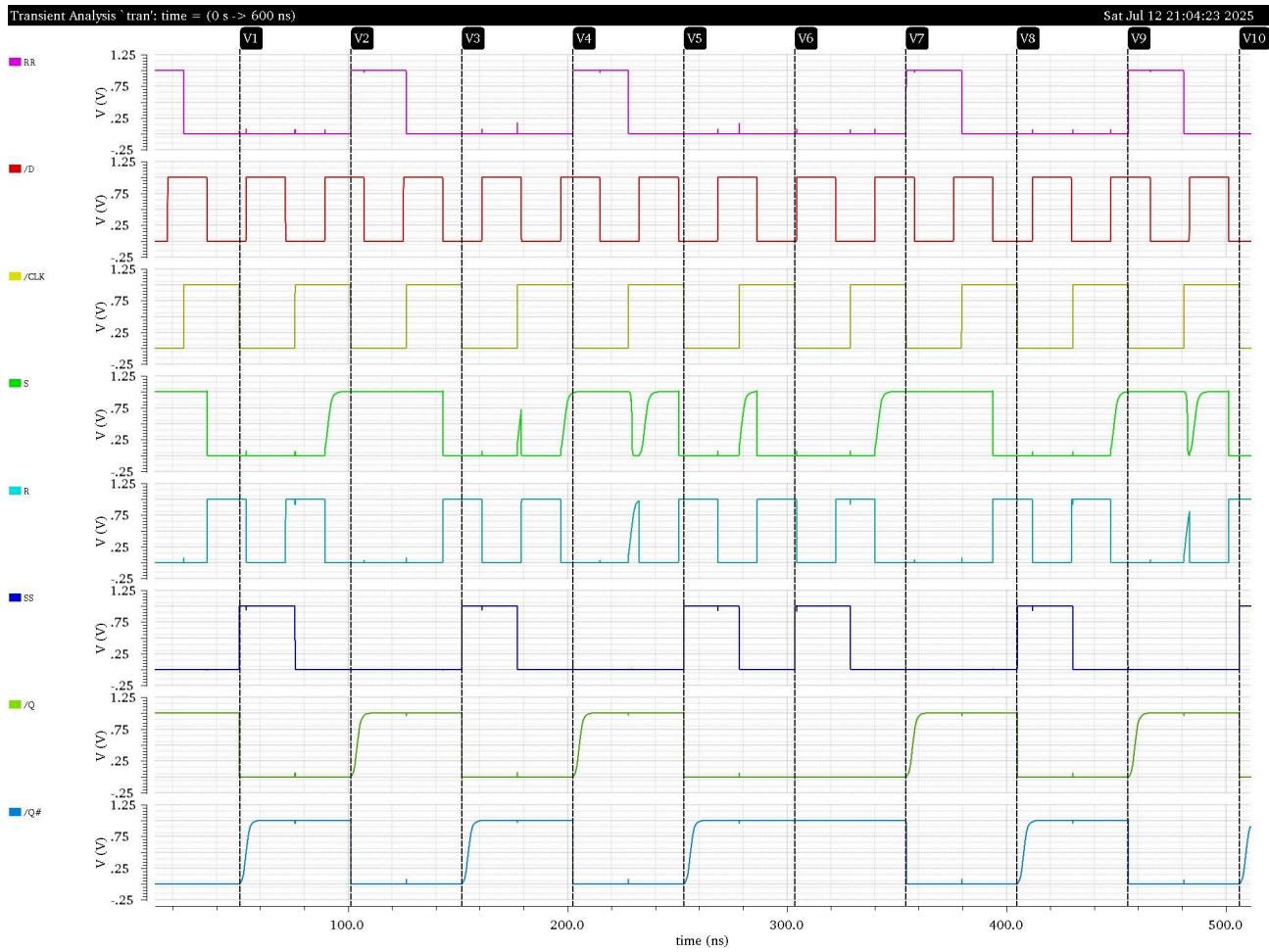


Hình 9.1.1. Sơ đồ nguyên lý D-FF CLK tác động cạnh xuống¹.



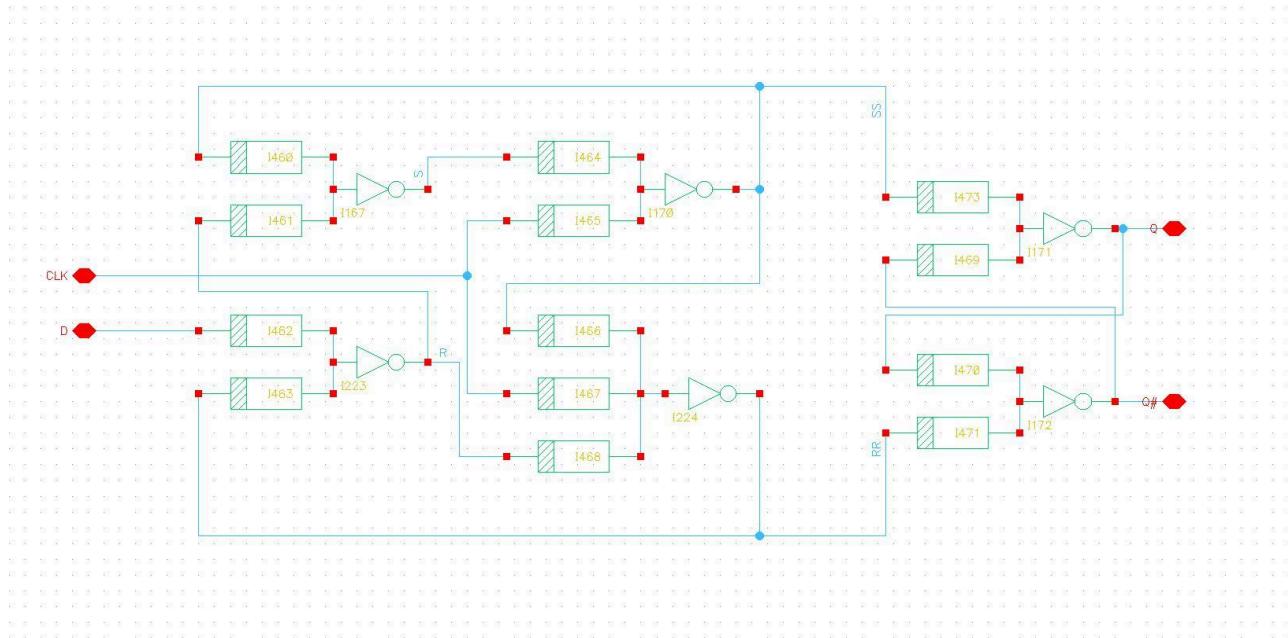
Hình 9.1.2. Dạng sóng D, CLK, Q, Q#, I_{VDD} (/V2/MINUS), I_{CLK} (/V4/MINUS), I_{VDD} (/V12/MINUS).

¹ G. Dai, W. Xie, X. Du, M. Han, T. Ni, and D. Wu, "Memristor-based D-flip-flop design and application in built-in self-test," *Electronics*, vol. 12, no. 14, p. 3019, Jul. 2023, doi: 10.3390/electronics12143019.

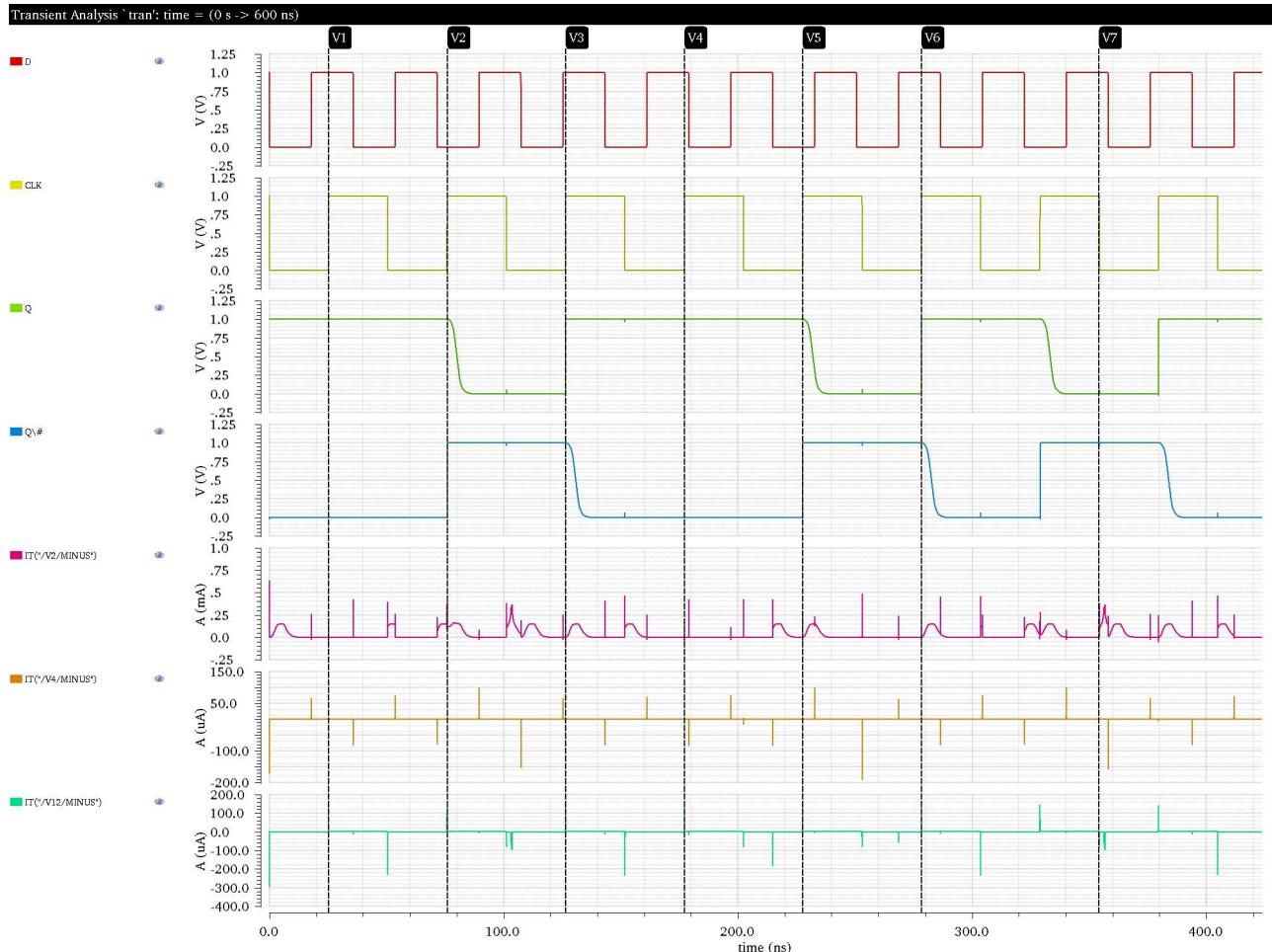


Hình 9.1.3. Dạng sóng theo sơ đồ nguyên lý (bao gồm R, S, RR, SS).

9.2. MR_DFF - CLK kích thích cạnh lên



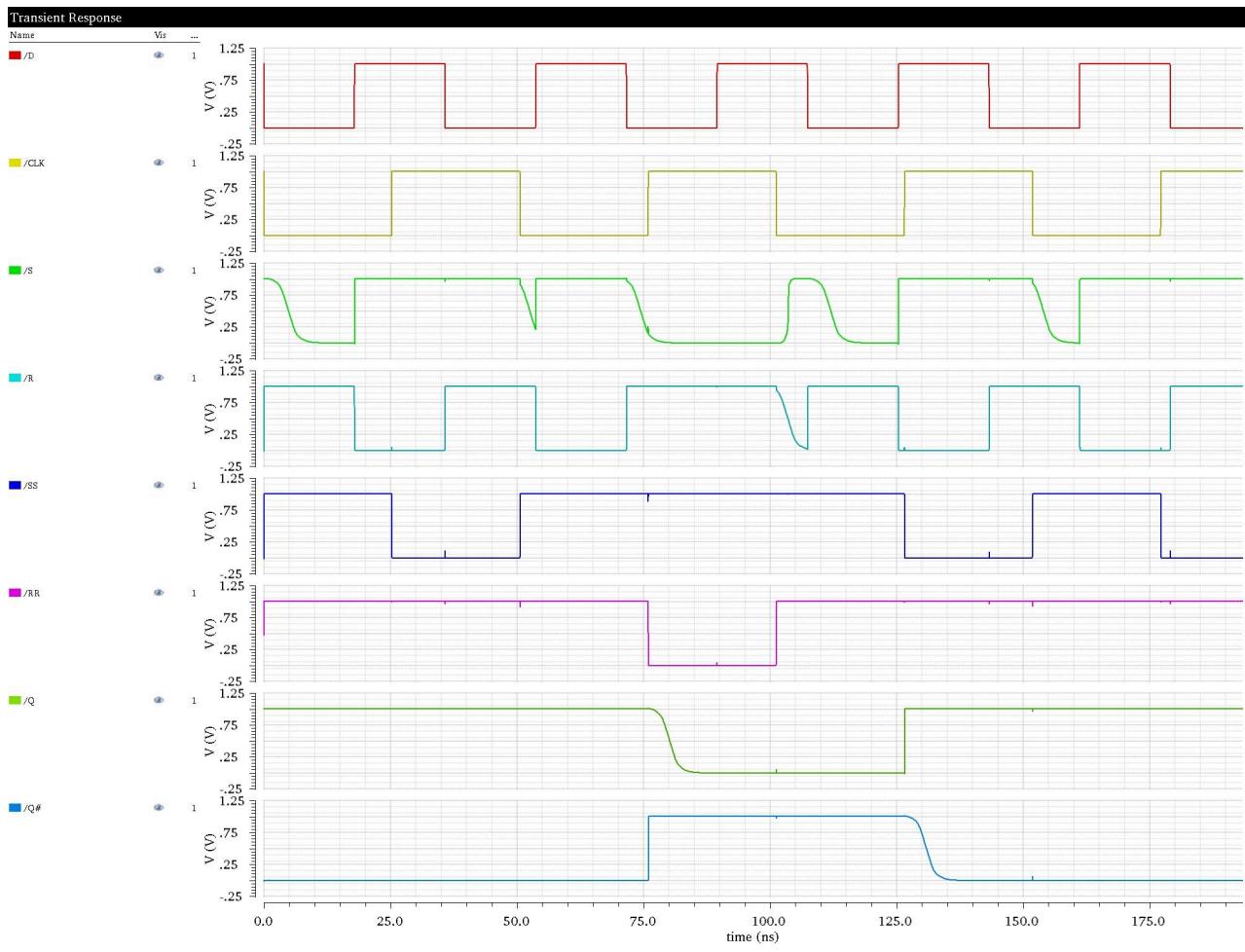
Hình 9.2.1. Sơ đồ nguyên lý D-FF CLK tác động cạnh lên.



Hình 9.2.2. Dạng sóng D, CLK, Q, Q#, I_{VDD} ($/V2/MINUS$), I_{CLK} ($/V4/MINUS$), I_{VDD} ($/V12/MINUS$).

Nhận xét giá trị dòng điện trung bình:

- + $I_{VDD_average} = 30,87\mu A$
- + $I_{CLK_average} = -67,03\mu A$
- + $I_{D_average} = -179,9nA$



Hình 9.2.3. Dạng sóng theo sơ đồ nguyên lý (bao gồm R, S, RR, SS).