(dành cho bậc đào tạo đại học hệ chính quy)

- Tên học phần: Nguyên lý Hệ điều hành

- Mã học phần: - Số tín chỉ: 2

Bài tập 1.

a. Xét 2 tiến trình P_1 và P_2 hoạt động trong hệ thống đơn vi xử lý với các tiến trình hợp tác tuần tự, thực hiện bất đồng bộ và cùng chia sẻ một đoạn code (và dữ liêu) sau:

```
P1: {
                                 P2:{
  shared int x;
                                    shared int x;
  x = 10;
                                    x = 10;
                                    while (1) {
  while (1)
     x = x - 1;
                                       x = x - 1;
     x = x + 1;
                                       x = x + 1;
     if (x != 10)
                                       if(x!=10)
       printf("x is %d",x)
                                       printf("x is %d",x)
     }
  }
                                    }
}
                                  }
```

- Chỉ ra chuỗi tuần tự (xen kẻ) quá trình thực hiện các lệnh trong đoạn code trên của 2 tiến trình P_1 và P_2 sao cho thông báo "x is 10" được in ra.
- Sử dụng phương pháp Semaphore để đồng bộ hóa 2 tiến trình P_1 và P_2 với đoạn code trên để đảm bảo câu lệnh printf ("x is % d", x) không bao giờ được thực hiện. **Xây dựng kịch bản để chứng minh.**
- b. Xét hệ thống bộ nhớ ảo với không gian địa chỉ có 16 trang, mỗi trang có kích thước 1K, ánh xạ vào bộ nhớ vật lý có 64 khung trang.
 - i) Đia chỉ logic bao gồm bao nhiêu bit?
 - ii) Địa chỉ vật lý bao gồm bao nhiêu bit?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 2.

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL		
	(Ready List)	(ms)		
P_1	0	4		
P_2	1	8		
P_3	3	2		
P_4	10	6		
P_5	12	5		

Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán SRT.

- b. Xét với hệ thống quản lý bộ nhớ cấp phát liên tục với các phân vùng có kích thước là 200 KB, 400 KB, 600 KB, 500 KB, 300 KB và 250 KB (theo thứ tự), cho biết các tiến trình (P1, P2, P3, P4) đến yêu cầu các vùng nhớ có kích thước lần lượt là 357 KB, 210 KB, 468 KB and 491 KB sẽ được cấp phát bộ nhớ như thế nào, nếu sử dụng:
 - Thuật toán First-Fit
 - Thuật toán Best-Fit
 - Thuật toán Worst-Fit

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 3.

a. Giả sử có hai tiến trình foo and bar hoạt động đồng thời và cùng chia sẻ 2 biến đèn báo S và R (được khỏi tạo bằng 1) và biến nguyên x (được khỏi tạo bằng 0).

```
void foo() {
                                   void bar( )
                                                 {
   do {
                                      do
      semWait (S);
                                         semWait (R);
      semWait (R);
                                         semWait (S);
            x++;
                                           X--;
      semSignal (S);
                                         semSignal (S);
      semSignal (R);
                                         semSignal (R);
   } while (1);
                                   } while (1);
 }
                                   }
```

- Nếu cả hai tiến trình hoạt động đồng thời thì có dẫn đến kết quả một hoặc cả hai tiến trình rơi vào trạng thái block mãi mãi không? Nếu có thì hãy chỉ ra câu lệnh mà ở đó một hoặc hai tiến trình sẽ rơi vào trạng thái block mãi mãi (Yêu cầu: Xây dựng kịch bản để chứng minh).
- b. Xét một hệ thống bộ nhớ theo mô hình phân trang một cấp. Không gian địa chỉ ảo là 4 MB và kích thước trang là 4 KB. Kích thước mỗi phần tử bảng trang cần tối đa bao nhiều byte để có thể lưu toàn bộ bảng trang vừa vặn trong một trang?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 4.

a. Giả sử có hai tiến trình foo and bar hoạt động đồng thời và cùng chia sẻ đèn báo biến S và R (được khỏi tạo bằng 1) và biến nguyên x (được khỏi tạo bằng 0).

```
void foo() {
                                   void bar( )
   do {
                                     do
      semWait (S);
                                         semWait (R);
      semWait (R);
                                         semWait (S);
            x++;
                                           X--;
      semSignal (S);
                                         semSignal (S);
       semSignal (R);
                                         semSignal (R);
   } while (1);
                                   } while (1);
 }
                                   }
```

- Nếu cả hai tiến trình hoạt động đồng thời thì có dẫn đến kết quả chỉ một tiến trình rơi vào trạng thái block mãi mãi không? Nếu có thì hãy chỉ ra câu lệnh mà ở đó một tiến trình sẽ rơi vào trạng thái block mãi mãi (Yêu cầu: Xây dựng kịch bản để chứng minh).
- b. Xét một hệ thống bộ nhớ theo mô hình phân trang một cấp. Không gian địa chỉ ảo là 4 GB và kích thước trang là 128 KB. Kích thước mỗi phần tử bảng trang cần tối đa bao nhiều byte để có thể lưu toàn bộ bảng trang vừa vặn trong một trang?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 5.

a. Xét trạng thái hệ thống: gồm 5 tiến trình, có 3 loại tài nguyên: A (10 cá thể), B (5 cá thể), C (7 cá thể). Tình trạng cấp phát của hệ thống như sau:

	Al	locatio	on	Max		
	A	В	С	A	В	С
P_0	0	1	0	7	5	3
P_1	2	0	0	3	2	2
P_2	3	0	2	9	0	2
P_3	2	1	1	2	2	2
P_4	0	0	2	4	3	3

Available					
A B C					
3 3 2					

- Xác định nội dung bảng *Need*.
- Hệ thống có ở trạng thái an toàn không?
- b. _Xét một hệ thống bộ nhớ theo mô hình phân trang một cấp. Không gian địa chỉ ảo là 128 TB và kích thước trang là 32 MB. Kích thước mỗi phần tử bảng trang cần tối đa bao nhiều byte để có thể lưu toàn bộ bảng trang vừa vặn trong một trang?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 6.

a. Xét một tập các tiến trình được mô tả như sau (1 dơn vị = 10ms):

Tiến trình	Thời điểm vào	Thời gian cần VXL	Độ ưu tiên
	(Ready List)	(ms)	(1 > 2 >)
P_1	0 ms	50ms	4
P_2	20 ms	20 ms	1
P_3	40 ms	100 ms	3
P_4	60 ms	40 ms	2

- Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán SJF (không độc quyền).
- Tính thời gian chờ trung bình của hệ thống theo từng thuật toán.
- **b.** Xét một hệ thống bộ nhớ theo mô hình phân trang một cấp. Không gian địa chỉ ảo là 256 MB và kích thước mỗi phần tử bảng trang là 4 bytes. Kích thước tổi thiểu của bảng trang cần là bao nhiêu byte để có thể lưu toàn bộ bảng trang vừa vặn trong một trang?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 7.

a. Xét trạng thái hệ thống: gồm 6 tiến trình, có 4 loại tài nguyên: A (15 các thể), B (6 các thể), C (9 cá thể), D (10 cá thể). Tình trạng cấp phát của hệ thống tại thời điểm T_0 như sau:

	Allocation				Max			
	A	В	С	D	A	В	С	D
P_0	2	0	2	1	9	5	5	5
P_1	0	1	1	1	2	2	3	3
P ₂	4	1	0	2	7	5	4	4
P ₃	1	0	0	1	3	3	3	2
P_4	1	1	0	0	5	2	2	1
P_5	1	0	1	1	4	4	4	4

- Tính giá trị mảng Available và Nội dung bảng *Need*.
- Hệ thống có ở trạng thái an toàn không?
- Với 1 yêu cầu (3,2,2,3) từ tiến trình P_5 , chỉ xem yêu cầu có được đáp ứng hay không? Giải thích.
- b. Xét một hệ thống bộ nhớ theo mô hình phân trang một cấp. Không gian địa chỉ ảo là 512 KB và kích thước mỗi phần tử bảng trang là 2 bytes. Kích thước tổi thiểu của bảng trang cần là bao nhiêu byte để có thể lưu toàn bộ bảng trang vừa vặn trong một trang?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 8.

	Allocation				Max			
	A	В	С	D	A	В	С	D
P_0	0	0	1	2	0	0	1	2
P_1	1	0	0	1	1	5	1	1
P_2	1	3	0	4	2	3	5	6
P_3	0	6	3	2	0	6	7	2
P_4	0	0	1	4	0	6	5	6

Available						
Α	В	С	D			
1	5	2	0			

- Hệ thống có ở trạng thái an toàn không?
- Với 1 yêu cầu (0,2,2,3) từ tiến trình P4, chỉ xem yêu cầu có được đáp ứng hay không? Giải thích.
- b. Xét một hệ thống bộ nhớ theo mô hình phân trang một cấp. Không gian địa chỉ ảo là 16 GB và kích thước mỗi phần tử bảng trang là 4 bytes. Kích thước tổi thiểu của bảng trang cần là bao nhiêu byte để có thể lưu toàn bộ bảng trang vừa vặn trong một trang?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 9.

a. Xét một tập các tiến trình được mô tả như sau (1 đơn vị = 10ms):

Tiến trình	Thời điểm vào	Thời gian cần VXL	Độ ưu tiên	
	(Ready List)	(ms)	(1 > 2 >)	
P_1	0 ms	50ms	4	
P_2	20 ms	20 ms	1	
P ₃	40 ms	100 ms	3	
P_4	60 ms	40 ms	2	

- Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán FIFO
 và Round Robin (quantum = 30ms).
- Tính thời gian chờ trung bình của hệ thống theo từng thuật toán.
 - **<u>b.</u>** Cho chuỗi truy xuất trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế LRU với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 10.

a. Xét trường hợp có 2 tiến trình P_1 và P_2 cùng thực hiện đồng thời đoạn code sau:

for (int
$$i = 0$$
; $i < 10$; $i++$)
$$count++; //biến count được khởi tạo ban đầu bằng 0$$

Khi 2 tiến trình hoàn thành, giá trị biến count có thể bằng 20. Giải thích tại sau và chỉ ra phương án khắc phục (*sử dụng giải pháp Semaphore*) (**Yêu cầu: Xây dựng kịch bản để chứng minh**).

b. Cho chuỗi truy xuất trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế Optimal với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 11.</u>

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

	Thời điểm vào	Thời gian cần VXL		
Tiến trình	(Ready List)	(ms)		
P_1	0	1		
P_2	1	9		
P_3	2	2		
P_4	3	5		

- Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán FIFO và RR (quantum = 3).
- Tính thời gian chờ trung bình của hệ thống theo từng thuật toán.
- b. Cho chuỗi truy xuất trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế FIFO với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 12.

a. Giả thiết có hai tiến trình **foo** và **bar** cùng thực hiện đồng thời và đều chia sẻ chung 2 biến Semaphore S và R (đều được khởi tại bằng 1) và biến nguyên x (được khởi tạo bằng 0).

```
void foo() {
                                     void bar( ) {
    do {
                                         do {
        SemWait(S);
                                              SemWait(R);
        SemWait(R);
                                              SemWait(S);
        x++;
                                              X--;
        SemSignal(S);
                                              SemSignal(S);
         SemSignal(R);
                                              SemSignal(R);
       } while (1);
                                            } while (1);
}
                                     }
```

Chứng minh (bằng cách chỉ ra chuỗi các tiến trình thay nhau thực hiện Vi xử lý) **không có trường hợp chỉ có một tiến trình rơi vào trạng thái Blocked mãi mãi** (**Yêu cầu: Xây dựng kịch bản để chứng minh**)

b. Cho chuỗi truy xuất trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế LRU với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 13.

a. Xét trạng thái hệ thống: gồm 6 tiến trình, có 4 loại tài nguyên: A (15 các thể), B (6 các thể), C (9 cá thể), D (10 cá thể). Tình trạng cấp phát của hệ thống tại thời điểm T0 như sau:

	Allocation				Max			
	A	В	С	D	A	В	С	D
P0	2	0	2	1	9	5	5	5
P1	0	1	1	1	2	2	3	3
P2	4	1	0	2	7	5	4	4
Р3	1	0	0	1	3	3	3	2
P4	1	1	0	0	5	2	2	1
P5	1	0	1	1	4	4	4	4

- Tính giá trị mảng Available
- Xác định nội dung bảng *Need*.
- Hệ thống có ở trạng thái an toàn không?
- **<u>b.</u>** Cho chuỗi truy xuất trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế Optimal với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 14.</u>

a. Xét một tập các tiến trình được mô tả như sau (1 don vị = 10 ms):

Tiến trình	Thời điểm	Thời gian cần VXL	Độ ưu tiên
	vào	(ms)	(1 > 2 >)
	(Ready List)		
P ₁	0 ms	50ms	4
P ₂	20 ms	20 ms	1
P ₃	40 ms	100 ms	3
P ₄	60 ms	40 ms	2

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán SJF (không độc quyền) và độ ưu tiên (độc quyền).

- b. Giả sử có 1 chuỗi truy xuất tới trang với 1 tiến trình làm việc với m khung trang (frame) khởi tạo là rỗng. Những chuỗi truy xuất trên có chiều dài là p với n trang riêng biệt. Với các chiến lược thay thế trang OPT:
 - a. Số lỗi trang thấp nhất là bao nhiêu?
 - b. Số lỗi trang cao nhất là bao nhiêu?
 - c. Minh họa với ví dụ: xét có 4 trang riêng biệt (n = 4), có 3 frame (m = 3) và chiều dài chuỗi truy xuất p = 6 (7, 0, 1, 0, 2, 7)

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 15.

a. Xét trạng thái hệ thống: gồm 5 tiến trình, có 4 loại tài nguyên: A, B, C, D. Tình trạng cấp phát của hệ thống tại thời điểm T_0 như sau:

	Allocation				Max			
	A	В	С	D	A	В	С	D
P ₀	0	0	1	2	0	0	1	2
P ₁	1	0	0	1	1	5	1	1
P ₂	1	3	0	4	2	3	5	6
P ₃	0	6	3	2	0	6	7	2
P ₄	0	0	1	4	0	6	5	6

Giá trị mảng Available: (A B C D) = (1 5 2 0)

- Xác định nội dung bảng **Need**.
- Hệ thống có ở trạng thái an toàn không?
- b. Giả sử có 1 chuỗi truy xuất tới trang với 1 tiến trình làm việc với m khung trang (frame) khởi tạo là rỗng. Những chuỗi truy xuất trên có chiều dài là p với n trang riêng biệt. Với các chiến lược thay thế trang LRU:
 - i. Số lỗi trang thấp nhất là bao nhiêu?
 - ii. Số lỗi trang cao nhất là bao nhiêu?
 - iii. Minh họa với ví dụ: xét có 4 trang riêng biệt (n = 4), có 3 frame (m = 3) và chiều dài chuỗi truy xuất p = 6 (7, 0, 1, 0, 2, 7).

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 16.</u>

a. Xét trạng thái hệ thống:

	A	Allocation		Max		Available			
	A	В	С	A	В	С	A	В	С
P ₀	0	1	0	7	5	3	3	3	2
P ₁	2	0	0	3	2	2			
P ₂	3	0	2	9	0	2			
P ₃	2	1	1	2	2	2			
P ₄	0	0	2	4	3	3			

- Hệ thống có ở trạng thái an toàn không?
- b. Cho chuỗi truy xuất trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế Optimal với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 17.

a. Xét một tập các tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P ₁	0.0 ms	8 ms
P ₂	0.4 ms	4 ms
P ₃	1.0 ms	1 ms

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán FIFO và thuật toán SJF (không độc quyền). Tính thời gian chờ trung bình theo mỗi thuật toán.

b. Cho chuỗi truy xuất trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế FIFO với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 18.</u>

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P_1	0	4
P_2	1	8
P_3	3	2
P_4	10	6
P_5	12	5

Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán RR (quantum = 3).

- b. Xét với hệ thống quản lý bộ nhớ cấp phát liên tục với các phân vùng có kích thước là 50K, 30K, 200K, 16K, 30K (theo thứ tự), cho biết các tiến trình (P1, P2, P3, P4, P5) đến yêu cầu các vùng nhớ có kích thước lần lượt là 20K, 30K, 10K, 100K, 60K sẽ được cấp phát bộ nhớ như thế nào, nếu sử dụng:
 - Thuật toán First-Fit
 - Thuật toán Best-Fit
 - Thuật toán Worst-Fit.

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 19.</u>

a. Xét một tập các tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P ₁	0.0 ms	8 ms
P ₂	0.4 ms	4 ms
P ₃	1.0 ms	1 ms

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán FIFO. Tính thời gian chờ trung bình theo mỗi thuật toán

b. Cho chuỗi truy xuất trang như sau:

Có bao nhiêu lỗi trang xảy ra khi sử dụng giải thuật thay thế FIFO và LRU với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 20.

a. Xét một tập các tiến trình được mô tả như sau (1 dơn vị = 10 ms):

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P ₁	0 ms	50ms
P ₂	20 ms	20 ms
P ₃	40 ms	100 ms
P ₄	60 ms	40 ms

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán Round Robin với quantum = 30ms.

b. Trong mô hình quản lý bộ nhớ theo đoạn, xét bảng phân đoạn sau:

Segment	Base	Length
0	1219	600
1	3300	14
2	90	100
3	2327	580
4	1952	96

- Mô tả bảng phân đoạn trên.
- Cho biết địa chỉ vật lý được tạo ra (nếu có thể) tương ứng với các địa chỉ logic sau đây:
 - (i) 0, 430 (ii) 1, 15 (iii) 2, 50 (iv) 3, 400 (v) 4, 112.

Bài tập 21.

a. Xét một tập các tiến trình được mô tả như sau (1 dơn vị = 10 ms):

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P ₁	0 ms	50ms
P ₂	10 ms	30 ms
P ₃	20 ms	10 ms
P ₄	30 ms	20 ms
P5	40 ms	30 ms

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán Round Robin với quantum = 20ms.

- b. Giả thiết xét với hệ thống quản lý theo cơ chế phân trang theo yêu cầu với các đặc điểm sau (bảng trang 1 cấp):
 - Kích thước trang = $4K = 2^{12}$ byte
 - Không gian địa chỉ vật lý = 2^{24} byte
 - Không gian địa chỉ logic = 2^{32} byte
 - Kích thước $TLB = 2^6$ byte
- (i). Cần bao nhiêu số phần tử (chỉ mục) bảng trang được cố định trong TLB nếu chỉ mỗi phần tử chứa thông tin cần thiết để chuyển đổi địa chỉ logic sang địa chỉ vật lý.
- (ii). Cần bao nhiều số phần tử trong bảng trang khi chương trình sử dụng toàn bộ không gian địa chỉ logic.(iv).

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 22</u>.

a. Xét một tập các tiến trình được mô tả như sau (1 dơn vị = 10 ms):

Tiến trình	Thời điểm vào	Thời gian cần VXL	Độ ưu tiên
	(Ready List)	(ms)	(1 > 2 >)
P_1	0 ms	50ms	4
P_2	20 ms	20 ms	1
P_3	40 ms	100 ms	3
P_4	60 ms	40 ms	2

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán độ ưu tiên (không độc quyền).

- b. Xét hệ thống bộ nhớ ảo sử dụng bảng trang 1 cấp có TLB. Biết các thông số sau:
 - Thời gian truy xuất trong TLB la: t_c=20ns
 - Tỉ lệ tìm thấy 1 số hiệu trang trong TLB la: 80%.
 - Thời gian truy cập vào bộ nhớ chính là: t_m=75ns
 - Thời gian chuyển trang khi trang bị lỗi trang là: t_d =500000ns.
 - Tỉ lệ trang bị thay thế khi bị lỗi trang là: 50%.

Yêu cầu: Tính thời gian truy cập thực tế (EAT) nếu số trang bị lỗi là :10%.

Giả thiết mọi chi phí để cập nhật TLB, bảng trang và bảng khung trang đều được bỏ qua.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 23.

a. Xét một tập các tiến trình được mô tả như sau (1 don vị = 10 ms):

Tiến trình	Thời điểm vào	Thời gian cần VXL	Độ ưu tiên
	(Ready List)	(ms)	(1 > 2 >)
P_1	0 ms	50ms	4
P_2	20 ms	20 ms	1
P_3	40 ms	100 ms	3
P_4	60 ms	40 ms	2

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán SRT.

b. Xét với hệ thống quản lý bộ nhớ với cơ chế cấp phát động, với 110K dành cho các tiến trình người dùng. Bảng cấp phát bộ nhớ hiện tại được cho như sau:

Process	Base Address	Length
A	20	10
В	46	18
С	90	20

Giả sử có 1 tiến trình mới D đi vào và yêu cầu 15K bộ nhớ. Chỉ ra nội dung của phần tử chỉ mục trong bảng phân đoạn ứng với tiến trình D theo các chiến lược cấp phát bộ nhớ: First-Fit, Best-Fit, Worst-Fit.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 24.

a. Xét một tập các tiến trình được mô tả như sau (1 dơn vị = 10ms):

Tiến trình	Thời điểm	Thời gian cần VXL	Độ ưu tiên
	vào	(ms)	(1 > 2 >)
	(Ready List)		
P ₁	0 ms	50ms	4
P ₂	20 ms	20 ms	1
P ₃	40 ms	100 ms	3
P ₄	60 ms	40 ms	2

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán SJF (không độc quyền).

- b. Xét một hệ thống sử dụng kỹ thuật phân trang đơn giản, với bảng trang được lưu trữ trong bộ nhớ chính.
- i) Nếu thời gian cho một lần truy xuất bộ nhớ bình thường là 200 ns thì mất bao nhiều thời gian cho một thao tác truy xuất bộ nhớ trong hệ thống này (giả thiết tất cả các trang đều ở trong bộ nhớ chính)?
- ii) Nếu sử dụng TLB với giá trị hit-ratio (tỉ lệ tìm thấy) là 75%, thời gian để tìm trong TLB là 10ns, tính thời gian truy xuất bộ nhớ trong hệ thống (giả thiết tất cả các trang đều ở trong bộ nhớ chính).

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 25.</u>

a. Xét hệ thống với các tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL	Độ ưu tiên
	(Ready List)	(ms)	(1 < 2 <)
P ₁	0	4	2
P ₂	1	3	3
P ₃	2	1	4
P ₄	3	5	5
P ₅	4	2	5

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán độ ưu tiên (không độc quyền).

b. Xét hệ thống với 16K bộ nhớ. Tuần tự các tiến trình được nạp vào và rời đi khỏi bộ nhớ được cho như sau:

Process	Kích thước	Nạp vào/Kết thúc
P1	7K	Nạp vào
P2	4K	Nạp vào
P1		Kết thúc và trả lại vùng nhớ
Р3	3K	Nạp vào
P4	6K	Nạp vào

Giả thiết mỗi tiến trình khi được nạp vào sẽ lựa chọn vùng nhớ trống, luôn bắt đầu từ địa chỉ thấp nhất. Ví dụ với P_1 sẽ được nạp vào tại vùng nhớ từ 0 đến 8K-1. Vẽ mô hình thể hiện sự cấp phát bộ nhớ (phân vùng đã cấp phát và phân vùng còn trống) theo các giả thuật sau: First-Fit; Best-Fit;

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 26.

a. Xét một tập các tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P ₁	0.0 ms	8 ms
P ₂	0.4 ms	4 ms
P ₃	1.0 ms	1 ms

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán FIFO và thuật toán SJF (không độc quyền). Tính thời gian chờ trung bình theo mỗi thuật toán.

b. Xét với hệ thống bộ nhớ ảo với quản lý phân trang theo yêu cầu, mỗi trang có kích thước 100 từ (biểu diễn ở dạng thập phân). Một tiến trình thực hiện trong hệ thống tạo ra một chuỗi các địa chỉ logic như sau:

10	11	104	170	73	309	185	245	246	434	458	364
----	----	-----	-----	----	-----	-----	-----	-----	-----	-----	-----

Giả thiết tiến trình được phân phối một cách chính xác vào 2 khung trang, và chưa có một trang nào của tiến trình ở trong các khung trang khi tiến trình bắt đầu thực hiện (khung trang ban đầu là trống).

- i) Xác định số hiệu trang tương ứng với mỗi địa chỉ logic được tạo ra ở trên (thường được gọi là chuỗi tham khảo của tiến trình). Điền các giá trị số hiệu trang nhận được vào 1 mảng 12 cột tương tự như trên.
- ii) Dựa trên chuỗi số hiệu trang tìm được, xác định số lỗi trang xảy ra khi sử dụng các thuật toán thay thế trang: FIFO, LRU.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 27.

a. Xét một tập các tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P ₁	0.0 ms	8 ms
P ₂	0.4 ms	4 ms
P ₃	1.0 ms	1 ms

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán FIFO và thuật toán SJF (độc quyền). Tính thời gian chờ trung bình theo mỗi thuật toán.

- b. Giả thiết xét với hệ thống quản lý bộ nhớ theo cơ chế phân vùng cố định (fixed partitioning) với các phân cùng lần lượt là 100K, 500K, 200K, 300K và 600K. Tất cả các phân vùng đều rỗi tại thời điểm đang xét.
 - i. Sử dụng giải thuật Best-Fit, chỉ ra trạng thái bộ nhớ sau khi các tiến trình có kích thước lần lượt là 212K, 417K, 112K, và 350 đi vào hệ thống (theo thứ tự trên). Có bao nhiêu phân mảnh nội vi tồn tại trong hệ thống?
 - ii. Cải tiến giải thuật Best-Fit ở trên để cho hiệu suất sử dụng bộ nhớ cao hơn (với mô hình hệ thống bộ nhớ không thay đổi). Có bao nhiêu phân mảnh ngoại vi tồn tại trong hệ thống?

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 28.</u>

a. Xét một tập các tiến trình được mô tả như sau (1 dơn vị = 10 ms):

Tiến trình	Thời điểm	Thời gian cần VXL	Độ ưu tiên
	vào	(ms)	(1 > 2 >)
	(Ready List)		
P ₁	0 ms	50ms	4
P ₂	20 ms	20 ms	1
P ₃	40 ms	100 ms	3
P ₄	60 ms	40 ms	2

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán độ ưu tiên (không độc quyền).

b. Cho chuỗi truy xuất trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế FIFO và LRU với số khung trang là 3.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 29.

a) Trong mô hình quản lý bộ nhớ theo đoạn, xét bảng phân đoạn sau:

Segment	Base	Length
0	1219	600
1	3300	14
2	90	100
3	2327	580
4	1952	96

Cho biết địa chỉ vật lý tương ứng với các địa chỉ logic sau đây:

(i) 0, 550

(ii) 1, 10

(iii) 2, 150 (iv) 3, 450 (v) 4, 122

b) Giả sử có 1 chuỗi truy xuất tới trang với 1 tiến trình làm việc với m khung trang (frame) khởi tạo là rỗng. Những chuỗi truy xuất trên có chiều dài là p với n trang riêng biệt. Với các chiến lược thay thế trang FIFO:

- Số lỗi trang thấp nhất là bao nhiêu?
- Số lỗi trang cao nhất là bao nhiêu?
- Minh họa với ví dụ: xét có 4 trang riêng biệt (n = 4), có 3 frame (m = 4)= 3) và chiều dài chuỗi truy xuất p = 6 (7, 0, 1, 0, 2, 7)

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 30.

Giả thiết xét với hệ thống quản lý theo cơ chế phân trang theo yêu cầu với các đặc điểm sau (bảng trang 2 cấp):

- Kích thước trang = $4K = 2^{12}$ byte
- Kích thước các bảng trang = 4K = 2¹² byte (Bảng trang cấp 1 đặt trong
 bộ nhớ Cache, các bảng trang cấp 2 lưu trong bộ nhớ chính)
- Không gian địa chỉ vật lý = 2^{32} byte
- Không gian địa chỉ logic = 2^{32} byte
- Kích thước TLB = 26 byte (TLB được lưu trong bộ nhớ Cache)
- a. Bao nhiêu bit cần sử dụng để xác định địa chỉ logic? Cho biết số bit ứng với số hiệu trang (2 cấp) và offset.
- b. Cần bao nhiêu số phần tử (chỉ mục) bảng trang được cố định trong TLB nếu chỉ mỗi phần tử chứa thông tin cần thiết để chuyển đổi địa chỉ logic sang địa chỉ vật lý.
- c. Giả thiết thời gian truy cập bộ nhớ chính là t_M = 100 ns; thời gian truy cập bộ nhớ Cache là t_C = 10 ns; thời gian chuyển trang (*swap in*) khi gặp lỗi trang là t_D = 500 ns; Giá trị xác suất **hit_ration** đối với TLB là 90%; **luôn tồn tại các khung trang còn trống trong bộ nhớ chính**. Yêu cầu tính thời gian truy cập thực tế (TEA) trong 2 trường hợp sau:
 - a. Không xảy ra lỗi trang (các trang truy cập đều tồn tại trong bộ nhớ chính).
 - b. Tỉ lệ xảy ra lỗi trang là 15%.

Với cả 2 trường hợp, giả thiết mọi chi phí để cập nhật TLB, bảng trang và bảng khung trang đều được bỏ qua.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 31.

a) Xét chuỗi truy xuất bộ nhớ theo trang như sau:

12326341561642

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế trang FIFO và LRU với các trường hợp có 4 khung trang (giả thiết các khung trang ban đầu đều trống).

- b) Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính, sử dụng **bảng trang 2 cấp**.
 - i) Nếu thời gian cho một lần truy xuất bộ nhớ bình thường là 100 ns thì mất bao nhiều thời gian cho một thao tác truy xuất bộ nhớ trong hệ thống này (giả thiết tất cả các trang đều ở trong bộ nhớ chính)?
 - **ii)** Nếu sử dụng TLB với giá trị hit-ratio (tỉ lệ tìm thấy) là 85%, thời gian để tìm trong TLB là 15ns, tính thời gian truy xuất bộ nhớ trong hệ thống (giả thiết tất cả các trang đều ở trong bộ nhớ chính).

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 32.

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P ₁	0	4
P ₂	1	8
P ₃	3	2
P ₄	10	6
P ₅	12	5

Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán RR với 2 trường hợp (quantum = 2 với 1 lớp hàng đợi và quantum = 2i (i = 1 - 10)) với nhiều lớp hàng đợi (Multilevel Feedback Queue)).

- b. Xét hệ thống bộ nhớ ảo sử dụng bảng trang 2 cấp có TLB. Cho các thông số sau:
 - Thời gian truy xuất trong TLB la: tc = 10ns
 - Tỉ lệ tìm thấy 1 số hiệu trang trong TLB la: 80%.
 - Thời gian truy cập vào bộ nhớ chính là: tm = 90 ns
 - Thời gian chuyển trang khi trang bị lỗi trang là: td = 500ns.

Yêu cầu: Tính thời gian truy cập thực tế (TEA) nếu số trang bị lỗi là: 10%. **Giả thiết luôn tồn tại khung trang trống**.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 33.

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL
	(Ready List)	(ms)
P ₁	0	4
P ₂	1	8
P ₃	3	2
P ₄	10	6
P ₅	12	5

Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán RR với 2 trường hợp (quantum = 3 với 1 lớp hàng đợi và quantum = 3i (i = 1 - 10)) với nhiều lớp hàng đợi (Multilevel Feedback Queue)).

- b. Xét hệ thống bộ nhớ ảo với không gian địa chỉ có 2³ trang, mỗi trang có kích thước 1K, ánh xạ vào bộ nhớ vật lý có 2⁵ khung trang.
 - i) Địa chỉ logic bao gồm bao nhiêu bit?
 - ii) Địa chỉ vật lý bao gồm bao nhiêu bit?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 34.

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

Tiến trình	Thời điểm đến	Thời gian cần VXL (ms)
P_1	3	1
P_2	1	4
P_3	4	2
P_4	0	6
P_5	2	3

Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán SJF độc quyền.

b. Xét chuỗi truy xuất bộ nhớ theo trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế trang LRU với các trường hợp có 3 khung trang (giả thiết các khung trang ban đầu đều trống).

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 35.

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

Tiến trình	Thời điểm đến	Thời gian cần VXL (ms)
P_1	0	5
P_2	1	3
P_3	2	1
P_4	3	2
P_5	4	3

Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán Round Robin với quantum = 2ms.

- b. Xét hệ thống bộ nhớ ảo sử dụng bảng trang 1 cấp có TLB. Cho các thông số sau:
 - Thời gian truy xuất trong TLB la: tc = 10ns
 - Tỉ lệ tìm thấy 1 số hiệu trang trong TLB la: 85%.
 - Thời gian truy cập vào bộ nhớ chính là: tm = 90 ns
 - Thời gian chuyển trang khi trang bị lỗi trang là: td = 500ns.

Yêu cầu: Tính thời gian truy cập thực tế (TEA) nếu số trang bị lỗi là: 15%. **Giả thiết luôn tồn tại khung trang trống**.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 36.

	Allocation			Max			Available			
	A	В	С	A	В	С	A	В	С	
P_0	0	0	1	8	4	3	3	2	2	
P_2	3	2	0	6	2	0				
P_3	2	1	1	3	3	3				

- Hệ thống có ở trạng thái an toàn không?
- Giả thiết hệ thống an toàn như trên, với các yêu cầu tài nguyên từ $P_0(0,0,2)$ và $P_1(2,0,0)$, chọn **TRUE** trong các trường hợp sau:
 - \circ Chỉ yêu cầu từ P_0 được cho phép.
 - $\circ~$ Chỉ yêu cầu từ P_1 được cho phép.
 - $\circ~$ Cả 2 yêu cầu từ P_0 và P_1 đều được cho phép.
 - $\circ~$ Cả 2 yêu cầu từ P_0 và P_1 đều không được cho phép.
- b. Một hệ thống máy tính với bộ nhớ chính có kích thước 800MB. Hệ thống sử dụng địa chỉ logic 32 bit. Kích thước trang được sử dụng là 16KB. Yêu cầu xác định các thông số sau:
 - Cho biết số bit dùng cho địa chỉ offset.
 - Số khung trang vật lý.
 - Số trang logic trong không gian tiến trình.

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 37.</u>

	Allocation							Max		
	A	В	С	D	Е	A	В	С	D	Е
P_0	1	0	2	1	1	1	1	2	1	3
P_2	2	0	1	1	0	2	2	2	1	0
P_3	1	1	0	1	1	2	1	3	1	1
P_4	1	1	1	1	0	1	1	2	2	0

- Nếu giá trị Available = (0, 0, X, 1, 1), giá trị *X* cần được xác định giá trị tối thiểu là bao nhiêu để hệ thống có ở trạng thái an toàn?
- b. Trong mô hình quản lý bộ nhớ theo đoạn, xét bảng phân đoạn sau:

Segment	Base	Length (bytes)
0	600	256
1	1600	422
2	200	198
3	900	604

- Mô tả bộ nhớ vật lý theo bảng phân đoạn trên.
- Cho biết địa chỉ vật lý tương ứng với các địa chỉ logic sau đây (chỉ ra lỗi bảo vệ nếu có): (0, 198), (2, 156), (1, 530), (3, 444), (0, 222)?

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 38.

	A	llocatio	n		Max		A	vailabl	e
	A	В	С	A	В	С	A	В	С
P_0	3	0	1	9	7	4	6	2	2
P_2	3	2	1	8	5	3			
P_3	2	1	3	6	3	4			
P_4	0	3	2	9	6	3			
P_5	1	1	2	7	4	5			

- Hệ thống có ở trạng thái an toàn?
- Giả sử có yêu cầu từ $P_2(1,0,1)$. Yêu cầy này có được thỏa mãn hay không?
- b. Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính, sử dụng **bảng trang 1 cấp**.
 - i) Nếu thời gian cho một lần truy xuất bộ nhớ bình thường là 100 ns thì mất bao nhiều thời gian cho một thao tác truy xuất bộ nhớ trong hệ thống này (giả thiết tất cả các trang đều ở trong bộ nhớ chính)?
 - **ii)** Nếu sử dụng TLB với giá trị hit-ratio (tỉ lệ tìm thấy) là 90%, thời gian để tìm trong TLB là 15ns, tính thời gian truy xuất bộ nhớ trong hệ thống (giả thiết tất cả các trang đều ở trong bộ nhớ chính).

(dành cho bậc đào tạo đại học hệ chính quy)

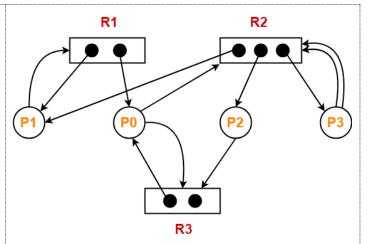
Bài tập 39.

	A	llocatio	n		Max		A	vailabl	e
	A	В	С	A	В	С	A	В	С
P_0	2	1	0	7	5	3	3	3	2
P_2	3	0	2	9	0	2			
P_3	0	0	2	4	3	3			
P_4	1	0	0	3	2	2			
P_5	1	1	1	2	2	2			

- Hệ thống có ở trạng thái an toàn?
- Giả sử có yêu cầu từ $P_3(3,1,0)$. Yêu cầy này có được thỏa mãn hay không?
- d. Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính, sử dụng **bảng trang 2 cấp**. Hệ thống sử dụng TLB với giá trị hit-ratio (tỉ lệ tìm thấy) là 90%, thời gian để tìm trong TLB là 10ns, thời gian truy nhập bộ nhớ chính là 50ns. Tính thời gian truy xuất bộ nhớ thực tế của hệ thống (giả thiết tất cả các trang đều ở trong bộ nhớ chính).

Bài tập 40.

- a. Xét mô hình đồ thị cấp phát tài nguyên sau:
- Mô tả lược đồ cấp phát tài nguyên như hình bên.
- Hệ thống có tắc nghẽn không? Nếu không có, chỉ ra chuỗi tiến trình thực hiện?



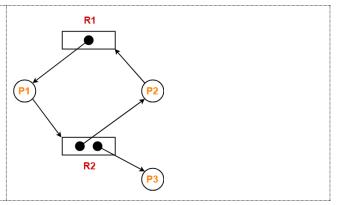
a. Trong mô hình quản lý bộ nhớ theo đoạn, xét bảng phân đoạn sau:

Segment	Base	Length
0	1219	700
1	2300	14
2	90	100
3	1327	580
4	1952	96

- Mô tả bảng phân đoạn trên.
- Cho biết địa chỉ vật lý được tạo ra (nếu có thể) tương ứng với các địa chỉ logic sau đây:
 - (i) 0, 430 (ii) 1, 11 (iii) 2, 100 (iv) 3, 425 (v) 4, 95

Bài tập 41.

- b. Xét mô hình đồ thị cấp phát tài nguyên sau:
 - Mô tả lược đồ cấp phát tài nguyên như hình bên.
- Hệ thống có tắc nghẽn không?
 Nếu không có, chỉ ra chuỗi tiến trình thực hiện?



c. Cho hệ thống có kích thước của bộ nhớ ảo là 2²⁴ words, của bộ nhớ vật lý là 2¹⁸ words, kích thước của mỗi trang là 2⁸ words. Tất cả các địa chỉ của hệ thống được biểu diễn ở hệ 16. Một tiến trình đặc biệt đang chạy trên bộ nhớ được cấp 2700 words của bộ nhớ ảo. Hiện tại bảng trang bộ nhớ của tiến trình được biểu diễn bên dưới:

Logical page #	Frame #	VM page #
000	212	0021
001	002	01A0
002		7FA3
003	3B2	7FA4
004	3F1	7FA9
005		901B
006		A113
007		CA00
008		CA01
009	212	CA02
00A		CA03

- i) Hệ thống có bao nhiều trang bộ nhớ ảo? Hệ thống có bao nhiều khung trang?
- ii) Với mỗi câu hỏi sau, địa chỉ lôgic được tạo ra bởi một tiến trình. Xác định xem địa chỉ ảo và địa chỉ vật lý có phù hợp với địa chỉ logic này hay không. Giải thích. Các địa chỉ vật lý và địa chỉ ảo đều trình bày ở hệ 16: 3F1; 214.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 42.

a. Bảng sau mô tả quá trình chuyển trạng thái của các tiến trình:

	READY	RUN	BLOCKED	NONRESIDENT
READY		1		5
RUN	2		3	
BLOCKED	4			6

- Dựa vào bảng trên vẽ và giải thích lược đồ chuyển trạng thái của các tiến trình (theo các bước chuyển trong bảng).
- Các trường hợp nào thì tiến trình sẽ thực hiện Bước chuyển 2, Bước chuyển 3. Cho ví dụ minh họa (dựa theo sự kiện ở Bài tập 4.3).
- b. Xét chuỗi truy xuất bộ nhớ theo trang như sau:

Có bao nhiều lỗi trang xảy ra khi sử dụng giải thuật thay thế trang FIFO với các trường hợp có 3 khung trang (giả thiết các khung trang ban đầu đều trống).

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 43.

- a. Giả sử rằng tại thời điểm thứ 5 không có tài nguyên hệ thống nào đang được sử dụng ngoại trừ vi xử lý và bộ nhớ chính. Hãy theo dõi các sự kiện sau:
- Tại thời điểm thứ 5: Tiến trình P_1 thực hiện một yêu cầu đọc từ Unit 3 của đĩa.
- Tại thời điểm thứ 15: thời gian sử dụng VXL dành cho P_5 đã hết.
- Tại thời điểm thứ 18: tiến trình P₇ thực hiện một yêu cầu ghi vào Unit 3 của đĩa.
- Tại thời điểm thứ 20: tiến trình P_3 thực hiện một yêu cầu để đọc từ Unit 2 của đĩa.
- Tại thời điểm thứ 24: tiến trình P₅ thực hiện một yêu cầu ghi vào Unit 3 của đĩa.
- Tại thời điểm thứ 28: tiến trình P₅ bị đưa ra ngoài bộ nhớ phụ.
- Tại thời điểm thứ 33: một ngắt xuất hiện từ Unit 2 của đĩa: thông báo quá trình đọc đĩa của P_3 đã được hoàn thành.
- Tại thời điểm thứ 36: một ngắt xuất hiện từ Unit 3 của đĩa: thông báo quá trình đọc của P₁ đã được hoàn thành.
- Tại thời điểm 38: Tiến trình P₈ kết thúc (P₈ Exit).
- Tại thời điểm 40: một ngắt xuất hiện từ Unit 3: quá trình ghi của P_5 đã được hoàn thành.
- Tại thời điểm thứ 44: tiến trình P₅ được đưa vào trở lại bộ nhớ chính.
- Tại thời điểm thứ 48: một ngắt xuất hiện từ Unit 3 của đĩa: quá trình ghi của P₇
 đã được hoàn thành.

<u>Câu hỏi</u>: Tại mỗi thời điểm thứ **19**, **34** và **49**, hãy cho biết trạng thái (có thể) của mỗi tiến trình (chỉ ra các bước chuyển trạng thái nếu có).

b. Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính, sử dụng **bảng trang 1 cấp**. Nếu sử dụng TLB với giá trị hitratio (tỉ lệ tìm thấy) là 90%, thời gian để tìm trong TLB là 15ns, thời gian truy nhập bộ nhớ chính là 150ns. Tính thời gian truy xuất bộ nhớ trong hệ thống (giả thiết tất cả các trang đều ở trong bộ nhớ chính).

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 44.</u>

a. Xét hệ thống với các tiến trình được mô tả như sau:

Tiến trình	Thời điểm vào	Thời gian cần VXL	Độ ưu tiên
	(Ready List)	(ms)	(1 < 2 <)
P ₁	0	4	2
P ₂	1	3	3
P ₃	2	1	4
P ₄	3	5	5
P ₅	4	2	5

Chỉ ra quá trình lập lịch CPU của các tiến trình trên theo thuật toán độ ưu tiên (độc quyền).

- b. Xét một hệ thống sử dụng kỹ thuật phân trang đơn giản, với bảng trang được lưu trữ trong bô nhớ chính.
- i) Nếu thời gian cho một lần truy xuất bộ nhớ bình thường là 250 ns thì mất bao nhiều thời gian cho một thao tác truy xuất bộ nhớ trong hệ thống này (giả thiết tất cả các trang đều ở trong bộ nhớ chính)?
- ii) Nếu sử dụng TLB với giá trị hit-ratio (tỉ lệ tìm thấy) là 85%, thời gian để tìm trong TLB là 15ns, tính thời gian truy xuất bộ nhớ trong hệ thống (giả thiết tất cả các trang đều ở trong bộ nhớ chính).

(dành cho bậc đào tạo đại học hệ chính quy)

<u>Bài tập 45.</u>

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

Tiến trình	Thời điểm đến	Thời gian cần VXL (ms)
P_1	3	1
P_2	1	4
P_3	4	2
P_4	0	6
P_5	2	3

Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán SJF không độc quyền.

- b. Xét hệ thống bộ nhớ ảo sử dụng bảng trang 2 cấp có TLB. Cho các thông số sau:
 - Thời gian truy xuất trong TLB la: tc = 10ns
 - Tỉ lệ tìm thấy 1 số hiệu trang trong TLB la: 85%.
 - Thời gian truy cập vào bộ nhớ chính là: tm = 90 ns
 - Thời gian chuyển trang khi trang bị lỗi trang là: td = 500ns.

Yêu cầu: Tính thời gian truy cập thực tế (TEA) nếu số trang bị lỗi là: 15%. **Giả thiết luôn tồn tại khung trang trống**.

(dành cho bậc đào tạo đại học hệ chính quy)

Bài tập 46.

a. Xét một tập các tiến trình, với thời điểm vào danh sách sẵn sàng và thời gian cần processor của mỗi tiến trình được mô tả như sau:

Tiến trình	Thời điểm đến	Thời gian cần VXL (ms)
P_1	3	1
P_2	1	4
P_3	4	2
P_4	0	6
P_5	2	3

Cho biết thời gian trung bình tồn tại trong hệ thống (bao gồm cả ở trạng thái thi hành và trạng thái ready) của các tiến trình trên theo thuật toán SJF độc quyền.

- xét với hệ thống quản lý theo cơ chế phân trang theo yêu cầu với các đặc
 điểm sau (bảng trang 1 cấp):
 - Kích thước trang = $4K = 2^{12}$ byte
 - Không gian địa chỉ vật lý = 2^{32} byte
 - Không gian địa chỉ $\log ic = 2^{32}$ byte
 - Kích thước TLB = 160 byte

Câu hỏi: Cần bao nhiêu số phần tử (chỉ mục) bảng trang được cố định trong TLB nếu chỉ mỗi phần tử chứa thông tin cần thiết để chuyển đổi địa chỉ logic sang địa chỉ vật lý? Giải thích.