

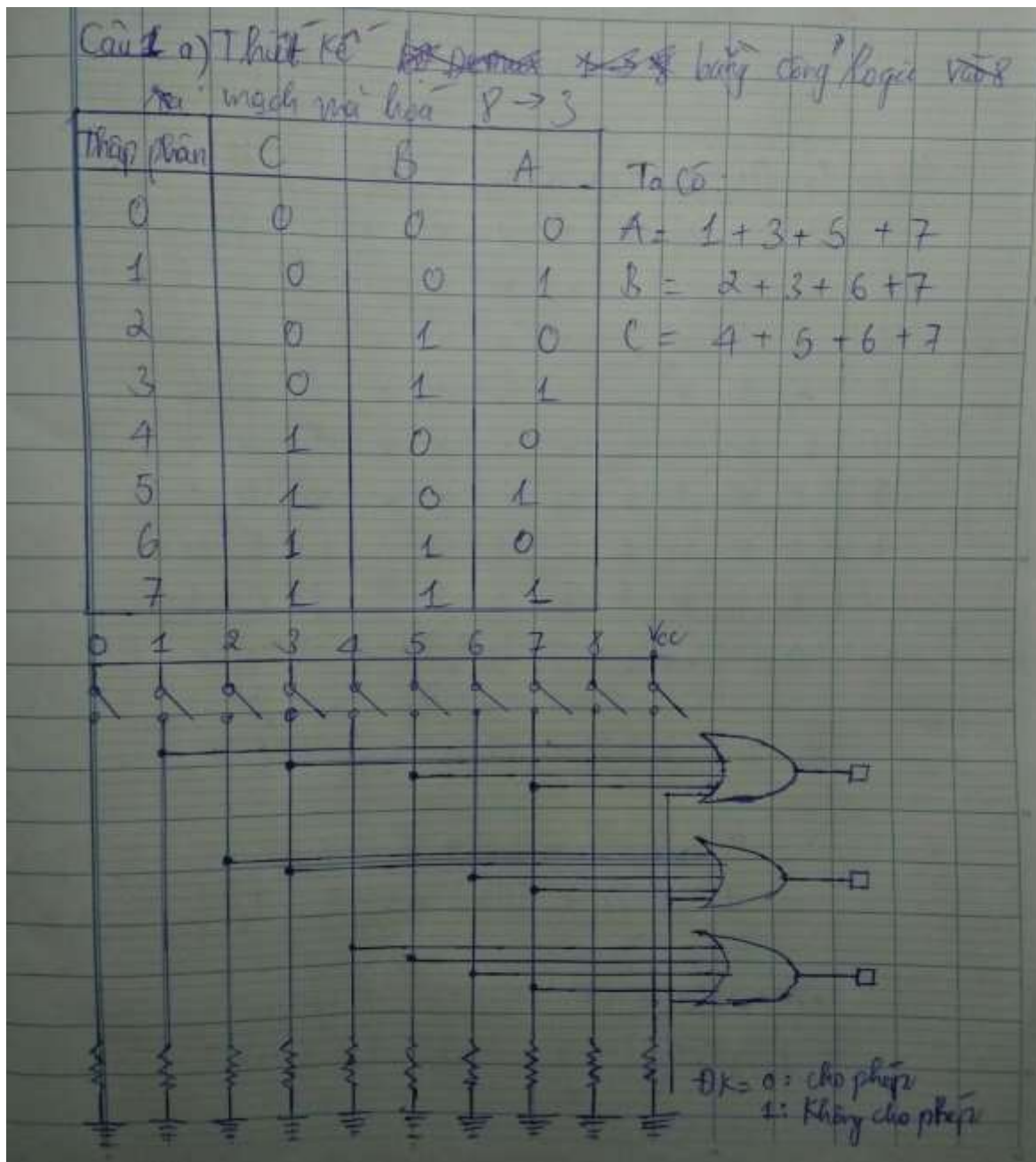
NGUYỄN TIẾN NHẬT

MSSV:1613133

MẠCH ĐIỆN TỬ & KỸ THUẬT SỐ

BÀI TẬP VỀ NHÀ SỐ 5

1) Thiết kế mạch mã hóa 8 ngõ vào 3 ngõ ra bằng cổng logic



b) Thiết kế mạch mã hóa ưu tiên 8 ngõ vào tích cực thấp 3 ngõ ra tích cực cao

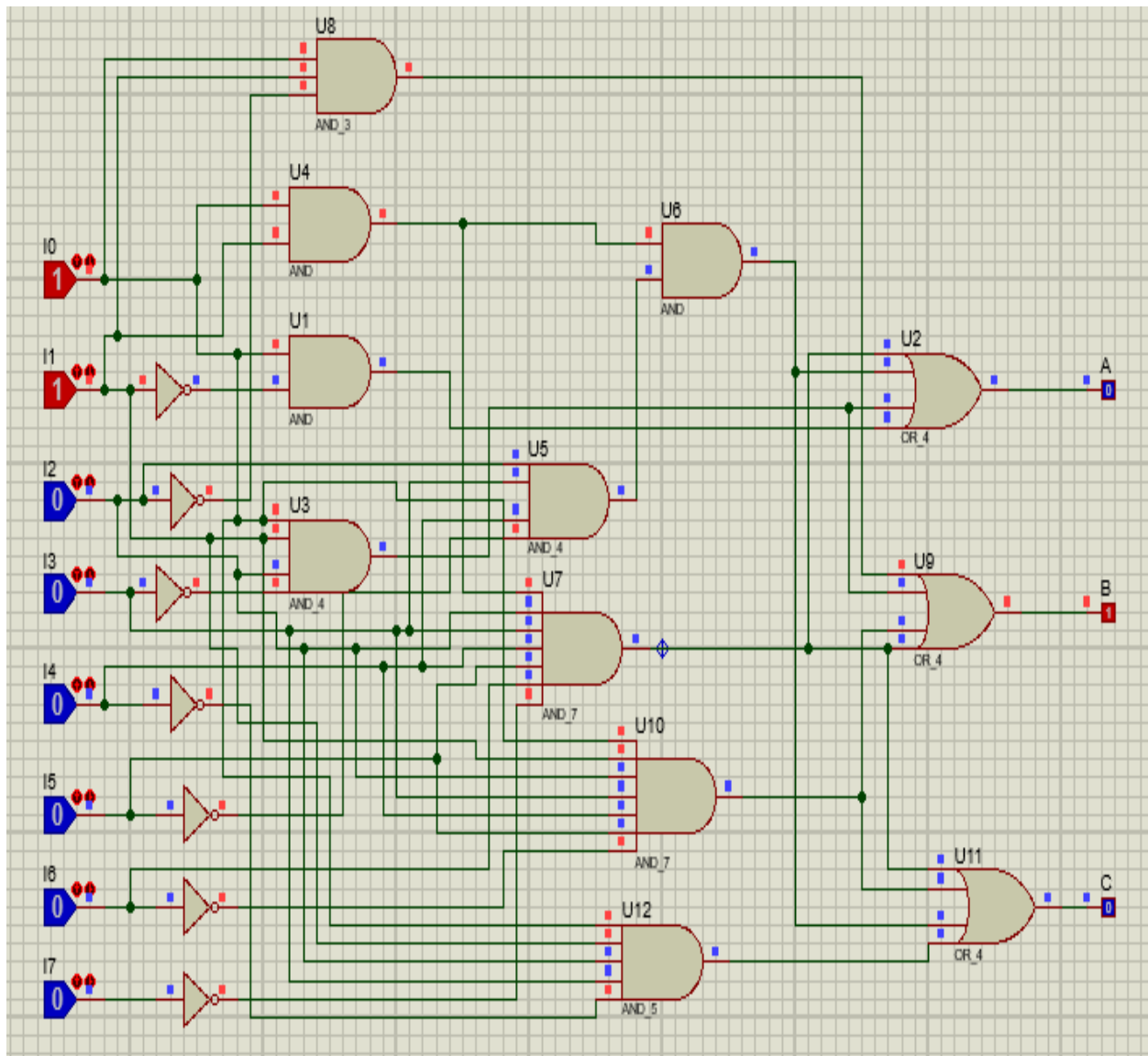
1b) Thiết kế mạch mã hóa ưu tiên 8 → 3, vào 0 cao 1
($I_0 > I_1 > \dots > I_7$)

Thập phân	I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7	C	B	A
0	0	X	X	X	X	X	X	X	0	0	0
1	1	0	X	X	X	X	X	X	0	0	1
2	1	1	0	X	X	X	X	X	0	1	0
3	1	1	1	0	X	X	X	X	0	1	1
4	1	1	1	1	0	X	X	X	1	0	0
5	1	1	1	1	1	0	X	X	1	0	1
6	1	1	1	1	1	1	0	X	1	1	0
7	1	1	1	1	1	1	1	0	1	1	1

$$A = I_0 \cdot \bar{I}_1 + I_0 I_1 I_2 \bar{I}_3 + I_0 I_1 I_2 I_3 I_4 \bar{I}_5 \\ + I_0 I_1 I_2 I_3 I_4 I_5 \bar{I}_6 \\ = I_0 (\bar{I}_1 + I_2 \bar{I}_3) + I_0 I_1 I_2 I_3 I_4 (\bar{I}_5 + I_6 \bar{I}_7)$$

$$B = I_0 I_1 \bar{I}_2 + I_0 I_1 I_2 \bar{I}_3 + I_0 I_1 I_2 I_3 \bar{I}_4 + I_0 I_1 I_2 I_3 I_4 \bar{I}_5 + I_0 I_1 I_2 I_3 I_4 I_5 \bar{I}_6 + I_0 I_1 I_2 I_3 I_4 I_5 I_6 \bar{I}_7 \\ = I_0 I_1 (\bar{I}_2 + I_2 \bar{I}_3) + I_0 I_1 I_2 I_3 I_4 (\bar{I}_5 + I_5 \bar{I}_6 + I_6 \bar{I}_7)$$

$$C = I_0 I_1 I_2 I_3 \bar{I}_4 + I_0 I_1 I_2 I_3 I_4 \bar{I}_5 + I_0 I_1 I_2 I_3 I_4 I_5 \bar{I}_6 + I_0 I_1 I_2 I_3 I_4 I_5 I_6 \bar{I}_7 \\ = I_0 I_1 I_2 I_3 (\bar{I}_4 + I_5 \bar{I}_6 + I_6 \bar{I}_7) + I_0 I_1 I_2 I_3 I_4 (\bar{I}_5 + I_5 \bar{I}_6 + I_6 \bar{I}_7)$$



Câu 2) Thực hiện bộ giải mã tích cực cao từ 3 ra 8

Câu 2: Thực hiện bộ giải mã tích cực Cao từ 3 ra 8

X_2	X_1	X_0	Y_7	Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

$$Y_0 = \bar{X}_2 \bar{X}_1 \bar{X}_0 = m_0$$

$$Y_2 = \bar{X}_2 X_1 \bar{X}_0 = m_2$$

$$Y_4 = X_2 \bar{X}_1 \bar{X}_0 = m_4$$

$$Y_6 = X_2 X_1 \bar{X}_0 = m_6$$

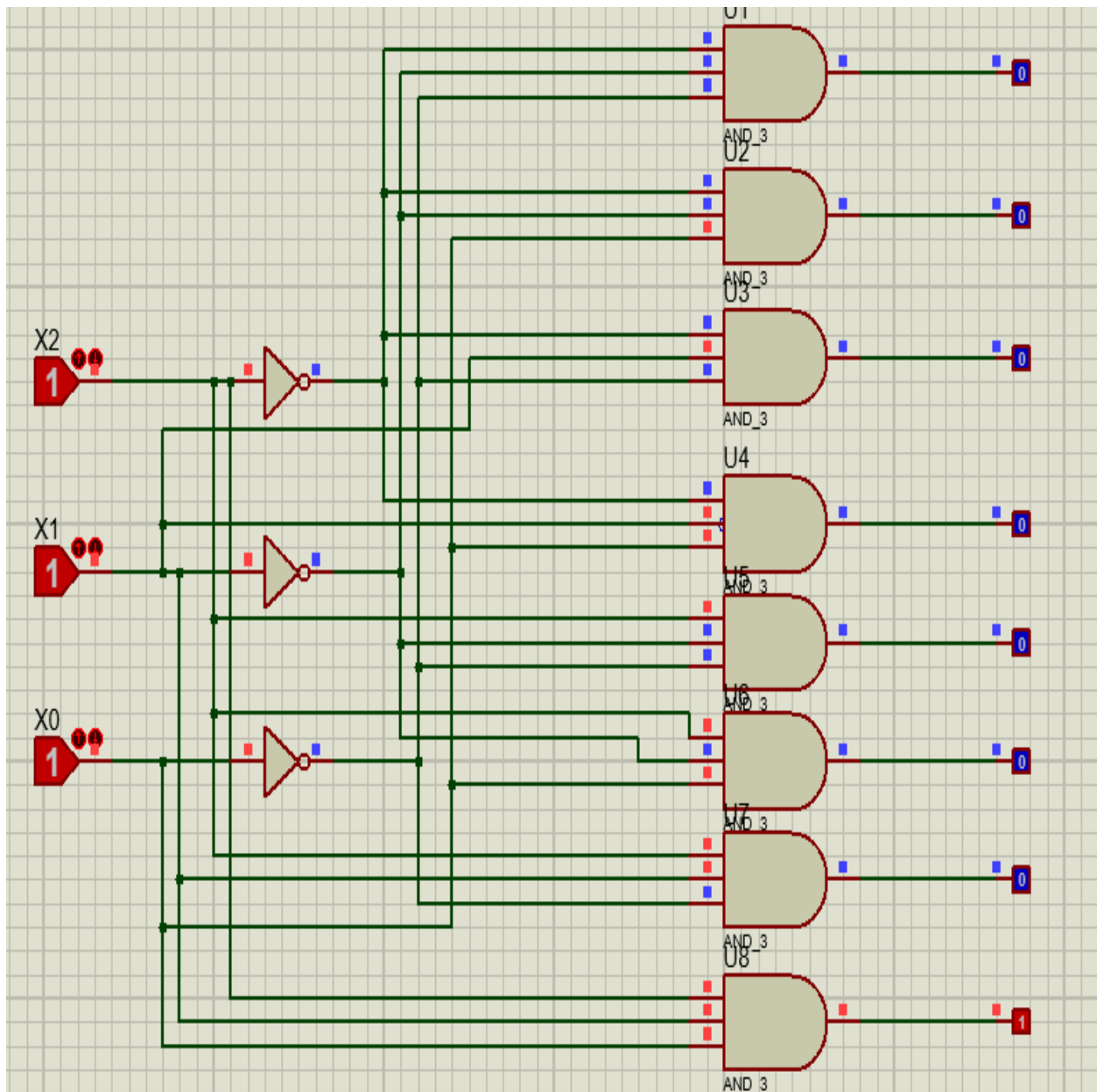
$$\Rightarrow \text{Ngõ ra: } Y_i = m_i \quad (i = 0, 1, \dots, 2^n - 1)$$

$$Y_1 = \bar{X}_2 \bar{X}_1 X_0 = m_1$$

$$Y_3 = \bar{X}_2 X_1 X_0 = m_3$$

$$Y_5 = X_2 \bar{X}_1 X_0 = m_5$$

$$Y_7 = X_2 X_1 X_0 = m_7$$



Câu 3) a. thiết kế mạch đa hợp 8 ra 1 bằng cổng logic

b. Thiết kế mạch giải đa hợp 1 ra 8 bằng cổng logic

Câu 3a) Thiết kế mạch đa hợp 8 → 1 bằng công logic

S_2	S_1	S_0	Y
0	0	0	D_0
0	0	1	D_1
0	1	0	D_2
0	1	1	D_3
1	0	0	D_4
1	0	1	D_5
1	1	0	D_6
1	1	1	D_7

$$Y = \bar{S}_2 \bar{S}_1 \bar{S}_0 D_0 + \bar{S}_2 \bar{S}_1 S_0 D_1 + \bar{S}_2 S_1 \bar{S}_0 D_2 + \bar{S}_2 S_1 S_0 D_3 + S_2 \bar{S}_1 \bar{S}_0 D_4 + S_2 \bar{S}_1 S_0 D_5 + S_2 S_1 \bar{S}_0 D_6 + S_2 S_1 S_0 D_7$$

Câu 3b) Thiết kế mạch giải đa hợp 1 ra 8 bằng công logic

S_2	S_1	S_0	Y_7	Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

$$Y_0 = \bar{S}_2 \bar{S}_1 \bar{S}_0 D$$

$$Y_1 = \bar{S}_2 \bar{S}_1 S_0 D$$

$$Y_2 = \bar{S}_2 S_1 \bar{S}_0 D$$

$$Y_3 = \bar{S}_2 S_1 S_0 D$$

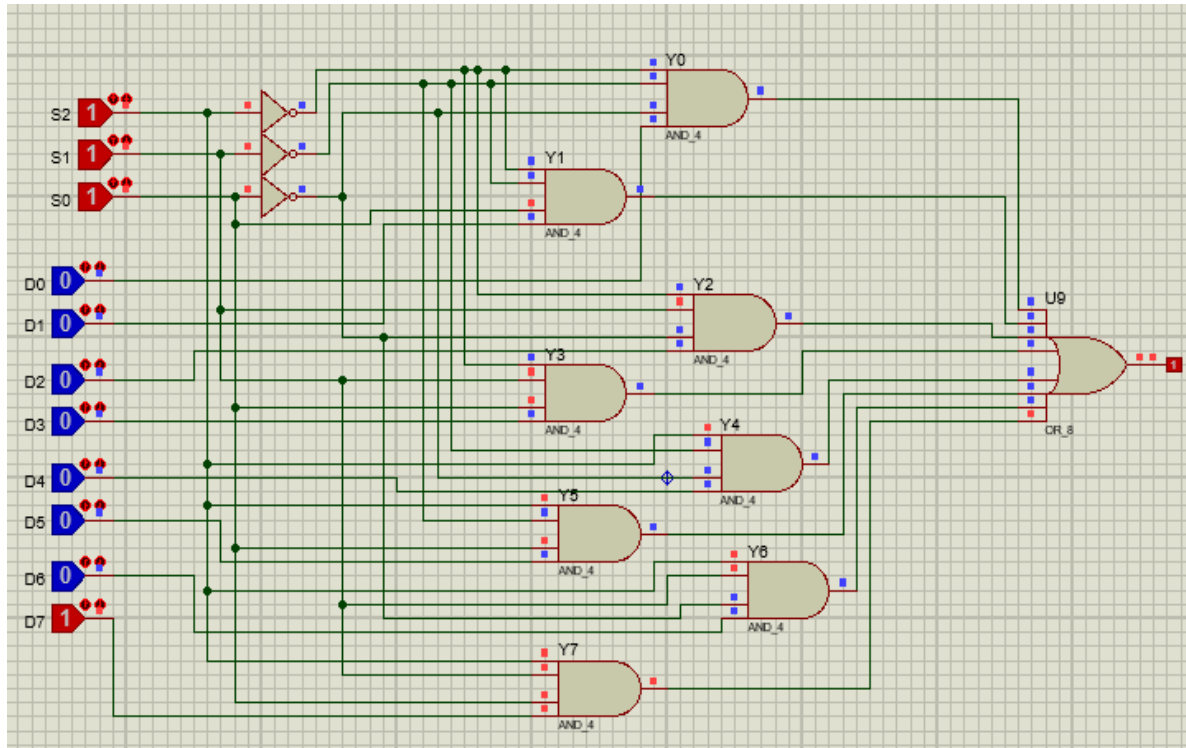
$$Y_4 = S_2 \bar{S}_1 \bar{S}_0 D$$

$$Y_5 = S_2 \bar{S}_1 S_0 D$$

$$Y_6 = S_2 S_1 \bar{S}_0 D$$

$$Y_7 = S_2 S_1 S_0 D$$

Mạch đa hợp 8 ra 1 bằng cổng logic



Mạch đa hợp 1 ra 8 bằng cổng logic

