

**80X86 INTEL**

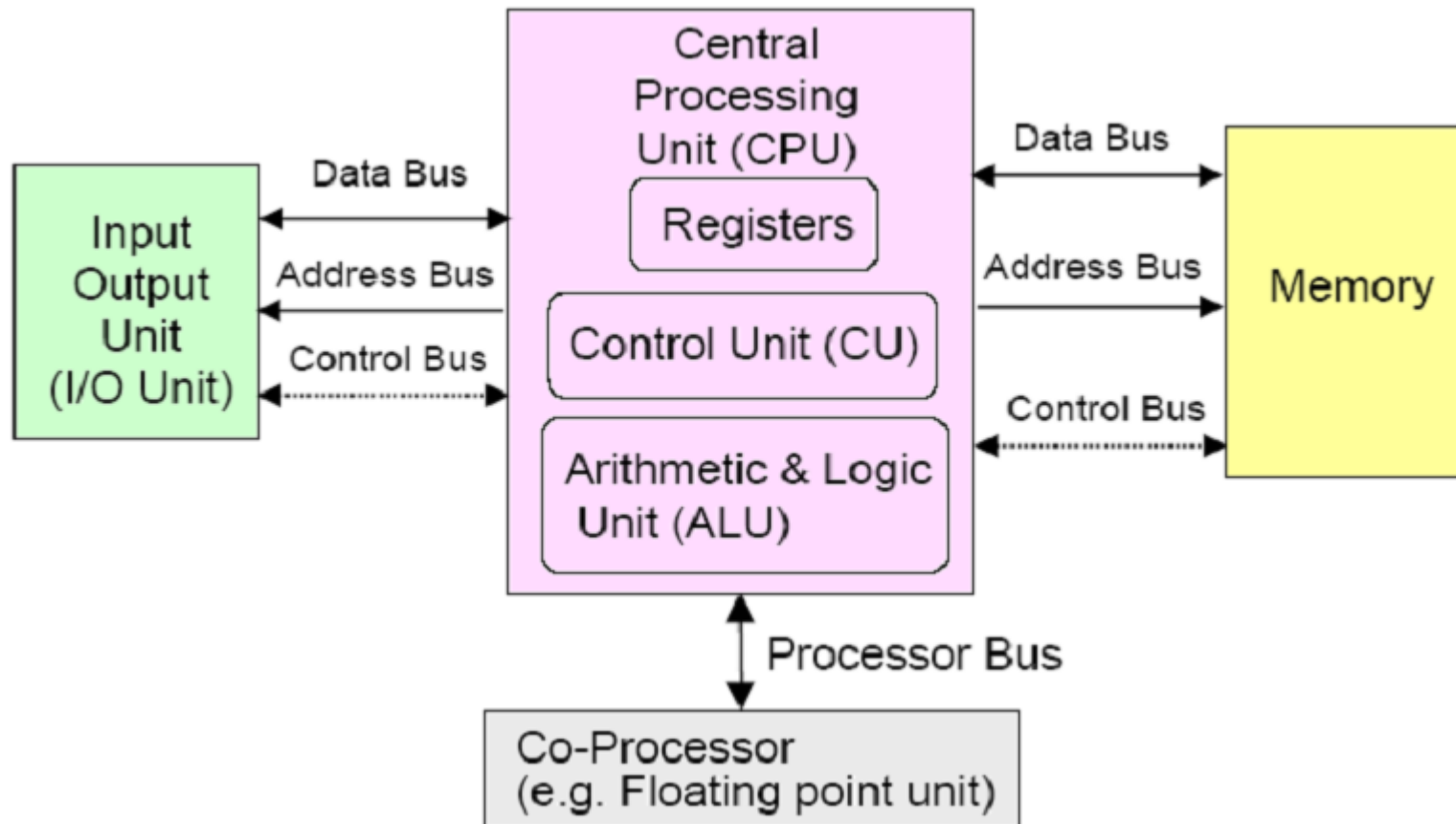
# **BỘ VI XỬ LÝ 16/32 BÍT 80X86 INTEL**

- **Cấu trúc và nguyên tắc hoạt động của bộ vi xử lý 80x86 INTEL**
- **Tập lệnh của bộ vi xử lý 80X86 INTEL**



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Cấu trúc phần cứng của bộ vi xử lý 8086

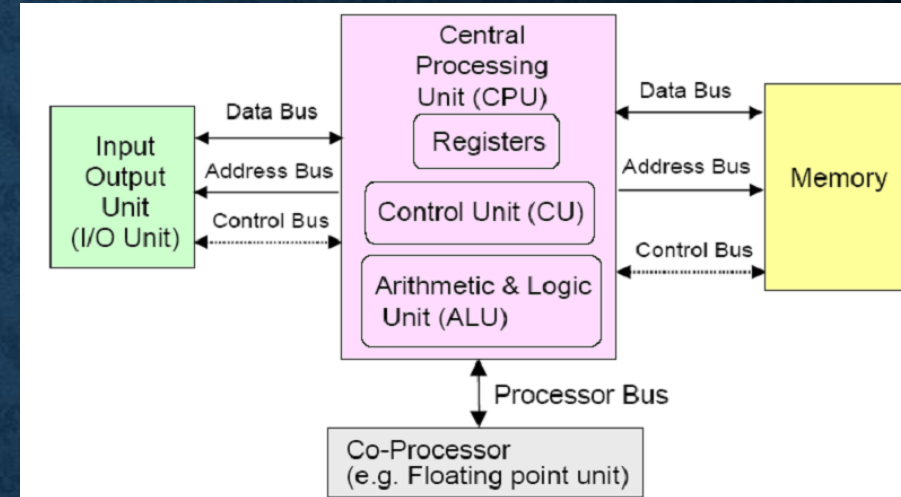


# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Cấu trúc phần cứng của bộ vi xử lý 8086

Cấu trúc bên trong và sự hoạt động

8086 áp dụng cơ chế xử lý song song.



Chứa 2 đơn vị xử lý: Đơn vị thi hành (EU) và đơn vị giao tiếp bus (BIU); hoạt động đồng thời.

BIU đưa ra tín hiệu địa chỉ, lấy lệnh từ bộ nhớ, đọc dữ liệu từ cổng I/O và bộ nhớ, ghi dữ liệu ra các cổng I/O và bộ nhớ. Có nghĩa là BIU quản lý toàn bộ việc trao đổi dữ liệu trên các bus phục vụ cho đơn vị thi hành EU.

EU đưa ra các yêu cầu cho BIU về nơi lấy lệnh và dữ liệu, giải mã và thi hành các lệnh.

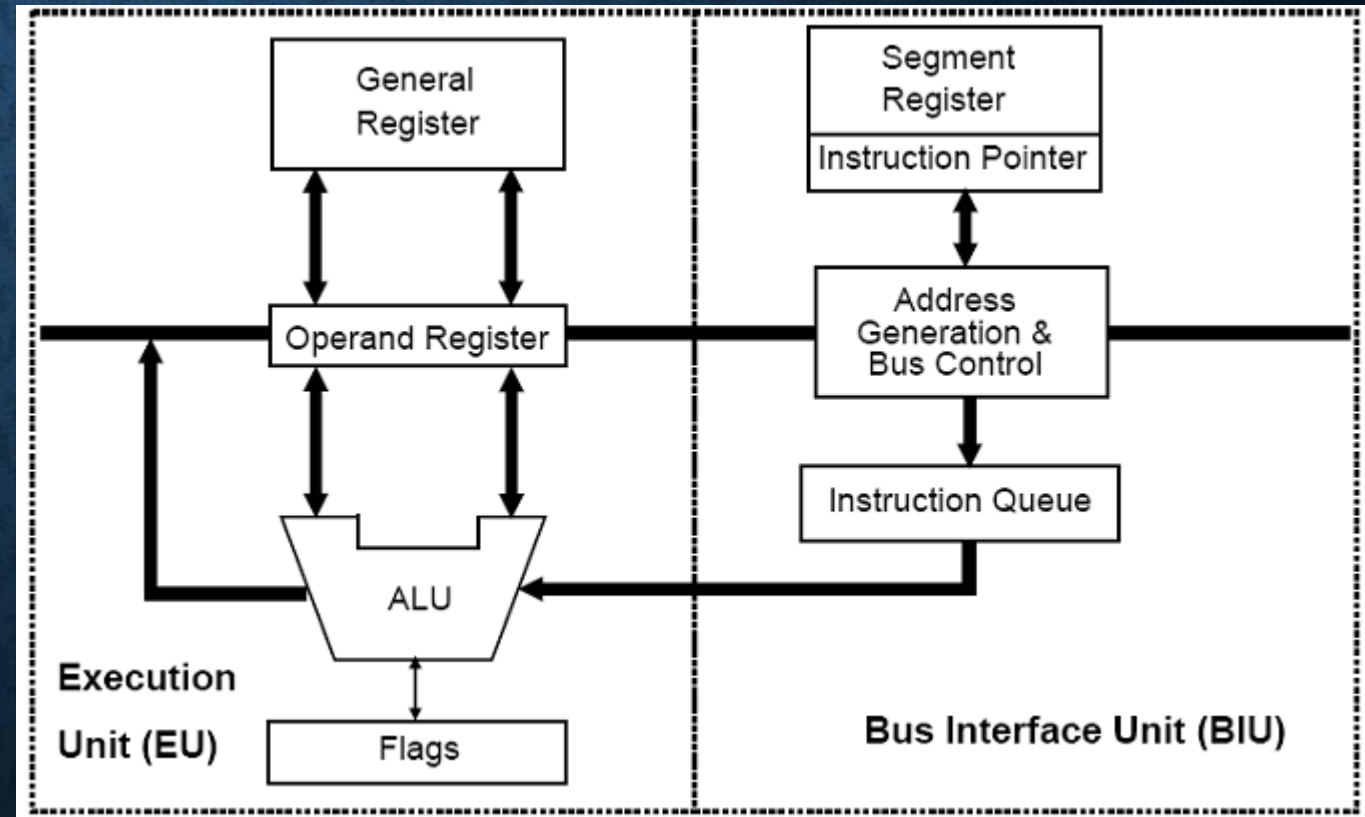


# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Cấu trúc phần cứng của bộ vi xử lý 8086

Cấu trúc bên trong và sự hoạt động

**Bài tập:** Cho biết hoạt động bên trong của CPU?



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Cấu trúc phần cứng của bộ vi xử lý 8086

Sơ đồ khối bên trong của 8086

## ❖ Đơn vị giao tiếp Bus (BIU)

- + Thực hiện các hoạt động hướng bus: vào/ra dữ liệu với thiết bị ngoại vi.

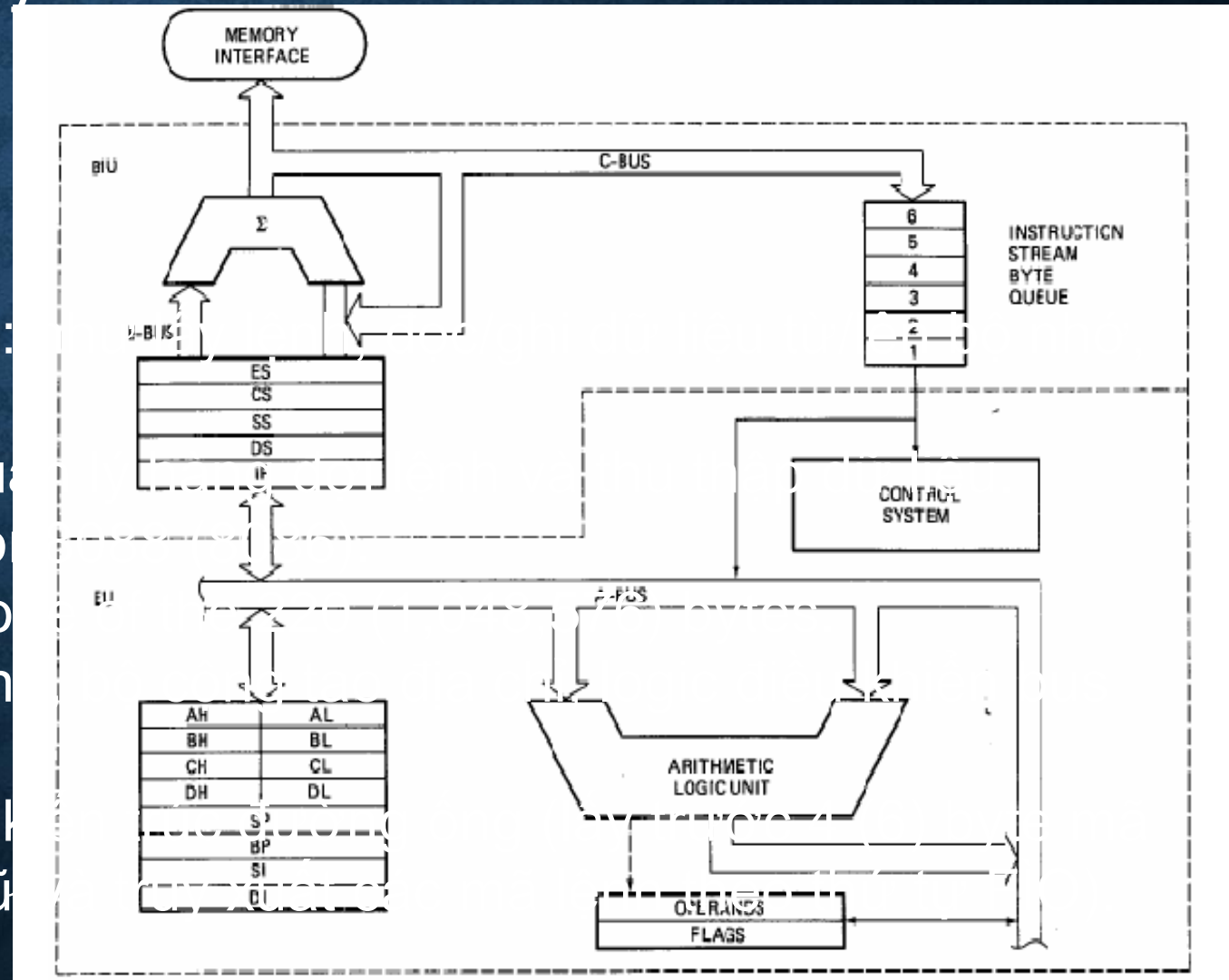
Thực hiện các chức năng khác như qu

- 8-bit (16-bit) bi-directional data bus fo

- 20-bit address bus can address any o

- + Chứa các thanh ghi đoạn, con trỏ lệnh và 1 hàng đợi lệnh.

- + Sử dụng hàng đợi lệnh để cung cấp lệnh đối với 8088 (8086) sau đó lưu trữ





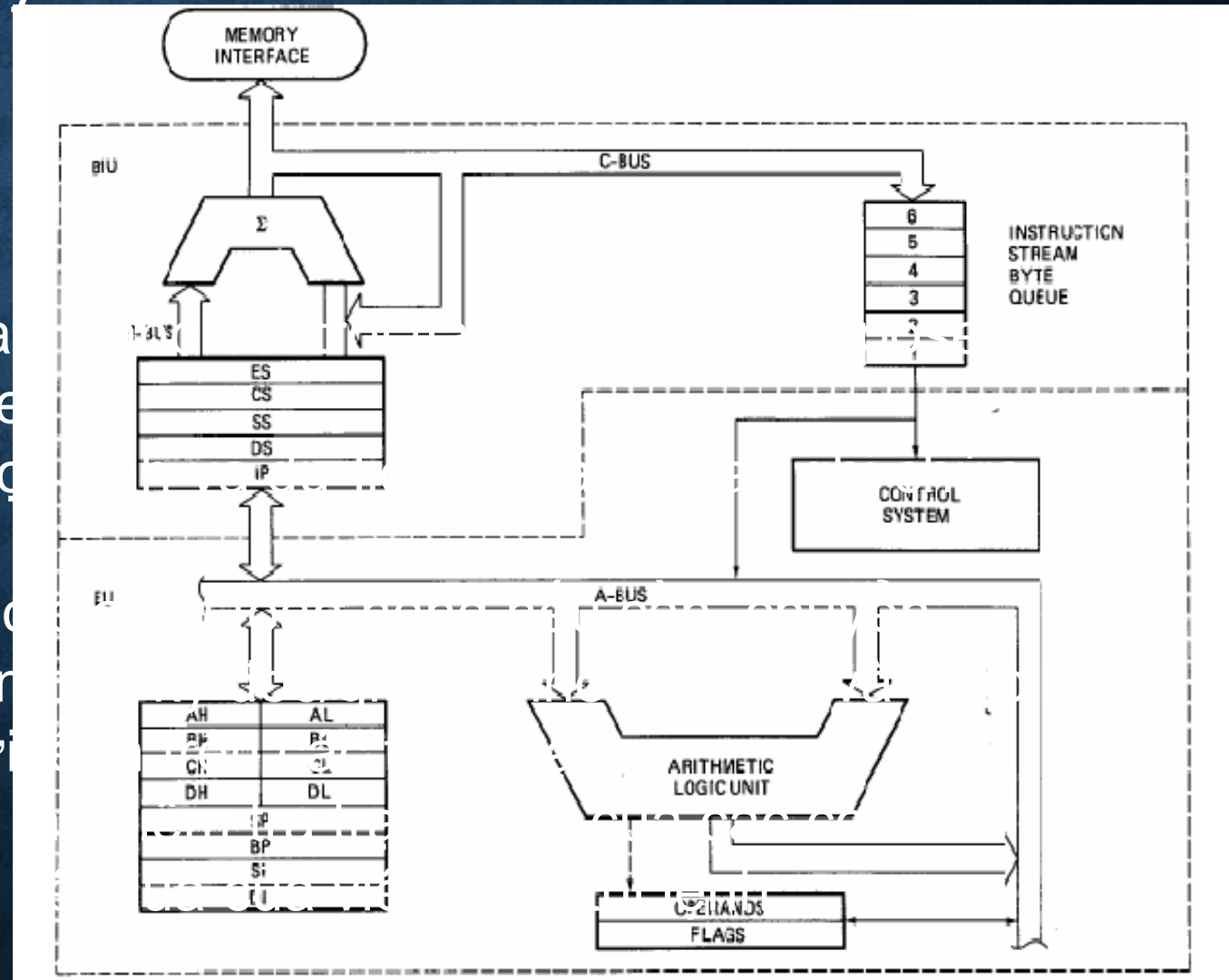
# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Cấu trúc phần cứng của bộ vi xử lý 8086

Sơ đồ khối bên trong của 8086

## ❖ Đơn vị xử lý lệnh (EU)

- + Chứa: arithmetic logic unit (ALU), status registers, và temporary-operand registers
- + EU truy xuất lệnh từ đầu của hàng đợi lệnh chung.
- + Đọc lệnh, giải mã chúng và tạo ra các tín hiệu cho BIU và yêu cầu để thực hiện các hoạt động cụ thể được chỉ định bởi lệnh.
- + Trong quá trình thi hành lệnh, EU có thể điều khiển và cập nhật các cờ này dựa trên kết quả của lệnh.



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

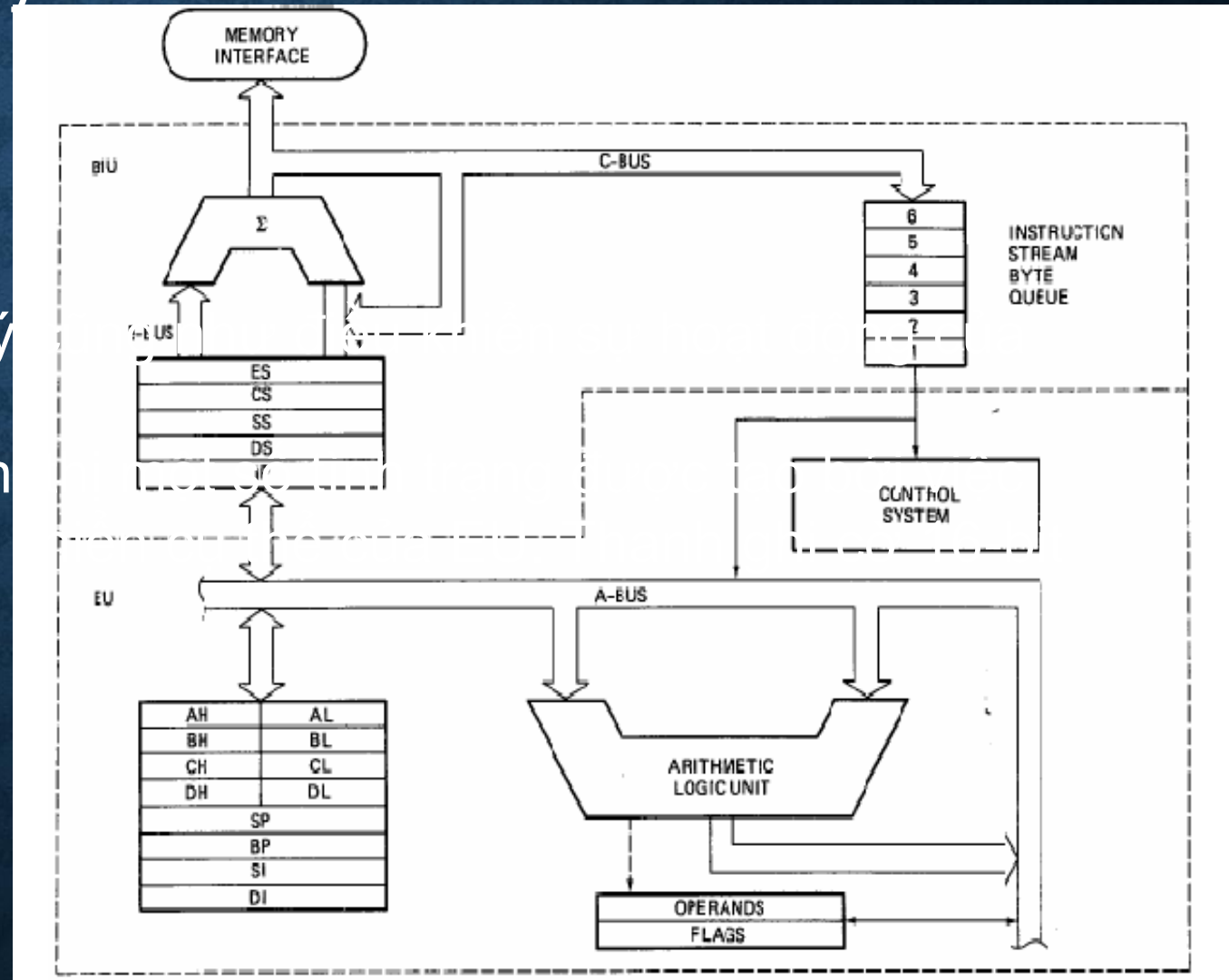
Cấu trúc phần cứng của bộ vi xử lý 8086

Sơ đồ khối bên trong của 8086

## ❖ Các thanh ghi cờ

Các cờ chỉ thị tình trạng của bộ vi xử lý nó.

Một thanh ghi cờ là 1 flip-flop mà nó thực thi 1 lệnh hay các hoạt động điều trong EU có 9 cờ.





# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Cấu trúc phần cứng của bộ vi xử lý 8086

Sơ đồ khối bên trong của 8086

## ❖ Các thanh ghi cờ

- Các cờ điều kiện - conditional flags: Có 6 cờ được gọi là cờ điều kiện. Chúng được lập hay xoá là bởi EU, dựa trên kết quả của các phép toán số học.
- Cờ điều khiển - control flags : 3 cờ còn lại trong thanh ghi cờ được sử dụng để điều khiển một số hoạt động của vi xử lý. Chúng được gọi là các cờ điều khiển.

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Cấu trúc phần cứng của bộ vi xử lý 8086

Sơ đồ khối bên trong của 8086

## ❖ Các thanh ghi cờ

- Các cờ điều kiện - conditional flags: Có 6 cờ được gọi là cờ điều kiện. Chúng được lập hay xoá là bởi EU, dựa trên kết quả của các phép toán số học.
- Cờ điều khiển - control flags : 3 cờ còn lại trong thanh ghi cờ được sử dụng để điều khiển một số hoạt động của vi xử lý. Chúng được gọi là các cờ điều khiển.

Bit pos	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Func	U	U	U	U	OF	DF	IF	TF	SF	ZF	U	AF	U	PF	U	CF



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Các cờ điều kiện

- cờ nhớ - carry flag (CF)-
- cờ chẵn lẻ - parity flag (PF)
- cờ nhớ phụ - auxiliary carry flag (AF).
- cờ không - zero flag (ZF).
- cờ dấu - sign flag (SF).
- cờ tràn - overflow flag (OF).

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Các cờ điều khiển

Các cờ điều khiển được lập hay xoá thông qua các lệnh đặc biệt trong chương trình người dùng. Ba cờ điều khiển là:

- cờ bẫy - trap flag (TF)
- cờ ngắt - interrupt flag (IF)
- cờ hướng - direction flag (DF)



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Các thanh ghi mục đích chung (đa năng)

EU có tám thanh ghi đa năng 8 bit, được ký hiệu là AH, AL, BH, BL, CH, CL, DH, DL. Các thanh ghi này có thể được sử dụng độc lập để lưu trữ tạm thời dữ liệu 8 bit.

Các cặp AH-AL, BH-BL, CH-CL, và DH-DL có thể được sử dụng tổ hợp để tạo thành các thanh ghi 16 bit: AX, BX, CX, và DX.

Thanh ghi AL còn được gọi là thanh ghi tích lũy (accumulator). Nó có 1 số tính năng mà các thanh ghi khác không có

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Cấu trúc phần cứng của bộ vi xử lý 8086

Mô tả chức năng các chân

❖ SƠ ĐỒ CHÂN 8086

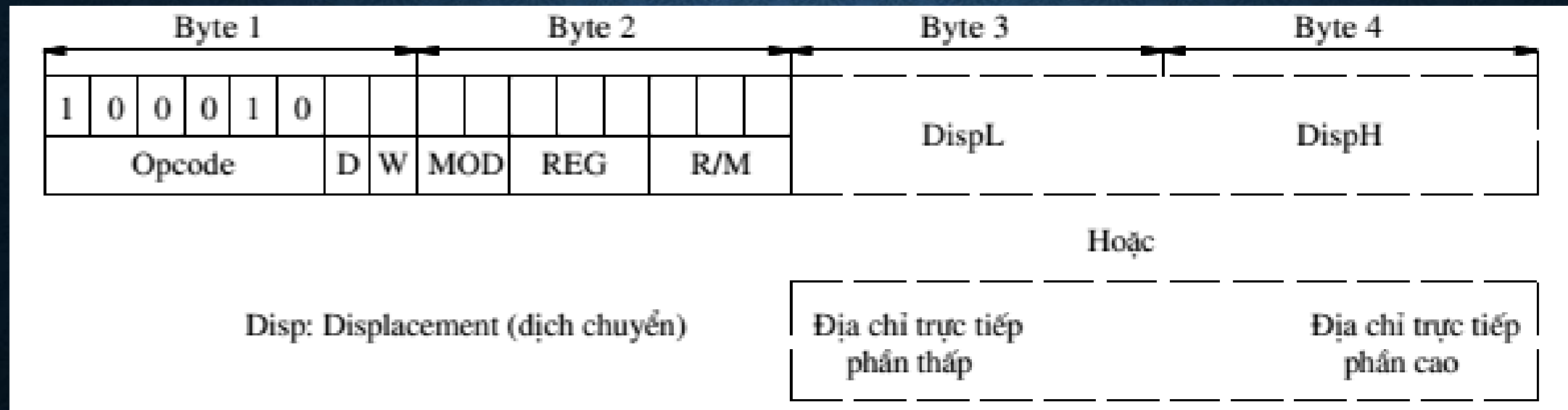
			MAX MODE	MIN {MODE}
GND	1	8086 CPU	40 Vcc	
AD14	2		39 AD15	
AD13	3		38 A16/S3	
AD12	4		37 A17/S4	
AD11	5		36 A18/S5	
AD10	6		35 A19/S6	
AD9	7		34 BHE/S7	
AD8	8		33 MN/MX	
AD7	9		32 RD	
AD6	10		31 RQ/GT0	(HOLD)
AD5	11		30 RQ/GT1	(HLDA)
AD4	12		29 LOCK	(WR)
AD3	13		28 S2	(IO/M)
AD2	14		27 S1	(DT/R)
AD1	15		26 S0	(DEN)
AD0	16		25 QS0	(ALE)
NM1	17		24 QS1	(INTA)
INTR	18		23 TEST	
CLK	19		22 READY	
GND	20		21 RESET	



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Chế độ địa chỉ

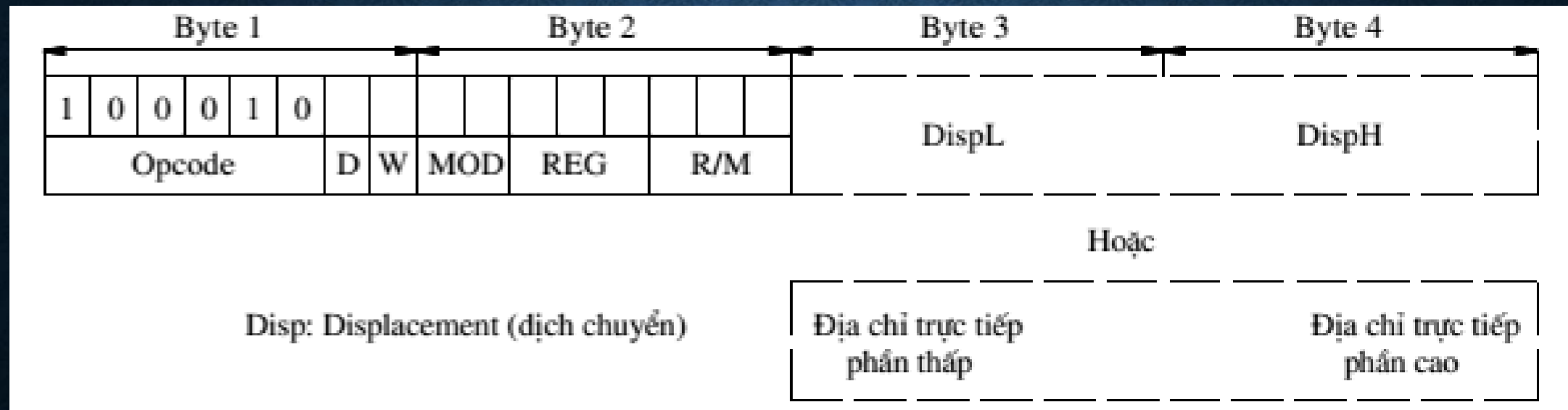
### Khái niệm chế độ địa chỉ



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Chế độ địa chỉ

### Khái niệm chế độ địa chỉ





# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Chế độ địa chỉ

### Khái niệm chế độ địa chỉ

Thanh ghi		Mã
W = 1	W = 0	
AX	AL	000
BX	BL	011
CX	CL	001
DX	DL	010
SP	AH	100
DI	BH	111
BP	CH	101
SI	DH	110

Thanh ghi đoạn	Mã
CS	01
DS	11
ES	00
SS	10

**EMU8086**

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

MOD R/M	00	01	10	11	
				W=0	W=1
000	[BX+SI]	[BX+SI]+d8	[BX+SI]+d16	AL	AX
001	[BX+DI]	[BX+DI]+d8	[BX+DI]+d16	CL	CX
010	[BP+SI]	[BP+SI]+d8	[BP+SI]+d16	DL	DX
011	[BP+DI]	[BP+DI]+d8	[BP+DI]+d16	BL	BX
100	[SI]	[SI]+d8	[SI]+d16	AH	SP
101	[DI]	[DI]+d8	[DI]+d16	CH	BP
110	D16(đ/c trực tiếp)	[BP]+d8	[BP]+d16	DH	SI
111	[BX]	[BX]+d8	[BX]+d16	BH	DI

Phối hợp MOD và R/M để tạo ra các chế độ địa chỉ

Ví dụ 1: MOV CL, [BX]



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Ví dụ 1: MOV CL, [BX]

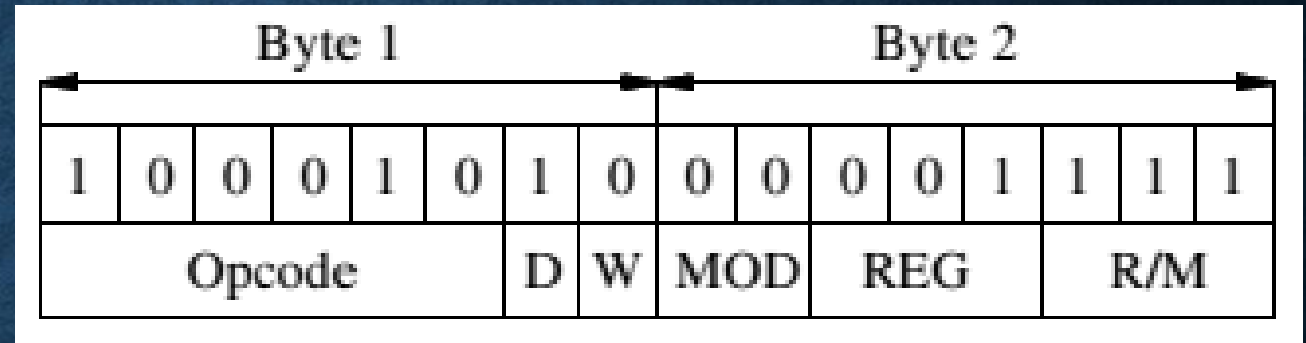
Mã lệnh MOV: 100010

D = 1: Chuyển tới thanh ghi

W = 0: Chuyển 1 byte

MOD: ở chế độ 00 và R/M là 111

REG: 001 mã hoá CL



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Ví dụ 2: MOV AH, 2Ah

# Mã lệnh MOV: 100010

## D = 1: Chuyển tới thanh ghi

## W = 0: Chuyển 1 byte

**MOD: ở chế độ 00 và R/M là 110: Địa chỉ trực tiếp**

# REG: 100 mã hoá AH

## 2Ah = 00101010 dữ liệu cần chuyển tới AH

Byte 1								Byte 2								Byte 3							
1	0	0	0	1	0	1	0	0	0	1	0	0	1	1	0	0	0	1	0	1	0	1	0
Opcode						D	W	MOD		REG		R/M		2Ah									



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Ví dụ 3: MOV CX, [BX][SI]+DATA

Mã lệnh MOV: 100010

D = 1: Chuyển tới thanh ghi

W = 1: Chuyển 1 Word

MOD: ở chế độ 10 (offset 16 bit) và R/M là

000 (sử dụng thanh ghi cơ sở

BX và thanh ghi chỉ số SI).

REG: 001 mã hoá thanh ghi CX.

Byte 1						Byte 2						Byte 3						Byte 4													
1	0	0	0	1	0	1	1	1	0	0	0	1	0	0	0	1	1	1	1	1	1	1	1	0	0	0	0	1	0	1	1
Opcode						D	W	MOD		REG		R/M		FFh						0Bh											

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Ví dụ 3: MOV CX, [BX][SI]+DATA

Mã lệnh MOV: 100010

D = 1: Chuyển tới thanh ghi

W = 1: Chuyển 1 Word

MOD: ở chế độ 10 (offset 16 bit) và R/M là

000 (sử dụng thanh ghi cơ sở

BX và thanh ghi chỉ số SI).

REG: 001 mã hoá thanh ghi CX.

Byte 1	Byte 2	Byte 3	Byte 4
10001011	10001000	11111111	00001011
8Bh	88h	FFh	0Bh



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Các chế độ địa chỉ

- Chế độ địa chỉ thanh ghi.
- Chế độ địa chỉ tức thì.
- Chế độ địa chỉ trực tiếp.
- Chế độ địa chỉ gián tiếp qua thanh ghi.
- Chế độ địa chỉ tương đối cơ sở.
- Chế độ địa chỉ tương đối chỉ số.
- Chế độ địa chỉ tương đối cơ sở chỉ số.
- Chế độ địa chỉ chuỗi (String) – mảng.
- Chế độ địa chỉ cổng (Port).

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

- Chế độ địa chỉ thanh ghi.

Ví dụ: MOV BX, DX ;copy noi dung DX vao BX  
ADD AX, BX ; $AX = AX + BX$



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## - CHẾ ĐỘ ĐỊA CHỈ TỨC THÌ

Ví dụ:

MOV CL, 100 ;chuyen 100 vao CL.

MOV AX, 0BC8h ;chuyen 0BC8h vao AX de roi

MOV DS, AX ;copy noi dung AX vao DS (vi khong duoc chuyen truc tiep ;vao thanh ghi doan).

MOV [BX], 20 ;chuyen 20 vao o nho tai dia chi ;DS:BX.

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## - CHẾ ĐỘ ĐỊA CHỈ TRỰC TIẾP

Ví dụ:

MOV AL, [0243H];chuyen noi dung o nho DS:0243 vao AL

MOV [4320], CX ;chuyen noi dung CX vao hai o nho  
;lien tiep DS:4320 va DS:4321



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## - CHẾ ĐỘ ĐỊA CHỈ GIÁN TIẾP QUA THANH GHI

Ví dụ:

MOV AL, [BX] ;copy noi dung o nho co dia chi DS:BX

MOV [SI], CL ;copy noi dung CL vao o nho co dia ch  
;DS:SI

MOV [DI], AX ;copy noi dung AX vao hai o nho lien  
;tiếp co dia chi DS:DI va DS:(DI+1)

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## - CHẾ ĐỘ ĐỊA CHỈ TƯƠNG ĐỐI CƠ SỞ

Ví dụ:

MOV CX, [BX]+10 ;copy noi dung hai o nho lien tiep

;co dia chi DS:BX+10 va DS:BX+11

;vao CX

MOV CX, [BX+10] ;cach viet khac cua lenh tren

MOV CX, 10+[BX] ;cach viet khac cua lenh tren

MOV AL, [BP]+5 ;chuyen noi dung o nho co dia chi

;SS:BP+5 vao AL

Quan sát trên ta thấy: 10 và 5 là các dịch chuyển của các toán hạng tương ứng.

BX+10, BP+5 gọi là địa chỉ hiệu dụng.

DS:BX+10, SS:BP+5 chính là địa chỉ logic ứng với địa chỉ vật lý.



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## - CHẾ ĐỘ ĐỊA CHỈ TƯƠNG ĐỐI CHỈ SỐ

Ví dụ

MOV CX, [SI]+10 ;copy nội dung hai ô nhớ liên tiếp

;có địa chỉ DS:SI+10 và DS:SI+11 vào CX

MOV CX, [SI +10] ;cách viết khác của lệnh trên

MOV CX, 10+[SI] ;cách viết khác của lệnh trên

MOV AL, [DI]+5 ;chuyển nội dung ô nhớ có địa chỉ

;DS:DI+5 vào AL

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## CHẾ ĐỘ ĐỊA CHỈ TƯƠNG ĐỐI CHỈ SỐ CƠ SỞ

Ví dụ:

MOV BX, [BX]+[SI]+10 ;chuyen noi dung hai o nho

;lien tiep co dia chi DS:BX+SI+10 va DS:BX+SI+11 vao CX

MOV AL, [BP+DI+5] ;copy nội dung ô thứ: DS:BP+DI+5 vao AL



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

Chế độ địa chỉ	Toán hạng	Thanh ghi đoạn ngầm định
Thanh ghi	Reg	
Tức thì	Data	
Trực tiếp	[offset]	DS
Gián tiếp qua thanh ghi	[BX]	DS
	[SI]	DS
	[DI]	DS
Tương đối cơ sở	[BX]+Disp	DS
	[BP]+Disp	SS
Tương đối chỉ số	[DI]+Disp	DS
	[SI]+Disp	DS
Tương đối chỉ số cơ sở	[BX]+[DI]+Disp	DS
	[BX]+[SI]+Disp	DS
	[BP]+[DI]+Disp	SS
	[BP]+[SI]+Disp	SS

# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## CHẾ ĐỘ ĐỊA CHỈ CHUỖI (STRING) – MẢNG

Ví dụ: Giả sử: DS=1000h, ES=2000h, SI=10h, DI=20h)  
MOVSB ;Sao chép chuỗi từ 10010h đến 20020h



# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## CHẾ ĐỘ ĐỊA CHỈ CỒNG (PORT)

Ví dụ:

IN AL, 40h ;Đọc cồng – sao chép nội dung tại  
;cồng có địa chỉ 40h và thanh ghi AL

OUT 80h, AL ;Ghi cồng – gửi dữ liệu trong thanh  
;ghi AL tới cồng có địa chỉ 80h

*Địa chỉ của cồng cũng có thể được xác định gián tiếp qua thanh ghi (Khi này phạm vi tối đa sẽ là 65536 cồng).*

Ví dụ:

IN AL, DX ;Đọc cồng có địa chỉ là nội dung của  
;thanh ghi DX

OUT DX, AX ;Ghi một word trong AX tới cồng có địa  
;chỉ là nội dung của thanh ghi DX.

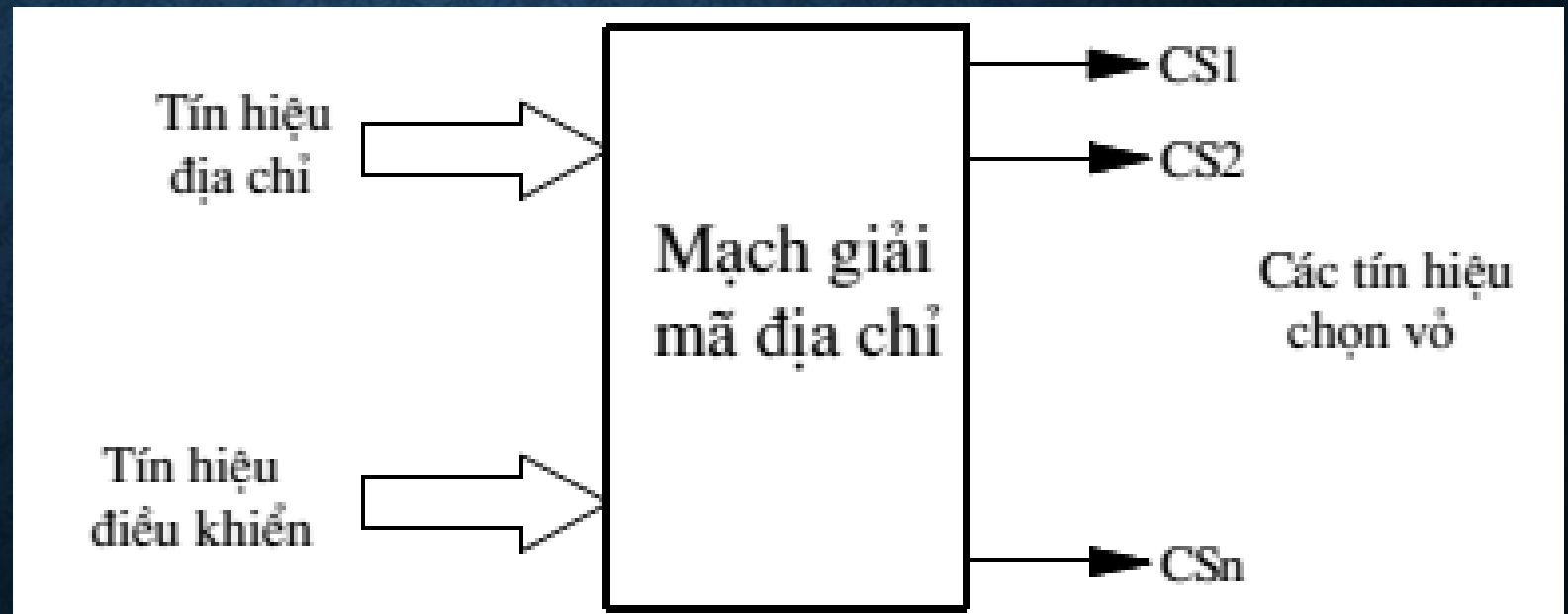
# CẤU TRÚC VÀ NGUYÊN TẮC HOẠT ĐỘNG CỦA BỘ VI XỬ LÝ 80X86 INTEL

## Giải mã địa chỉ

Trong phần này ta đưa ra 3 cách giải mã địa chỉ:

- Giải mã địa chỉ bằng các mạch NAND.
- Giải mã địa chỉ bằng mạch giải mã 74LS138.
- Giải mã địa chỉ dùng PROM.

Mạch giải mã địa chỉ tổng quát





# LẬP TRÌNH ASSEMBLY

Khung của chương trình

Chương trình biên dịch