ĐỀ CƯƠNG MÔN HỌC

**PHY10605 – VI ĐIỀU KHIỂN**

**1. THÔNG TIN CHUNG**

*(Hướng dẫn: mô tả các thông tin cơ bản của môn học)*

Tên môn học (tiếng Việt): **Vi điều khiển**

Tên môn học (tiếng Anh): M**icroprocessor experiments**

Mã số môn học: **PHY10605**

Thuộc khối kiến thức: **Chuyên ngành**

Số tín chỉ: 3

Số tiết lý thuyết: 30

Số tiết thực hành: 30

Số tiết tự học: 90

Các môn học tiên quyết: Điện tử cơ bản

**2. MÔ TẢ MÔN HỌC (COURSE DESCRIPTION)**

Môn học này cung cấp một cách hệ thống các nội dung phân tích, thiết kế và tổng hợp các hệ xử lý thông minh dựa trên nguyên tắc làm việc của các bộ vi xử lý 8, 16, 32bit. Các phương pháp tổ chức phần cứng, xây dựng và cài đặt phần mềm cho bài toán thiết kế các hệ vi xử lý chuyên dụng phục vụ cho các nhiệm vụ thu, phát, xử lý, gia công chế biến, biến đổi các dạng tín hiệu (analog và digital) và lưu trữ chúng trong các phương tiện nhớ thông dụng. Sử dụng các hệ vi xử lý ON-CHIP cho bài toán tổng hợp các hệ xử lý chức năng cũng được đề cập tới. Môn học sẽ thông qua các bài tập cụ thể, bài thực hành cụ thể để minh hoạ cho các phần lý thuyết được đề cập ở trên.

**3. MỤC TIÊU MÔN HỌC (COURSE GOALS)**

Sinh viên học xong môn học này có khả năng:

|  |  |  |
| --- | --- | --- |
| **Mục tiêu** | **Mô tả (mức tổng quát)** | **CĐR CDIO của chương trình** |
| G1 | Phát triển các ứng dụng trên vi điều khiển | 1.3.6 |
| G2 | Thiết kế được mạch đo lường và mạch điều khiển | 1.3.6 |
| G3 | Biết và giải thích được các thuật ngữ tiếng Anh liên quan đến môn học | 3.4.3, 3.4.5 |
| G4 | Kỹ năng giao tiếp bằng văn bản, trình bày và thảo luận | 3.3.1, 3.3.2 |
| G5 | Có tinh thần trách nhiệm trong công việc và nguyên tắc đạo đức cơ bản | 2.2.1, 2.2.3 |

**4. CHUẨN ĐẦU RA MÔN HỌC**

|  |  |  |
| --- | --- | --- |
| **Chuẩn đầu ra** | **Mô tả (Mức chi tiết – hành động)** | **Mức độ (I/T/U)** |
| G1.1 | Giải thích các họ vi điều khiển trong môn học, vi mạch giao tiếp, vi mạch điều khiển |  |
| G1.2 | Vận dụng tốt kiến thức về các họ vi điều khiển | T,U |
| G1.3 | Nắm được các nguyên lý hoạt động của các thành phần trong thiết kế vi mạch | T,U |
| G1.4 | Phân tích lỗi trong chương trình | I |
| G2.1 | Phân tích hoạt động của chương trình trên vi điều khiển | T,U |
| G2.2 | Hiểu và triển khai được vi mạch ứng dụng trong đo lường điều khiển tự động | T,U |
| G3.1 | Biết, hiểu thuật ngữ tiếng Anh chuyên ngành của môn học | T |
| G3.2 | Đọc hiểu tài liệu tiếng Anh liên quan đến các bài giảng | I |
| G4.1 | Sinh viên biết trình bày một báo cáo bằng văn bản để nộp qua hệ thống. | T |
| G4.2 | Sinh viên phát biểu ý kiến, thảo luận ý kiến | T |
| G3.1 | Biết, hiểu thuật ngữ tiếng Anh chuyên ngành của môn học | T |
| G3.2 | Đọc hiểu tài liệu tiếng Anh liên quan đến các bài giảng | I |
| G5.1 | Biết được vai trò, trách nhiệm và đạo đức nghề nghiệp khi làm việc trong lĩnh vực liên quan | I |

**5. KẾ HOẠCH GIẢNG DẠY LÝ THUYẾT**

*(Hướng dẫn: Mô tả chi tiết quá trình giảng dạy theo từng chủ đề: tên chủ đề, danh sách các chuẩn đầu ra chi tiết tương ứng với mỗi chủ đề, các hoạt động dạy và học gợi ý, các hoạt động đánh giá nếu có)*

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Tuần** | **Chủ đề** | **Số tiết** | **Chuẩn đầu ra** | **Hoạt động dạy/Hoạt động học (gợi ý)** | **Hoạt động đánh giá** |
| 1 | Kiến trúc của hệ Vi xử lýCác thành phần chính của hệ vi xử lýBộ nhớ trong hệ Vi xử lý: RAMDYNAMIC,RAMSTATIC, ROM, PROM, EPROMPhương pháp tổ chức bộ nhớ trong hệ vi xử lý | 3 | G1.2, G2.1, G2.2,  G3.2 | GV phổ biến quy định  Động não  Thuyết giản chủ động  Thảo luận nhóm | BTTL#1 |
| 2 | **Bộ vi xử lý 16/32 bít 80X86 INTEL** Cấu trúc và nguyên tắc hoạt động của bộ vi xử lý 80286 INTELTập lệnh của bộ vi xử lý 80X86 INTEL | 3 | G2.1, G2.2, G3.3, G4.1, G5.1 | Thuyết giảng chủ động  Hỏi đáp | BTTL#2 |
| 3 | **Lập trình ASSEMBLY cho các hệ vi xử lý 16/32 bit INTEL** Khung của chương trìnhChương trình biên dịch | 3 | G1.1, G1.3, G2.1, G3.2, G3.3, G5.1 | Thuyết giảng chủ động  Động não | BTTL#3 |
| 4 | **Thiết kế hệ vi xử lý 16/32 chuyên dụng** Các bước thiết kế hệ vi xử lýThiết kế hệ thu tin đa kênh | 3 | G2.1, G5.2, G3.1 | Thuyết giảng chủ động  Tình huống | BTTL#4 |
| 5 | **Cổng trao đổi thông tin với ngoại vi.** Mạch vào/ ra thông tin có điều khiển - chip PPI 8255Ghép nối chip PPI 8255 với hệ vi xử lý | 3 | G2.1, G2.2, G4.1, G4.2, G5.1 | Thuyết giảng chủ động  Thảo luận nhóm | BTTL#5 |
| 6 | **Chế độ ngắt của bộ vi xử lý** Cơ chế ngắt của bộ vi xử lýChip ngắt ưu tiên PIC 8259 | 3 | G1.1, G1.2, G1.3, G2.1, G2.2, G4.1, G5.1 | Thuyết giảng chủ động  Động não | BTTL#6 |
| 7 | **Truyền thông tin nối tiếp.** Mạch truyền tin đồng bộ và dị bộ USART 8251Ghép nối USART 8251 với hệ vi xử lý | 3 | G1.1, G1.2, G1.3, G2.1, G2.2, G4.1, G5.1 | Thuyết giảng chủ động  Hỏi đáp  Hướng dẫn BTGK | BTTL#7 |
| 8 | **Biến đổi tương tự- số (AD) và số -tương tự (DA)**  8.1 Biến đổi tín hiệu số - tương tự (DIGILAL- NALOG) - mạch DAC 0808  8.2 Biến đổi tín hiệu tương tự - số (ANALOG-DIGILAL) - mạch ADC 0809  8.3 Ghép nối ADC và DAC với hệ vi xử lý | 3 | G1.1, G1.2, G1.3, G2.1, G2.2, G4.1, G4.2, G5.1 | Thuyết giảng chủ động  Hỏi đáp  Hướng dẫn BTG | BTTL#8 |
| 9 | **Hệ vi xử lý ON-CHIP**  9.1 Kiến trúc Hệ vi xử lý ON-CHIP 80C51  9.2 Tập lệnh của Hệ vi xử lý ON-CHIP 80C51  9.3. Lập trình cho hệ vi xử lý ON-CHIP | 3 | G1.2, G1.3, G3.2,  G4.1, G4.2 | Sơ đồ khối  Phản biện  Hỏi đáp | BTTL#9 |
| 10 | **Đồ án** | 3 | G1.1, G1.2, G1.3, G2.1, G2.2, G4.1, G4.2, G5.1 | * Học dựa trên vấn đề * Thảo luận nhóm   Làm việc nhóm | Viết báo cáo DAMH#1 |

**6. KẾ HOẠCH GIẢNG DẠY THỰC HÀNH (nếu có)**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Tuần** | **Chủ đề** | **Số tiết** | **Chuẩn đầu ra** | **Hoạt động dạy/Hoạt động học (gợi ý)** | **Hoạt động đánh giá** |
| 1-2 | **Giới thiệu**   * 1. Giới thiệu PIC C   2. Các tập lệnh trong PIC C   3. Thực hành logic   1.4. Cách debug  1.5. Thực hành rút code | 6 | G1.2, G1.3, G2.1, G4.1, G4.2, , G3.1, G3.2 | Thuyết giảng chủ động  Thảo luận nhóm  Động não | BCTH#1  BTVN#1 |
| 3 | **Nhập xuất**  3.1. Digital I/O  3.2. Analog I/O  3.3. Các lỗi thường gặp | 3 | G1.2, G1.3, G4.2, | Demo  Hỏi đáp  Tình huống | BCTH #1 |
| 4 | **Timer** | 3 | G1.3, G1.4, G3.1, G5.1 | Demo  Thảo luận nhóm | BCTH #2 |
| 5 | **Giao tiếp UART** | 3 | G1.2, G1.3, G1.4, G2.1, G4.1, G3.1, G3.2 | Động não | BTVN#2 |
| 6 | **LCD** | 3 | G1.2, G1.3, G1.4, G2.1, G4.1, G3.1, G5.1, | Demo  Thảo luận nhóm | BCTH #3  BTVN#3 |
| 7-10 | **Đồ án** | 12 | G1.2, G1.3, G1.4,G2.1, G2.2, G3.1, G3.2, G5.1, |  | DAMH#2 |

**7. ĐÁNH GIÁ**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **Mã** | **Tên** | **Mô tả (gợi ý)** | **Các chuẩn đầu ra được đánh giá** | **Tỉ lệ (%)** |
| **BTTL** | **Bài tập tại lớp** |  |  | **0%** |
| BTTL#1 | Tổ chức bộ nhớ trong hệ vi xử lý | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| BTTL#2 | Tập lệnh của bộ vi xử lý  80x86 INTEL | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| BTTL#3 | Lập trình Assembly cho hệ vi xử lý 16/32 bit | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| BTTL#4 | Thiết kế hệ thu đa kênh | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| BTTL#5 | Ghép nối chip PPI 8255 với hệ vi xử lý | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| BTTL#6 | Chip ngắt ưu tiên PIC 8259 | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| BTTL#7 | Ghép nối USART 8251 với hệ vi xử lý | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| BTTL#8 | Ghép nối ADC và DAC với hệ vi xử lý | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| BTTL#9 | Lập trình cho hệ vi xử lý ON-CHIP | GV xây dựng danh sách câu hỏi và các bài tập liên quan đến bài học | G2.1, G2.2, G3.1, G5.1 | 0% |
| **BCTH** | **Báo cáo thực hành** |  |  | **6%** |
| BCTH#1 | Định nghĩa và khái niệm |  | G1.2, G1.3, G4.2 | 1% |
| BCTH#2 | Sử dụng Timer |  | G1.3, G1.4, G3.1, G5.1 | 1% |
| BCTH#3 | Sử dụng LCD và bộ thư viện hỗ trợ |  | G1.3, G1.4, G3.1, G5.1, | 4% |
| **BTVN** | **Bài tập về nhà** |  |  | **6%** |
| BTVN#1 | Lập trình type B và C |  | G1.2, G1.3, G2.1, G4.1, G4.2, G3.1, G3.2 | 2% |
| BTVN#2 | Tính chất giao tiếp |  | G1.2, G1.3, G1.4, G2.1, G4.1, G3.1, G3.2 | 2% |
| BTVN#3 | Thiết kế chạy LCD theo yêu cầu |  | G1.2, G1.3, G1.4, G2.1, G4.1, G3.1 | 2% |
| **KTGK** | **Kiểm tra giữa kỳ** |  | **G4.1, G4.2, G5.1** | **14%** |
| **DAMH** | **Đồ án môn học** |  |  | **39%** |
| DAMH#1 |  | GV đưa vấn đề mẫu, hướng dẫn SV thảo luận nhóm, làm việc nhóm để giải quyết vấn đề | G1.1, 1.2, G1.3, G1.4, G1.6, G2.3, G3.1, G3.2, G4.2, G4.3, G5.1 | 21% |
| DAMH#2 | Lập trình ứng dụng |  | G1.2, G1.3, G1.4,G2.1, G2.2, G3.1, G3.2, G5.1, | 18% |
| **LTCK** | **Thi cuối kỳ** |  | **G4.1, G4.2, G5.1** | **35%** |

**8. TÀI NGUYÊN MÔN HỌC**

**Giáo trình**

Ngô Diên Tập, *Giáo trình vi xử lý và cấu trúc máy tính*, NXB Giáo dục, 2010.

Predko Myke, *Programming and customizing the PIC microcontroller,* McGraw-Hill , 1998.

**Tài liệu tham khảo**

Hồ Khánh Lâm, *Giáo trình kỹ thuật vi xử lý : tập I; tập II*, NXB Thông tin và Truyền thông, 2010

Ngô Diên Tập, *Lập trình bằng hợp ngữ*, NXB Khoa học và Kỹ thuật , 1998

Ytha Yu, Charles Marut, *Lập trình hợp ngữ (Assembly) và máy vi tính IBM-PC*, NXB Giáo dục, 1996

Tống Văn On ,  Hoàng Đức Hải , *Họ vi điều khiển 8051,* Lao động- Xã hội, 2001.

Kiều Xuân Thực (Chủ biên) ,  Vũ Thị Thu Hương ,  Vũ Trung Kiên , *Vi điều khiển - cấu trúc, lập trình và ứng dụng,* Giáo dục Việt Nam, 2009.

**Tài nguyên khác**

Phần mềm CCSC 5.1.4, Mikro, PICC, Proteus 8.

**9. CÁC QUY ĐỊNH CHUNG**

* Sinh viên cần tuân thủ nghiêm túc các nội quy và quy định của Khoa và Trường.
* Sinh viên không được vắng quá 3 buổi trên tổng số các buổi học lý thuyết.
* Đối với bất kỳ sự gian lận nào trong quá trình làm bài tập hay bài thi, sinh viên phải chịu mọi hình thức kỷ luật của Khoa/Trường và bị 0 điểm cho môn học này.

**HIỆU TRƯỞNG PHÒNG ĐÀO TẠO TRƯỞNG KHOA**