



# TIÊU LUẬN MẠCH TÍCH HỢP SIÊU CAO TẦN

GVHD: TS. HUỲNH PHÚ MINH CƯỜNG  
HVTB: LÊ HỒNG ANH – NGUYỄN HỒ Bá Hải

# ĐỀ TÀI TIỄU LUẬN

- THIẾT KẾ MẠCH KHUẾCH TẠI TẦN SỐ 0.9 GHz VỚI  
ĐỘ LỢI 10dB VÀ CỰC TIỄU HỆ SỐ NHIỀU

# MỤC LỤC

- 1. GIỚI THIỆU CHUNG VỀ THIẾT KẾ MỘT MẠCH KHUẾCH ĐẠI NHIỀU THẤP
- 2. TIẾN TRÌNH THIẾT KẾ
  - 2.1 CHỌN TRANSISTOR
  - 2.2 ĐỘ ỔN ĐỊNH
  - 2.3 TÍNH TOÁN CÁC THÔNG SỐ NHIỀU
  - 2.4 TÍNH TOÁN ĐỘ LỢI CỦA MẠCH KHUẾCH ĐẠI
  - 2.5 PHỐI HỢP TRỞ KHÁNG CHO MẠCH KHUẾCH ĐẠI
  - 2.6 THIẾT KẾ PHÂN CỰC CHO MẠCH KHUẾCH ĐẠI
- 3. KẾT QUẢ MÔ PHỎNG
- 4. THỰC HIỆN LAYOUT CHO MẠCH KHUẾCH ĐẠI
- 5. KẾT LUẬN
- TÀI LIỆU THAM KHẢO

# GIỚI THIỆU CHUNG VỀ THIẾT KẾ MỘT MẠCH KHUẾCH ĐẠI NHIỄU THẤP

- Bên cạnh sự ổn định và độ lợi, một phần thiết kế quan trọng khác được xem xét cho một bộ khuếch đại siêu cao tần đó là hệ số nhiễu (Noise Figure). Trong các ứng dụng của bộ thu thường yêu cầu phai có bộ tiền khuếch đại với một hệ số nhiễu thấp nhất có thể, bởi vì tầng đầu tiên của một bộ thu có ảnh hưởng lớn đến sự thi hành nhiễu của cả hệ thống.
- Thông thường không thể đạt được cả hai sự cực tiểu hệ số nhiễu và cực đại độ lợi cho một bộ khuếch đại, tuy nhiên một vài sự tương nhượng có thể được thực hiện. Điều này có thể được thực bởi việc sử dụng vòng tròn đẳng độ lợi và vòng tròn đẳng hệ số nhiễu để lựa chọn một sự đánh đổi khả dụng giữa hệ số nhiễu và độ lợi.
- Trong bài tiểu luận này chúng ta sẽ đưa ra các công thức cho vòng tròn đẳng hệ số nhiễu và biểu diễn chúng được sử dụng như thế nào trong thiết kế một bộ khuếch đại transistor.

# GIỚI THIỆU CHUNG VỀ THIẾT KẾ MỘT MẠCH KHUẾCH ĐẠI NHIỄU THẤP

- Hệ số nhiễu của một bộ khuếch đại hai cửa có thể được biểu diễn như sau

$$F = F_{\min} + \frac{R_N}{G_S} \left| Y_S - Y_{opt} \right|^2,$$

- $Y_S = G_S + jB_S$ : là dẫn nạp nguồn được đưa đến transistor.
- $Y_{opt}$ : dẫn nạp nguồn tối ưu để cực tiểu hệ số nhiễu.
- $F_{\min}$ : hệ số nhiễu cực tiểu của transistor, đạt được khi  $Y_S = Y_{opt}$ .
- $R_N$ : điện trở nhiễu tương đương của transistor.
- $G_S$ : phần thực của dẫn nạp nguồn.

# GIỚI THIỆU CHUNG VỀ THIẾT KẾ MỘT MẠCH KHUẾCH ĐẠI NHIỄU THẤP

- Công thức hệ số nhiễu cũng có thể được biểu diễn như sau

$$F = F_{\min} + \frac{4R_N}{Z_o} \frac{\left| \Gamma_s - \Gamma_{opt} \right|^2}{\left( 1 - \left| \Gamma_s \right|^2 \right) \left| 1 + \Gamma_{opt} \right|^2}.$$

- Định nghĩa các vòng tròn đẳng hệ số nhiễu như sau

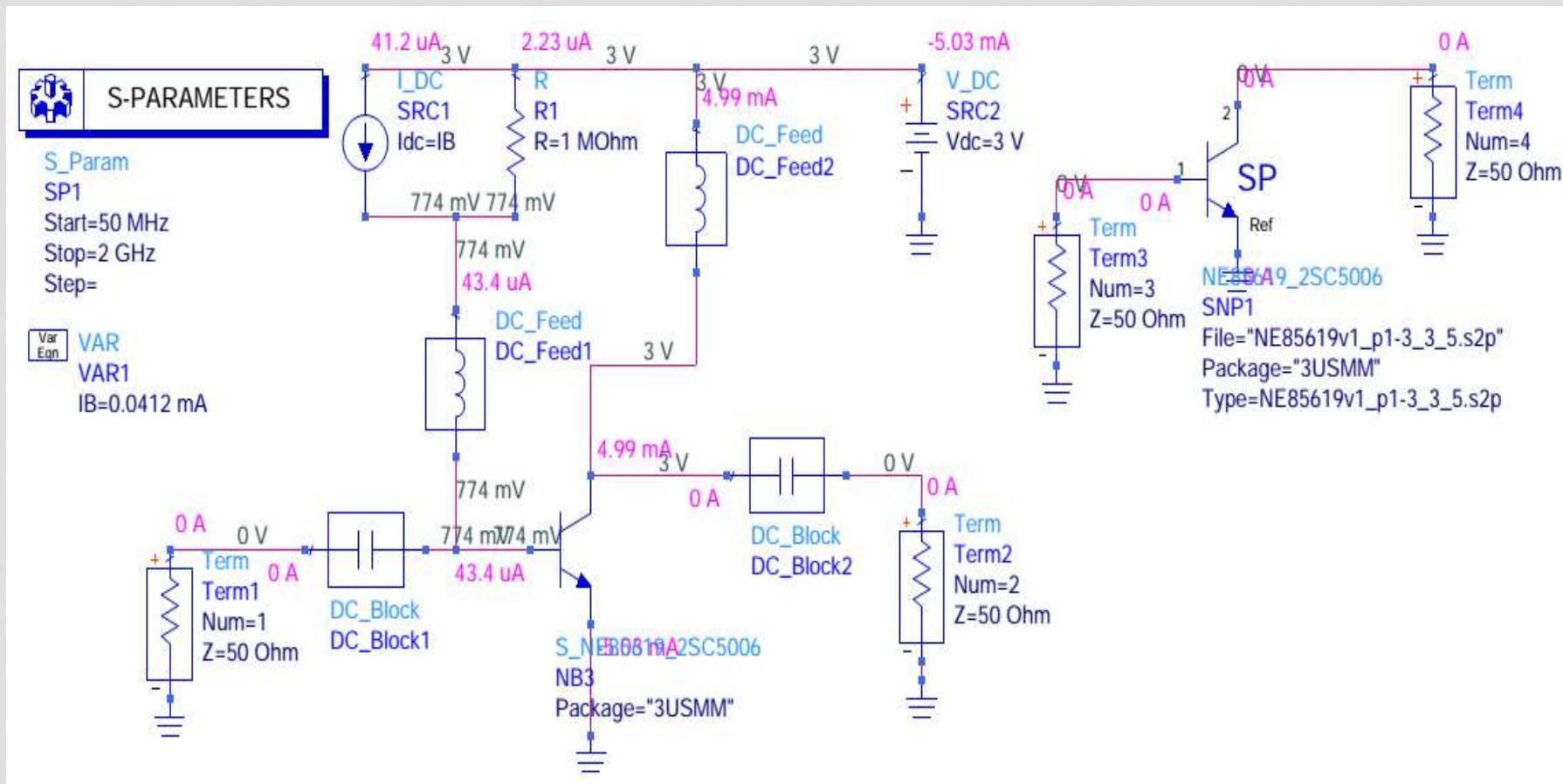
$$C_F = \frac{\Gamma_{opt}}{N+1}, \quad R_F = \frac{\sqrt{N(N+1 - |\Gamma_{opt}|^2)}}{N+1}.$$

# TIẾN TRÌNH THIẾT KẾ - CHỌN TRANSISTOR

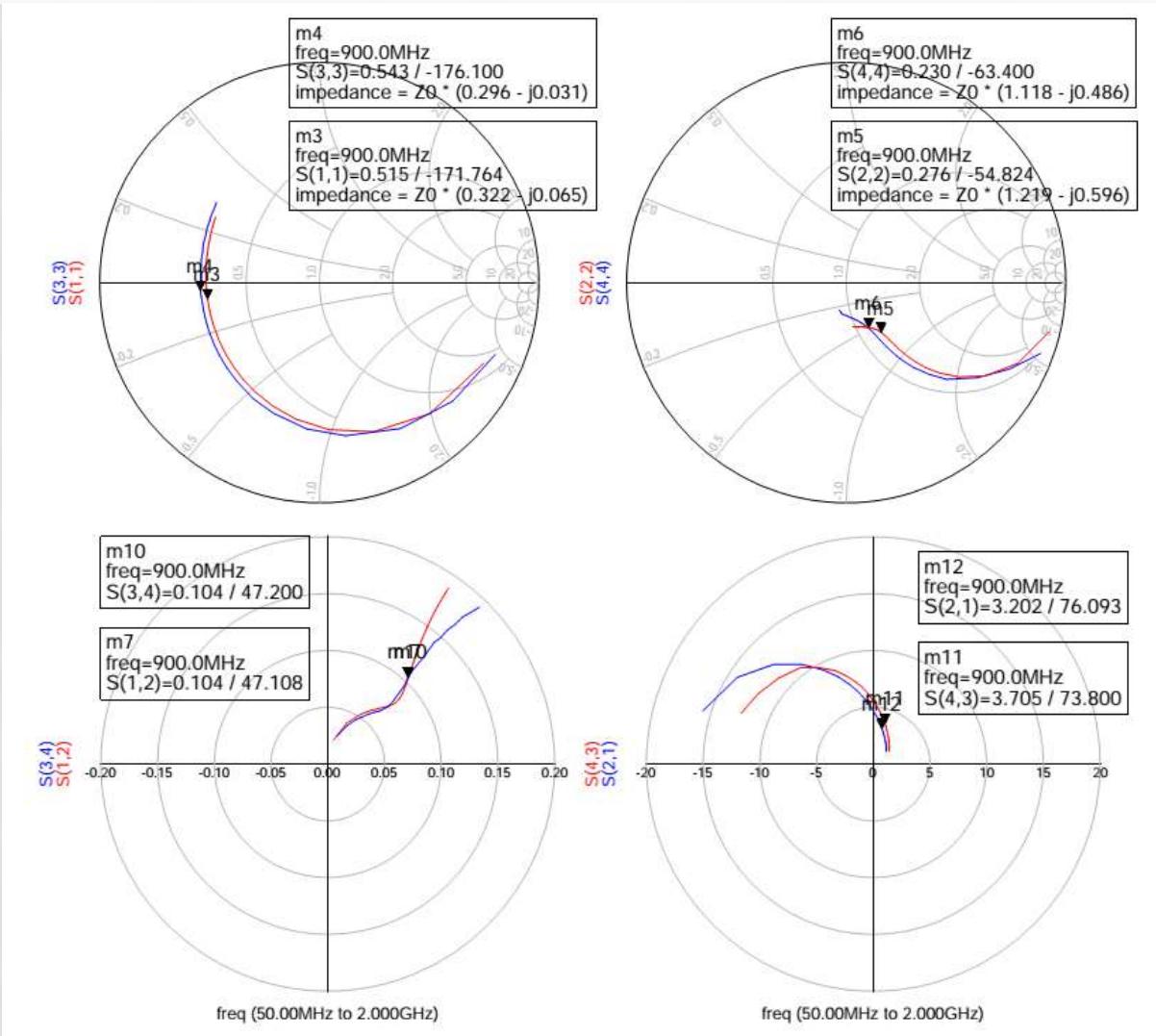
- Trong trường hợp này Transistor NEC's NE85619 "Low Noise Bipolar Transistor" được chọn cho mạch khuếch đại.
- Các thông số đặc trưng của Transistor là có khả năng hoạt động đến tần số 5 GHz và  $V_{ce} = 3V$   $I_c = 5mA$ .
- Ta thực hiện tìm các thông số nhiễu của Transistor tại tần số 0.9 GHz bao gồm các thông số  $NF_{min}$ ,  $\Gamma_{opt}$ , và  $R_N$ . Thực hiện mô phỏng trên ADS để tìm các thông số đó trên mô hình tín hiệu lớn.



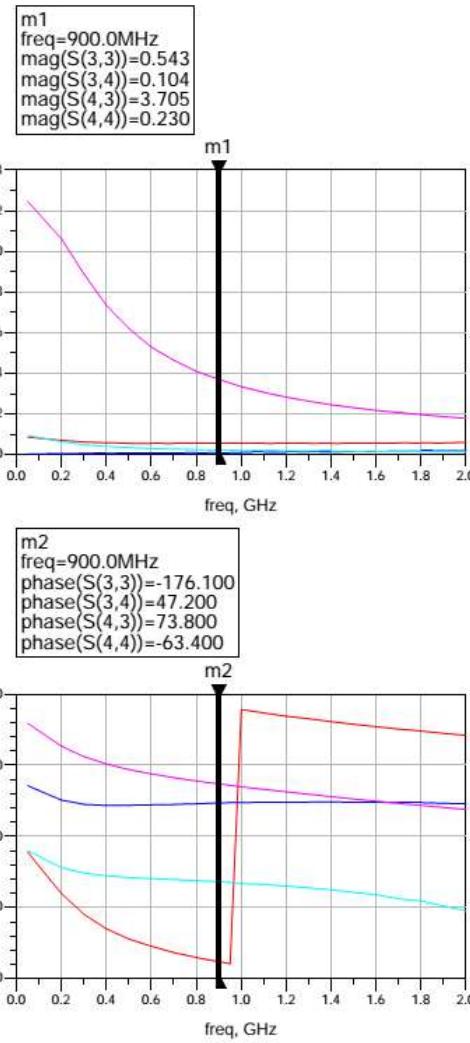
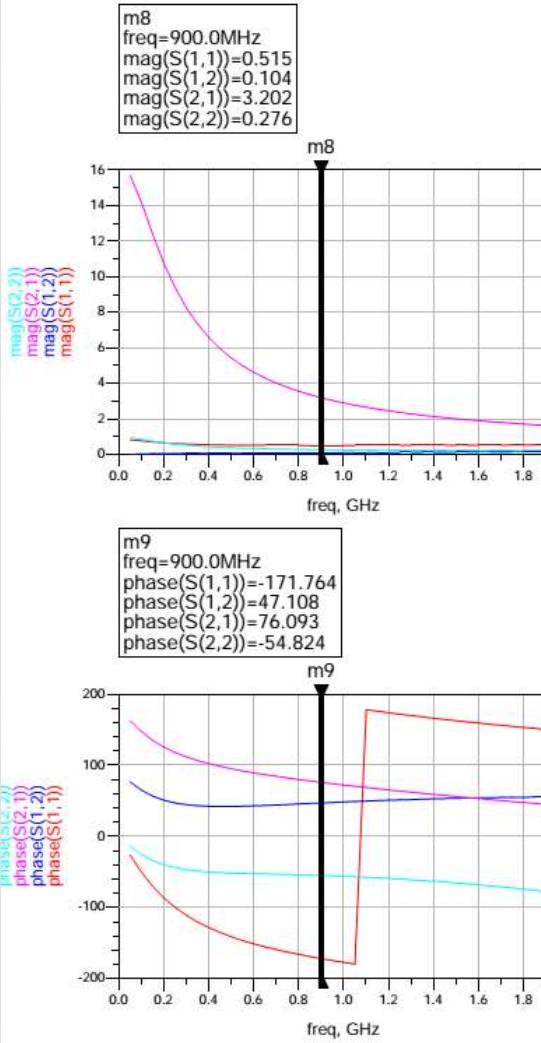
# TIẾN TRÌNH THIẾT KẾ - CHỌN TRANSISTOR



# THÔNG SỐ S CỦA TRANSISTOR



# THÔNG SỐ S CỦA TRANSISTOR



$$S_{11} = 0.515 \angle -171.76^\circ,$$

$$S_{12} = 0.104 \angle 47^\circ,$$

$$S_{21} = 3.202 \angle 76.1^\circ,$$

$$S_{22} = 0.276 \angle -54.8^\circ$$

# TIẾN TRÌNH THIẾT KẾ - ĐỘ ỔN ĐỊNH

- Ta tiến hành xem xét các điều kiện để mạch ổn định không điều kiện sử dụng phương pháp  $K - \Delta$  test

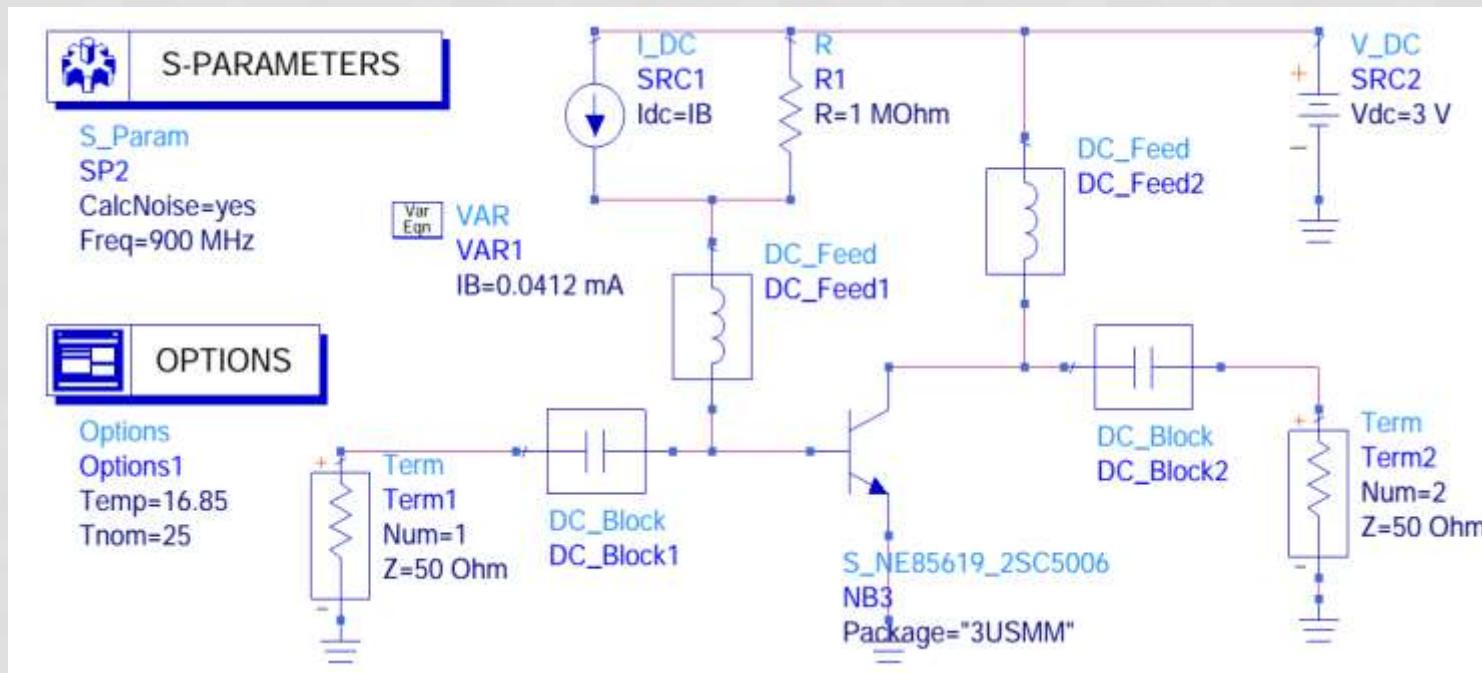
$$\begin{aligned} |\Delta| &= |S_{11}S_{22} - S_{12}S_{21}| \\ &= |(0.515\angle -171.76^\circ)(0.276\angle -54.8^\circ) - (0.104\angle 47^\circ)(3.202\angle 76.1^\circ)| \\ &= 0.195 \end{aligned}$$

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} = \frac{1 - (0.515)^2 - (0.276)^2 + (0.195)^2}{2(0.104)(3.202)} = 1.046$$

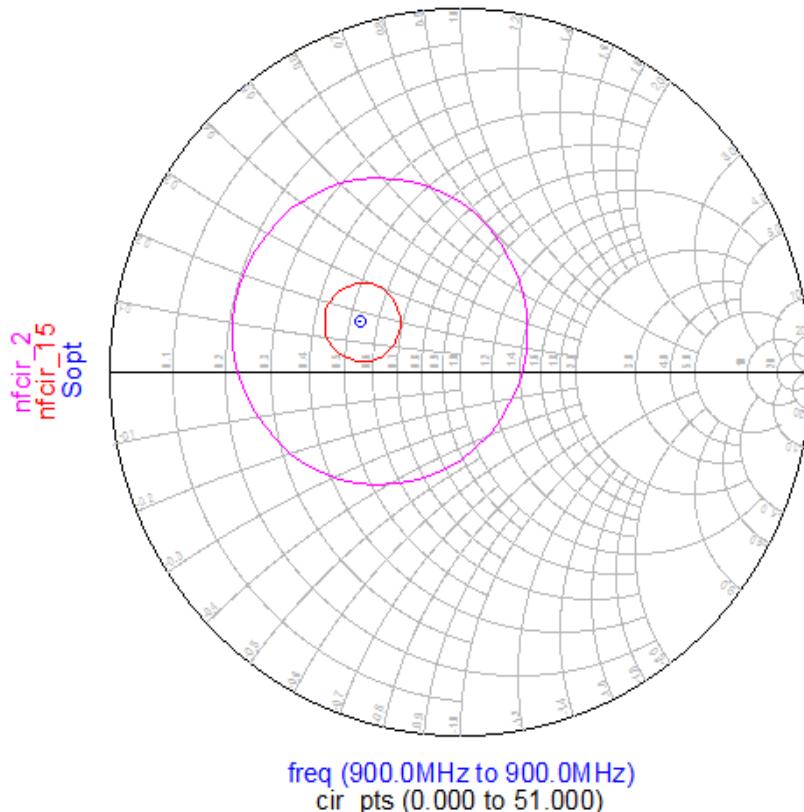
- Ta thấy  $\Delta < 1$  và  $K > 1$  nên Transistor ổn định không điều kiện tại tần số 0.9 GHz.

# TÍNH TOÁN CÁC THÔNG SỐ NHIỄU

- Sử dụng ADS để tính toán các thông số nhiễu từ mô hình transistor tín hiệu lớn



# TÍNH TOÁN CÁC THÔNG SỐ NHIỀU



freq	NFmin	Sopt	Rn
900.0 MHz	1.469	0.314 / 153.900	5.102

**Eqn**  $\text{gama\_opt} = \text{Sopt}$

**Eqn**  $Z_{\text{opt}} = 50 * (1 + \text{gama\_opt}) / (1 - \text{gama\_opt})$

freq	Zopt	nf(2)
900.0 MHz	27.092 + j8.313	1.697

Vẽ các vòng tròn đăng hê số nhiễu  $\text{NF} = 1.5\text{dB}$  và  $2.0\text{dB}$

**Eqn**  $\text{nfcir\_15} = \text{ns\_circle}(1.5, \text{NFmin}, \text{gama\_opt}, \text{Rn}/50, 51)$

**Eqn**  $\text{nfcir\_2} = \text{ns\_circle}(2, \text{NFmin}, \text{gama\_opt}, \text{Rn}/50, 51)$

# TÍNH TOÁN ĐỘ LỢI CỦA MẠCH KHUẾCH ĐẠI

- Độ lợi của tổng cộng của mạch khuếch đại là

$$G_T = G_S G_O G_L = 10 \text{ dB}$$

- Trong đó

$$G_O = |S_{21}|^2 = 3.202^2 = 10 \text{ dB}, \quad G_S + G_L = 0 \text{ dB}.$$

- Thực hiện tính toán vòng tròn đẳng độ lợi cho  $G_S$

$$G_{S\max} = \frac{1}{1 - |S_{11}|^2} = 1.36 = 1.34 \text{ dB} \Rightarrow g_s = \frac{G_S}{G_{S\max}} = 0.735$$

$$C_S = \frac{g_s S_{11}^*}{1 - (1 - g_s) |S_{11}|^2} = 0.407 \angle 171.76^\circ$$

$$R_S = \frac{\sqrt{1 - g_s} (1 - |S_{11}|^2)}{1 - (1 - g_s) |S_{11}|^2} = 0.407$$

# TÍNH TOÁN ĐỘ LỢI CỦA MẠCH KHUẾCH ĐẠI

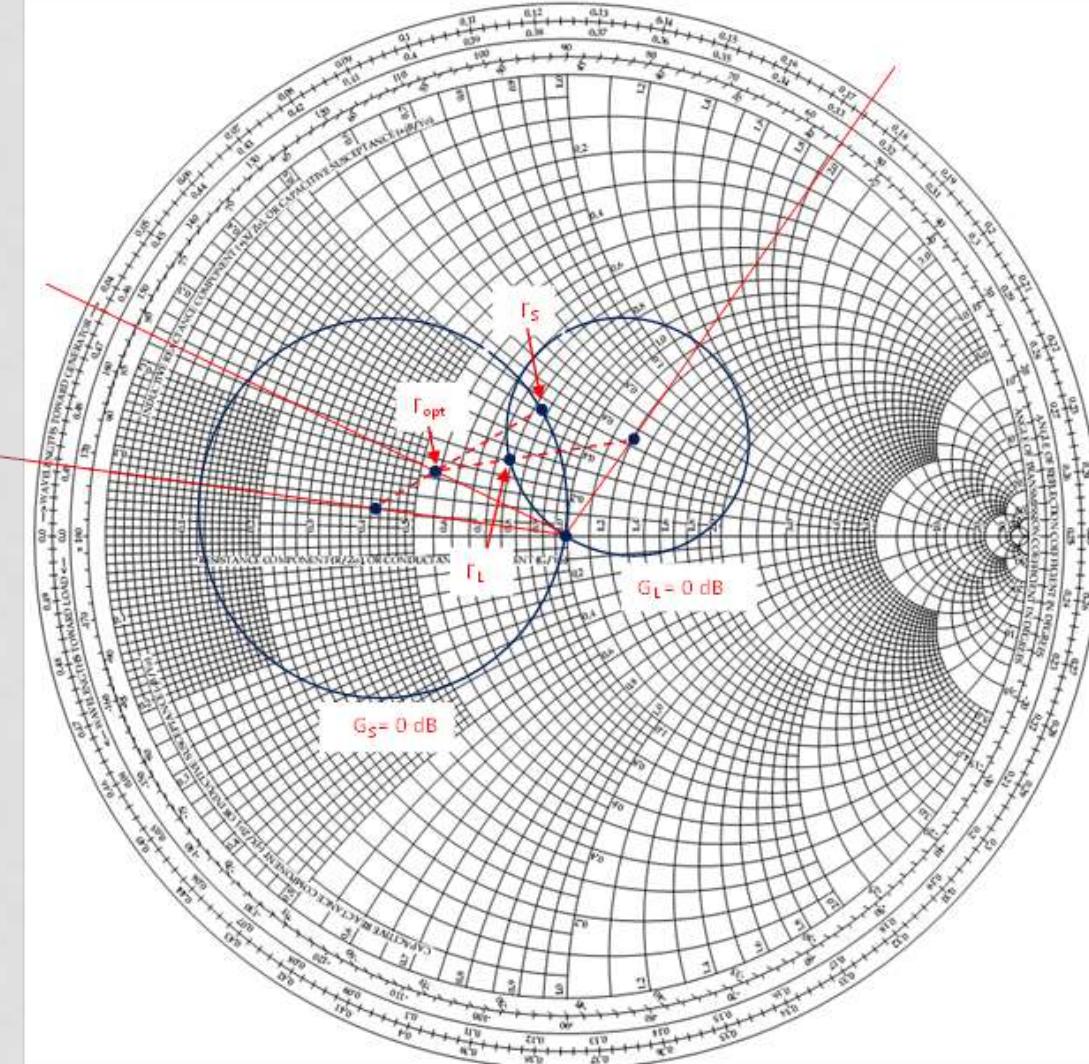
- Thực hiện tính toán vòng tròn đẳng độ lợi cho  $G_L$

$$G_{L\max} = \frac{1}{1 - |S_{22}|^2} = 1.082 = 0.34 \text{ dB} \Rightarrow g_L = \frac{G_L}{G_{L\max}} = 0.924$$

$$C_L = \frac{g_L S_{22}^*}{1 - (1 - g_L) |S_{22}|^2} = 0.257 \angle 54.8^\circ$$

$$R_L = \frac{\sqrt{1 - g_L} (1 - |S_{22}|^2)}{1 - (1 - g_L) |S_{22}|^2} = 0.256$$

# TÍNH TOÁN ĐỘ LỢI CỦA MẠCH KHUÉCH ĐẠI



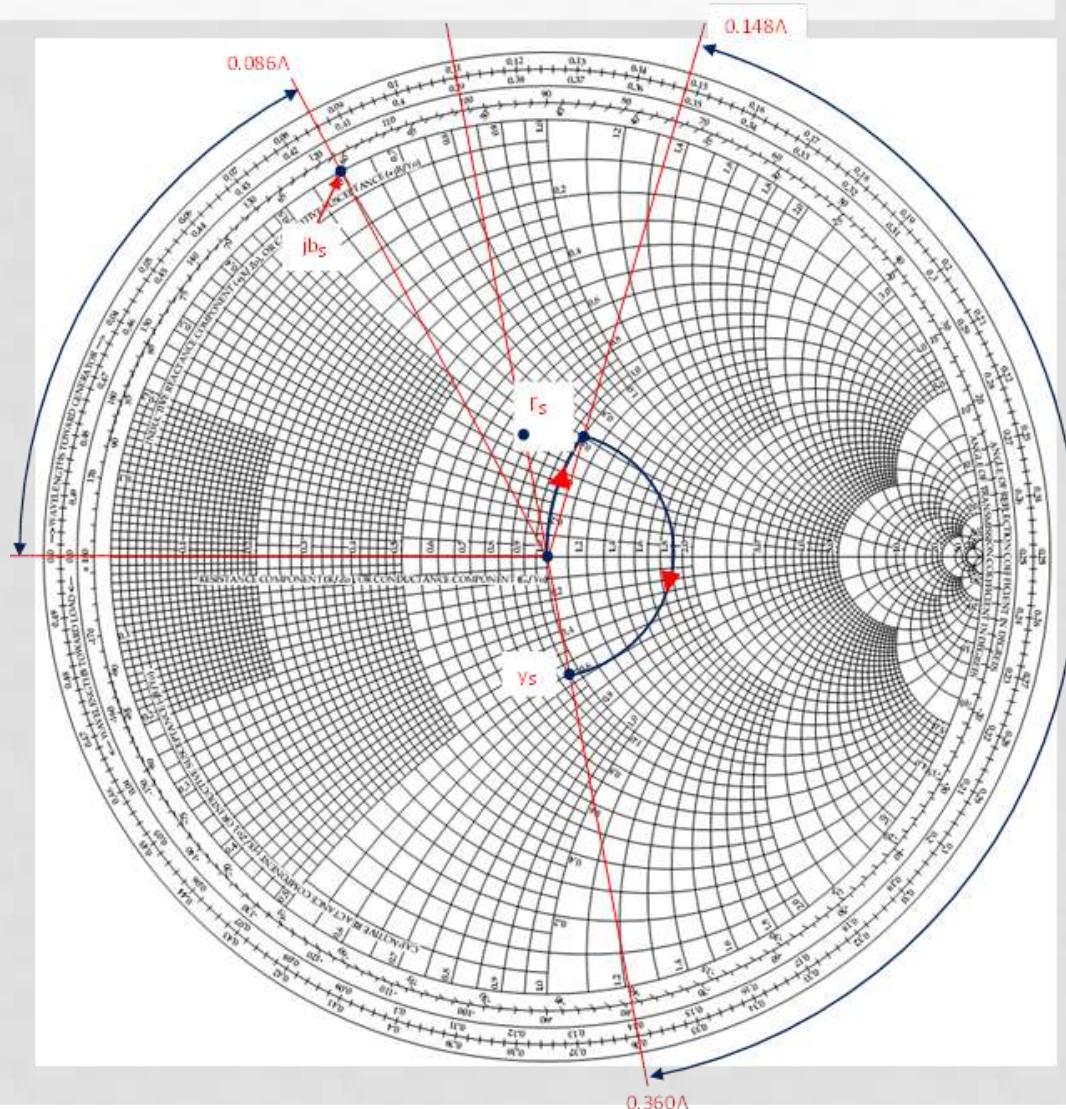
$$\Gamma_s = 0.29 \angle 101^\circ$$

$$\Gamma_L = 0.2 \angle 122^\circ$$

$$F = F_{\min} + \frac{4R_N}{Z_0} \frac{\left| \Gamma_s - \Gamma_{opt} \right|^2}{\left( 1 - |\Gamma_s|^2 \right) \left( 1 + \Gamma_{opt} \right)^2}$$
$$= 1.53 = 1.85 \text{ dB}$$

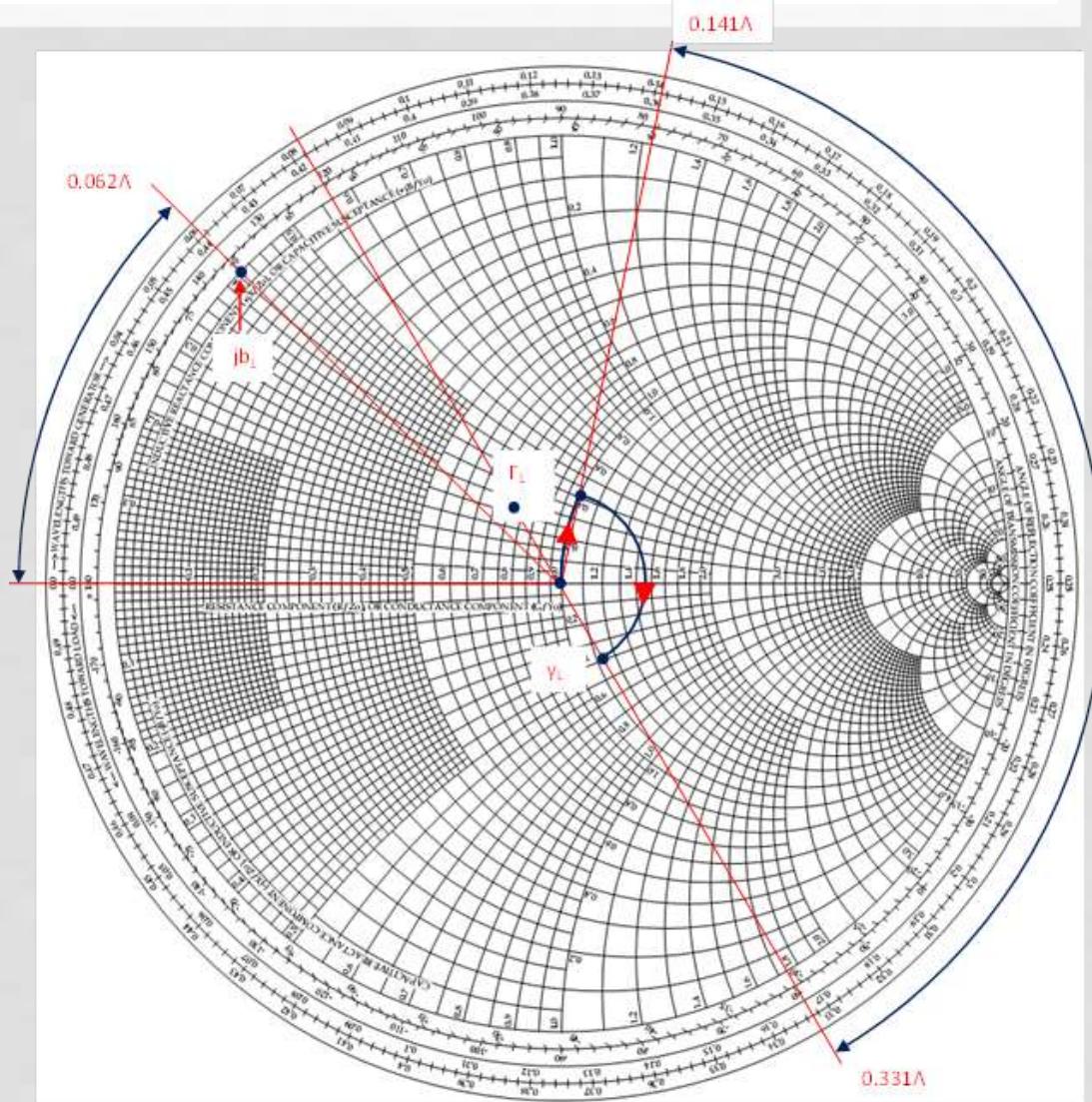
# PHỐI HỢP TRỞ KHÁNG CHO MẠCH KHUẾCH ĐẠI

- Thực hiện thiết kế mạch phối hợp trở kháng ở ngõ ra và ngõ vào mạch khuếch đại sử dụng đồ thị Smith với các giá trị  $\Gamma_s$ ,  $\Gamma_L$  được chọn. Kết quả tính toán trên đồ thị Smith như sau



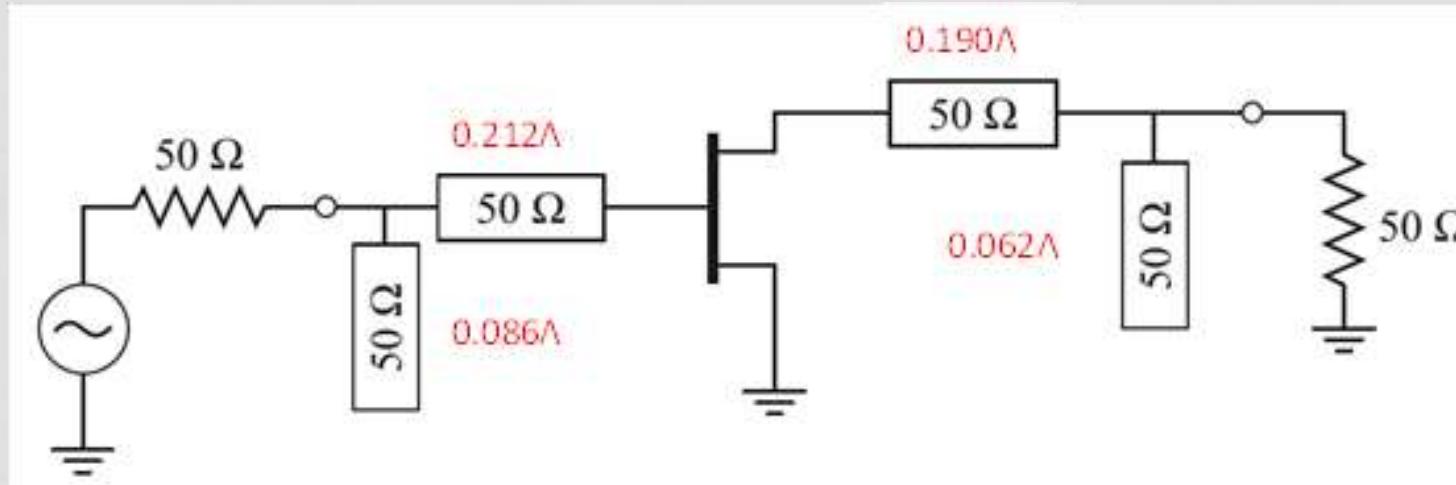
# PHỐI HỢP TRỞ KHÁNG CHO MẠCH KHUẾCH ĐẠI

- Thực hiện phối hợp trở kháng cho ngõ ra mạch khuếch đại.



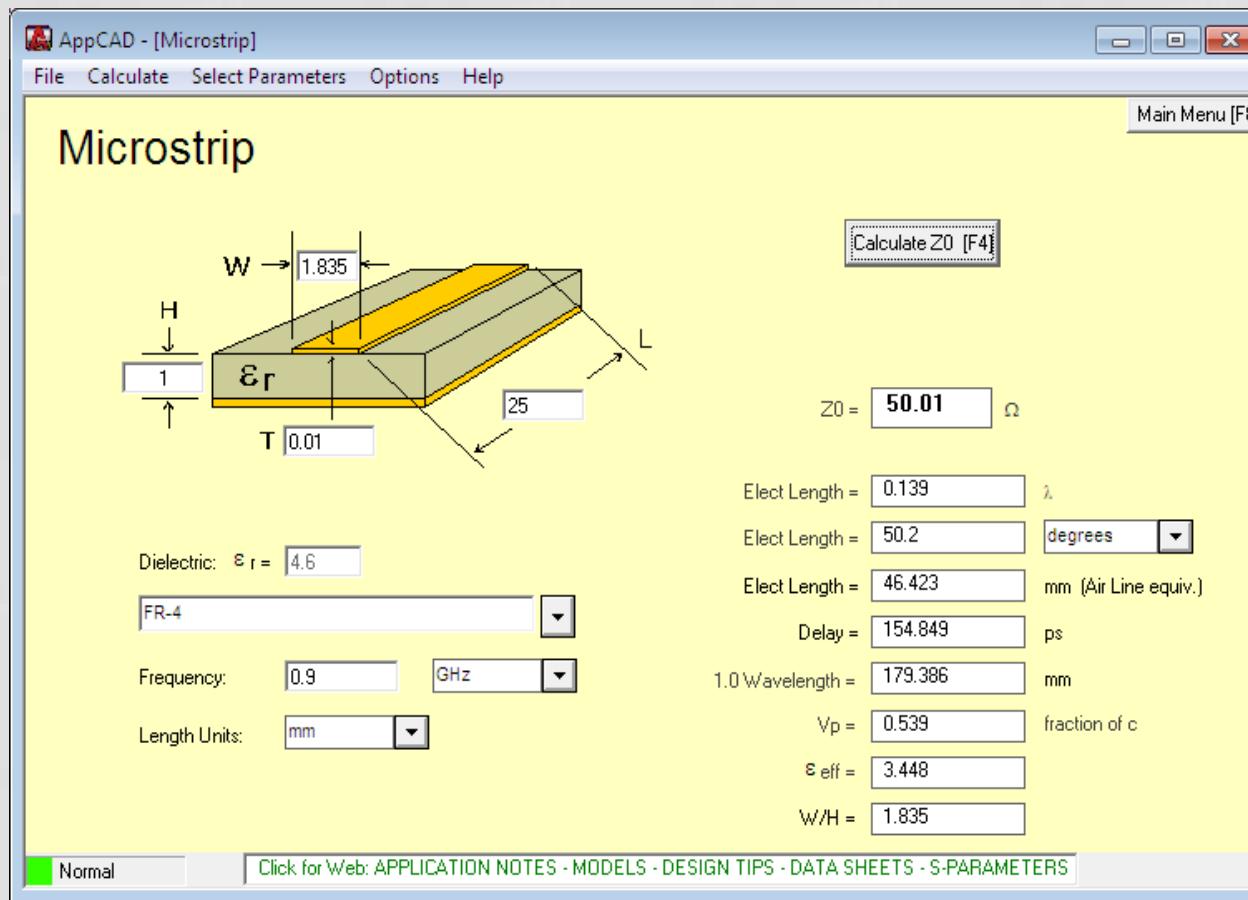
# PHỐI HỢP TRỞ KHÁNG CHO MẠCH KHUẾCH ĐẠI

- Từ kết quả phối hợp trở kháng ta có được mạch như sau



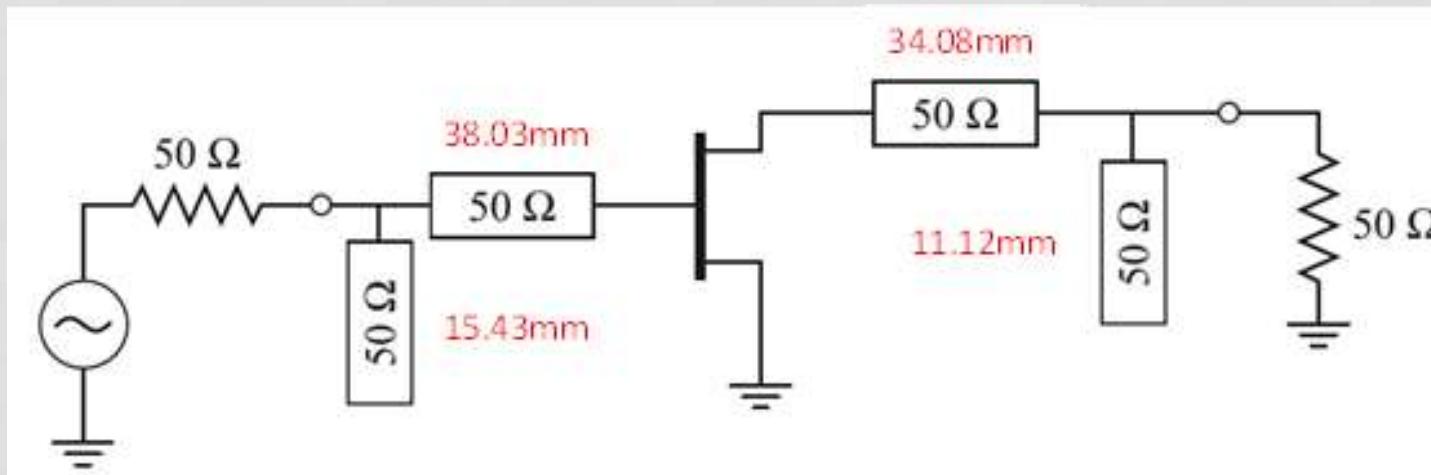
# PHỐI HỢP TRỞ KHÁNG CHO MẠCH KHUẾCH ĐẠI

- Thiết kế đoạn truyền sóng  $Z_0 = 50 \Omega$  dùng Microstrip Line, Substrate FR4  $\epsilon_r = 4,6$ .



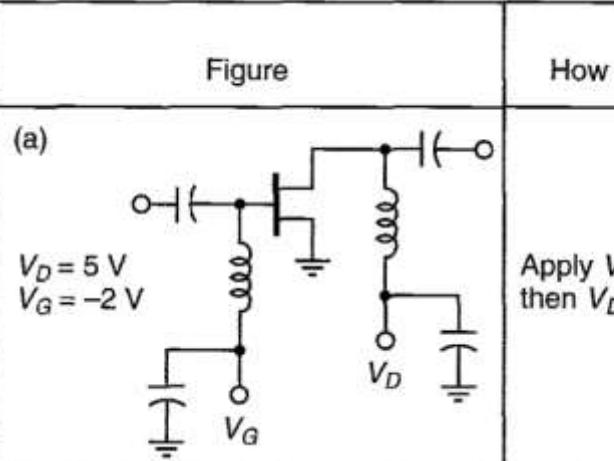
# PHỐI HỢP TRỞ KHÁNG CHO MẠCH KHUÉCH ĐẠI

- Từ kết quả tính toán trên APPCAD ta có các thông số của đường truyền sóng như sau  $H = 1\text{mm}$ ,  $W = 1.835\text{mm}$ ,  $T = 0.01\text{mm}$ ,  $Z_0 = 50.01\Omega$ ,  $\Lambda = 179.386\text{mm}$ . Từ kết quả trên ta có được mạch phối hợp trở kháng như sau



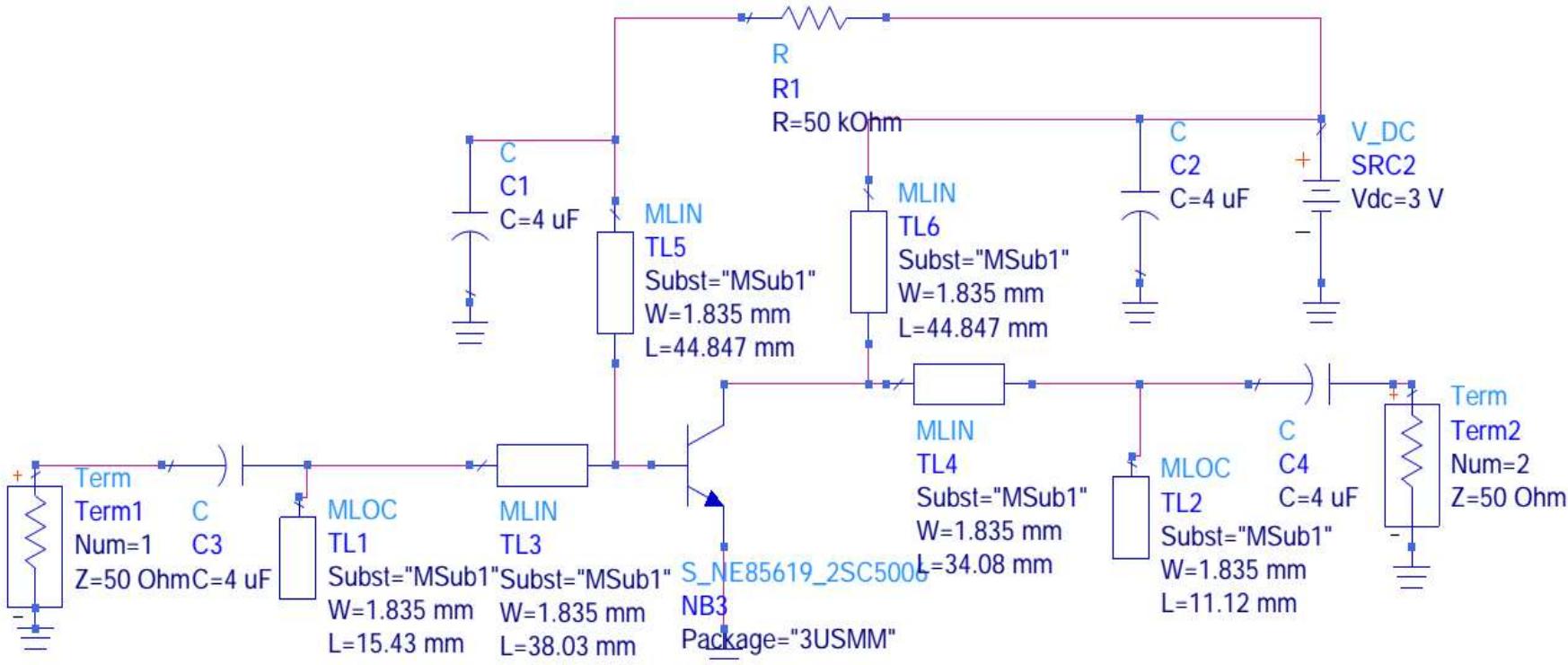
# THIẾT KẾ PHÂN CỰC CHO MẠCH KHUẾCH ĐẠI

- Thiết kế của một mạch phân cực DC để cách ly tín hiệu RF với DC trong băng thông mong muốn được đưa ra. Nó bao gồm một cuộn dây và một tụ điện mắc vào mạch dạng hình T (DC feeding và blocking).

Figure	How	Amplifier characteristics	Power supply used
(a)  $V_D = 5 \text{ V}$ $V_G = -2 \text{ V}$	Apply $V_G$ , then $V_D$	Low noise High gain High power High efficiency	Bipolar, Minimum source inductance

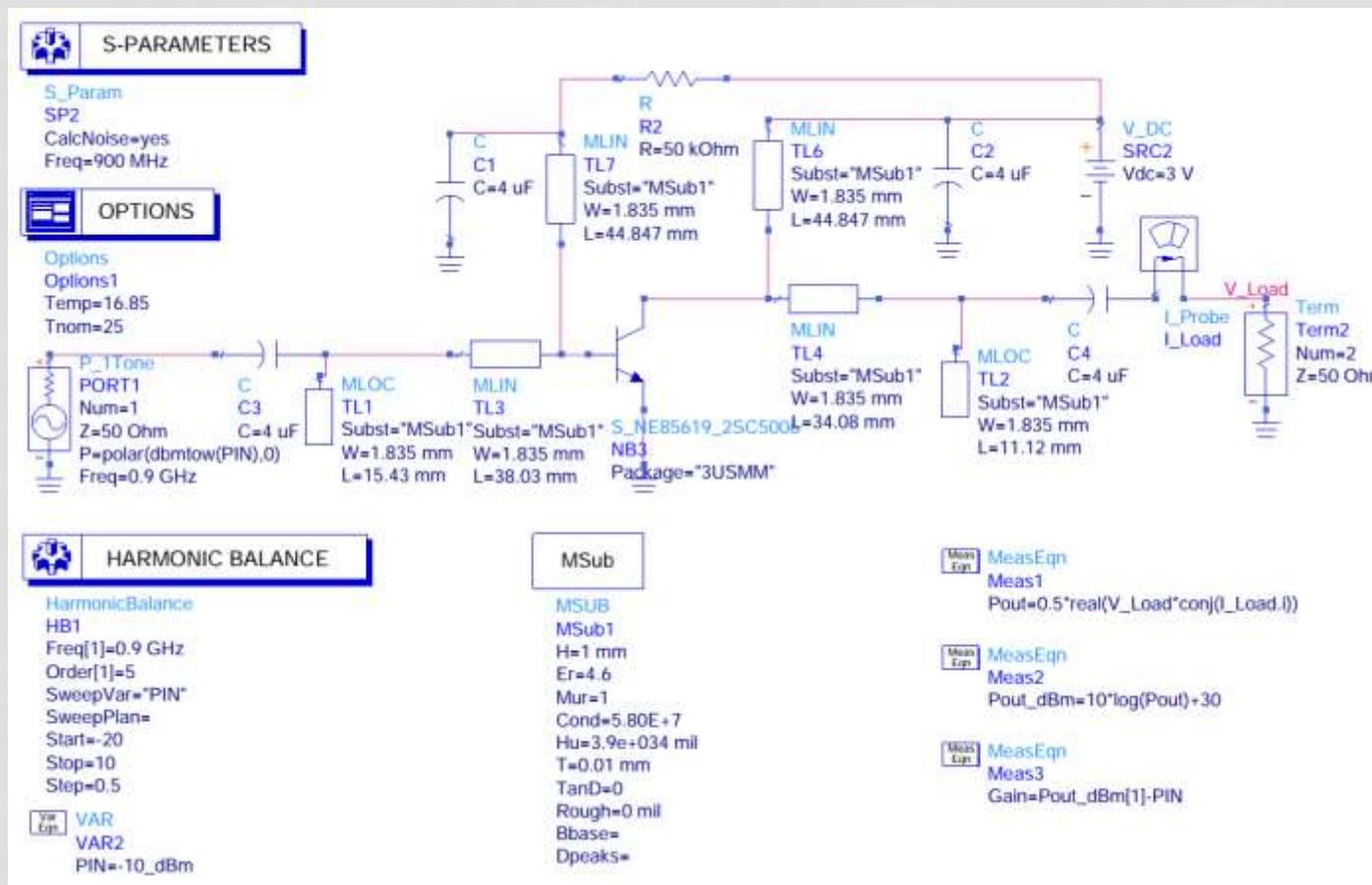
- Đối với mạch khuếch đại cao tần, chúng ta sử dụng đoạn Microstrip Line dài thay cho cuộn L.

# THIẾT KẾ PHÂN CỰC CHO MẠCH KHUÉCH ĐẠI



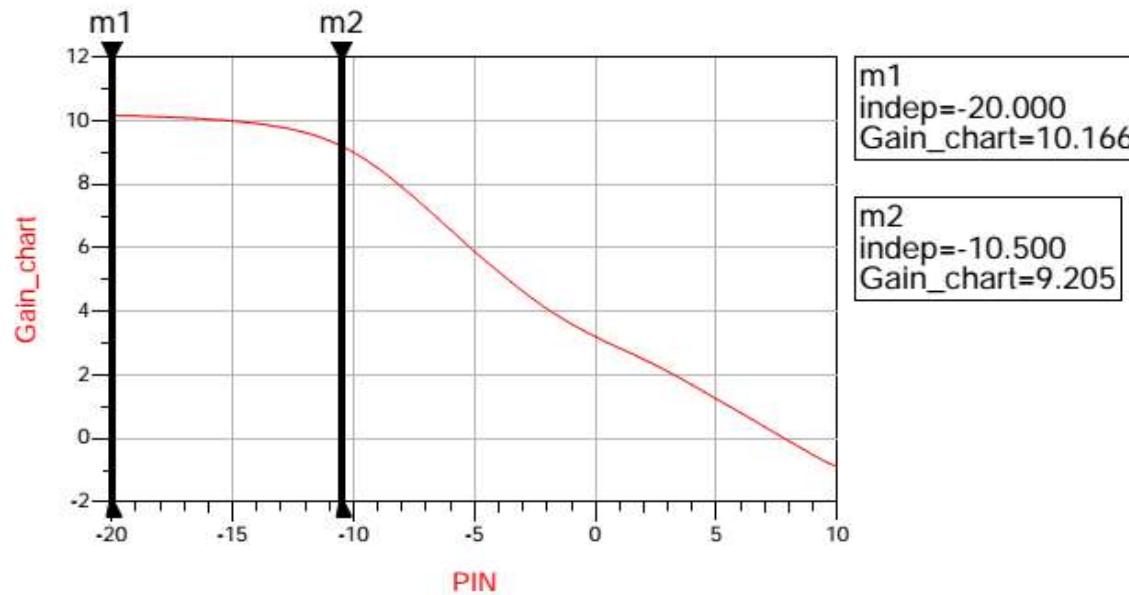
# KẾT QUẢ MÔ PHỎNG

- Sau khi thực hiện phân cực cho mạch khuếch đại ta thực hiện lại các mô phỏng để kiểm tra các thông số của mạch.



# KẾT QUẢ MÔ PHỎNG

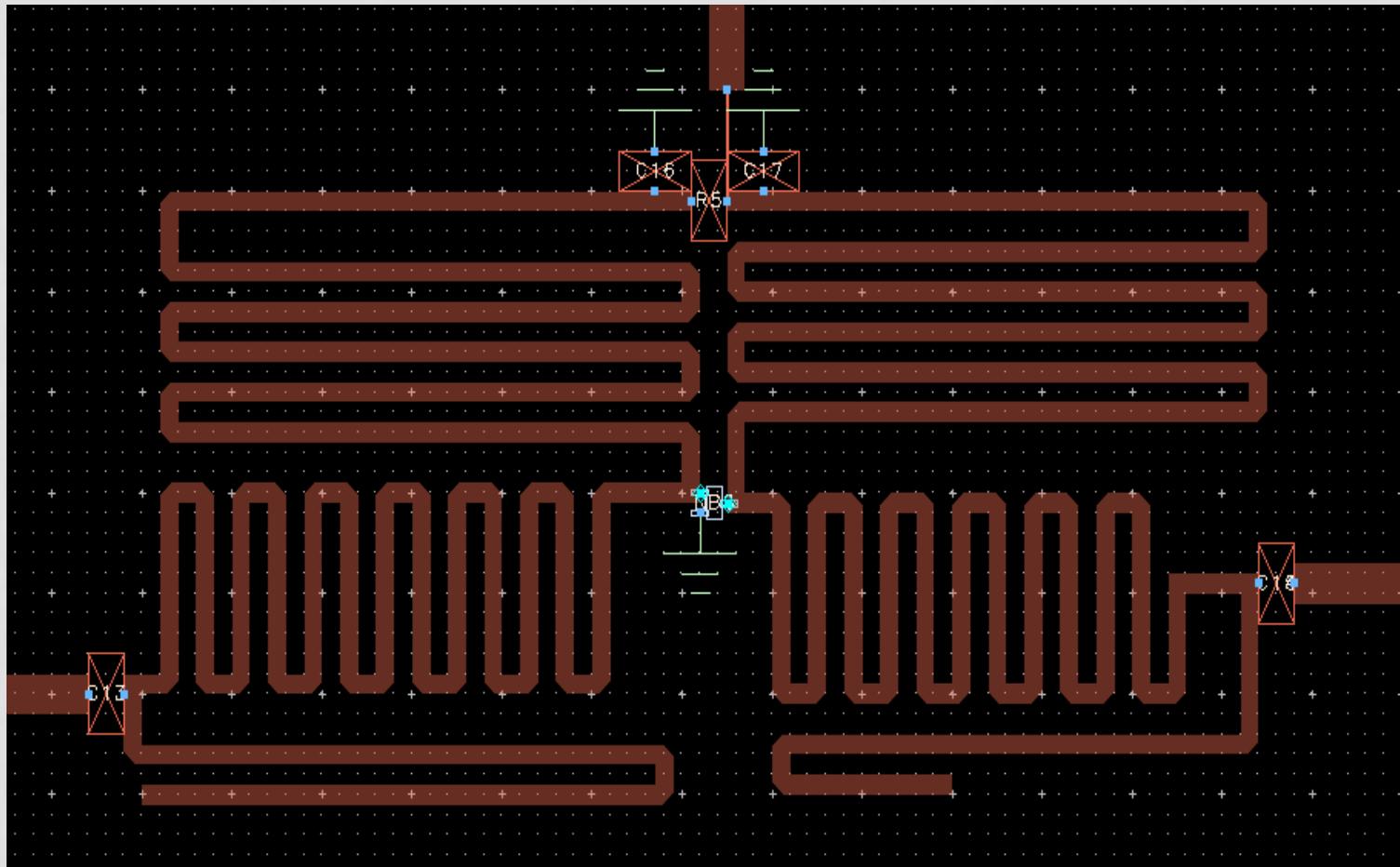
Eqn Gain\_chart=plot\_vs(Gain, PIN)



freq	NFmin	Rn	Sopt	nf(2)
900.0 MHz	1.508	14.472	0.291 / 44.623	1.704

freq	var("S")			
	(1,1)	(1,2)	(2,1)	(2,2)
900.0 MHz	0.532 / -32.908	0.104 / -131.231	3.248 / -103.243	0.213 / 171.428

# THỰC HIỆN LAYOUT CHO MẠCH KHUẾCH ĐẠI



# KẾT LUẬN

- Bài tiểu luận đã thực hiện thiết kế mạch khuếch đại với độ lợi 10dB hoạt động tại tần số 0.9GHz.
- Hệ số nhiễu của mạch đã được cực tiểu, tuy nhiên vẫn còn sai số đáng kể giữa kết quả thiết kế và mô phỏng.
- Phần thực hiện layout cho mạch vẫn chưa hoàn chỉnh vì thiếu các thư viện phần mềm.

# TÀI LIỆU THAM KHẢO

- TS. Huỳnh Phú Minh Cường, “*MICROWAVE INTERGRATED CIRCUITS*”, Chapter 4, Microwave Amplifier, Ho Chi Minh city University of Technology, 2014.
- Ahmed Sedek Mahmoud Sayed, “*ULTRA WIDEBAND 5W HYBRID POWER AMPLIFIER DESIGN USING SILICON CARBIDE FESFETs*”, Master of Engineering, Elektrotechnik und Informatik der Technischen Universität Berlin, 2005.
- Guillermo Gonzalez, “*MICROWAVE TRANSISTOR AMPLIFIER Analysis and Design*”, Second Edition, Prentice Hall.
- Marian K.Kazimierczuk, “*RF POWER AMPLIFIERS*”, First Edition, A John Wiley and Sons, Ltd., Publication, 2008.
- “*RF Devices / RF Transistor – ADS Design Kit*”, <http://sg.renesas.com/products/microwave>, Renesas Electronics Corporation, 2010-2014.
- Prof. Steve Long, “*Harmonic Balance Simulation on ADS*”, University of California Santa Barbara, 2011.
- Prof. Steve Long, “*Using ADS to simulate Noise Figure*”, University of California Santa Barbara, 2011.



**CẢM ƠN VÀ CÂU HỎI!**