

# Final Project — Job Assignment Machine

系級：資工二

學號：409410121

姓名：吳年茵

協作者學號、名稱： 409410120 劉哲嘉

## 一、 程式貢獻比例

吳年茵： 70 %

## 二、 程式面積

Family	MAX 10
Device	10M50DAF484C7G
Timing Models	Final
Total logic elements	927 / 49,760 ( 2 % )
Total registers	378
Total pins	30 / 360 ( 8 % )
Total virtual pins	0
Total memory bits	0 / 1,677,312 ( 0 % )
Embedded Multiplier 9-bit elements	0 / 288 ( 0 % )

## 三、 設計心得

這次的實驗我一開始是先寫出最基本的，直到成功 all pass 後再對我的程式進行修改，每當看到自己修改後的 cycle 值慢慢減少並且是正確的時候，讓我感到十分開心、很有成就感，雖然最後寫出的 cycle 值並沒有很小，但是至少我有努力過；我覺得在後面的幾次實驗中其實只要了解實驗主要的內容以及我們要寫的演算法，就可以很順利的將實驗完成，並且寫的越來越上手，而在實驗中遇到的困難也再慢慢的減少，非常的開心自己能夠完成實驗，從一開始寫 verilog 時會用寫 C 程式語言的邏輯來寫，到現在不會將 C 與 verilog 的寫法搞錯，我覺得自己正在慢慢的成長中。

#### 四、 遭遇的困難

- (1) 因為我是一步做完就先編譯執行，所以在寫完字典序全排列後，執行時發現全排列的結果數整整少了快一半。
- (2) 一開始我的寫法是將每個排列的 cost 都重算一次，但這樣的 cycle 會非常大會超過 600000。

#### 五、 解決的方法

- (1) 重複看了字典序全排列的演算法好幾次，檢查自己寫的與演算法中的哪個步驟不一樣，最後發現我在做順序翻轉時會跳過與替換數交換的數字，使我的全排列總數整整少了快一半，因此我將寫法改為不跳過與替換數交換的數字。
- (2) 我發現其實在替換點左邊的 cost 其實我們已經將它算出來過了，因此我多寫了一個陣列存放它的 cost，其值為 1 到其 index 的 cost 總和，這樣當我在計算下一個排列的 cost 時我就不用從頭開始，只要將與上個排列不同的地方重新計算就好。

Ex.  $total[3] = 1 \text{ 的 cost} + 2 \text{ 的 cost} + 3 \text{ 的 cost}$ ，以此類推。

## 六、 學期心得

在學期一開始認為實驗課很難，因為覺得這是一堂偏硬體的實驗課，而自己對偏硬體的內容又一竅不通，不斷覺得我無法自己完成一整個實驗，但在經過這十一次的 lab，從一開始使用邏輯閘接電路，接著使用 verilog 寫程式將我們的實驗燒入板子到現在的實驗。我覺得自己並非無法自己達成，而是一開始就先將自己否定認為自己一定不行，但是實際上其實只要我努力嘗試我就一定可以成功完成實驗，而且我發現這堂實驗課其實並沒有偏硬體，到中後期的實驗我們都是在寫程式，藉由寫程式來實現我們的實驗。在每次的實驗中多多少少經歷了挫折，像是不理解題目，或是不知道要如何寫程式來完成，我覺得這些都促使了我成長，讓我對自己越來越有信心，在後期遠距的實驗每當自己寫完後看到 all pass 就感到滿滿的成就感，從一開始的認為很難無法完成，到現在靠自己完成，並且沒有尋求他人的幫忙，而且感覺題目越寫越上手，種種的努力都使我成長了；現在回頭觀望這學期的課程，過程中一直覺得題目對我來說很難、有種越級打怪的感覺，但是現在回想我發現其實難度並沒有一下就往上升，而是慢慢地提高難度，使我們能夠深刻學到這堂課的內容。