Progetto e sviluppo del supporto per timer e tastiera in un nucleo multiprogrammato per architettura RISC-V64

Tesi di Laurea in Ingegneria Informatica

Candidato

Pratesi Niccolò

Relatori

Prof. Giuseppe Lettieri



Introduzione e Problema

Implementazione dei driver di timer e tastiera

- Problemi affrontati
 - Timer

 - ⇒ Funzionamento
 - Tastiera

 - ⇒ Protocollo per dati
 - ⇒ Protocollo per interruzioni
 - ⇒ Formato dei dati

Timer - Soluzioni

- Specifica ACLINT
 - Dispositivo MTIMER
 - Registro MTIME
 - Registro MTIMECMP
- CSR time
- Estensione Sstc
 - CSR stimecmp

Niccolò Pratesi

Timer - Risultati

Ripristino primitiva delay()

```
DBG
            >>>TNT7.TO<<<
DBG
            Creo il primo processo utente
            proc=5 entry=ffff800000012c4(5) prio=2 liv=0
INF
            Creo il secondo processo utente
DBG
            proc=6 entry=ffff800000012c4(10) prio=2 liv=0
INF
            Cedo il controllo al primo processo utente
DBG
            Processo 4 terminato
INF
            Mi metto in attesa di 5 cicli di timer
DBG
            Mi metto in attesa di 10 cicli di time
DBG
            Timer fired
INF
            Timer fired
INF
            Timer fired
INF
            Timer fired
INF
INF
            Timer fired
            Attesa terminata
DBG
            Processo 5 terminato
INF
            Timer fired
INF
            Attesa terminata
DBG
            Processo 6 terminato
INF
            Shutdown
INF
       0
```

Niccolò Pratesi 4

Tastiera - Soluzioni

- Configurazione
 - MMIO
 - PCI Capabilities List
- Scambio dei dati
 - VirtIO
- Interruzioni
 - PCI MSI-X
 - RISC-V IMSIC
- Formato dei dati
 - Linux input layer (evdev) interface



Ripristino primitiva readconsole ()



Niccolò Pratesi