

SOM-TLT113 工业核心板硬件说明书

Revision History

Draft Date	Revision No.	Description
2024/10/12	V1.6	<ol style="list-style-type: none">更新“外设资源”章节。更新“电源设计说明”章节，补充VDD_3V3_SOM 电源使用说明。更新“系统复位信号”章节，补充M2/RESETn 使用注意事项。
2024/05/08	V1.5	<ol style="list-style-type: none">更新 eMMC 小节，eMMC 新增兼容型号KAS04111。更新 RAM 小节，DDR 新增兼容型号A3T2GF40CBF-HPI、A3T2GF40CBF-HPL。
2024/01/29	V1.4	<ol style="list-style-type: none">更新 eMMC 小节，eMMC 新增兼容型号FEMDRW008G-88A39。更新 RAM 小节，DDR 新增兼容型号A3T4GF40BBF-HPI、A3T8GF43BBF-GMLI、XCCC512M16EP-EKIAY。内容优化。
2023/09/28	V1.3	<ol style="list-style-type: none">内容勘误。
2023/08/10	V1.2	<ol style="list-style-type: none">更新“机械尺寸”章节。
2023/07/11	V1.1	<ol style="list-style-type: none">优化“前言”描述。更新“机械尺寸”章节。
2023/02/10	V1.0	<ol style="list-style-type: none">初始版本。

因我们的存在，让嵌入式应用更简单

目 录

前 言	4
1 硬件资源	6
1.1 CPU	7
1.2 ROM	8
1.2.1 NAND FLASH	8
1.2.2 eMMC	8
1.3 RAM	9
1.4 晶振	10
1.5 电源	10
1.6 LED	10
1.7 外设资源	11
2 引脚说明	12
2.1 引脚排列	12
2.2 引脚定义	13
2.2.1 pin1~pin40	13
2.2.2 pin41~pin70	16
2.2.3 pin71~pin110	18
2.2.4 pin111~pin140	20
2.3 内部引脚使用说明	21
2.4 内部引脚配置说明	22
2.5 引脚信号走线长度与阻抗说明	23
3 电气特性	26
3.1 工作环境	26
3.2 功耗测试	26
3.3 热成像图	27
4 机械尺寸	27
5 底板设计注意事项	29

因我们的存在，让嵌入式应用更简单

5.1	最小系统设计	29
5.1.1	电源设计说明	29
5.1.2	系统启动配置	31
5.1.3	系统复位信号	32
5.2	其他设计注意事项	32
5.2.1	保留 Micro SD 卡接口	32
5.2.2	保留 UART0 接口	32
	更多帮助	33

因我们的存在，让嵌入式应用更简单

前 言

本文档为创龙科技 SOM-TLT113 工业核心板硬件说明书，主要提供 SOM-TLT113 工业核心板的产品功能特点、技术参数、引脚定义等内容，以及为用户提供相关电路设计指导。

为便于阅读，下表对文档出现的部分术语进行解释；对于广泛认同释义的术语，在此不做注释。

表 1

略缩语/术语	释义
SOM	核心板(System On Module)的缩写，在本文档称SOM或核心板
EVM	评估板(Evaluation Module)的缩写，在本文档称EVM或评估板
CPU	中央处理器(Central Processing Unit)的缩写，在本文档指T113-i处理器
RAM	随机存取存储器(Random Access Memory)的缩写
ROM	只读存储器(Read-Only Memory)的缩写
pin	(芯片或连接器等的)管脚

本文相关的硬件参考资料目录说明如下：

- (1) TLT113-EVM 评估底板原理图：“\5-硬件资料\评估底板原理图\TLT113-EVM 评估底板原理图\”；
- (2) TLT113-EVM 评估底板 BOM：“\5-硬件资料\评估底板原理图\TLT113-EVM 评估底板原理图\”；
- (3) TLT113-EVM 评估底板 PCB：“\5-硬件资料\评估底板 PCB\TLT113-EVM 评估底板 PCB\”；
- (4) 《TLT113-EVM 工业评估板硬件说明书》：“\5-硬件资料\”；
- (5) SOM-TLT113 核心板邮票孔封装：“\5-硬件资料\核心板资料\SOM-TLT113 核心板邮票孔封装\”；
- (6) SOM-TL113 核心板 STP 文件：“\5-硬件资料\核心板资料\SOM-TL113 核心板 STP 文件\”；

因我们的存在，让嵌入式应用更简单

- (7) SOM-TL113 核心板 DXF 文件：“\5-硬件资料\核心板资料\SOM-TL113 核心板 DXF 文件\”；
- (8) 评估板元器件数据手册：“\6-开发参考资料\数据手册\”。

因我们的存在，让嵌入式应用更简单

1 硬件资源

SOM-TLT113 核心板板载 CPU、ROM、RAM、晶振、电源、LED 等硬件资源，并通过邮票孔连接方式引出 IO。

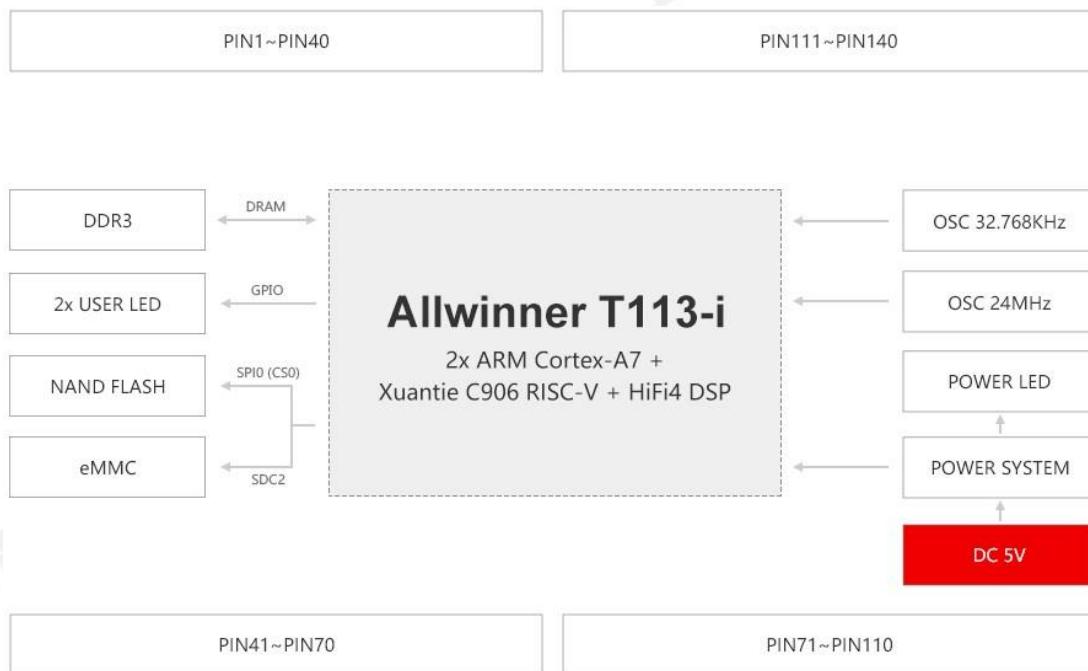


图 1 核心板硬件框图

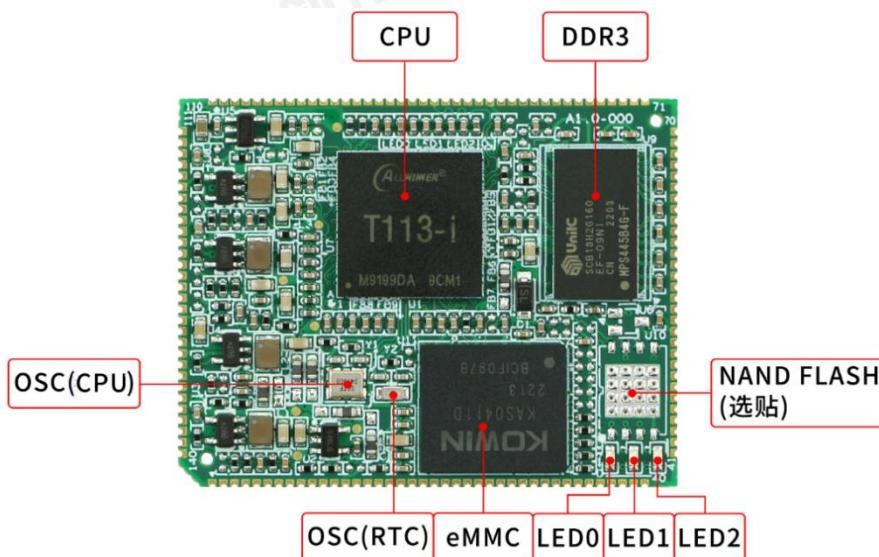


图 2

因我们的存在，让嵌入式应用更简单

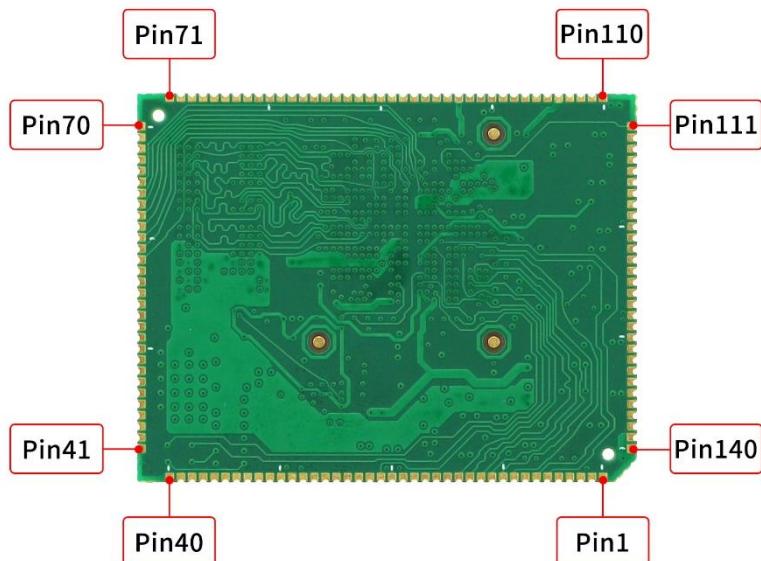


图 3

1.1 CPU

核心板 CPU 型号为全志科技 T113-i, LFBGA 封装, 工作温度为-40°C~85°C, 引脚数量为 337 个, 尺寸为 13mm*13mm。

T113-i 处理器架构如下:

表 2

T113-i	全志科技 T113-i, 22nm	
	2x ARM Cortex-A7, 主频高达 1.2GHz	
	1x HiFi4 DSP, 主频高达 600MHz	
	1x 玄铁 C906 RISC-V(64bit), 主频高达 1008MHz	
	Decoder	H.265 MP@L5.0 up to 4K@30fps H.264 BP/MP/HP@L5.0 up to 4K@24fps MPEG-4 SP/ASP L5.0 up to 1080p@60fps MPEG-2/MPEG-1 MP/HL up to 1080p@60fps JPEG/Xvid/Sorenson Spark up to 1080p@60fps MJPEG up to 1080p@30fps
	Encoder	JPEG/MJPEG up to 1080p@60fps

因我们的存在，让嵌入式应用更简单

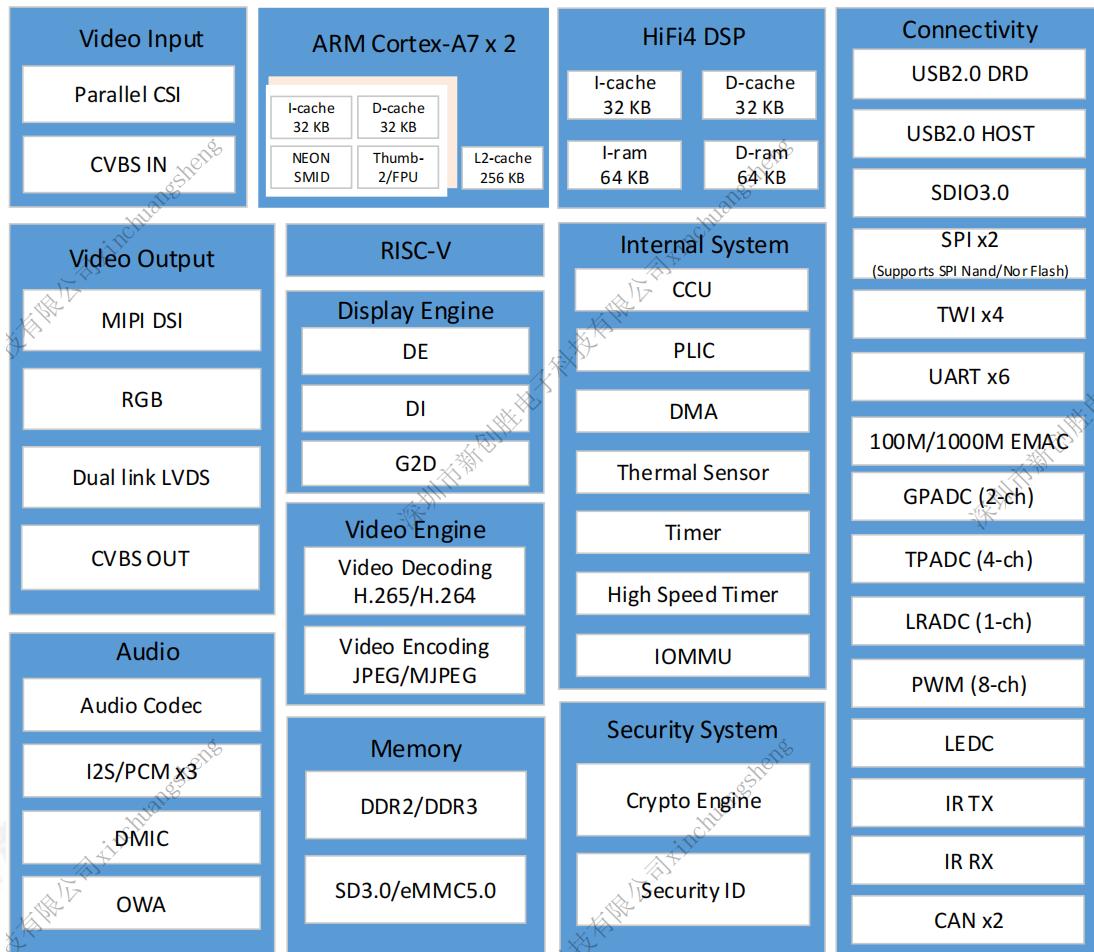


图 4 T113-i 处理器功能框图

1.2 ROM

1.2.1 NAND FLASH

核心板通过 SPI0(CS0)总线连接工业级 NAND FLASH，型号兼容兆易创新(GigaDevice)公司的 GD5F2GQ5UEYIG(256MByte)、江波龙(Longsys)公司的 F35SQA002G(256MByte)。

1.2.2 eMMC

核心板通过 SMHC (主机控制器) 连接至 eMMC，使用 SDC2 总线，采用 4bit 数据线，兼容以下 eMMC 配置。

表 3

工作温度	厂家	型号	容量	颗粒类型	可循环擦写次数(P/E)
------	----	----	----	------	--------------

因我们的存在，让嵌入式应用更简单

工业级 (-40~85°C)	康盈(KOWIN) 江波龙(Longsys)	KAS0411D FEMDRW008G-88A39	4GByte 8GByte	MLC	3000
宽温级 (-20~70°C)	康盈(KOWIN)	KAS04111	4GByte	MLC	3000

备注：

- (1) 由于 SDC2 与 SPI0 总线存在引脚复用关系，因此核心板可选贴 eMMC 或 NAND FLASH。
- (2) 元器件实际工作温度范围请以官方数据手册为准。可循环擦写次数(P/E)数据来源于官方。
- (3) eMMC 使用寿命受限于可循环擦写次数(P/E)，程序固化、升级、信息保存以及删除都会加快 eMMC 的损耗，导致内部坏块增加、性能下降。

1.3 RAM

核心板通过专用 SDRAM 总线连接 1 片 DDR3，采用 16bit 数据线。DDR3 兼容型号如下表所示，支持 DDR3-1600 工作模式(800MHz)。

表 4

工作温度	厂家	型号	容量
工业级(-40~85°C)	紫光国芯(UnilC)	SCB15H1G160AF-13KI	128MByte
		SCB13H2G160EF-09NI	256MByte
		SCB13H4G160AF-11MI	512MByte
	力积存储(ZENTEL)	A3T1GF40CBF-GMLI	128MByte
		A3T4GF40BBF-HPI	512MByte
		A3T8GF43BBF-GMLI	1GByte
		A3T2GF40CBF-HPI	256MByte
		XCCC512M16EP-EKIAY	1GByte
		F60C1A0002-M69W	256MByte
		F60C1A0004-M79W	512MByte
宽温级(-20~70°C)	力积存储(ZENTEL)	A3T2GF40CBF-HPL	256MByte

备注：元器件实际工作温度范围请以官方数据手册为准。

因我们的存在，让嵌入式应用更简单

1.4 晶振

核心板采用两个工业级晶振 Y1 和 Y2。Y1 晶振时钟频率为 24MHz，为 CPU 提供系统时钟源。Y2 晶振时钟频率为 32.768KHz，用作 CPU 内部 RTC 使用。

1.5 电源

核心板采用分立电源供电设计，所选电源方案均满足工业级环境使用要求。电源系统设计满足系统的供电和 CPU 上电、掉电时序要求，采用 5V 直流电源供电。

1.6 LED

核心板板载 3 个 LED。其中 LED0 为电源指示灯，系统上电后默认会点亮。LED1 和 LED2 为用户可编程指示灯，分别对应 F2/PC0 和 F1/PC1 两个引脚，高电平点亮。

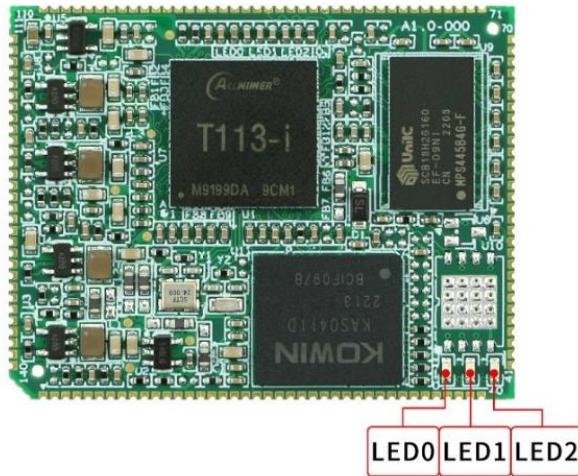


图 5

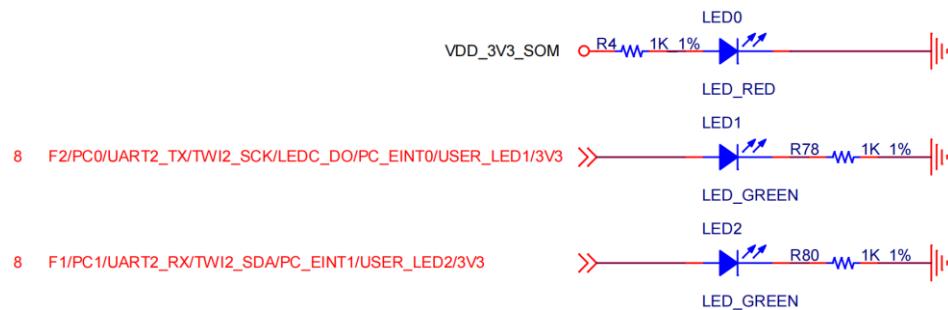


图 6

因我们的存在，让嵌入式应用更简单

1.7 外设资源

核心板通过邮票孔引出的主要外设资源及性能参数，如下表所示。

表 5

外设资源	数量	性能参数
CSI	1	支持 8 位 DVP 并行接口传输，支持 1080P@30fps;
CVBS IN	2	CVBS 输入，支持 NTSC 和 PAL 制式;
CVBS OUT	1	CVBS 输出，支持 NTSC 和 PAL 制式;
LVDS DISPLAY	2	包含 LVDS0、LVDS1 输出，最高支持 1080p@60fps; 备注： LVDS0、LVDS1 与 LCD0(RGB DISPLAY)引脚复用，同时 LVDS0 与 MIPI DSI 引脚复用；
RGB DISPLAY	1	LCD0 输出，最高支持 1080P@60fps;
MIPI DSI	1	包含 4 个数据通道，最高支持 1200P@60fps; 符合 MIPI DSI V1.01 和 MIPI D-PHY V1.00;
Audio Codec	1	包含 2 通道 DAC，采样率 8KHz~192KHz; 包含 3 通道 ADC，采样率 8KHz~48KHz; 包含 3 路单声道 MIC IN、1 路立体声 LINE IN、1 路立体声 FM IN; 包含 1 路立体声差分 LINE OUT、1 路立体声 H/P(Headphone) OUT;
USB DRD	1	USB2.0(USB0)，支持 DRD 模式; 支持高速模式(480Mbps)、全速模式(12Mbps)、低速模式(1.5Mbps);
USB HOST	1	USB2.0(USB1); 支持高速模式(480Mbps)、全速模式(12Mbps)、低速模式(1.5Mbps);
SMHC	2	支持 SD3.0, SDIO3.0, MMC5.0 协议; SDC0: 4 位数据总线（推荐作为底板 Micro SD 功能）； SDC1: 4 位数据总线； SDC2: 4 位数据总线； 备注： 核心板板载 eMMC 已使用 SDC2，未引出至邮票孔引脚；
TWI(I2C)	4	支持标准模式(100Kbps)和高速模式(400Kbps);
SPI	1	支持 SPI 模式和 DBI(Display Bus Interface)模式; 支持 Master Mode、Slave Mode; 每路 SPI 支持 1 个片选信号; 最高支持 100MHz 工作频率;

因我们的存在，让嵌入式应用更简单

		备注: 核心板板载 NAND FLASH 已使用 SPI0，未引出至邮票孔引脚；并且 SPI0 与 SDC2 存在引脚复用关系；
UART	6	支持 4Mbps 波特率（64MHz APB 时钟）； 支持硬件或软件流控；
PWM	8	支持 0~100% 可调占空比，支持 PWM 输出、输入捕获，输出频率为 0~24MHz 或 100MHz； 备注: 核心板内部已使用 PWM7，未引出至邮票孔引脚；
Ethernet	1	1 路 EMAC，支持 RMII/RGMII PHY 接口(10/100/1000Mbps)；
GPADC	2	12 位 SAR 型 A/D 转换器，采样频率高达 1MHz；
TPADC	4	12 位 SAR 型 A/D 转换器，采样频率高达 1MHz，支持 4 线电阻式触摸屏检测输入；
LRADC	1	6 位 A/D 转换器，采样频率高达 2KHz，支持保持键和通用键；
LEDC	1	支持 1024 个 LED 串行连接，LED 数据传输速率高达 800Kbps；
I2S/PCM	3	全双工，采样率 8KHz~384KHz；
DMIC	1	最高支持 8 通道，采样率 8KHz~48KHz；
OWA	1	One Wire Audio，兼容 S/PDIF 协议；
CIR	2	包含 CIR TX、CIR RX，可通过红外线进行远程控制；
CAN	2	支持 CAN 2.0A 和 CAN 2.0B 协议；
JTAG	3	包含 ARM、RISC-V 和 HiFi4 DSP JTAG；

2 引脚说明

2.1 引脚排列

核心板邮票孔引脚采用 2x 30pin + 2x 40pin，共 140pin 规格，引脚排列如下图所示。

因我们的存在，让嵌入式应用更简单

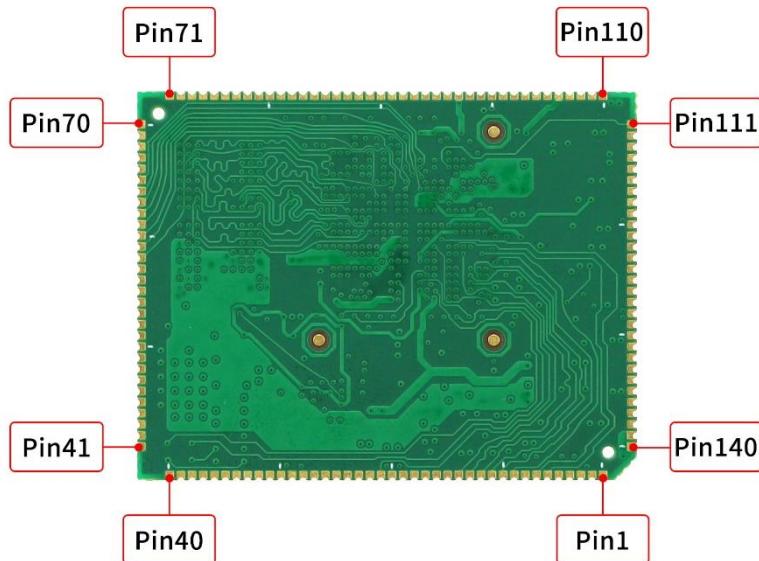


图 7 核心板引脚排列示意图

2.2 引脚定义

核心板引脚定义如下表。其中“邮票孔引脚号”为核心板邮票孔引脚序列号，“芯片引脚号”为 CPU 引脚序列号，“引脚信号名称”为 CPU 引脚信号名称，“引脚功能”为核心板引脚推荐功能描述。

备注：（1）“引脚信号名称”包含 EINTx 字段表示该引脚支持中断功能，否则不支持。

（2）LRADC 的输入范围为 0~1.266V，GPADCx 的输入范围为 0~1.8V。

2.2.1 pin1~pin40

表 6

邮票孔引脚号	芯片引脚号	引脚信号名称	引脚功能	参考电平
1	J2	REFCLK_OUT	REFCLK_OUT	1.8V
2	A18	FEL	USB UPGRADE	3.3V
3	N3	NMI	NMI	1.8V
4	M2	RESET	RESET	3.3V
5	-	GND	GND	GND
6	E7	PG17/UART2_TX/TWI3_SCK/PWM7/CLK_FANOUT0/IR_TX/UART0_TX/PG_EINT1	UART0(Debug)	3.3V

因我们的存在，让嵌入式应用更简单

		7		
7	D7	PG18/UART2_RX/TWI3_SDA/PWM6/CLK_FANOUT1/SPDIF_OUT/UART0_RX/PG_EINT18	UART0(Debug)	3.3V
8	D6	PG13/I2S1_BCLK/TWI0_SDA/RGMII_CLKIN/RMII_RXER/PWM2/LEDC_DO/UART1_RX/PG_EINT13	GPIO	3.3V
9	B6	PG9/UART1_CTS/TWI1_SDA/RGMII_RXD3/UART3_RX/PG_EINT9	RGMII	3.3V
10	A6	PG8/UART1_RTS/TWI1_SCK/RGMII_RXD2/UART3_TX/PG_EINT8	RGMII	3.3V
11	A3	PG2/SDC1_D0/UART3_RTS/RGMII_RXD1/RMII_RXD1/UART4_TX/PG_EINT2	RGMII	3.3V
12	B3	PG1/SDC1_CMD/UART3_RX/RGMII_RXD0/RMII_RXD0/PWM6/PG_EINT1	RGMII	3.3V
13	B2	PG0/SDC1_CLK/UART3_TX/RGMII_RXCTRL/RMII_CRS_DV/PWM7/PG_EINT0	RGMII	3.3V
14	C6	PG10/PWM3/TWI3_SCK/RGMII_RXCK/CLK_FANOUT0/IR_RX/PG_EINT10	RGMII	3.3V
15	D5	PG12/I2S1_LRCK/TWI0_SCK/RGMII_TXCTRRL/RMII_TXEN/CLK_FANOUT2/PWM0/UART1_TX/PG_EINT12	RGMII	3.3V
16	C5	PG7/UART1_RX/TWI2_SDA/RGMII_TXD3/SPDIF_IN/PG_EINT7	RGMII	3.3V
17	B5	PG6/UART1_TX/TWI2_SCK/RGMII_TXD2/PWM1/PG_EINT6	RGMII	3.3V
18	B4	PG5/SDC1_D3/UART5_RX/RGMII_TXD1/RMII_TXD1/PWM4/PG_EINT5	RGMII	3.3V
19	A4	PG4/SDC1_D2/UART5_TX/RGMII_TXD0/RMII_TXD0/PWM5/PG_EINT4	RGMII	3.3V
20	C3	PG3/SDC1_D1/UART3_CTS/RGMII_TXCK/RMII_TXCK/UART4_RX/PG_EINT3	RGMII	3.3V
21	F7	PG16/IR_RX/TCON_TRIG/PWM5/CLK_FANOUT2/SPDIF_IN/LEDC_DO/PG_EINT16	GPIO	3.3V
22	D4	PG11/I2S1_MCLK/TWI3_SDA/EPHY_25M/CLK_FANOUT1/TCON_TRIG/PG_EINT11	GPIO	3.3V
23	E6	PG14/I2S1_DINO/TWI2_SCK/MDC/I2S1_DOUT1/SPI0_WP/UART1_RTS/PG_EINT14	MDC	3.3V

24	F6	PG15/I2S1_DOUT0/TWI2_SDA/MDIO/I2 S1_DIN1/SPI0_HOLD/UART1_CTS/PG_EI NT15	MDIO	3.3V
25	-	GND	GND	GND
26	D3	PF6/SPDIF_OUT/IR_RX/I2S2_MCLK/PW M5/PF_EINT6	GPIO	3.3V
27	C2	PF0/SDC0_D1/JTAG_MS/R_JTAG_MS/I2 S2_DOUT1/I2S2_DIN0/PF_EINT0	SDC0	3.3V
28	C1	PF1/SDC0_D0/JTAG_DI/R_JTAG_DI/I2S2 _DOUT0/I2S2_DIN1/PF_EINT1	SDC0	3.3V
29	D2	PF2/SDC0_CLK/UART0_TX/TWI0_SCK/LE DC_DO/SPDIF_IN/PF_EINT2	SDC0	3.3V
30	E2	PF5/SDC0_D2/JTAG_CK/R_JTAG_CK/I2S 2_LRCK/PF_EINT5	SDC0	3.3V
31	D1	PF3/SDC0_CMD/JTAG_DO/R_JTAG_DO/I 2S2_BCLK/PF_EINT3	SDC0	3.3V
32	E3	PF4/SDC0_D3/UART0_RX/TWI0_SDA/P WM6/IR_TX/PF_EINT4	SDC0	3.3V
33	-	GND	GND	GND
34	R5	PE12/TWI2_SCK/NCSI0_FIELD/I2S0_DO UT2/I2S0_DIN2/RGMII_TXD3/PE_EINT1 2	TWI2	3.3V
35	R4	PE13/TWI2_SDA/PWM5/I2S0_DOUT0/I2 S0_DIN1/DMIC_DATA3/RGMII_RXD2/PE _EINT13	TWI2	3.3V
36	T2	PE4/NCSI0_D0/UART4_TX/TWI2_SCK/CL K_FANOUT2/D_JTAG_MS/R_JTAG_MS/R GMII_TXD0/RMII_TXD0/PE_EINT4	UART4	3.3V
37	T3	PE5/NCSI0_D1/UART4_RX/TWI2_SDA/L EDC_DO/D_JTAG_DI/R_JTAG_DI/RGMII_ TXD1/RMII_TXD1/PE_EINT5	UART4	3.3V
38	R1	PE6/NCSI0_D2/UART5_TX/TWI3_SCK/SP DIF_IN/D_JTAG_DO/R_JTAG_DO/RGMII _TXCTRL/RMII_TXEN/PE_EINT6	UART5	3.3V
39	R2	PE7/NCSI0_D3/UART5_RX/TWI3_SDA/S PDIF_OUT/D_JTAG_CK/R_JTAG_CK/RG MII_CLKIN/RMII_RXER/PE_EINT7	UART5	3.3V
40	R3	PE8/NCSI0_D4/UART1_RTS/PWM2/UAR T3_TX/JTAG_MS/MDC/PE_EINT8	GPIO	3.3V

因我们的存在，让嵌入式应用更简单

2.2.2 pin41~pin70

表 7

邮票孔引脚号	芯片引脚号	引脚信号名称	引脚功能	参考电平
41	P2	PE9/NCSI0_D5/UART1_CTS/PWM3/UART3_RX/JTAG_DI/Mdio/PE_EINT9	GPIO	3.3V
42	P3	PE10/NCSI0_D6/UART1_TX/PWM4/IR_RX/JTAG_DO/EPHY_25M/PE_EINT10	PWM4	3.3V
43	N1	PE11/NCSI0_D7/UART1_RX/I2S0_DOUT3/I2S0_DIN3/JTAG_CK/RGMII_TXD2/PE_EINT11	GPIO	3.3V
44	N4	PE14/TWI1_SCK/D_JTAG_MS/I2S0_DOUT1/I2S0_DIN0/DMIC_DATA2/RGMII_RXD3/PE_EINT14	DSP JTAG	3.3V
45	N5	PE15/TWI1_SDA/D_JTAG_DI/PWM6/I2S0_LRCK/DMIC_DATA1/RGMII_RXCK/PE_EINT15	DSP JTAG	3.3V
46	N6	PE16/TWI3_SCK/D_JTAG_DO/PWM7/I2S0_BCLK/DMIC_DATA0/PE_EINT16	DSP JTAG	3.3V
47	M6	PE17/TWI3_SDA/D_JTAG_CK/IR_RX/I2S0_MCLK/DMIC_CLK/PE_EINT17	DSP JTAG	3.3V
48	V1	PE0/NCSI0_HSYNC/UART2_RTS/TWI1_SK/LCD0_HSYNC/RGMII_RXCTRL/RMII_CR_S_DV/PE_EINT0	GPIO	3.3V
49	U1	PE1/NCSI0_VSYNC/UART2_CTS/TWI1_SD_A/LCD0_VSYNC/RGMII_RXD0/RMII_RXD0/PE_EINT1	GPIO	3.3V
50	U2	PE2/NCSI0_PCLK/UART2_TX/TWI0_SCK/CLK_FANOUT0/UART0_TX/RGMII_RXD1/RMII_RXD1/PE_EINT2	GPIO	3.3V
51	U3	PE3/NCSI0_MCLK/UART2_RX/TWI0_SDA/CLK_FANOUT1/UART0_RX/RGMII_TXCK/RMII_TXCK/PE_EINT3	EINT3	3.3V
52	-	GND	GND	GND
53	G15	PB8/DMIC_DATA3/PWM5/TWI2_SCK/SPI1_HOLD/DBI_DCX/DBI_WRX/UART0_TX/UART1_TX/PB_EINT8	UART1	3.3V
54	G16	PB9/DMIC_DATA2/PWM6/TWI2_SDA/SP11_MISO/DBI_SDI/DBI_TE/DBI_DCX/UAR	UART1	3.3V

因我们的存在，让嵌入式应用更简单

		T0_RX/UART1_RX/PB_EINT9		
55	F17	PB10/DMIC_DATA1/PWM7/TWI0_SCK/S PI1_MOSI/DBI_SDO/CLK_FANOUT0/UAR T1_RTS/PB_EINT10	TWI0	3.3V
56	F15	PB11/DMIC_DATA0/PWM2/TWI0_SDA/S PI1_CLK/DBI_SCLK/CLK_FANOUT1/UART 1_CTS/PB_EINT11	TWI0	3.3V
57	F16	PB12/DMIC_CLK/PWM0/SPDIF_IN/SPI1_ CS/DBI_CSX/CLK_FANOUT2/IR_RX/PB_EI NT12	GPIO	3.3V
58	M16	PB2/LCD0_D0/I2S2_DOUT2/TWI0_SDA/I 2S2_DIN2/LCD0_D18/UART4_TX/CANO_ TX0/PB_EINT2	CANO	3.3V
59	M15	PB3/LCD0_D1/I2S2_DOUT1/TWI0_SCK/I 2S2_DIN0/LCD0_D19/UART4_RX/CANO_ RX0/PB_EINT3	CANO	3.3V
60	K16	PB4/LCD0_D8/I2S2_DOUT0/TWI1_SCK/I 2S2_DIN1/LCD0_D20/UART5_TX/CAN1_ TX0/PB_EINT4	CAN1	3.3V
61	K15	PB5/LCD0_D9/I2S2_BCLK/TWI1_SDA/PW M0/LCD0_D21/UART5_RX/CAN1_RX0/PB _EINT5	CAN1	3.3V
62	K17	PB6/LCD0_D16/I2S2_LRCK/TWI3_SCK/P WM1/LCD0_D22/UART3_TX/CPUBIST0/P B_EINT6	UART3	3.3V
63	J15	PB7/LCD0_D17/I2S2_MCLK/TWI3_SDA/I R_RX/LCD0_D23/UART3_RX/CPUBIST1/P B_EINT7	UART3	3.3V
64	J16	PB0/PWM3/IR_TX/TWI2_SCK/SPI1_WP/ DBI_TE/UART0_TX/UART2_TX/SPDIF_OU T/PB_EINT0	UART2	3.3V
65	J17	PB1/PWM4/I2S2_DOUT3/TWI2_SDA/I2S 2_DIN3/UART0_RX/UART2_RX/IR_RX/PB _EINT1	UART2	3.3V
66	-	GND	GND	GND
67	W19	PD0/LCD0_D2/LVDS0_VOP/DSI_D0P/TWI 0_SCK/PD_EINT0	LCD0/LVDS0/M IPI DS1	3.3V
68	V20	PD1/LCD0_D3/LVDS0_V0N/DSI_D0N/UA RT2_TX/PD_EINT1	LCD0/LVDS0/M IPI DS1	3.3V
69	V19	PD2/LCD0_D4/LVDS0_V1P/DSI_D1P/UAR T2_RX/PD_EINT2	LCD0/LVDS0/M IPI DS1	3.3V

因我们的存在，让嵌入式应用更简单

70	U20	PD3/LCD0_D5/LVDS0_V1N/DSI_D1N/UA RT2_RTS/PD_EINT3	LCD0/LVDS0/M IPI DSI	3.3V
----	-----	--	-------------------------	------

2.2.3 pin71~pin110

表 8

邮票孔引脚号	芯片引脚号	引脚信号名称	引脚功能	参考电平
71	-	GND	GND	GND
72	U19	PD4/LCD0_D6/LVDS0_V2P/DSI_CKP/UAR T2_CTS/PD_EINT4	LCD0/LVDS0/M IPI DSI	3.3V
73	U18	PD5/LCD0_D7/LVDS0_V2N/DSI_CKN/UA RT5_TX/PD_EINT5	LCD0/LVDS0/M IPI DSI	3.3V
74	T19	PD6/LCD0_D10/LVDS0_CKP/DSI_D2P/UA RT5_RX/PD_EINT6	LCD0/LVDS0/M IPI DSI	3.3V
75	T18	PD7/LCD0_D11/LVDS0_CKN/DSI_D2N/U ART4_TX/PD_EINT7	LCD0/LVDS0/M IPI DSI	3.3V
76	R20	PD8/LCD0_D12/LVDS0_V3P/DSI_D3P/UA RT4_RX/PD_EINT8	LCD0/LVDS0/M IPI DSI	3.3V
77	R19	PD9/LCD0_D13/LVDS0_V3N/DSI_D3N/P WM6/PD_EINT9	LCD0/LVDS0/M IPI DSI	3.3V
78	-	GND	GND	GND
79	T17	PD10/LCD0_D14/LVDS1_V0P/SPI1_CS/D BI_CSX/UART3_TX/PD_EINT10	LCD0/LVDS1	3.3V
80	R17	PD11/LCD0_D15/LVDS1_V0N/SPI1_CLK/ DBI_SCLK/UART3_RX/PD_EINT11	LCD0/LVDS1	3.3V
81	P19	PD12/LCD0_D18/LVDS1_V1P/SPI1_MOSI /DBI_SDO/TWI0_SDA/PD_EINT12	LCD0/LVDS1	3.3V
82	P18	PD13/LCD0_D19/LVDS1_V1N/SPI1_MISO /DBI_SDI/DBI_TE/DBI_DCX/UART3_RTS/ PD_EINT13	LCD0/LVDS1	3.3V
83	N17	PD14/LCD0_D20/LVDS1_V2P/SPI1_HOLD /DBI_DCX/DBI_WRX/UART3_CTS/PD_EIN T14	LCD0/LVDS1	3.3V
84	N16	PD15/LCD0_D21/LVDS1_V2N/SPI1_WP/ DBI_TE/IR_RX/PD_EINT15	LCD0/LVDS1	3.3V
85	-	GND	GND	GND

因我们的存在，让嵌入式应用更简单

86	N20	PD16/LCD0_D22/LVDS1_CKP/DMIC_DAT A3/PWM0/PD_EINT16	LCD0/LVDS1	3.3V
87	N19	PD17/LCD0_D23/LVDS1_CKN/DMIC_DAT A2/PWM1/PD_EINT17	LCD0/LVDS1	3.3V
88	M19	PD18/LCD0_CLK/LVDS1_V3P/DMIC_DAT A1/PWM2/PD_EINT18	LCD0/LVDS1	3.3V
89	M18	PD19/LCD0_DE/LVDS1_V3N/DMIC_DATA 0/PWM3/PD_EINT19	LCD0/LVDS1	3.3V
90	V18	PD21/LCD0_VSYNC/TWI2_SDA/UART1_T X/PWM5/PD_EINT21	LCD0	3.3V
91	W18	PD20/LCD0_HSYNC/TWI2_SCK/DMIC_CL K/PWM4/PD_EINT20	LCD0	3.3V
92	-	GND	GND	GND
93	C17	FMINR	FM IN	-
94	B17	FMINL	FM IN	-
95	C16	LINEINR	LINE IN	-
96	B16	LINEINL	LINE IN	-
97	-	AGND_AUDIO	AGND_AUDIO	AGND_AUDIO
98	E16	MBIAS	MBIAS	-
99	A17	MIC_DET	MIC DET	-
100	D20	MICIN1P	MIC IN1	-
101	D19	MICIN1N	MIC IN1	-
102	E15	MICIN2P	MIC IN2	-
103	D15	MICIN2N	MIC IN2	-
104	D17	MICIN3P	MIC IN3	-
105	D16	MICIN3N	MIC IN3	-
106	-	AGND_AUDIO	AGND_AUDIO	AGND_AUDIO
107	B14	LINEOUTRP	LINE OUT	-
108	C14	LINEOUTRN	LINE OUT	-
109	B15	LINEOUTLP	LINE OUT	-

因我们的存在，让嵌入式应用更简单

110	C15	LINEOUTLN	LINE OUT	-
-----	-----	-----------	----------	---

2.2.4 pin111~pin140

表 9

邮票孔引脚号	芯片引脚号	引脚信号名称	引脚功能	参考电平
111	E17	HBIAS	HBIAS	-
112	A13	HP_DET	HP DET	-
113	D13	HPOUTR	HP OUT	-
114	E13	HPOUTFB	HP OUT	-
115	F13	HPOUTL	HP OUT	-
116	-	GND	GND	GND
117	E19	TVOUT0	TVOUT	-
118	C9	TVIN1	TVIN1	-
119	B9	TVIN0	TVIN0	-
120	-	GND	GND	GND
121	B12	LRADC	LRADC	-
122	C13	GPADC0	GPADC0	-
123	B13	GPADC1	GPADC1	-
124	C12	TP_X1	RES Touch	-
125	A11	TP_X2	RES Touch	-
126	B11	TP_Y1	RES Touch	-
127	C11	TP_Y2	RES Touch	-
128	-	GND	GND	GND
129	A8	USB1_DP	USB1	-
130	B8	USB1_DM	USB1	-

因我们的存在，让嵌入式应用更简单

131	-	GND	GND	GND
132	B7	USB0_DP	USB0	-
133	C7	USB0_DM	USB0	-
134	-	GND	GND	GND
135	-	VDD_3V3_SOM	3V3 Power Output	3.3V
136	-	VDD_1V8_SOM	1V8 Power Output	1.8V
137	-	GND	GND	GND
138	-	GND	GND	GND
139	-	VDD_5V_SOM	5V Power Input	5V
140	-	VDD_5V_SOM	5V Power Input	5V

2.3 内部引脚使用说明

“邮票孔引脚号”为“-”表示核心板该内部引脚未引出至邮票孔，其他代表内部已使用且同时引出至核心板邮票孔。

表 10

邮票孔引脚号	芯片引脚号	引脚信号名称	引脚功能	参考电平
-	K1	DXIN	OSC(Y1)	1.8V
-	K2	DXOUT	OSC(Y1)	1.8V
-	L2	X32KIN	OSC(Y2)	1.8V
-	L3	X32KOUT	OSC(Y2)	1.8V
-	F2	PC0/UART2_TX/TWI2_SCK/LEDC_DO/PC_EINT0	LED1	3.3V
-	F1	PC1/UART2_RX/TWI2_SDA/PC_EINT1	LED2	3.3V
-	G3	PC2/SPI0_CLK/SDC2_CLK/PC_EINT2	eMMC/NAND	3.3V
-	G2	PC3/SPI0_CS0/SDC2_CMD/PC_EINT3	eMMC/NAND	3.3V
-	H3	PC4/SPI0_MOSI/SDC2_D2/BOOT_SEL0/P	eMMC/NAND	3.3V

因我们的存在，让嵌入式应用更简单

		C_EINT4		
-	F5	PC5/SPI0_MISO/SDC2_D1/BOOT_SEL1/P C_EINT5	eMMC/NAND	3.3V
-	G6	PC6/SPI0_WP/SDC2_D0/UART3_TX/TWI 3_SCK/DBG_CLK/PC_EINT6	eMMC/NAND	3.3V
-	G5	PC7/SPI0_HOLD/SDC2_D3/UART3_RX/T WI3_SDA/TCON_TRIG/PC_EINT7	eMMC/NAND	3.3V
-	Y18	PD22/SPDIF_OUT/IR_RX/UART1_RX/PW M7/PD_EINT22	PWM7	3.3V

2.4 内部引脚配置说明

下表为核心板内部已作上下拉配置或已串联电阻的引脚说明。表中未说明的引脚，核心板内部默认未作配置，直接引出至邮票孔。

备注： PC5(F5)、PC6(G6)、PC7(G5)引脚在 eMMC 配置版本核心板内部未作上下拉配置。

表 11

邮票孔引脚号	芯片引脚号	引脚信号名称	配置说明	电阻值
29	D2	PF2/SDC0_CLK/UART0_TX/TWI0_SCK/LE DC_DO/SPDIF_IN/PC_EINT2	串接电阻	33R
4	M2	RESET	上拉 3.3V	10K
-	G3	PC2/SPI0_CLK/SDC2_CLK/PC_EINT2	串接电阻	33R
-	G2	PC3/SPI0_CS0/SDC2_CMD/PC_EINT3	上拉 3.3V	10K
-	F5	PC5/SPI0_MISO/SDC2_D1/BOOT_SEL1/ PC_EINT5	NAND FLASH 配置：下拉 GND	3.3K
-			eMMC 配置：无	-
-	G6	PC6/SPI0_WP/SDC2_D0/UART3_TX/TWI 3_SCK/DBG_CLK/PC_EINT6	NAND FLASH 配置：上拉 3.3V	10K
-			eMMC 配置：无	-
-	G5	PC7/SPI0_HOLD/SDC2_D3/UART3_RX/T WI3_SDA/TCON_TRIG/PC_EINT7	NAND FLASH 配置：上拉 3.3V	10K
-			eMMC 配置：无	-

因我们的存在，让嵌入式应用更简单

2.5 引脚信号走线长度与阻抗说明

下表为核心板 LCD、LVDS、MIPI DSI、SDC(SMHC)、SPI、USB、CSI(CMOS sensor parallel interface)、RGMII、TVIN、TVOUT 等功能引脚信号 PCB 走线长度与阻抗说明。

下表根据“引脚可选功能”对 CPU 引脚进行功能划分，底板设计时，需注意“走线长度”与“阻抗说明”。

表 12

邮票孔引脚号	引脚信号名称	引脚可选功能	走线长度 /mil	阻抗说明
-	G3/PC2/SPI0_CLK/SDC2_CLK	SDC2/SPI0	1708.58	单端 50ohm
-	G2/PC3/SPI0_CS0/SDC2_CMD	SDC2/SPI0	1957.66	单端 50ohm
-	H3/PC4/SPI0_MOSI/SDC2_D2	SDC2/SPI0	2120.68	单端 50ohm
-	F5/PC5/SPI0_MISO/SDC2_D1	SDC2/SPI0	2311.38	单端 50ohm
-	G6/PC6/SPI0_WP/SDC2_D0	SDC2/SPI0	2095.24	单端 50ohm
-	G5/PC7/SPI0_HOLD/SDC2_D3	SDC2/SPI0	2131.21	单端 50ohm
68	V20/PD1/LCD0_D3/LVDS0_V0N/DSI_D0N	LCD0/LVDS0/MIPI DSI	963.38	差分 100ohm
70	U20/PD3/LCD0_D5/LVDS0_V1N/DSI_D1N	LCD0/LVDS0/MIPI DSI	912.84	差分 100ohm
73	U18/PD5/LCD0_D7/LVDS0_V2N/DSI_CKN	LCD0/LVDS0/MIPI DSI	946.35	差分 100ohm
75	T18/PD7/LCD0_D11/LVDS0_CKN/DSI_D2N	LCD0/LVDS0/MIPI DSI	931.68	差分 100ohm
77	R19/PD9/LCD0_D13/LVDS0_V3N/DSI_D3N	LCD0/LVDS0/MIPI DSI	911.43	差分 100ohm
80	R17/PD11/LCD0_D15/LVDS1_V0N	LCD0/LVDS1	706.95	差分 100ohm
82	P18/PD13/LCD0_D19/LVDS1_V1N	LCD0/LVDS1	734.47	差分 100ohm
84	N16/PD15/LCD0_D21/LVDS1_V2N	LCD0/LVDS1	704.15	差分 100ohm
87	N19/PD17/LCD0_D23/LVDS1_CKN	LCD0/LVDS1	735.15	差分 100ohm
89	M18/PD19/LCD0_DE/LVDS1_V3N	LCD0/LVDS1	743.29	差分 100ohm
67	W19/PD0/LCD0_D2/LVDS0_V0P/DSI_D0P	LCD0/LVDS0/MIPI DSI	958.68	差分 100ohm

因我们的存在，让嵌入式应用更简单

69	V19/PD2/LCD0_D4/LVDS0_V1P/DSI_D1P	LCD0/LVDS0/MIPI DSI	911.39	差分 100ohm
72	U19/PD4/LCD0_D6/LVDS0_V2P/DSI_CKP	LCD0/LVDS0/MIPI DSI	943.56	差分 100ohm
74	T19/PD6/LCD0_D10/LVDS0_CKP/DSI_D2P	LCD0/LVDS0/MIPI DSI	927.64	差分 100ohm
76	R20/PD8/LCD0_D12/LVDS0_V3P/DSI_D3P	LCD0/LVDS0/MIPI DSI	907.39	差分 100ohm
79	T17/PD10/LCD0_D14/LVDS1_V0P	LCD0/LVDS1	707.32	差分 100ohm
81	P19/PD12/LCD0_D18/LVDS1_V1P	LCD0/LVDS1	736.36	差分 100ohm
83	N17/PD14/LCD0_D20/LVDS1_V2P	LCD0/LVDS1	703.65	差分 100ohm
86	N20/PD16/LCD0_D22/LVDS1_CKP	LCD0/LVDS1	733.78	差分 100ohm
88	M19/PD18/LCD0_CLK/LVDS1_V3P	LCD0/LVDS1	738.98	差分 100ohm
90	V18/PD21/LCD0_VSYNC	LCD0	715.82	单端 50ohm
91	W18/PD20/LCD0_HSYNC	LCD0	609.83	单端 50ohm
58	M16/PB2/LCD0_D0	LCD0	1404.4	单端 50ohm
59	M15/PB3/LCD0_D1	LCD0	1397.94	单端 50ohm
60	K16/PB4/LCD0_D8	LCD0	1371.89	单端 50ohm
61	K15/PB5/LCD0_D9	LCD0	1406.53	单端 50ohm
62	K17/PB6/LCD0_D16	LCD0	1353.27	单端 50ohm
63	J15/PB7/LCD0_D17	LCD0	1406.5	单端 50ohm
19	A4/PG4/RGMII_TXD0	RGMII(PG)	1583.75	单端 50ohm
18	B4/PG5/RGMII_TXD1	RGMII(PG)	1529.99	单端 50ohm
17	B5/PG6/RGMII_TXD2	RGMII(PG)	1560.9	单端 50ohm
16	C5/PG7/RGMII_TXD3	RGMII(PG)	1543.27	单端 50ohm
15	D5/PG12/RGMII_TXCTRL	RGMII(PG)	1611.28	单端 50ohm
20	C3/PG3/RGMII_TXCK	RGMII(PG)	1564.32	单端 50ohm
12	B3/PG1/RGMII_RXD0	RGMII(PG)	1239.96	单端 50ohm
11	A3/PG2/RGMII_RXD1	RGMII(PG)	1291.24	单端 50ohm
10	A6/PG8/RGMII_RXD2	RGMII(PG)	1283.15	单端 50ohm

因我们的存在，让嵌入式应用更简单

9	B6/PG9/RGMII_RXD3	RGMII(PG)	1276.34	单端 50ohm
13	B2/PG0/RGMII_RXCTRL	RGMII(PG)	1226.46	单端 50ohm
14	C6/PG10/RGMII_RXCK	RGMII(PG)	1262.03	单端 50ohm
41	P2/PE9/NCSI0_D5	CSI	1368.65	单端 50ohm
42	P3/PE10/NCSI0_D6	CSI	1373.43	单端 50ohm
43	N1/PE11/NCSI0_D7/RGMII_TXD2	CSI/RGMII(PE)	1353.64	单端 50ohm
44	N4/PE14/RGMII_RXD3	RGMII(PE)	1214.96	单端 50ohm
45	N5/PE15/RGMII_RXCK	RGMII(PE)	1180.86	单端 50ohm
48	V1/PE0/NCSI0_HSYNC/RGMII_RXCTRL	CSI/RGMII(PE)	1209.72	单端 50ohm
49	U1/PE1/NCSI0_VSYNC/RGMII_RXD0	CSI/RGMII(PE)	1169.99	单端 50ohm
50	U2/PE2/NCSI0_PCLK/RGMII_RXD1	CSI/RGMII(PE)	1173.73	单端 50ohm
51	U3/PE3/NCSI0_MCLK/RGMII_TXCK	CSI/RGMII(PE)	1378.31	单端 50ohm
34	R5/PE12/RGMII_RXD3	RGMII(PE)	1276.04	单端 50ohm
35	R4/PE13/RGMII_RXD2	RGMII(PE)	1121.03	单端 50ohm
36	T2/PE4/NCSI0_D0/RGMII_TXD0	CSI/RGMII(PE)	1270.07	单端 50ohm
37	T3/PE5/NCSI0_D1/RGMII_RXD1	CSI/RGMII(PE)	1277.63	单端 50ohm
38	R1/PE6/NCSI0_D2/RGMII_TXCTRL	CSI/RGMII(PE)	1270.41	单端 50ohm
39	R2/PE7/NCSI0_D3/RGMII_CLKIN	CSI/RGMII(PE)	1204.96	单端 50ohm
40	R3/PE8/NCSI0_D4	CSI	1341.41	单端 50ohm
30	E2/PF5/SDC0_D2	SDC0	1478.16	单端 50ohm
32	E3/PF4/SDC0_D3	SDC0	1477.78	单端 50ohm
31	D1/PF3/SDC0_CMD	SDC0	1464.13	单端 50ohm
29	D2/PF2/SDC0_CLK	SDC0	1440.46	单端 50ohm
28	C1/PF1/SDC0_D0	SDC0	1462.82	单端 50ohm
27	C2/PF0/SDC0_D1	SDC0	1443.66	单端 50ohm
26	D3/PF6/SDC0_DET	GPIO	1443.97	单端 50ohm

因我们的存在，让嵌入式应用更简单

54	G16/PB9/SPI1_MISO	SPI1	1816.37	单端 50ohm
55	F17/PB10/SPI1_MOSI	SPI1	1838.49	单端 50ohm
56	F15/PB11/SPI1_CLK	SPI1	1866.34	单端 50ohm
57	F16/PB12/SPI1_CS	SPI1	1862.47	单端 50ohm
119	B9/TVIN0	TVIN0	702.57	单端 37.5ohm
118	C9/TVIN1	TVIN1	754.9	单端 37.5ohm
117	E19/TVOUT0	TVOUT	707.87	单端 37.5ohm
132	B7/USB0_DP	USB0	900.83	差分 90ohm
133	C7/USB0_DM	USB0	898.44	差分 90ohm
130	B8/USB1_DM	USB1	830.03	差分 90ohm
129	A8/USB1_DP	USB1	826.86	差分 90ohm

3 电气特性

3.1 工作环境

表 13

环境参数	最小值	典型值	最大值
工作温度 (工业级)	-40°C	/	85°C
工作温度 (宽温级)	-20°C	/	70°C
存储温度	-50°C	/	90°C
工作湿度	35% (无凝露)	/	75% (无凝露)
存储湿度	35% (无凝露)	/	75% (无凝露)
工作电压	/	5.0V	/

3.2 功耗测试

因我们的存在，让嵌入式应用更简单

表 14

工作状态	电压典型值	电流典型值	功耗典型值
空闲状态	5.0V	0.12A	0.60W
满负荷状态	5.0V	0.22A	1.10W

备注：功耗基于 TLT113-EVM 评估板测得。测试数据与具体应用场景有关，仅供参考。

空闲状态：系统启动，评估板不接入其他外接模块，不执行程序。

满负荷状态：系统启动，评估板不接入其他外接模块，运行 DDR 压力读写测试程序，2 个 ARM Cortex-A7 核心使用率约为 100%。

3.3 热成像图

核心板在常温环境、自然散热（不安装散热片与风扇）、满负荷状态下，稳定工作 10min 后，测得热成像图如下所示。

备注：不同测试条件下结果会有所差异，请参考测试结果，并根据实际情况合理选择散热方式。

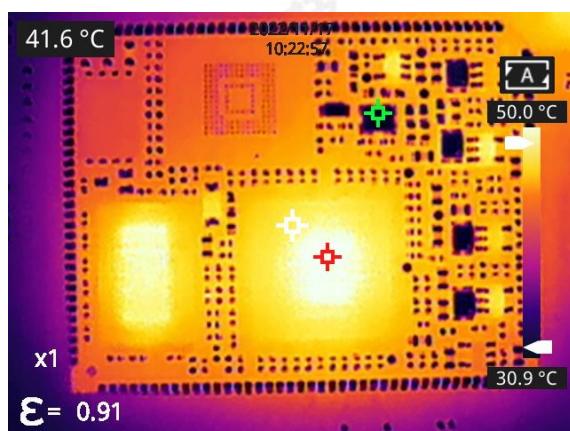


图 8

4 机械尺寸

核心板主要硬件相关参数如下所示，仅供参考。

因我们的存在，让嵌入式应用更简单

表 15

PCB 尺寸	35mm*45mm
PCB 层数	8 层
PCB 板厚	1.6mm
最高元器件高度	1.33mm
核心板高度	2.93mm
重量	NAND FLASH 配置: 7.1g
	eMMC 配置: 7.3g

备注:

- (1) 最高元器件高度: 指核心板最高元器件水平面与 PCB 正面水平面的高度差。核心板最高元器件为 CPU(U1)。
- (2) 核心板高度 = PCB 板厚 + 最高元器件高度。

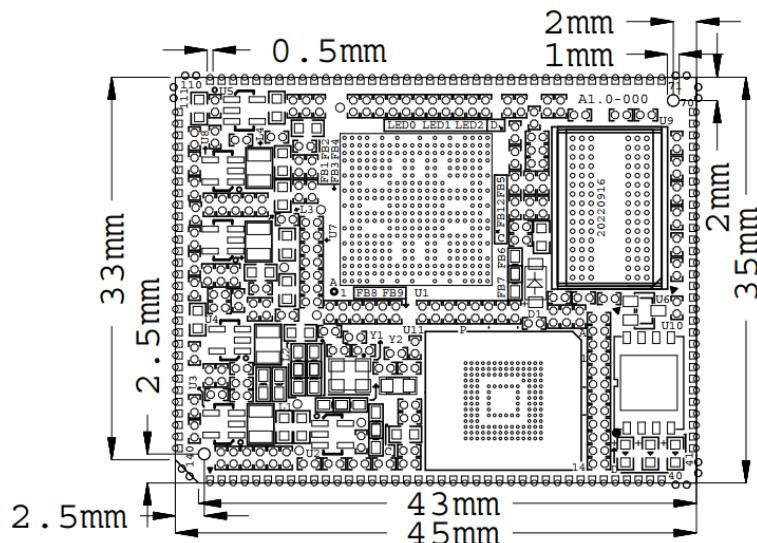


图 9

因我们的存在，让嵌入式应用更简单

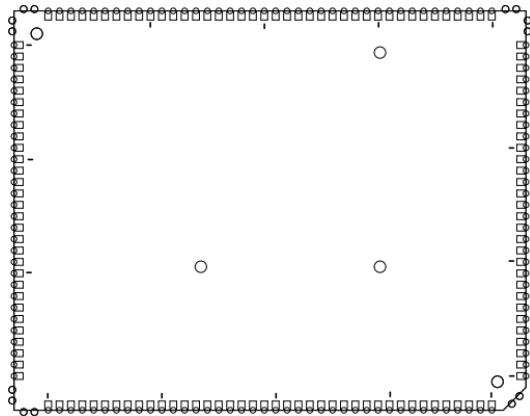


图 10

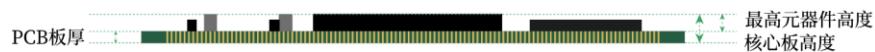


图 11 核心板高度示意图

5 底板设计注意事项

5.1 最小系统设计

基于 SOM-TLT113 核心板进行底板设计时,请务必满足最小系统设计要求,具体如下。

5.1.1 电源设计说明

(1) VDD_5V_SOM

VDD_5V_SOM 为核心板的主供电输入,电源功率建议参考评估板按最大 10W 进行设计。

12V TO 5V SOM

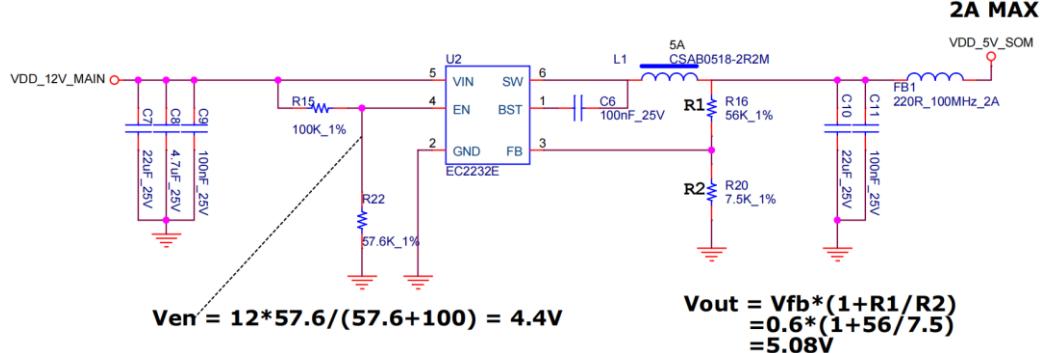


图 12

因我们的存在,让嵌入式应用更简单

VDD_5V_SOM 在核心板内部未预留总电源输入的储能大电容，底板设计时请参照评估底板原理图，在靠近邮票孔焊盘位置放置 100~220uF 储能大电容。

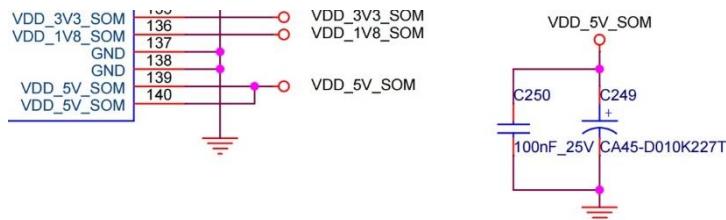


图 13

(2) VDD_5V_MAIN & VDD_3V3_MAIN & VDD_1V8_MAIN

VDD_5V_MAIN、VDD_3V3_MAIN、VDD_1V8_MAIN 为底板提供的外设电源。为了使 VDD_5V_MAIN、VDD_3V3_MAIN、VDD_1V8_MAIN 满足处理器的上电、掉电时序要求，推荐使用 VDD_3V3_SOM 来控制 DCDC 电源使能。

备注：VDD_3V3_SOM 电源输出管脚支持最大电流输出为 500mA，VDD_3V3_SOM 一般在核心板内部使用，不推荐将该电源用作其他外设的电源，避免负载过大导致核心板工作异常。

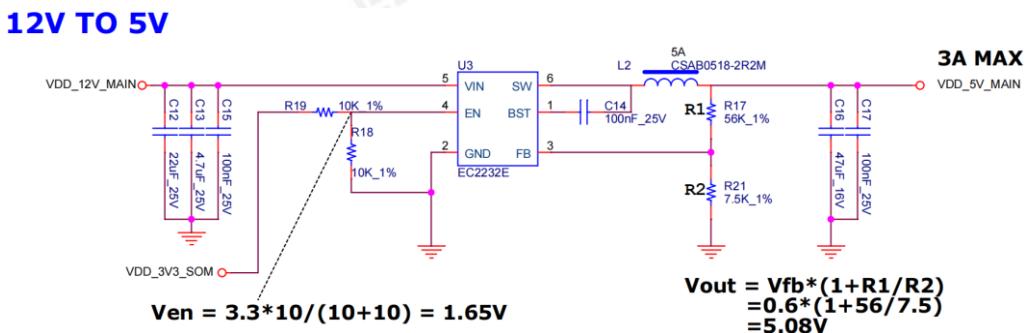


图 14

因我们的存在，让嵌入式应用更简单

12V TO 3.3V

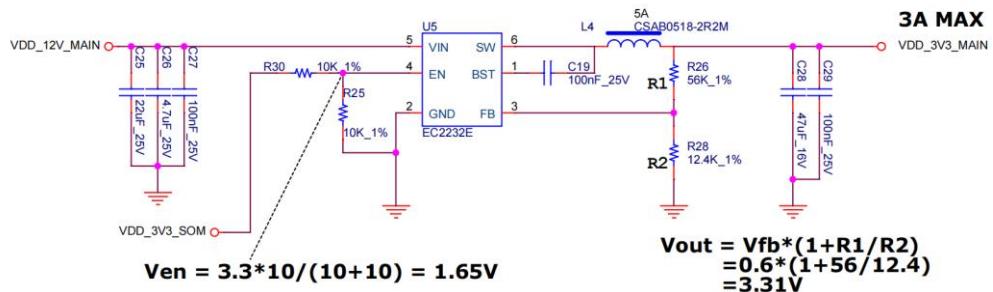


图 15

12V TO 1.8V

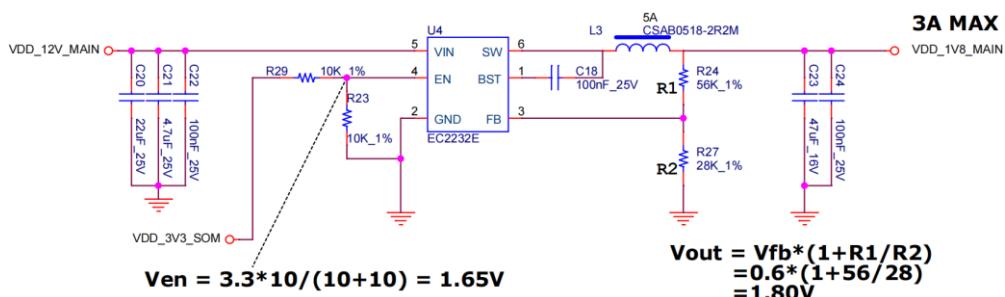


图 16

5.1.2 系统启动配置

F5/PC5/BOOT_SEL1、H3/PC4/BOOT_SELO 引脚在 CPU 内部已默认上拉处理，并且核心板内部系统启动配置电路同时对 F5/PC5/BOOT_SEL1、H3/PC4/BOOT_SELO 引脚进行设计（详情请查看引脚说明）。核心板已分别支持 Micro SD、NAND FLASH 和 eMMC 启动，评估底板无需再次设计系统启动配置电路。



PC5~4 (BOOT_SEL1~0)	BOOT MEDIA	R1
10	Micro SD-> SPI NAND	Mounted
11	Micro SD-> eMMC	DNP

图 17

因我们的存在，让嵌入式应用更简单

5.1.3 系统复位信号

(1) M2/RESETn

M2/RESETn 为 CPU 的复位输入、输出引脚，可通过按键复位 CPU，或 CPU 输出控制外设接口的复位。

备注： M2/RESETn 复位输出信号在 VDD_5V_SOM 电源输入 92.5ms 后将拉高至高电平，若底板外设使用 M2/RESETn 作为系统复位信号，请注意电源上电时序设计。由于 M2/RESETn 复位输出信号在核心板内部有上拉电阻，底板不使用时该信号引脚可悬空处理。

(2) A18/FEL

A18/FEL 为 CPU 固件强制烧录引脚，硬件系统未上电时将 A18/FEL 接地，上电后再将 A18/FEL 释放，则系统进入固件升级模式（通过 USB0）。

5.2 其他设计注意事项

5.2.1 保留 Micro SD 卡接口

评估底板通过 SDC0 总线引出 Micro SD 接口，主要用于调试过程中使用 Linux 系统启动卡来启动系统，或批量生产时可基于 Micro SD 卡快速固化系统至 NAND FLASH 或 eMMC，底板设计时建议保留此外设接口。

5.2.2 保留 UART0 接口

评估底板将 UART0 通过 CH340T 芯片引至 Type-C 接口，作为系统调试串口使用，底板设计时建议保留 UART0 作为系统调试串口。

因我们的存在，让嵌入式应用更简单

更多帮助

销售邮箱: sales@tronlong.com

技术邮箱: support@tronlong.com

创龙总机: 020-8998-6280

技术热线: 020-3893-9734

创龙官网: www.tronlong.com

技术论坛: www.51ele.net

官方商城: tronlong.tmall.com

因我们的存在，让嵌入式应用更简单