

ACCÉLÉRATION D'ALGORITHMES D'INVERSION DE DONNÉES EN RADIOASTRONOMIE SUR FPGA AVEC OUTILS HLS

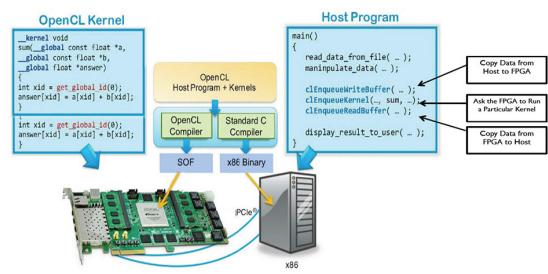
stage de M2R / printemps 2021

Mots Clefs : Calcul parallèle, FPGA, High Level Synthesis, Radioastronomie

Le très grand radiotélescope SKA [GPI-2020] va générer dès 2024 une quantité massive de données (~ 10 Tb/s) impossible à stocker qui impose un traitement en temps réel. Le défi à relever est de générer des images multi-dimensionnelles du ciel avec un gain en sensibilité d'un ordre de magnitude à partir du flux de données brutes provenant des milliers d'antennes. Sur toute la chaîne de traitement, une démarche d'Adéquation Algorithme Architecture devra donc être mise en œuvre pour respecter les contraintes de débit, coût et précision de calcul, ainsi que de consommation énergétique. Dans le cadre du projet ANR Dark-era (2021-25) et ExaSKA (2019-22), le L2S en collaboration avec l'IETR, l'IRISA, les observatoires de Paris et de la Côte d'Azur et Atos Bull explore la mise en œuvre des méthodes nouvelles d'imagerie et de calibration en apportant son expertise en résolution de problème inverse accélérée sur GPU et FPGA. Les travaux du stagiaire s'inscriront dans cette dynamique de recherche du Groupe Problème Inverse (GPI).



Chaîne de traitement de SKA en mode imageur



Plateforme d'accélération sur FPGA avec outils HLS

Les processeurs many cores de type GPUs (*Graphic Processing Units*) sont à l'heure actuelle la cible technologique privilégiée afin d'obtenir des facteurs d'accélération d'un ou deux ordres de magnitude. Toutefois, des architectures conçues sur FPGAs peuvent se révéler des alternatives intéressantes aux GPUs car potentiellement à plus basse consommation. Poussées par une volonté des constructeurs de les rendre plus accessibles pour leur utilisation sur des algorithmes tout public, la technologie FPGA connaît un réel regain d'intérêt. Sur ce thème, le GPI a principalement mené ses travaux pour la reconstruction tomographique [Martelli2018] mais s'intéresse également à la radioastronomie comme étude de cas. En particulier, les nouveaux outils d'accélération logicielle proposés par Xilinx et Intel promettent de pouvoir utiliser les FPGAs sans passer par les descriptions matérielles usuelles (VHDL, Verilog, ...) mais en utilisant un langage de haut niveau comme le C, le C++, OpenCL. Ces outils, bien que fournissant une abstraction permettant une facilité d'accès inégalée sur ces plateformes, apportent leurs lots de compromis, et une des thématiques du stage sera de les évaluer. Le stage de niveau M2R proposé aura pour objectif d'accélérer un des éléments de la chaîne de traitement du SDP (Science Data Processor) identifié comme pertinent pour l'utilisation des FPGAs. Les données à traiter proviendront d'un simulateur et/ou de NenuFAR, radiotélescope à petite échelle de l'observatoire de Nançay.

Le candidat en **Master 2** aura des compétences en **programmation parallèle** de type Cuda/OpenCL ainsi qu'une connaissance générale des architectures usuelles (CPU, GPU, FPGA). Un bon niveau de connaissance en **traitement du signal et des images** sera tout particulièrement appréciées.

Possibilité de poursuite en thèse avec la moitié du financement par le projet ANR Dark-era et l'autre moitié via le concours de l'ED STIC de l'université Paris Saclay.

<u>Lieu</u>	:	Laboratoire L2S, CentraleSupélec, Gif-sur-Yvette (91140)
<u>Contacts L2S</u>	:	nicolas.gac@l2s.centralesupelec.fr https://l2s.centralesupelec.fr/u/gac-nicolas daouda.diakite@l2s.centralesupelec.fr https://l2s.centralesupelec.fr/u/diakite-daouda/

[GPI-2020] Vidéo réalisée à l'occasion de la fête de la science 2020 : <https://www.youtube.com/watch?v=ro2mqx5QQnI&feature=youtu.be>
[Martelli2018] M. Martelli, N. Gac et al., 3D Tomography on Intel FPGAs Using OpenCL, J SPS, 2018, link on HAL