

TD n°4

GPIO STM32

Romain POSSÉMÉ Théo MAINGUENÉ Nicolas LE GUERROUÉ

Table des matières

0.1	Quest	10n 1	2
	0.1.1	1.a	2
	0.1.2	1.b	2
	0.1.3	1.c	3
0.2	Quest	ion 2	3
	0.2.1	2.a)	3
		Instruction	3
		Justification de l'instruction	4
		Exemple	4
	0.2.2	2.b)	4
	0	Instructions	5
		Justification de l'instruction	5
		Exemple	6
	0.2.3	2.c)	6
	0.2.0	Instructions	7
		Présentation	7
0.3	Onest	ion 3	7
0.0	0.3.1	a)	7
	0.3.1	Instructions BSRR	7
	0.3.2	Justification de l'instruction BSRR	7
	0.3.4	Instructions ODR	8
	0.3.5	Justification de l'instruction ODR	8
	0.3.6	b)	8
	0.3.7	Justification de l'instruction input	9
	0.3.8	c) Code final	9

Microprocesseurs 1/10

0.1 Question 1

0.1.1 1.a

Les broches LEDs

- LED_RED : 5 OUTPUT sur la broche PB4
- LED_BLUE : OUTPUT sur la broche PA9
- LED_GREEN : OUTPUT sur la broche PC7

Les broche des interrupteurs

- SW_UP : INPUT sur la broche PA4
- SW_DOWN : INPUT sur la broche PB0
- SW_LEFT : INPUT sur la broche PC1
- SW_RIGHT : INPUT sur la broche PC0
- SW_CENTER : INPUT sur la broche PB5

0.1.2 1.b

Étant donné que les LEDs sont configurées en mode **anode commune**, il convient de mettre un niveau logique bas pour activer ces dernières.

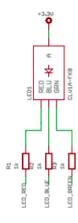


FIGURE 1 – Schéma des LEDs

Un niveau logique haut ne créé pas de différence de potentiel aux bornes des LEDs, de ce fait, aucun courant ne circule.

Microprocesseurs 2/10

0.1.3 1.c

Lors d'un appui sur un interrupteur, le niveau logique associé est un niveau haut (3.3V).

Ce niveau se justifie par le type de montage. En effet, nous distinguons un montage en mode **Pull-down** avec la résistance à la masse, ce qui implique que lors d'un appui, le courant circule dans la résistance et toute la tension est au borne de la résistance.

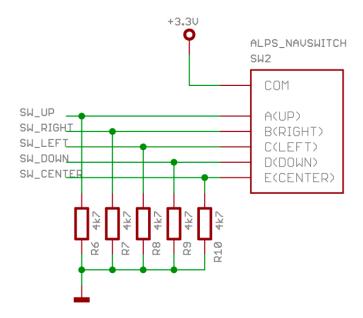


FIGURE 2 – Schéma des interrupteurs

0.2 Question 2

0.2.1 2.a)

Instruction

```
L'adresse du registre \frac{12}{5} RCC_AHB1ENR est \frac{5}{5} 0x40023830
```

Instruction

L'instruction est la suivante :

```
#define PORT_C 2

RCC->AHB1ENR |= 1u << PORT_C;</pre>
```

Affectation de l'horloge au port C

Microprocesseurs 3/10

Justification de l'instruction

Le registre RCC_AHB1ENR est de la forme suivante (Avec GPIOAEN le bit de poids faible) :

RESERVED GPIODEN GPIOCEN GPIOBEN GPIOAEN XXXXXX X X X X X X

Pour synchroniser l'horloge au port voulue, il suffit de mettre à 1 le bit du port C. Pour cela, on commence par placer un '1' devant le bon bit, dans notre cas sur **GPIOCEN**. On utilise l'opérateur de décalage à gauche.

1 << 2 revient à écrire $\frac{2}{5}$ 100 puis en faisant ou **OU** logique, cela permet de passer le bit à 1 si ce dernier est à 0 et de ne rien changer si il est déja à 1.

Le fait de faire un **OU** permet de ne pas affecter les autres bits du registre, ce qui est souhaité.

Exemple

Prenons en considération les 4 premiers bits de notre registre RCC_AHB1ENR et observons le résultat avec notre opération. Ici, le port B et A sont déja activés (LSB).

Opérateur	Données	Information
	0011	(RCC_AHB1ENR tronqué)
	0100	(1 << pin)
=	0111	(RCC_AHB1ENR tronqué)

On constate que le port C est bien relié à l'horloge et que les autres ports n'ont pas été affectés.

0.2.2 2.b)

- - 00 : entrée (mode par défaut)
 - -01: sortie
 - 10: broches alternatives (SPI, I2C, UART...)
 - 11 : analogique
- GPIOC_PUPDR] : Ce registre permet de définir les éventulles résistances de rappel. Il existe 4 modes.
 - 00 : aucune résistance de rappel

Microprocesseurs 4/10

```
- 01 : mode Pull-Up
- 10 : mode Pull-Down
- 11 : mode réservé
```

Dans note cas, les broches PC0 et PC1 sont en entrée sans résistance de pull-up/pull-down.

Instructions

Configurations des broches en entrée

Justification de l'instruction

Le registre GPIOC_MODER est de la forme suivante, de manière tronquée (Avec MODER0 les 2 bits de poids les plus faibles) :

```
MODER3 MODER2 MODER1 MODER0 XX XX XX XX
```

Où XX represente l'état de la broche.

On souhaite mettre nos deux broches en entrée. Pour cela, on va utiliser l'opérateur de décalage pour sélectionner le duo de bits voulus (en fonction du numéro de la broche).

Cependant, on souhaite écraser la paire de bits car si on utilise la technique précédente, si on veut passer du mode 11 au mode 00 , le bit de droite ne sera pas affecté.

Microprocesseurs 5/10

^{1.} Ce mode ne sera pas utilisé mais cela permet de rendre l'opération générique pour tous les modes

On va donc réinitialiser les deux bits en faisant un complément de la valeur **0x3** avec un décalage de 2 **fois le numéro de la broche.**

Ce coefficient est justifié par le fait que l'état de chaque broche est défini sur 2 bits.

Ensuite, il ne nous reste plus qu'à faire un **ET** avec le registre pour ne pas modifier les autres broches puis faire un **OU** avec notre mode souhaité. Il est impératif que le mode soit exprimé en valeur hexadécimal.

Exemple

Prenons en considération les 8 premiers bits de poids faibles (4 premières broches du port) de notre registre GPIOC_MODER et observons le résultat avec notre opération.

On souhaite mettre la broche 4 au mode **00**

Opérateur	Données	Information
	10110011	(GPIOC_MODER)
&	00111111	not(0b11 << 2* pin)
=	00110011	
	00000000	(0b00 << 2* pin)
=	00110011	(GPIOC_MODER)

Le registre GPIOC_PUPDR est modifié de la même façon que le registre GPIOC_MODER.

0.2.3 2.c)

- GPIOC_MODER : Voir question précédente
- GPIOC_OTYPER : Ce registre permet de définir le type de configuration de sortie. Il existe 2 modes.
 - 0 : sortie push pull
 - 1 : sortie à drain ouvert
- GPIOC_OSPEEDR : Ce registre permet de définir la vitesse des broches de sortie. Il existe 4 modes.
 - 00 : Vitesse faible
 - 01 : Vitesse intermédiaire
 - 10 : Vitesse elevée
 - 11 : Vitesse maximale

Microprocesseurs 6/10

Instructions

Configurations des paramètres des sorties

Présentation

Les registres GPIOC_OTYPE et GPIOC_SPEEDR sont modifiés de la même façon que le registre GPIOC_MODER si ce n'est que le registre GPIOC_OTYPER ne nécéssite pas de décaler de deux fois le numéro de la broche car chaque information sur le type de sortie est stockée dans un bit et non deux.

0.3 Question 3

0.3.1 a)

0.3.2 Instructions BSRR.

```
#define pin 7 //Broche de la led sur le port C
void green_led(uint32_t on) {
   GPIOC->BSRR = (on)? 1u << pin : Ob1 <<(16u)<<pin;
}</pre>
```

Instruction BSRR

0.3.3 Justification de l'instruction BSRR

Ce registre utilise les 16 premiers bits de poids les plus faibles pour mettre la sortie à 1 et les 16 bits suivants pour mettre la sortie à 0.

Microprocesseurs 7/10

Lorsque **on** est à 0, on veut donc écrire dans le bit BR7 qui force la broche à 0. D'ou le décalage de la valeur 1 de 16 bits puis du décalage de la pin.

On peut écrire la valeur brute dans le registre sans faire de masque dans la mesure ou les changements d'états se font dès qu'un 1 est présent. Au tour d'horloge suivant, les bits sont réinitialisés à 0.

Lorsque **on** est à 1, on veut donc écrire dans le bit BS7 qui force la broche à 1. D'ou le décalage de la pin uniquement.

0.3.4 Instructions ODR

```
#define pin 7 //Broche de la led sur le port C
void green_led(uint32_t on) {

   GPIOC->ODR = (on) ? GPIOC->ODR | (Ob1 <<pin) : GPIOC->ODR & ~(Ob1 <<pin);
}</pre>
```

Instruction ODR

0.3.5 Justification de l'instruction ODR

Ce registre utilise les 16 premiers bits de poids les plus faibles pour mettre la sortie à 1 ou 0.

Lorsque **on** est à 1, on veut donc écrire dans le bit ODR7 qui force la broche à 0. D'ou le décalage de la valeur 1 de la pin puis le **OU** pour ne pas affecter les autres sorties.

Lorsque **on** est à 0, on veut donc écrire dans le bit ODR7 qui force la broche à 0. Il suffit de réinitialiser le bit en le mettant à 0 avec un décalage du port d'un bit complémenté et en faisant un **ET** avec la valeur actuelle du registre.

0.3.6 b)

```
uint32_t input() {
    uint32_t output;

output = GPIOC->IDR & (Ob1 << 0);    //Right
    output |= _GPIOC->IDR & (Ob1 << 1);    //Left

return output;</pre>
```

Microprocesseurs 8/10

```
}
```

Instruction input

0.3.7 Justification de l'instruction input

Le registre GPIOC->IDR est accessible en lecture seule.

Il suffit de faire un **ET** avec la valeur 1 décalé de la valeur de la broche et de mettre le résulat dans une variable.

On effectue la même opération si ce n'est que l'on fait un \mathbf{OU} avec la variable \mathbf{output} afin de ne pas écraser le bit lu précédemment.

0.3.8 c) Code final

```
#define LED 7
void green led(uint32 t on){
  GPIOC->BSRR = (state)? Ob1 << pin : Ob1 << (16u) << 7;
}//End green led
#define SW RIGHT (1u)
#define SW_LEFT (1u<<1)</pre>
uint32_t input(){
  uint32 t output;
  output = GPIOC->IDR & (0b1)); //Right
  output |= _GPIOC->IDR & (0b1 << 1); //Left
  return output;
}//End input
int main(){
  _RCC->AHB1ENR |= RCC_AHB1ENR_GPIOCEN; //Clock
  //Settings LED
  //Output
  GPIOC->MODER=GPIOC->MODER & ~(0b11 << (LED*2)) | 0b01 << (LED*2);
  //Type of output
```

Microprocesseurs 9/10

```
GPIOC->OTYPER = GPIOC->OTYPER & ~(Ob1 << LED ) | Ob0 << LED;
  //Medium speed
 GPIOC->OSPEED=GPIOC->OSPEED & ~(0b11 << (LED*2) ) | 0b01 << (LED*2)
  //no Pullup-down
 GPIOC->PUPDR=GPIOC->PUPDR & ~(0b11 << (LED*2) ) | 0b00 << (LED*2);
  //Settings buttons SW LEFT (PC1) and SW RIGHT (PC0)
  //Right button
  GPIOC->MODER=GPIOC->MODER & ~(0b11 << (0*2) ) | 0b00 << (0*2);
  GPIOC->PUPDR=GPIOC->PUPDR & ~(0b11 << (0*2) ) | 0b00 << (0*2);
  //Left buttons
  GPIOC->MODER=GPIOC->MODER & ~(0b11 << (1*2) ) | 0b00 << (1*2);
  GPIOC->PUPDR=GPIOC->PUPDR & ~(0b11 << (1*2)) | 0b00 << (1*2);
 while (true){
   uint32_t button_value = input();
    if(button value & (1u)){
      green_led(0);
   }//End if
    else if(button_value & (1u << 1) ){</pre>
      green led(1u);
   }//End else if
  }//End while
return 0;
}//End main
```

Code final

Microprocesseurs 10/10