



Proiect SSC

Comunicarea dintre mouse si placa Basys 3

Studenti:

Runcan Nicoleta

Stefanovici Miruna

Grupa: 30239

An universitar: 2020-2021

Indrumator proiect:

Ing. Ratiu Vlad



Cuprins

1.Introducere	3
1.1 Context/Domeniu	3
1.2 Obiective.....	3
1.3 Tabel de acronime.....	3
2. Fundamente teoretice	3
3.Proiectare.....	6
4.Implementare.....	6
4.1 Implementare propriu-zisa.....	6
4.2 Echipament utilizat	7
4.2 Software utilizat.....	8
5.Manual de utilizare	8
6.Rezultate	8
7. Concluzii	10
8.Bibliografie	10



1. Introducere

În această documentație, sunt prezentate etapele de proiectare și implementare ale unui proiect ce presupune comunicarea dintre un dispozitiv mouse și o placă Basys3.

1.1 Context/Domeniu

Proiectul nostru se încadrează în domeniul FPGA, punându-se accent pe folosirea portului PS/2, prin care este posibilă comunicarea dintre mouse și FPGA.

1.2 Obiective

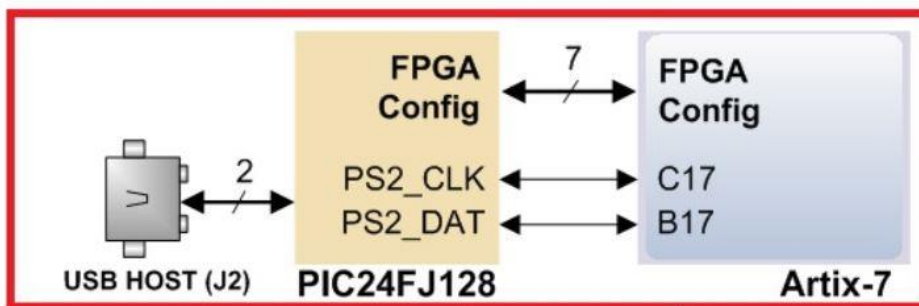
Obiectivul principal pe care ne-am axat în implementarea acestui proiect este afișarea unui număr pe afișorul BCD-7 segmente, care se va incrementa atunci când apăsăm pe butonul din stânga al mouse-ului și se va decrementa atunci când apăsăm pe butonul din dreapta.

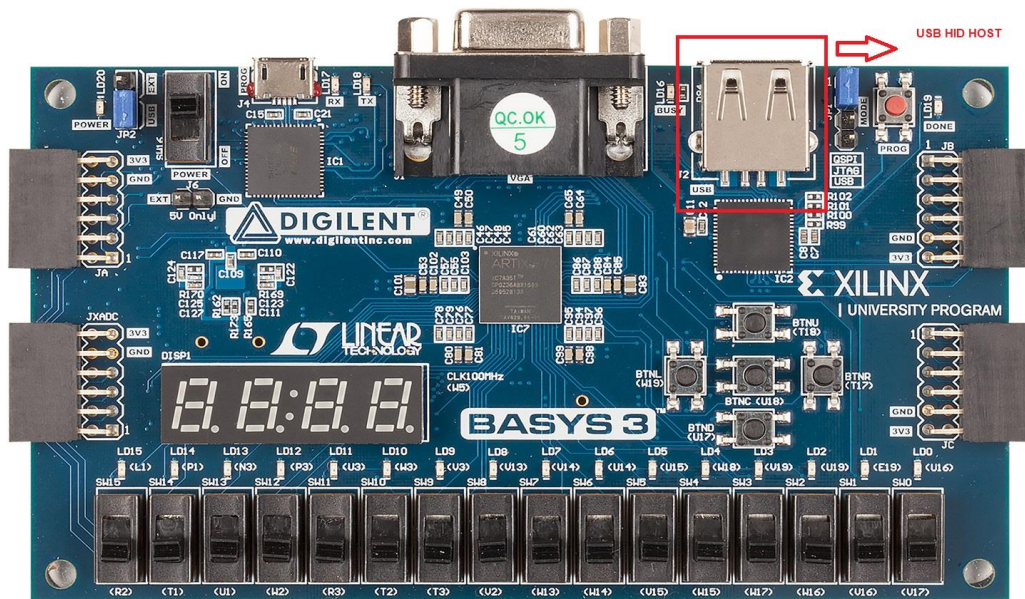
1.3 Tabel de acronime

Acronim	Înțeles
FPGA	Field-programmable gate array
PS/2	IBM Personal System/2
USB HID	Universal Serial Buffer human interface device

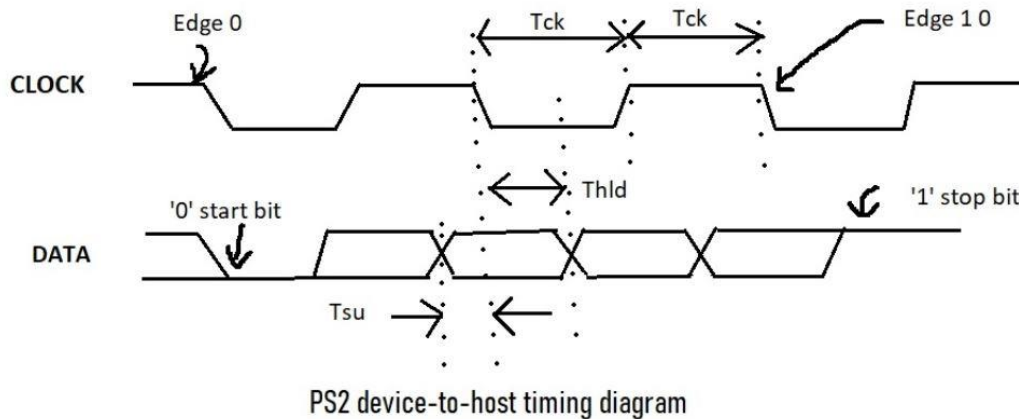
2. Fundamente teoretice

Placă Basys3 are capacitatea USB HID host. USB HID este prescurtarea de la human interface device și se referă la posibilitatea de a interfata diferite dispozitive, precum o tastatură sau un mouse.

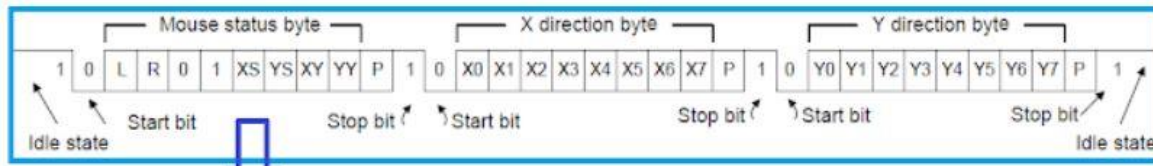




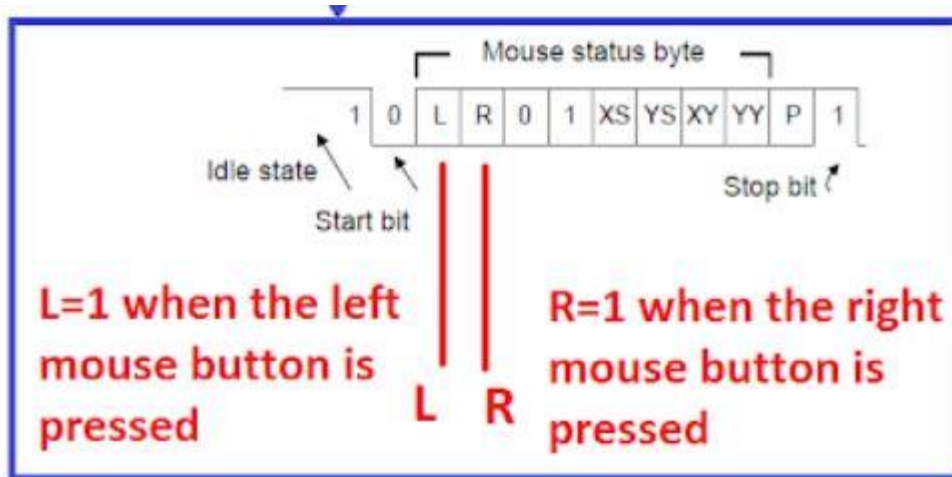
Dupa cum se poate observa in imaginea anterioara, semnalele PS2_CLK si PS2_DATA ale microcontrolerului sunt folosite pentru a implementa o interfata PS/2 pentru comunicarea cu un mouse sau cu o tastatura. Clock-ul are o frecventa cuprinsa intre 10kHz si 16,7 kHz.



Atat semnalul de clock, cat si cel de date sunt active pe 0, atunci cand mouse-ul realizeaza transmisia de date. Datele transmise de la mouse catre placa FPGA incep cu un bit de start, urmat de un octet de date, un bit de paritate si un bit de stop. Transmiterea datelor incepe prin bitul cel mai putin semnificativ. Fiecare bit este citit pe frontul descrescator al semnalului de ceas. Dupa ce s-a terminat transmisiunea, semnalele de clock si data devin din nou 1.



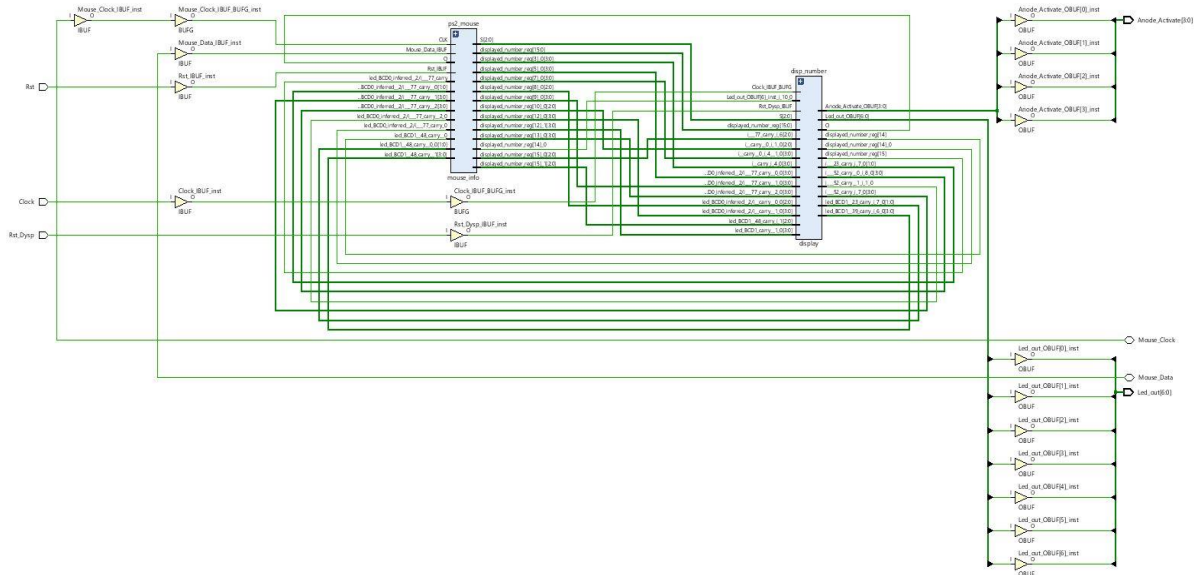
Mouse-ul trimite datele sub forma a trei pachete de cate 11 biti, despre insemnatate carora, am mentionat si anterior. Dintre acesti 11 biti, doar 8 dintre ei (adica un octet) reprezinta datele efective transmise. Placa FPGA primește in total 33 de biti de date de la mouse, iar daca mouse-ul este miscat continuu, transmisiunea celor 33 de biti este repetata la fiecare 50ms.



Fiecare octet din pachetele de date are o insemnatate aparte. Primul octet se refera la statusul mouse-ului. Din acest octet, primul bit se refera la apasarea butonului stang al mouse-ului, al doilea bit de refera la apasarea butonului drept al mouse-ului, Biti XS si YS sunt folositi pe post de biti de semn pentru X si Y (care reprezinta directia lui X si directia lui Y, retinute in urmasi doi octeti). Bitii XY si YY, indica overflow-ul miscarii. Al doilea octet reprezinta directia lui X, iar al treilea directia lui Y. Cresterea valorilor lui X si Y este influentata de viteza cu care este miscat mouse-ul.



3.Proiectare



Proiectul a fost gandit astfel incat sa se primeasca date de la un dispozitiv mouse, iar rezultatele obtinute sa poata fi vazute pe afisorul BCD al placii. Rezultatul consta in afisarea unui numar, initial 0, care sa fie incrementat si decrementat in functie de apasarea butoanelor mouse-ului.

Pentru proiectare, am decis sa avem un modul in care sa implementam logica de primire a datelor de la mouse, un modul care sa faca posibila afisarea pe BCD 7-segmente si de asemenea un modul principal. In acest modul principal, se instanteaza cele doua component pentru a face legatura intre ele si pentru a conecta intrarile si iesirile lor, astfel incat sa obtinem rezultatul dorit.

4.Implementare

4.1 Implementare propriu-zisa

In modulul mouse_info, are loc preluarea datelor de la mouse prin cele doua semnale Mouse_data si Mouse_Clock care sunt declarate in entitate de tipul INOUT. Intrarile acestui



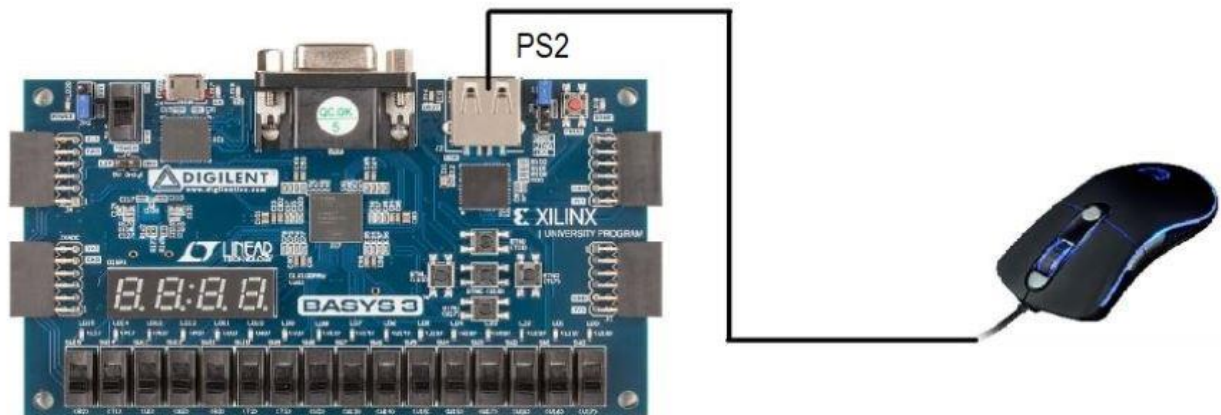
modul descrise în entitate sunt Clock-ul plăcii, un semnal de Reset, iar ieșirea acestui modul este pe 16 biți: Number, în care se va păstra numărul care se incrementează/decrementează. Bitii din pachetele primite de la mouse, mai exact 33, sunt numărați într-un semnal de 6 biți: Mouse_bits. Pentru numărarea bitilor, am implementat un proces sincron, pe front crescător de ceas. În procesul următor, tot sincron și de această dată, dar pe front descrescător, am implementat logica incrementării și decrementării unui număr în funcție de apăsarea butoanelor. Adică, atunci când Mouse_bits ajunge la 1, adică la "000001", înseamnă că a fost recepționat primul bit din primul octet de date, care este responsabil pentru apăsarea butonului din stânga, iar atunci când Mouse_bits ajunge la 2, adică la "000010", înseamnă că a fost recepționat cel de-al doilea bit din primul octet de date responsabil pentru apăsarea butonului din dreapta al mouse-ului. Acest proces este de fapt un numărator sincron, reversibil.

În cel de-al doilea modul:display, avem implementarea unui afișor. Numărul ce reprezintă ieșirea modului anterior reprezintă intrarea acestui modul (conectarea făcându-se în modulul principal). Cifrele acestuia sunt prelucrate, ținându-se cont de rata de refresh, pentru a putea fi vizualizate în același timp pe afișor.

În modulul principal sunt instanțiate cele două componente anterioare și conectate astfel încât rezultatul final să fie cel dorit.

4.2 Echipament utilizat

Ca și echipamente, am folosit o placă FPGA Basys3 și un mouse. Placă Basys3 este o platformă dezvoltată de unele circuite digitale, bazate pe familia Artix 7 de FPGA a firmei Xilinx. Este dotată cu 16 leduri, 16 switch-uri, 5 butoane, un afișor BCD 7 segmente, porturi pentru Pmod.



4.2 Software utilizat

Pentru sinteza și implementarea proiectului s-a folosit Vivado Design Suite.

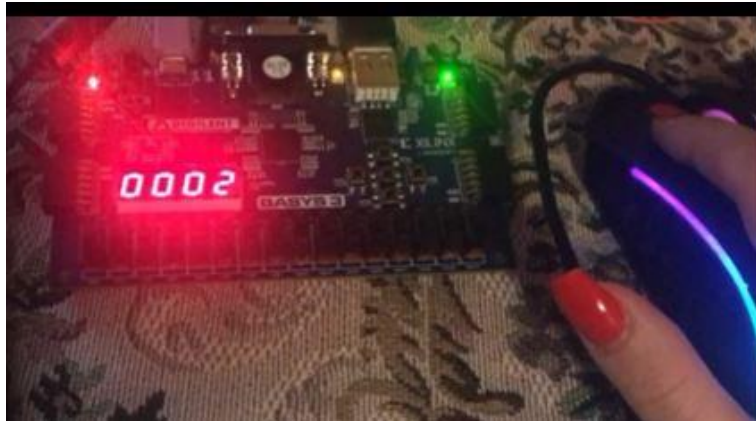
5. Manual de utilizare

- Se conectează un mouse cu ajutorul unui cablu USB la placa FPGA
- O dată ce programul a fost încărcat pe placa, pe afișorul BCD va apărea 0.
- Cu ajutorul primului switch al plăcii se face Reset
- Prin apăsarea butonului din stânga al mouse-ului se va incrementa acest număr de pe afișor, iar prin apăsarea butonului din dreapta se va decrement acest număr succesiv înapoi la valoarea 0.

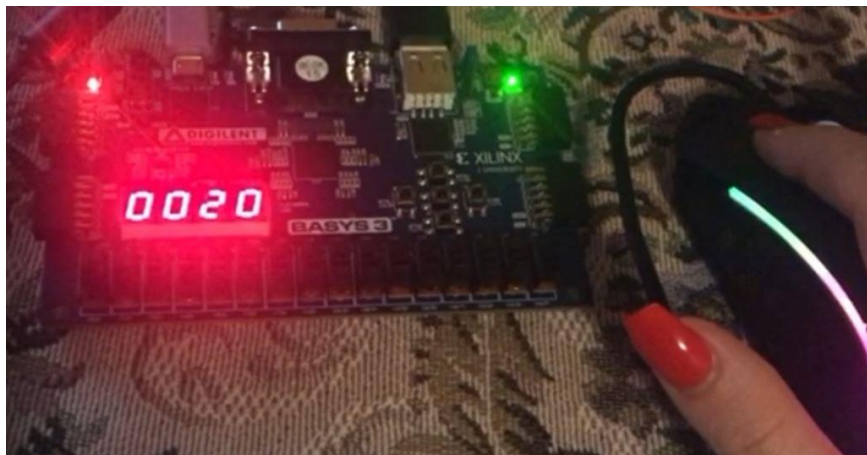
6. Rezultate

Rezultatul proiectului constă în afișarea unui număr pe afișorul BCD, care este incrementat și decrementat prin apăsarea butoanelor mouse-ului din stânga și din dreapta.

Rezultate testării pot fi observate în imaginile următoare.



Dupa o seria de apasari successive ale butonului din stanga:



Iar apoi dupa o serie de apasari successive ale butonului din dreapta:





7. Concluzii

S-a reușit o parte din scopul propus și anume incrementarea și decrementarea numărului și afișarea acestuia pe afișorul BCD.

Ca și dezvoltare ulterioară, în primul rând, poate fi adăugată deplasarea acestui număr pe BCD, în funcție de mișcarea mouse-ului în stânga-dreapta, sus-jos. De asemenea, ca și o altă dezvoltare ulterioară ar fi conectarea plăcii FPGA la un monitor și afișarea cursorului pe acesta.

8. Bibliografie

Basys 3 Reference. (n.d.). Retrieved from <https://reference.digilentinc.com/basys3/refmanual>.

Larson, S. (2020, 04 08). *PS/2 Mouse Interface (VHDL)*. Retrieved from <https://www.digikey.com/eewiki/pages/viewpage.action?pageId=70189075>

Chu, P. P. (2008). *PS2 Mouse*. Retrieved from http://ebook.pldworld.com/_eBook/FPGA%EF%BC%8FHDL/-Examples-/interfacing%20mouse%20with%20VHDL.pdf



UNIVERSITATEA TEHNICĂ
DIN CLUJ-NAPOCA
