

Los archivos generados deben respetar el siguiente formato de nombre `guiaDeClase03_ejercicioNumero.vhd`. Si el archivo es un testbench el formato del nombre es el siguiente `guiaDeClase03_ejercicioNumero_tb.vhd`. Por ejemplo el archivo del ejercicio 1 debe llevar el nombre `guiaDeClase03_01.vhd`. Si el ejercicio tuviera ítems a y b por ejemplo el nombre deberá ser `guiaDeClase03_01_A.vhd` para el punto A. Todos los archivos deberán ser subidos al repositorio dentro de una carpeta con el nombre `guiaDeClase03` junto con sus simulaciones (solo suba los archivos `.vhd`).

1. Implemente un código VHDL que cada $M/2$ y M (use generic) pulsos de clock ponga la salida en 1 durante 1 ciclo de clock.

```
entity myCnt is
  Generic (M : integer := 100);
  Port ( clk : in std_logic;
        rst : in std_logic;
        ena : in std_logic;
        salidaM_2 : out std_logic;
        salidaM : out std_logic);
end myCnt;
```

Coloque la siguiente línea de código en donde declara las signals para que se calcule automáticamente la cantidad de bits del contador en base a la cuenta a realizar:

```
constant N : integer := integer(ceil(log2(real (M))));
```

Deberá agregar el siguiente use:

```
use ieee.math_real.all;
```

2. Implemente en VHDL un circuito que al recibir un uno en su única entrada complemente su salida (FFT). Utilice la siguiente entidad.

```
entity FFT is
  Port ( clk : in std_logic;
        rst : in std_logic;
        t : in std_logic;
        q : out std_logic);
end FFT;
```

3. Utilizando como componentes los dos circuitos implementados en los puntos anteriores, implemente un circuito que haga parpadear un led con una cadencia de 1 segundo.

```
entity parpadeo1S is
  Port ( clk : in std_logic;
        rst : in std_logic;
        led : out std_logic);
end parpadeo1S;
```



4. Modifique el diseño anterior para que los leds del kit se vayan encendiendo de a uno por vez (contador en anillo).

```
entity parpadeo1S_8Bits is
  Port ( clk : in  std_logic;
        rst : in  std_logic;
        led : out std_logic_vector (7 downto 0));
end parpadeo1S_8Bits;
```

5. Modifique el diseño anterior para que al presionar un botón cambie el sentido en el que los leds se encienden.

```
entity parpadeo1S_8Bits is
  Port ( clk : in  std_logic;
        rst : in  std_logic;
        btn: in  std_logic;
        led : out std_logic_vector (7 downto 0));
end parpadeo1S_8Bits;
```