

TD

Implémentation des Systèmes

SLE 2A

Introduction

Pour vous aider à vous familiariser avec Modelsim, un projet simple mais complet implémentant une Unité Arithmétique et Logique est donné dans le répertoire ALU.

Questions et exercices (2h maximum)

- 1) Analyser et comprendre les fichiers présents dans le répertoire vhd concernant la description d'une unité arithmétique – logique (ALU et test_ALU_assert). Tous les programmes VHDL qui vous sont donnés devront être commentés. (voir répertoires VHD et BENCH)
- 2) Compiler le composant à l'aide du fichier de script donné, en commentant les modifications qu'il comporte au fichier modelsim.ini et à l'arborescence du projet.
- 3) Compiler le testbench dans le répertoire bench à l'aide du fichier de script donné, en commentant les modifications qu'il comporte au fichier modelsim.ini et à l'arborescence du projet. L'ordre dans lequel les deux fichiers sont compilés a une importance ou pas ? Vous devez respecter ces noms, ils sont déclarés par ailleurs dans des fichiers de configuration des outils.
- 4) Simuler l'unité arithmétique - logique afin de vérifier le bon fonctionnement (à l'aide de l'outil Modelsim, voir l'autre poly). Simuler avec run –all. Que se passe t'il à la fin de la simulation ? Pourquoi ?
- 5) Modifier le banc de test pour simuler et vérifier l'opération 100-200.
- 6) Modifier la description ALU en proposant une architecture basée sur l'utilisation d'un process. Quel est l'intérêt d'utiliser un process à la place de l'instruction concurrente ?
- 7) Ajouter à l'ALU avec process les opérations suivantes : XOR, not B, A+1, B+0 ;
- 8) A l'aide de votre imagination, faire en sorte que les « asserts » fonctionnent (au moins un)