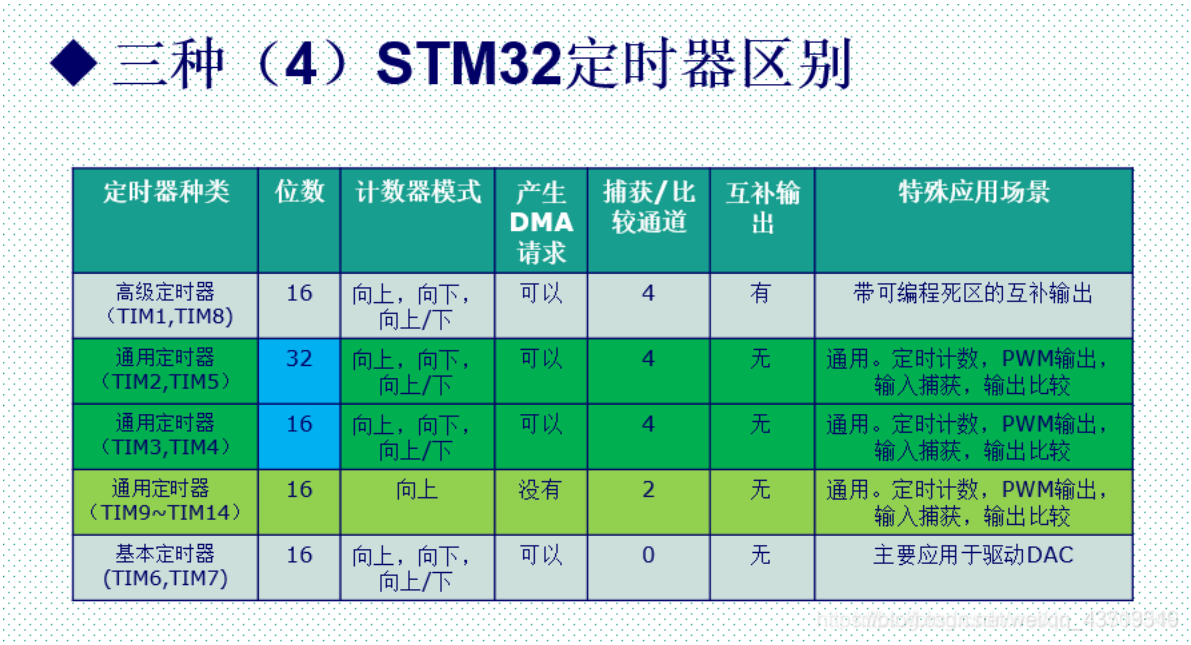
定时器的分类，基本定时器，通用定时器，高级定时器间的区别



定时器种类	位数	计数器模式	产生DMA请求	捕获/比较通道	互补输出	特殊应用场景
高级定时器（TIM1,TIM8）	16	向上，向下，向上/下	可以	4	有	带可编程死区的互补输出
通用定时器（TIM2,TIM5）	32	向上，向下，向上/下	可以	4	无	通用。定时计数，PWM输出，输入捕获，输出比较
通用定时器（TIM3,TIM4）	16	向上，向下，向上/下	可以	4	无	通用。定时计数，PWM输出，输入捕获，输出比较
通用定时器（TIM9~TIM14）	16	向上	没有	2	无	通用。定时计数，PWM输出，输入捕获，输出比较
基本定时器（TIM6,TIM7）	16	向上，向下，向上/下	可以	0	无	主要应用于驱动DAC

【高级型】*TIM1*和*TIM8*定时器的功能包括：

- 16位向上、向下、向上/下自动装载计数器
- 16位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为1～65535之间的任意数值
- 4个独立通道： — 输入捕获 — 输出比较 — PWM生成(边缘或中间对齐模式) — 单脉冲模式输出
- **死区时间可编程的互补输出**
- 使用外部信号控制定时器和定时器互联的同步电路
- **允许在指定数目的计数器周期之后更新定时器寄存器的重复计数器**
- **刹车输入信号可以将定时器输出信号置于复位状态或者一个已知状态**

- 如下事件发生时产生中断/DMA： — 更新：计数器向上溢出/向下溢出，计数器初始化(通过软件或者内部/外部触发) — 触发事件(计数器启动、停止、初始化或者由内部/外部触发计数) — 输入捕获 — 输出比较 — **刹车信号输入**
- 支持针对定位的增量(正交)编码器和霍尔传感器电路
- 触发输入作为外部时钟或者按周期的电流管理

【通用型】*TIMx*主要功能通用*TIMx (TIM2~5、TIM9~14)*定时器功能包括：

- 16位向上、向下、向上/向下自动装载计数器（其中9~14只有向上的计数器）
- 16位可编程(可以实时修改)预分频器，计数器时钟频率的分频系数为1～65536之间的任意数值
- 4个独立通道： — 输入捕获 — 输出比较 — PWM生成(边缘或中间对齐模式) — 单脉冲模式输出
- 使用外部信号控制定时器和定时器互连的同步电路
- 如下事件发生时产生中断/DMA： — 更新：计数器向上溢出/向下溢出，计数器初始化(通过软件或者内部/外部触发) — 触发事件(计数器启动、停止、初始化或者由内部/外部触发计数) — 输入捕获 — 输出比较
- 支持针对定位的增量(正交)编码器和霍尔传感器电路
- 触发输入作为外部时钟或者按周期的电流管理

【基本型】*TIM6*和*TIM7*定时器的主要功能包括：

- 16位自动重装载**累加计数器**
- 16位可编程(可实时修改)预分频器，用于对输入的时钟按系数为1～65536之间的任意数值分频
- **触发DAC的同步电路** 注:此项是TIM6/7独有功能.
- 在更新事件(计数器溢出)时产生中断/DMA请求

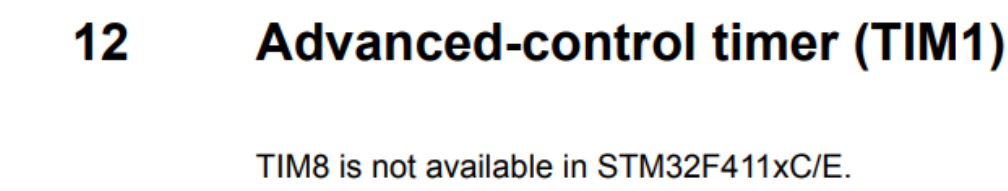
人话time

最基本的不是基本型而是通用型，基本型其实更应该叫精简型。

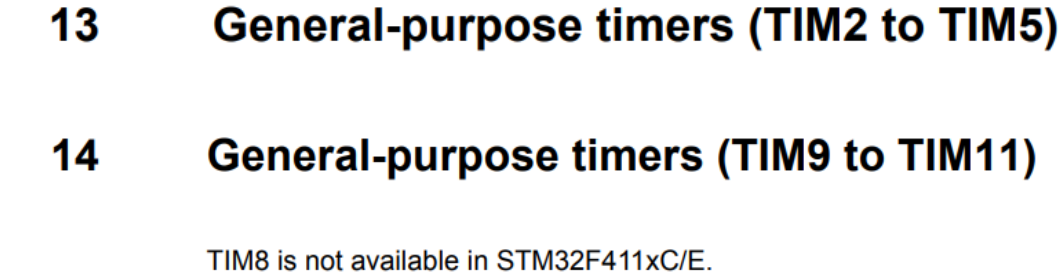
基于通用型的基础上高级定时器主要多一个刹车的功能和一个重复计数器，可以做互补输出（直接耦合的功率放大电路？）

基于通用型的基础上基本定时器只有最基本的定时功能，但可以直接触发DAC的同步电路

查阅自己板子的参考手册(Reference Manual)，基本定时器，通用定时器，高级定时器分别有哪些?



高级定时器只有TIM1没有TIM8



通用定时器为TIM2~5和TIM9~11

没有基本定时器。TAT

类型	名称	位数	计数方式	预分频系数	产生DMA请求	捕获/比较通道	互补输出	时钟频率	挂接总线
高级定时器	TIM1	16	递增/递减/中心对齐	1~65536	是	4	支持	100M	APB2
通用定时器	TIM2/TIM5	32	递增/递减/中心对齐	1~65536	是	4	不支持	100M	APB1
	TIM3/TIM4	16	递增/递减/中心对齐	1~65536	是	4	不支持	100M	APB1
	TIM9	16	递增	1~65536	否	2	不支持	100M	APB2
	TIM10/TIM11	16	递增	1~65536	否	1	不支持	100M	APB2

- # 查阅参考手册或教材系统时钟部分，解释整个时钟树的结构：
  - **系统时钟SYSCLK可以由哪些时钟源提供?**

    系统时钟来源可以是：HSI(High Speed Internel)、PLLCLK、HSE(High Speed External)，具体的由时钟配置寄存器RCC_CFGR的SW位配置

- **如何由系统时钟SYSCLK得到总线时钟HCLK?**

  由系统时钟SYSCLK 分频得到,似乎一般不分频，故等于系统时钟

- **STM32内部有哪些时钟总线?**

  AHB、APB1、APB2、FCLK

- **每条总线上挂载哪些外设?**

  1、AHB总线：

  （1）Flash 存储器；

  （2）DMA；

  （3）复位和时钟控制；

  （4）CRC;

  （5）以太网；

  （6）SDIO；

  2、APB2总线：

  （1）USART1；

  （2）定时器TIM1和TIM9到11；

  （3）模数转换器ADC1、ADC2、ADC3；

  （4）SPI1；

  （5）外部中断EXTI；

  （6）复用IO，AFIO；

  （7）通用IO：GPIOA~G；

  3、APB1总线：

  （1）定时器TIM2到TIM5；

  （2）RTC；

  （3）WDT看门狗；

  （4）SPI2 、SPI3；

  （5）USART2、USART3；

  （6）UART4、UART5；

  （7）I2C1，I2C2；

  （8）USB./CAN共享的512字节SRAM；

  （9）bXCAN1、bXCAN2；

  （10）后备寄存器BKP；

  （11）电源控制PWR；

  （12）DAC

  4、FCLK

  没有查到。我觉得可能没有，FCLK只要负责和HCLK 互相同步就行，大概不要外设吧。

- **查阅参考手册或教材定时器部分，解释以下概念：**

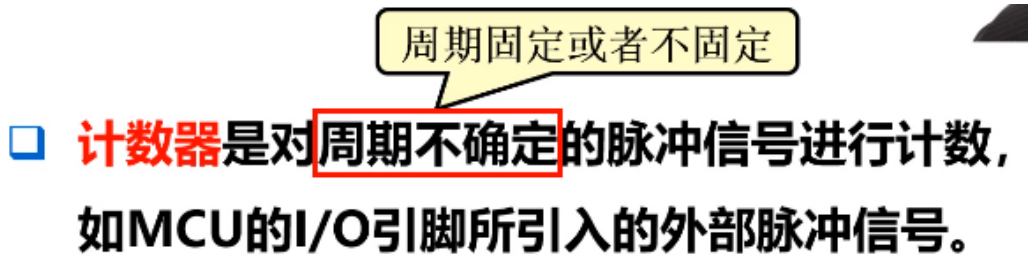
  - 定时器时钟源

由于定时器也是一种计数器，他这个计数周期的来源就是一个频率固定的晶振发出的脉冲信号（大概），时钟源就从某个线路（比如APB1）（当然还要有一道倍频器的处理）接进来告诉定时器多久记一次数

- 计数器时钟

  时钟信号是计数器的时钟源。有了基准计数才有了意义。

- 计数器



  一次脉冲计数一次

- 自动重载寄存器

  自动重载寄存器 ARR 用来存放与计数器 CNT 比较的值。在PWM章节还有进一步应用的介绍。

  如果两个值相等。

  对于高级定时器，就递减重复计数器，当重复计数器减为零时就产生更新或中断。如果没有使用到重复计数器时，就直接产生更新和中断。（即两个值相等某个次数之后重复计数器减为0然后产生更新或者中断）

  对于基本定时器和通用定时器，也就产生更新和中断。

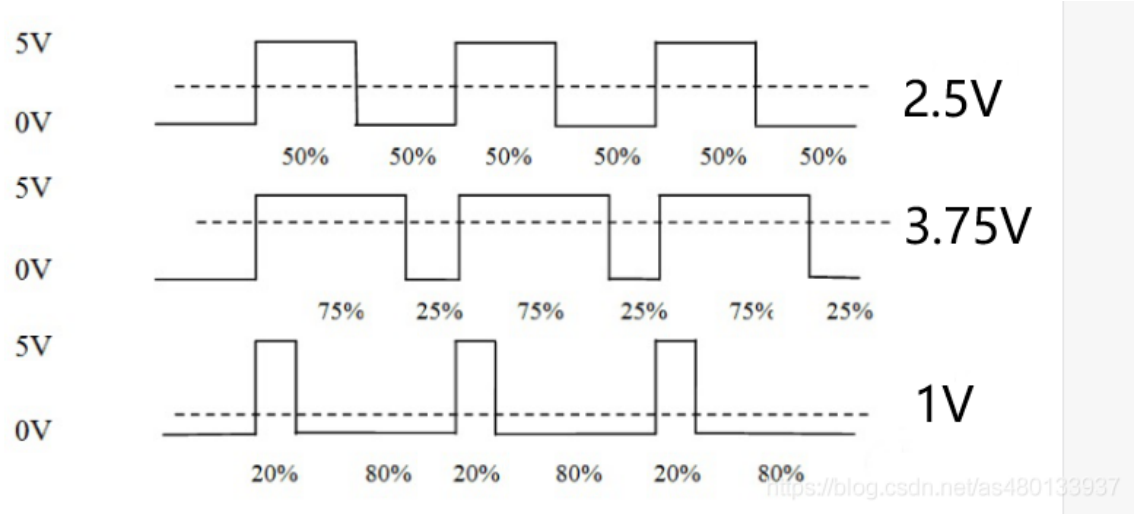
如何计算定时时间?

TimeOut = （（Prescaler + 1） * （Period + 1） ） / TimeClockFren;

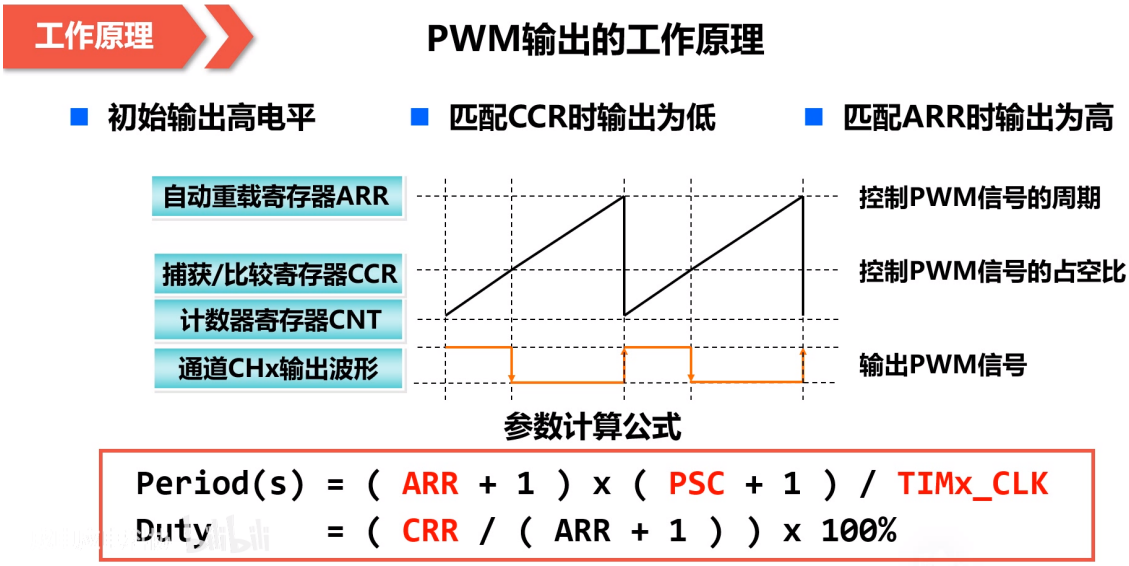
TimeOut：定时器溢出时间（单位为μs），多少触发（进入）一次TIM中断。
Prescaler：分频TIM时钟的预分频器值。
Period：计数重载值，TIM计数当超过这个值，则重新计数。
TimeClockFren：定时器的输入时钟频率（单位MHZ），也就是当前使用的TIM所用的CLOK的时钟频率。
溢出时间应该就等于定时时间+一次计数的时间

什么是PWM

脉冲宽度调制(PWM)，是英文“Pulse Width Modulation”的缩写，简称**脉宽调制**，就是在合适的信号频率下，通过一个周期里改变占空比的方式来改变输出的有效电压。



定时器在PWM输出模式下是如何产生PWM波的？如何产生特定频率，占空比的PWM波？



Period(s):周期　Duty:占空比　TIMx CLK：内部时钟

CNT小于CCR时　输出高电平

CNT等于CCR时　输出低电平

CNT与ARR相等时　再次输出高电平