

Notas de Circuitums

Índice

I	Resumen sobre tipos de transistores	2
1.	Transistor Bipolar de Juntura (TBJ)	2
1.1.	NPN	2
1.2.	PNP	3
1.3.	Modelo de Señal	4
1.4.	Variaciones con la temperatura	5
2.	Transistor Metal-Óxido-Semiconductor (MOSFET)	5
2.1.	MOSFET canal N	5
2.2.	MOSFET canal P	6
2.3.	Modelo de Señal	7
3.	Transistor JFET	8
3.1.	JFET canal N	8
3.2.	JFET canal P	9
3.3.	Modelo de Señal	9
II	Amplificadores con transistores	11
4.	Realimentación Negativa	11
4.1.	Muestreo de Tensión- Suma de Tensión (MV-SV)	11
4.2.	Muestreo de Tensión- Suma de Corriente (MV-SI)	12
4.3.	Muestreo de Corriente- Suma de Tensión (MI-SV)	12
4.4.	Muestreo de Corriente- Suma de Corriente (MI-SI)	13
4.5.	Realimentación Positiva	13
5.	Reflexión de componentes	13
6.	Configuraciones Básicas	16
6.1.	Configuraciones para una etapa	16
6.2.	Configuraciones para dos etapas	17
7.	Análisis de Frecuencia	19
8.	Amplificadores Diferenciales	20
8.1.	Amplificador de Continua	20
8.2.	Amplificador Diferencial	22
8.3.	Parámetros Importantes	24
8.4.	Polarización con Fuentes de Corriente	26
8.5.	Curvas de Salida	27
8.6.	Amplificadores Diferenciales con carga activa	29

Parte I

Resumen sobre tipos de transistores

1. Transistor Bipolar de Juntura (TBJ)

1.1. NPN

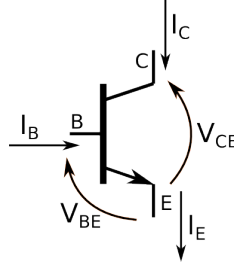


Figura 1.1: Transistor Bipolar de Juntura NPN: Sentidos de corrientes y tensiones.

El modelo matemático de un TBJ es exponencial, donde las corrientes de base y de colector poseen las siguientes relaciones con la tensión V_{BE} :

$$\begin{cases} I_C = I_S \left(e^{\frac{V_{BE}}{V_{th}}} - 1 \right) \left(1 + \frac{1}{V_A} (V_{CE} - V_{CE_{SAT}}) \right) \\ I_B = \frac{I_S}{\beta} \left(e^{\frac{V_{BE}}{V_{th}}} - 1 \right) \left(1 + \frac{1}{V_A} (V_{CE} - V_{CE_{SAT}}) \right) \end{cases}$$

Donde β es la ganancia de corriente del transistor, I_S es la corriente de saturación y V_A es la tensión de Early. Para que un TBJ NPN se encuentre en Modo Activo Directo (MAD), se deben cumplir las siguientes condiciones:

1. $V_{BE} \approx 0,7V \rightarrow$ La juntura Base-Emisor se debe encontrar en directa. Si aumenta mucho por sobre los 0,7V puede quemarse el transistor.
2. $V_C > V_E \rightarrow$ Para $V_{CE} = 0,2V$ se está en saturación, y para $V_{CE} = 0,7V$ se está en saturación incipiente.

Cuando el transistor se encuentra trabajando en MAD, se cumplen las siguientes propiedades:

$$I_C = \beta I_B \text{ y } I_E = I_C + I_B$$

Curvas Características

En la figura 1.2a se encuentra la curva de variación de I_C en función de V_{BE} . El punto de trabajo del transistor, debe ser cercano a los 0,7V para asegurar que la juntura base-emisor se encuentre en directa, pero debido a que la relación es exponencial no debe ser muy superior a este valor para no destruir el dispositivo.

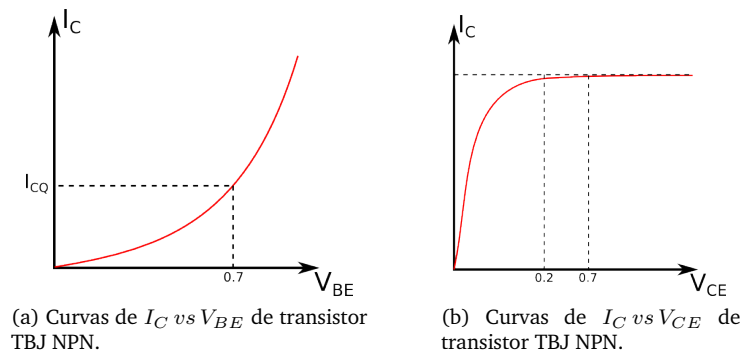


Figura 1.2: Curvas características de transistor TBJ NPN.

En la figura 1.2b se observa la curva de salida de un transistor TBJ NPN ideal, ya que para $V_{CE} > 0,7V$ la corriente de colector se mantiene constante. En caso de que el transistor no se pueda considerar ideal, un aumento en V_{CE} producirá un aumento en I_C que dependerá del valor de la resistencia de salida r_o . En el caso ideal r_o es infinito, y por eso la corriente se mantiene constante. En el modelo real, el valor de r_o depende de la Tensión de Early V_A que muestra el efecto de la modulación del ancho de la base al variar la tensión V_{CE} , lo que provoca un aumento en la corriente de colector. En la figura 1.3 se ve el Efecto Early junto con la obtención gráfica de V_A .

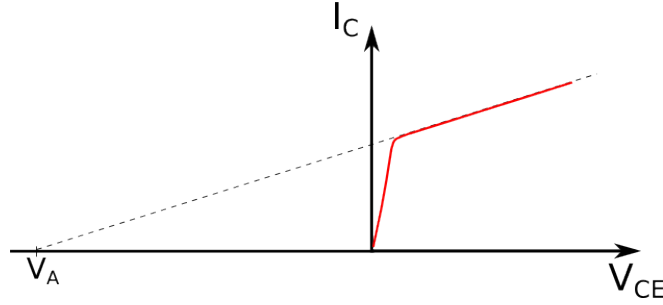


Figura 1.3: Efecto Early: Modulación del ancho de la base.

1.2. PNP

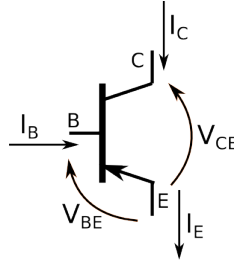


Figura 1.4: Transistor Bipolar de Juntura PNP: Sentidos de corrientes y tensiones.

Para que un TBJ PNP se encuentre en Modo Activo Directo (MAD), se deben cumplir las siguientes condiciones:

1. $V_{BE} \approx -0,7V$
2. $V_E > V_C \rightarrow$ Para $V_{CE} = -0,2V$ se está en saturación, y para $V_{CE} = -0,7V$ se está en saturación incipiente.

Al igual que con el NPN, cuando el transistor se encuentra trabajando en MAD se cumplen las siguientes propiedades:

$$I_C = \beta I_B \text{ y } I_E = I_C + I_B$$

Donde β es la ganancia de corriente del transistor.

Curvas Características

Estas curvas son similares a las del NPN, pero como la convención de sentidos positivos de tensiones y corrientes se mantiene, todos estos parámetros son negativos.

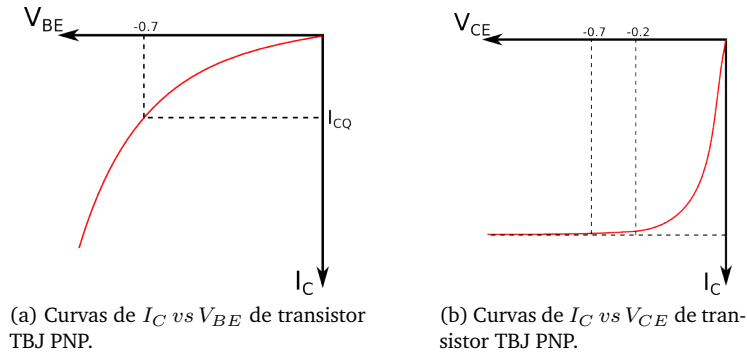


Figura 1.5: Curvas características de transistor TBJ PNP.

1.3. Modelo de Señal

El modelo de pequeña señal de un transistor TBJ es el que se encuentra en la figura 1.6.

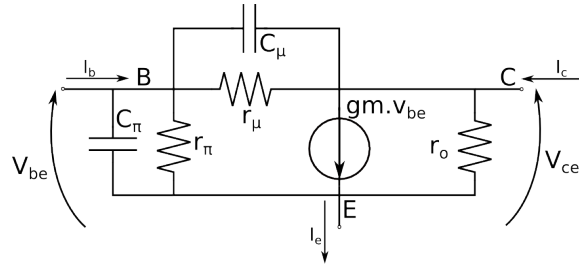


Figura 1.6: Modelo de pequeña señal de Transistor Bipolar de Juntura.

La obtención de los parámetros de señal de la figura 1.6 se hace mediante las siguientes expresiones:

$$\begin{cases} gm = \left. \frac{\partial I_C}{\partial V_{BE}} \right|_Q = \frac{I_{CQ}}{V_{th}} \rightarrow V_{th} \approx 25 \text{ mV} \\ r_\pi = \left. \frac{\partial V_{BE}}{\partial I_B} \right|_Q = \frac{\beta}{gm} = \beta r_d \\ r_o = \left. \frac{\partial V_{CE}}{\partial I_C} \right|_Q = \frac{V_A}{I_{CQ}} \rightarrow V_A \text{ es la tensión de Early} \\ r_\mu = \left. \frac{\partial V_{CB}}{\partial I_B} \right|_Q = \beta r_o \\ C_\pi + C_\mu = \frac{gm}{2\pi f_T} \end{cases}$$

Nota: f_T se la conoce como Frecuencia de Transición, y es la que limita la utilización de el modelo de pequeña señal, ya que a partir de esta frecuencia se debe utilizar un modelo de parámetros distribuidos:

$$f_T = \frac{gm}{2\pi (C_\pi + C_\mu)} \approx \frac{1}{2\pi} \underbrace{\frac{1}{r_d C_\pi}}_{\text{Tiempo de Tránsito}}$$

Cuando se está trabajando a una frecuencia igual a la f_T , se cumple que:

$$\left[\beta(s) = \frac{i_C(s)}{i_B(s)} = \frac{\beta_o}{1 + sr_\pi (C_\pi + C_\mu)} \rightarrow \beta(w_T) = \frac{\beta_o}{1 + \beta_o} \approx 1 \right]$$

Para que este modelo sea válido, las variaciones en el punto de trabajo deben ser mínimas, ya que este modelo surge de la linealización del modelo real (el cual es exponencial). De esta forma, al aumentar las variaciones en el punto de trabajo, el circuito deja de comportarse linealmente. Cuando ocurre esto, se dice que el circuito distorsiona por alinealidad en la entrada.

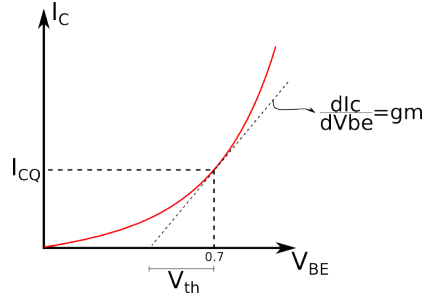


Figura 1.7: Gráfico para la obtención de la máxima variación en la entrada sin alinealidad.

Según el gráfico de la figura 1.7, no se producirá alinealidad en la entrada siempre y cuando

$$|v_{be}| \ll V_{th}$$

1.4. Variaciones con la temperatura

Las variaciones en la temperatura producen modificaciones en los parámetros del transistor. Las variaciones de β y las de V_{BEQ} son las más apreciables, aunque la segunda es la que más se ve afectada por la temperatura. Las variaciones de V_{BEQ} son de la forma:

$$V_{BE} = \underbrace{V_{BEQ}}_{0.7V} - \Delta T \cdot 2 \frac{mV}{^{\circ}C}$$

2. Transistor Metal-Óxido-Semiconductor (MOSFET)

2.1. MOSFET canal N

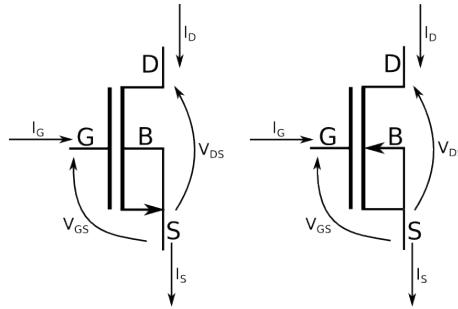


Figura 2.1: Transistor N-MOSFET: Sentidos de corrientes y tensiones.

Para que el transistor se encuentre trabajando en la zona de saturación, se deben cumplir las siguientes condiciones:

1. $V_{GS} > V_T > 0$
2. $V_{DS} > V_{GS} - V_T > 0$

Cuando el transistor se encuentra en saturación, es posible utilizar la siguiente relación:

$$I_D = k (V_{GS} - V_T)^2 (1 + \lambda (V_{DS} - V_{DSsat}))$$

Donde $k = \frac{W}{2L} \mu_n C_{OX}$, V_T es la tensión de threshold y $\lambda = \frac{1}{V_A}$. Para un transistor ideal se cumple que $\lambda \approx 0$, por lo que en saturación la corriente de Drain se mantiene constante para cualquier valor de V_{DS} .

Curvas Características

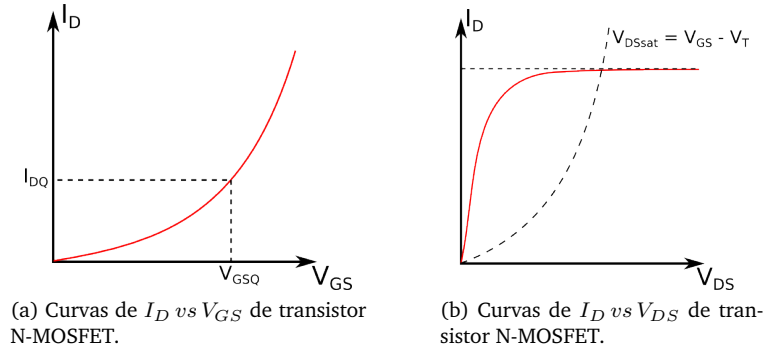


Figura 2.2: Curvas características de transistor N-MOSFET.

En la figura 2.2b se ve que una vez alcanzada la saturación, la corriente se mantiene constante para cualquier valor de V_{DS} , es decir que $\lambda \approx 0$. En el caso real se tiene un $\lambda \neq 0$, lo cual muestra el efecto de la modulación del largo del canal, produciendo un aumento lineal de la corriente I_D para variaciones en V_{DS} . La gráfica que representa este efecto es similar a la obtenida para los TBJ en la figura 1.3.

2.2. MOSFET canal P

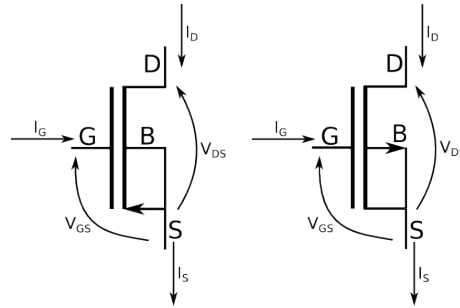


Figura 2.3: Transistor P-MOSFET: Sentidos de corrientes y tensiones.

Para que el transistor se encuentre trabajando en la zona de saturación, se deben cumplir las siguientes condiciones:

1. $V_{GS} < V_T < 0$
2. $V_{DS} < V_{GS} - V_T < 0$

Al igual que con el transistor N-MOSFET, cuando se encuentra en saturación se cumple la siguiente relación:

$$I_D = k (V_{GS} - V_T)^2 (1 + \lambda (V_{DS} - V_{DSsat}))$$

Curvas Características

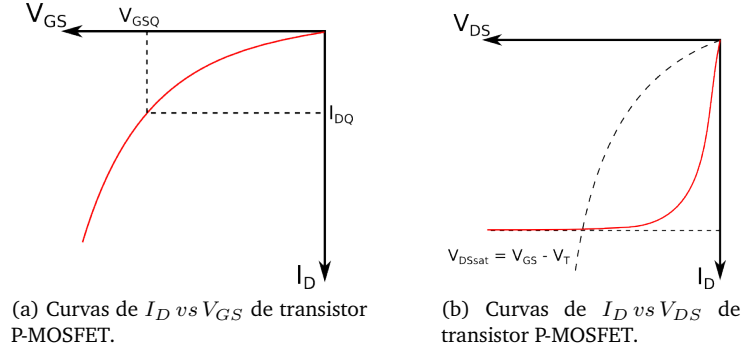


Figura 2.4: Curvas características de transistor P-MOSFET.

2.3. Modelo de Señal

El modelo de señal de un transistor MOSFET se puede ver en la figura 2.5:

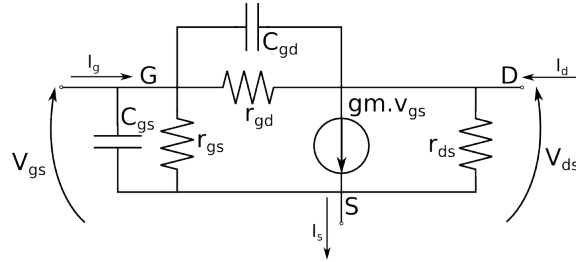


Figura 2.5: Modelo de pequeña señal de transistor MOSFET.

La obtención de los parámetros de señal de la figura 2.5 se hace mediante las siguientes expresiones:

$$\begin{cases} gm = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_Q = 2k(V_{GS} - V_T) = 2\sqrt{kI_D} & \text{En el caso de que } \lambda \approx 0 \\ r_{gs} = \left. \frac{\partial V_{GS}}{\partial I_G} \right|_Q \rightarrow \infty & \text{La corriente de Gate es casi nula} \\ r_{ds} = \left. \frac{\partial V_{DS}}{\partial I_D} \right|_Q = \frac{1}{k\lambda(V_{GS} - V_T)^2} = \frac{1}{\lambda I_{DQ}} & \text{Si } \lambda \approx 0, \text{ entonces } r_{ds} \rightarrow \infty \end{cases}$$

Este modelo surge de la linealización del modelo real, el cual es un modelo cuadrático. Por lo tanto, las variaciones en el punto de trabajo deben ser pequeñas para que ambos modelos sean similares. En la figura 2.6 se puede observar el límite de excursión para evitar distorsión por alinealidad en la entrada.

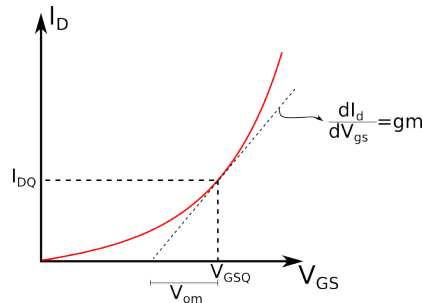


Figura 2.6: Gráfico para la obtención de la máxima variación en la entrada sin alinealidad.

Basándose en el gráfico de la figura 2.6:

$$V_{om} = \frac{I_{DQ}}{gm} \rightarrow V_{om} = \frac{1}{2} (V_{GS} - V_T) = \frac{1}{2} \sqrt{\frac{I_D}{k}}$$

De esta forma, para evitar alinealidad en la entrada se debe cumplir que $|V_{gs}| \ll V_{om}$.

3. Transistor JFET

3.1. JFET canal N

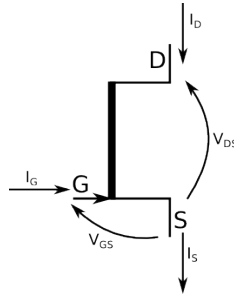


Figura 3.1: Transistor JFET-N: Sentidos de corrientes y tensiones.

Para que el transistor se encuentre trabajando en la zona de saturación, se deben cumplir las siguientes condiciones:

1. $0 > V_{GS} > V_P$
2. $V_{DS} > V_{GS} - V_P > 0$

Cuando el transistor se encuentra en saturación, es posible utilizar la siguiente relación:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 (1 + \lambda (V_{DS} - V_{DSsat}))$$

Donde I_{DSS} es la corriente de saturación máxima y V_P es la tensión de pinch-off. Para un transistor ideal, $\lambda \approx 0$ por lo que en saturación la corriente de Drain se mantiene constante para cualquier valor de V_{DS} .

Curvas Características

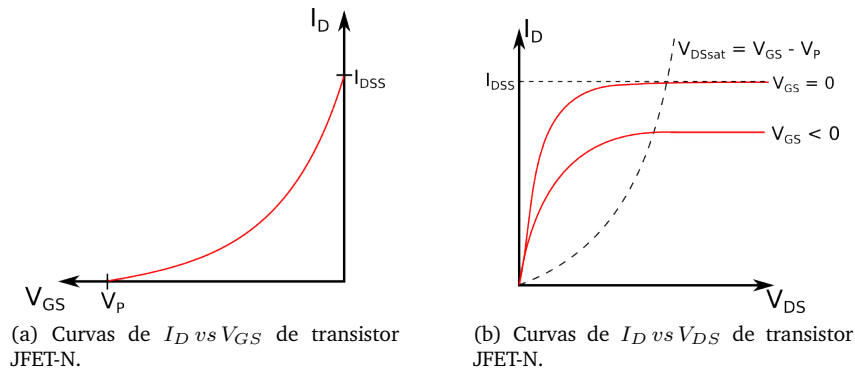


Figura 3.2: Curvas características transistor JFET-N.

Para evitar que la juntura Gate-Source se ponga en directa, la tensión V_{GS} debe ser negativa. Cuando $V_{GS} = 0$ se alcanza la máxima corriente de saturación. Para casos en los que $\lambda \neq 0$, incrementos en la tensión V_{DS} producen incrementos en la corriente de Drain de manera lineal.

3.2. JFET canal P

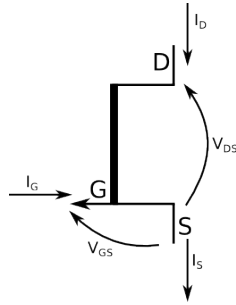


Figura 3.3: Transistor JFET-P: Sentidos de corrientes y tensiones.

Para que el transistor se encuentre trabajando en la zona de saturación, se deben cumplir las siguientes condiciones:

1. $0 < V_{GS} < V_P$
2. $V_{DS} < V_{GS} - V_P < 0$

Cuando el transistor se encuentra en saturación, es posible utilizar la siguiente relación:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right)^2 (1 + \lambda (V_{DS} - V_{DSsat}))$$

Donde I_{DSS} es la corriente de saturación máxima y V_P es la tensión de pinch-off. Para un transistor ideal, $\lambda \approx 0$ por lo que en saturación la corriente de Drain se mantiene constante para cualquier valor de V_{DS} .

Curvas Características

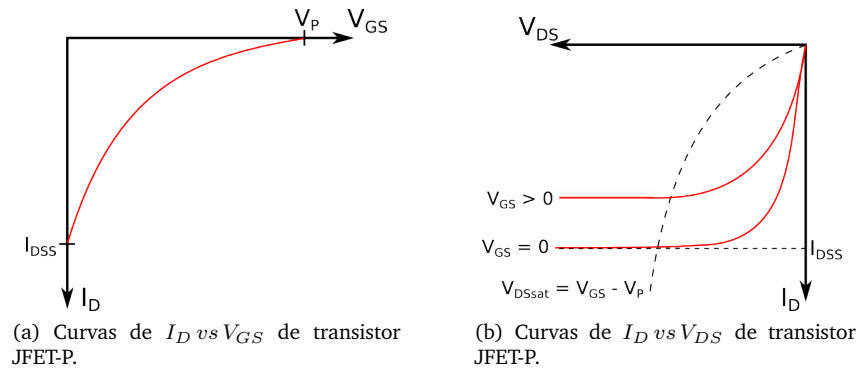


Figura 3.4: Curvas características transistor JFET-P.

3.3. Modelo de Señal

En la figura 3.5 se puede ver el modelo de pequeña señal de un transistor JFET.

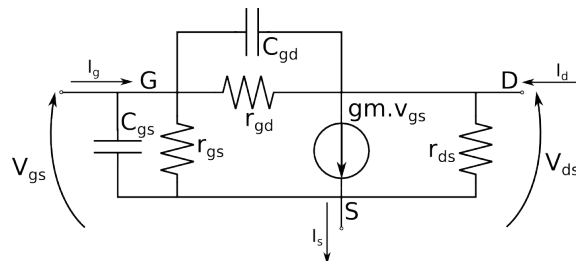


Figura 3.5: Modelo de pequeña señal de transistor JFET.

La obtención de los parámetros de señal de la figura 3.5 se hace mediante las siguientes expresiones:

$$\left\{ \begin{array}{l} gm = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_Q = -\frac{2}{V_P} I_{DSS} \left(1 - \frac{V_{GS}}{V_P} \right) = -\frac{2}{V_P} \sqrt{I_D I_{DSS}} \quad \text{En el caso de que } \lambda \approx 0 \\ r_{gs} = \left. \frac{\partial V_{GS}}{\partial I_G} \right|_Q \rightarrow \infty \quad \text{La corriente de Gate es casi nula} \\ r_{ds} = \left. \frac{\partial V_{DS}}{\partial I_D} \right|_Q = \frac{1}{I_{DSS} \lambda \left(1 - \frac{V_{GS}}{V_P} \right)^2} = \frac{1}{\lambda I_{DQ}} \quad \text{Si } \lambda \approx 0, \text{ entonces } r_{ds} \rightarrow \infty \end{array} \right.$$

Este modelo surge de la linealización del modelo real, el cual es un modelo cuadrático. Por lo tanto, las variaciones en el punto de trabajo deben ser pequeñas para que ambos modelos sean similares. En la figura 3.6 se puede observar el límite de excursión para evitar distorsión por alinealidad en la entrada.

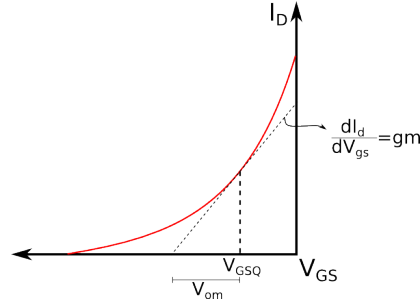


Figura 3.6: Gráfico para la obtención de la máxima variación en la entrada sin alinealidad.

Basándose en el gráfico de la figura 3.6:

$$V_{om} = \frac{I_{DQ}}{gm} \rightarrow V_{om} = \frac{1}{2} (V_{GS} - V_P) = \frac{-V_P}{2} \sqrt{\frac{I_D}{I_{DSS}}}$$

De esta forma, para evitar alinealidad en la entrada se debe cumplir que $|V_{gs}| \ll V_{om}$.

Observación: Tanto el gm del JFET como del MOSFET poseen una relación “raíz-cuadrática” con la corriente de Drain, mientras que los TBJ tienen una relación lineal. Por esta razón el gm en éstos últimos es mayor, y es posible obtener amplificadores con ganancias mayores.

Parte II

Amplificadores con transistores

4. Realimentación Negativa

La realimentación negativa consiste en medir algún parámetro de la señal de salida producida por una perturbación en la entrada, para luego introducir en la entrada una nueva perturbación que contrarreste a la primera de manera de disminuir su efecto. De esta forma, es posible armar un sistema más estable a perturbaciones indeseadas.

Muestreo: Proceso de “tomar” una porción de la señal de salida.

Suma: Proceso de “aplicar” la realimentación en la entrada.

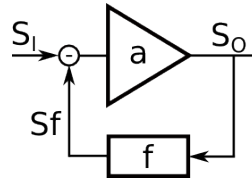


Figura 4.1: Circuito genérico con realimentación negativa.

En la figura 4.1 se observa un circuito amplificador realimentado. El triángulo representa al bloque amplificador, mientras que el rectángulo representa al bloque realimentador. Al unir ambos bloques, se obtiene un nuevo amplificador con características diferentes al bloque amplificador no realimentado.

Siendo a la ganancia del bloque amplificador sin realimentar (o ganancia a lazo abierto) y f la ganancia del bloque realimentador, la ganancia del nuevo amplificador es:

$$A = \frac{S_O}{S_I} = \frac{a}{1 + af} = \frac{a}{1 + T}$$

Donde se conoce a T como la ganancia de lazo cerrado. Cuando se tiene un circuito amplificador con un $T \gg 1$ la ganancia obtenida es de la forma

$$A \approx \frac{1}{f}$$

Este nuevo amplificador solo depende del bloque realimentador. Esto es lo que ocurre con los amplificadores operacionales, que poseen una ganancia de lazo abierto muy grande, y se lo realimenta para controlar la ganancia.

A continuación se presentan las configuraciones comunes para la realimentación negativa, y cómo se modifican los parámetros del amplificador dependiendo del tipo de realimentación negativa utilizada.

4.1. Muestreo de Tensión- Suma de Tensión (MV-SV)

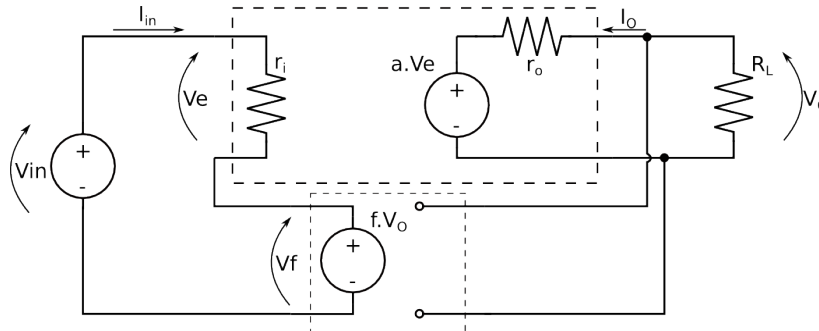


Figura 4.2: Realimentación negativa: Muestreo de tensión-Suma de tensión.

Las nuevas resistencias de entrada y salida son:

$$\begin{cases} R_{IN} = (1 + af) r_i = (1 + T) r_i \\ R_O = \frac{r_o}{1 + af} = \frac{r_o}{1 + T} \end{cases}$$

4.2. Muestreo de Tensión- Suma de Corriente (MV-SI)

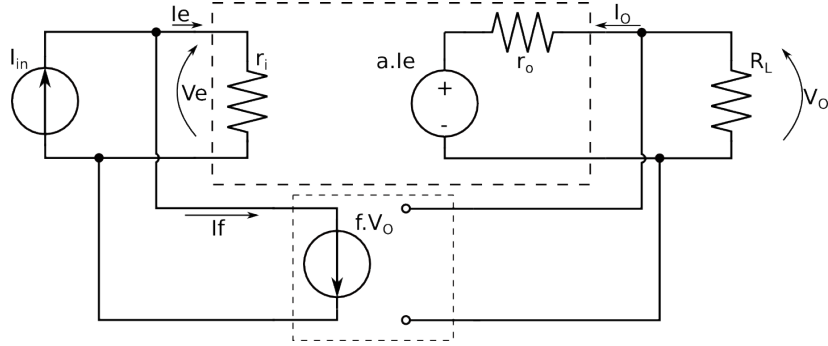


Figura 4.3: Realimentación negativa: Muestreo de tensión-Suma de corriente.

Las nuevas resistencias de entrada y salida son:

$$\begin{cases} R_{IN} = \frac{r_i}{1 + af} = \frac{r_i}{1 + T} \\ R_O = \frac{r_o}{1 + af} = \frac{r_o}{1 + T} \end{cases}$$

4.3. Muestreo de Corriente- Suma de Tensión (MI-SV)

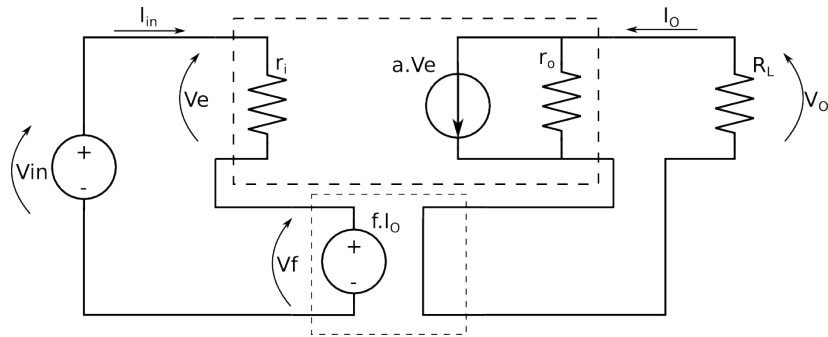


Figura 4.4: Realimentación negativa: Muestreo de corriente-Suma de tensión.

Las nuevas resistencias de entrada y salida son:

$$\begin{cases} R_{IN} = (1 + af) r_i = (1 + T) r_i \\ R_O = (1 + af) r_o = (1 + T) r_o \end{cases}$$

4.4. Muestreo de Corriente- Suma de Corriente (MI-SI)

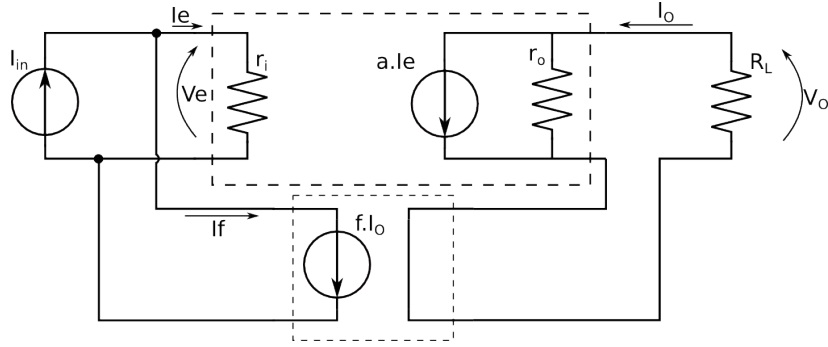


Figura 4.5: Realimentación negativa: Muestreo de corriente-Suma de corriente.

Las nuevas resistencias de entrada y salida son:

$$\begin{cases} R_{IN} = \frac{r_i}{1 + af} = \frac{r_i}{1 + T} \\ R_{O} = (1 + af) r_o = (1 + T) r_o \end{cases}$$

Conclusiones

- Al muestrear tensión → La impedancia de salida baja $(1 + T)$ veces.
- Al muestrear corriente → La impedancia de salida sube $(1 + T)$ veces.
- Al sumar tensión → La impedancia de entrada sube $(1 + T)$ veces.
- Al sumar corriente → La impedancia de entrada baja $(1 + T)$ veces.

4.5. Realimentación Positiva

Al contrario de la realimentación negativa, cuando se produce una perturbación en la salida, el bloque realimentador la suma a la entrada de manera que se incremente dicho estímulo. Esto puede provocar que una pequeña perturbación sea amplificada cada vez mas, hasta provocar que el amplificador llegue a su limite. Por esta razón se debe tener cuidado con la ganancia de lazo cerrado, ya que si $|T| \gg 1$ se puede estar en presencia de un circuito muy inestable, que ante cualquier perturbación se dispare.

Para casos en que $T = -1$, se tiene que $A \rightarrow \infty$. En estos casos, el circuito se comporta como un oscilador, ya que sin ningún tipo de estímulo, se tiene una señal a la salida. En la práctica se diseñan para que $|T|$ sea un poco mayor que 1 para contemplar pérdidas parásitas en el resto del circuito.

5. Reflexión de componentes

En la figura 5.1 se puede observar un circuito amplificador genérico, donde se tiene:

$$\begin{cases} A_{V1} = \frac{V_{O1}}{V_{IN}} & \text{Ganancia de tensión 1} \\ A_{V2} = \frac{V_{O2}}{V_{IN}} & \text{Ganancia de tensión 2} \\ A_I = \frac{I_O}{I_{IN}} & \text{Ganancia de corriente} \end{cases}$$

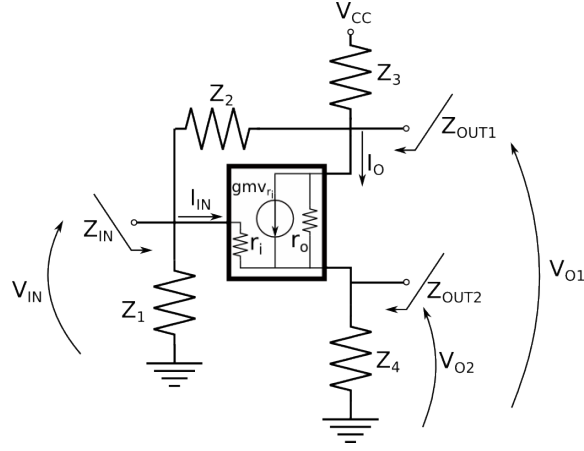


Figura 5.1: Circuito amplificador genérico, donde cada Z_i simboliza una impedancia genérica (resistencia, capacitor o bobina). El transistor genérico posee una resistencia de entrada r_i y una resistencia de salida r_o .

Si al circuito de la figura 5.1 se le desearan calcular las impedancias de entrada y de salida, se vería que no es posible simplemente sumar las impedancias (en paralelo o en serie) de manera directa, sino que debido al efecto transistor los valores de las impedancias se ven modificados (tanto Z_2 como Z_4 generan realimentaciones negativas). De esta forma, mirando desde la entrada las impedancias Z_2 y Z_4 se deben multiplicar por un factor mientras que Z_1 no se modifica. Este procedimiento se lo conoce como reflexión, y sirve tanto para un amplificador de una etapa, como para multietapas.

Observación: Para el análisis por inspección de la resistencia de entrada y la de salida, en general se asume que se trabaja en frecuencias medias (Ver sección 7) por lo que los capacitores de acople se toman como un corto, y las capacidades internas y las bobinas como un circuito abierto. Sin embargo, estos ejemplos sirven para ejemplificar el procedimiento para reflejar cualquier tipo de elemento.

Impedancia de Entrada: Z_{IN}

Para obtener la impedancia de entrada, es necesario colocar un generador de prueba V_P en la entrada, y medir la corriente I_P que circula por éste. Como se mencionó anteriormente, la impedancia Z_1 vista desde la entrada no se modifica, ya que se encuentra en paralelo con el generador de prueba. Por otra parte, las impedancias Z_2 y Z_4 no se encuentran conectadas de la misma forma, por lo que es necesario reflejarlas.

Para poder realizar las reflexiones, lo que se desea hacer es llevar el modelo actual a uno en el que se tengan todas las impedancias en paralelo con el generador de prueba, donde la tensión sobre cada elemento sea V_P y la corriente sea $\frac{V_P}{Z_i}$.

Para obtener la reflexión de Z_4 se ve que por ésta circula I_O , por lo que se generará una caída de potencial $I_O Z_4$. Además se debe tener en cuenta la influencia de r_i , por la cual circula I_{IN} , por lo que se tiene una caída de potencial dada por $I_{IN} r_i$. Como se desea que la tensión sobre este terminal sea V_P , se tiene:

$$V_P = I_{IN} r_i + I_O Z_4 = I_{IN} r_i + A_I I_{IN} Z_4 = I_{IN} (r_i + A_I Z_4)$$

De esta forma, la impedancia vista es:

$$\tilde{Z}_4 = \frac{V_P}{I_{IN}} = r_i + A_I Z_4$$

Para poder obtener la reflexión de Z_2 , como ésta se encuentra conectada al mismo nodo que la fuente de tensión, no se puede proceder como en el caso anterior. En cambio, lo que se debe hacer es buscar un elemento que tome la misma corriente que Z_2 pero que esté conectado en paralelo con el generador de prueba. La relación entonces es:

$$\frac{V_P}{\tilde{Z}_2} = \frac{V_P - V_{O1}}{Z_2}$$

Despejando \tilde{Z}_2 de esta relación, y sabiendo que $V_{O1} = A_{V1} V_P$ se tiene que:

$$\tilde{Z}_2 = \frac{Z_2}{1 - A_{V1}}$$

Finalmente, la impedancia de entrada quedará:

$$Z_{IN} = Z_1 // \tilde{Z}_2 // \tilde{Z}_4$$

Impedancia de Salida 1: Z_{OUT1}

Al igual que con la impedancia de entrada, se debe colocar el generador de prueba y medir la corriente que se tiene a la salida. Al igual que Z_1 en la impedancia de entrada, la impedancia Z_3 no necesita ser reflejada por estar en paralelo con la fuente de prueba, pero sí es necesario reflejar Z_2 . También aparecerán efectos provocados por Z_1 y Z_4 ya que la impedancia de salida r_o es finita, lo que produce que se encienda el generador controlado del transistor.

Para reflejar Z_2 se deben relacionar las corrientes, como en el caso anterior. Por lo tanto la relación queda:

$$\frac{V_P}{\tilde{Z}_2} = \frac{V_P - V_{IN}}{Z_2}$$

En este caso, como la fuente de prueba se encuentra conectada en un terminal de salida, la tensión V_{IN} corresponde a la tensión de salida que se tendría si la entrada fuera la salida 1. La relación entre estas tensiones se la conoce como ganancia inversa:

$$A_{V_{INV1}} = \frac{V_{IN}}{V_P} \neq \frac{1}{A_{V1}}$$

Por lo tanto, la reflexión de Z_2 queda como:

$$\tilde{Z}_2 = \frac{Z_2}{1 - A_{V_{INV1}}}$$

Generalmente $A_{V_{INV1}} \approx 0$ por lo que $\tilde{Z}_2 \approx Z_2$. El otro factor a tener en cuenta es la resistencia de salida del transistor genérico, que al no ser infinito permite el paso de una pequeña corriente la cual genera una diferencia de potencial en r_i y provoca que el generador controlado del transistor se encienda de manera invertida. Realizando un análisis por nodos, se llega a que la impedancia vista desde la salida 1 (solo teniendo en cuenta al transistor) es:

$$Z_{O1} = r_o \left(1 + \frac{A_I Z_4}{r_i + Z_4 + Z_1 // \tilde{Z}_2'} \right)$$

Donde \tilde{Z}_2' es la reflexión obtenida en el cálculo de la impedancia de entrada. Finalmente, la impedancia de salida es:

$$Z_{OUT1} = Z_3 // \tilde{Z}_2 // Z_{O1}$$

Impedancia de Salida 2: Z_{OUT2}

En este caso la impedancia que no se modificará será Z_4 . Sin embargo, al conectar el generador de prueba se encenderá el generador controlado debido a la caída de tensión en r_i . La tensión que caerá sobre r_i se deberá al divisor de tensión que se forma con las impedancias conectadas en la entrada:

$$v_{r_i} = V_P \frac{r_i}{r_i + Z_1 // \tilde{Z}_2'} \rightarrow I_O = gm \frac{V_P r_i}{r_i + Z_1 // \tilde{Z}_2'}$$

Donde \tilde{Z}_2' es la reflexión obtenida en el cálculo de la impedancia de entrada. Conociendo esto, la impedancia vista desde la salida 2 del transistor genérico es:

$$Z_{O2} = \frac{V_P}{I_O} = \frac{r_i + Z_1 // \tilde{Z}_2'}{\underbrace{gm r_i}_{A_I}} = \frac{r_i + Z_1 // \tilde{Z}_2'}{A_I}$$

Por lo tanto la impedancia de salida queda como:

$$Z_{OUT2} = Z_4 // Z_{O2}$$

6. Configuraciones Básicas

6.1. Configuraciones para una etapa

Existen 6 tipos de configuraciones para armar un amplificador de una etapa, pero sólo tres de ellas tienen utilidad

- Entrar por la base saliendo por el colector: Configuración Emisor Común.
- Entrar por la base saliendo por el emisor: Configuración Colector Común.
- Entrar por el colector saliendo por el emisor: No tiene utilidad ya que no se controla la malla de entrada (base-emisor)
- Entrar por el colector saliendo por la base: No tiene utilidad ya que no se controla la malla de entrada (base-emisor)
- Entrar por el emisor saliendo por el colector: Configuración Base Común.
- Entrar por el emisor saliendo por la base: Se controla la malla de entrada pero la ganancia es muy pequeña, por lo que no tiene utilidad.

Como se dijo anteriormente, para que un transistor pueda funcionar como amplificador, se debe controlar la malla de entrada, que es aquella que maneja la tensión V_{BE}/V_{GS} . Caso contrario no sería posible lograr encender el generador controlado del transistor, y no se obtendría ningún tipo de amplificación.

A continuación se ejemplifican las 3 configuraciones útiles de amplificadores monoetapa.

Emisor Común

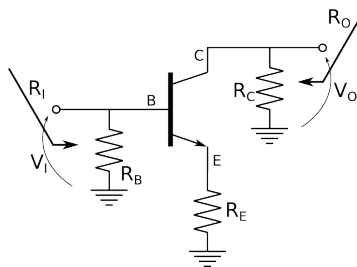


Figura 6.1: Circuito amplificador Emisor Común con TBJ.

$$\begin{cases} A_V = \frac{-gmR_C}{1 + gmR_E} \\ R_i = R_B // (r_\pi + \beta R_E) \\ R_O = R_C // r_o \left(1 + \frac{\beta R_E}{r_\pi + R_B + R_E} \right) \end{cases}$$

Colector Común (Seguidor)

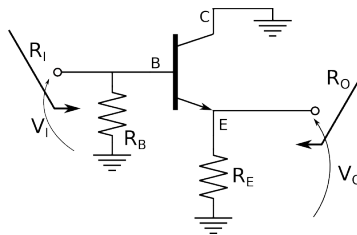


Figura 6.2: Circuito amplificador Colector Común con TBJ.

$$\begin{cases} A_V = \frac{gmR_E}{1 + gmR_E} \\ R_i = R_B // (r_\pi + \beta R_E) \\ R_O = R_E // r_o // \left(\frac{r_\pi + R_B}{\beta} \right) = R_E // r_o // \left(r_d + \frac{R_B}{\beta} \right) \end{cases}$$

A esta configuración también se la conoce como Seguidor, ya que para $gmR_E \gg 1$ se tiene un amplificador de ganancia cercana a 1. Este tipo de configuración se la utiliza para separar etapas.

Base Común

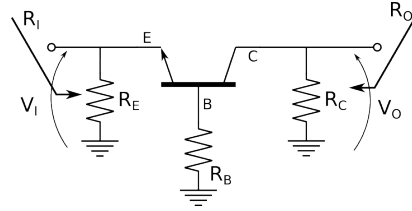


Figura 6.3: Circuito amplificador Base Común con TBJ.

$$\begin{cases} A_V = \frac{gmR_C}{1 + gm \frac{R_B}{\beta}} \\ R_i = R_E // \left(\frac{r_\pi + R_B}{\beta} \right) = R_E // \left(r_d + \frac{R_B}{\beta} \right) \\ R_O = R_C // r_o \left(1 + \frac{\beta R_E}{r_\pi + R_B + R_E} \right) \end{cases}$$

En el caso de tener estas mismas configuraciones pero con transistores MOSFET o JFET, lo único que se debe hacer es reemplazar los siguientes parámetros:

$$\begin{cases} r_\pi \rightarrow r_{gs} \\ r_o \rightarrow r_{ds} \\ \beta \rightarrow gmr_{gs} \end{cases}$$

Observación: La expresión completa de R_O vista desde el colector sin despreciar nada es:

$$R_O = r_o \left(1 + \frac{\beta R_E}{r_\pi + R_B + R_E} \right) + \frac{R_E (r_\pi + R_B)}{r_\pi + R_B + R_E}$$

6.2. Configuraciones para dos etapas

Darlington

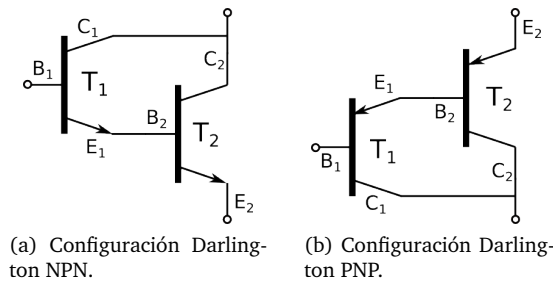


Figura 6.4: Configuración Darlington.

Del par Darlington de la figura 6.4, es posible obtener un transistor equivalente, con las siguientes características:

$$\begin{cases} \beta' = \beta_1 (\beta_2 + 1) \\ gm' = \frac{gm_1}{2} (\beta_2 + 1) = \frac{gm_2}{2} \left(1 + \frac{1}{\beta_2}\right) \\ r'_\pi = r_{\pi_1} + \beta_1 r_{\pi_2} \\ r'_o \approx \frac{2}{3} r_{o_2} \end{cases}$$

En algunos casos, se agrega una realimentación mediante una resistencia, como lo muestra la figura 6.5:

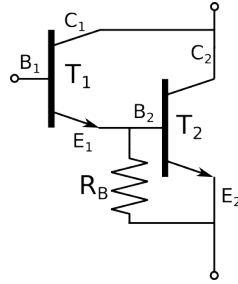


Figura 6.5: Configuración Darlington NPN realimentada.

Para trabajar con la configuración de la figura 6.5, lo que conviene hacer es transformar el transistor realimentado T_2 en uno nuevo sin realimentar, quedando la configuración Darlington común. Luego, esta configuración transformarla en otro transistor equivalente de la forma utilizada para el caso de la figura 6.4. Los parámetros del transistor equivalente a T_2 realimentado quedan como:

$$\begin{cases} \beta' = gm_2 (r_{\pi_2} // R_B) \\ r'_\pi = r_{\pi_2} // R_B \\ gm' = gm_2 \end{cases}$$

Cuasi-Darlington

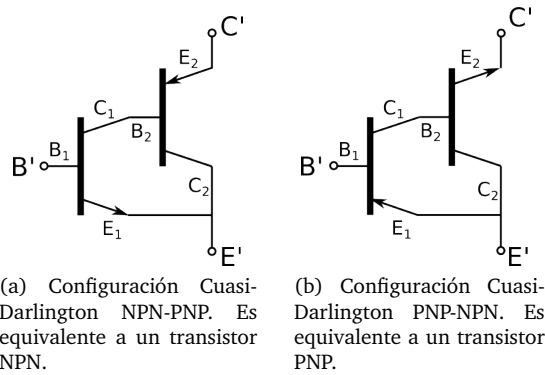


Figura 6.6: Configuración Cuasi-Darlington.

Los parámetros del transistor equivalente de la figura 6.6a son:

$$\begin{cases} \beta' = \beta_1 (\beta_2 + 1) \\ r'_\pi = r_{\pi_1} \\ gm' = gm_1 (\beta_2 + 1) \end{cases}$$

Los parámetros del transistor equivalente de la figura 6.6b son:

$$\begin{cases} \beta' = \beta_1 \beta_2 \\ r'_\pi = r_{\pi_1} \\ gm' = gm_1 \beta_2 \end{cases}$$

Cascode

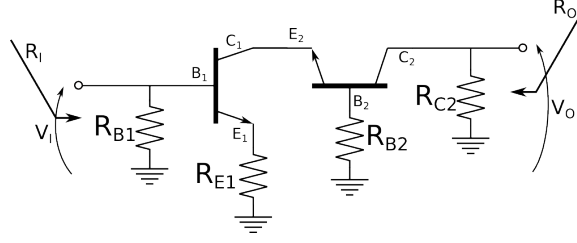


Figura 6.7: Configuración Cascode con TBJ.

Esta configuración es muy importante, ya que aumenta la resistencia de salida y mejora la respuesta en altas frecuencias.

$$\begin{cases} R_i = R_{B1} // (r_{\pi 1} + \beta_1 R_{E1}) \\ R_{O1} = r_{o1} \left(1 + \frac{\beta_1 R_{E1}}{r_{\pi 1} + R_{B1} + R_{E1}} \right) \\ R_{O2} = r_{o2} \left(1 + \frac{\beta_2 R_{O1}}{r_{\pi 2} + R_{B2} + R_{O1}} \right) \\ R_o = R_{C2} // R_{O2} \end{cases}$$

La ganancia de esta configuración es:

$$\begin{cases} A_{V1} = \frac{g_{m1} R_{I2}}{1 + g_{m1} R_{E1}} = \frac{g_{m1} (r_{d2} + R_{B2} / \beta_2)}{1 + g_{m1} R_{E1}} \\ A_{V2} = \frac{g_{m2} R_{C2}}{1 + g_{m2} \frac{R_{B2}}{\beta_2}} \end{cases} \rightarrow A_V = A_{V1} A_{V2}$$

7. Análisis de Frecuencia

Para obtener una respuesta en frecuencia aproximada de un amplificador, lo que se hace es realizar un análisis por inspección con el cual se va a llegar a aproximación del ancho de banda del amplificador. Para que este análisis por inspección sea valido debe existir un rango de frecuencias medias, es decir una zona para la cual la señal de entrada se verá amplificada por un factor $|T|$ y sufrirá desfases constantes de 0° o 180° . La respuesta del amplificador que se desea tener, se puede ver en la figura 7.1:

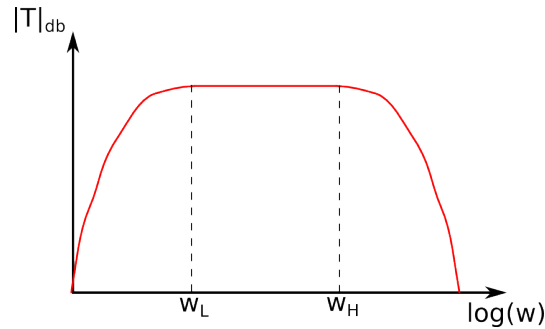


Figura 7.1: Respuesta en frecuencia de un amplificador al que se le puede realizar un análisis por inspección.

Para obtener una respuesta como la de la figura 7.1, los ceros del circuito se deben encontrar antes que los polos, de manera que no se afecten entre sí. En caso de que las singularidades se encuentren distribuidas de maneras diferentes, puede que el análisis por inspección ya no se acerque al comportamiento real.

El análisis por inspección se debe desarrollar analizando bajas frecuencias y altas frecuencias por separado.

Análisis Bajas Frecuencias

El objetivo es obtener la frecuencia de corte inferior f_L , que corresponde a la frecuencia donde ocurre el último polo de bajas frecuencias. Para obtenerla, se deben analizar las constantes de tiempo de cada capacitor asociado al circuito. Para bajas frecuencias los capacitores que interesan son los de acople, ya que en general son del orden del μF y por lo tanto generan singularidades en las bajas frecuencias. Lo que se debe hacer es localizar cada capacitor de acople junto con la resistencia asociada a ese capacitor (asumiendo que los demás capacitores se encuentran en frecuencias medias), para poder calcular la constante de tiempo:

$$\tau_i = C_i R_i \rightarrow f_i = \frac{1}{2\pi\tau_i}$$

Con el objetivo de asegurar el correcto funcionamiento, se debe buscar el peor caso. Por esta razón, cuando las constantes de tiempo de cada capacitor son parecidas, el peor caso sería que la frecuencia de corte inferior sea la suma de la frecuencia característica de cada capacitor:

$$f_L = \sum_{i=0}^n f_i = \frac{1}{2\pi\tau_i}$$

Análisis Altas Frecuencias

El objetivo de este análisis es el de obtener el polo más pequeño de altas frecuencias. Los capacitores que se deben analizar en este caso son los capacitores internos de cada transistor (C_μ , C_π , C_{gs} y C_{gd}), asumiendo que los capacitores de acople se encuentran en frecuencias medias. En este caso, no se analizan los capacitores por separado sino que se analiza cada nodo a donde convergen dichos capacitores. Se debe analizar cada nodo por separado (asumiendo que los demás se encuentran en frecuencias medias) calculando la capacidad y resistencia equivalentes que se ven en ese nodo, para poder obtener la constante de tiempo. Como en el análisis anterior se debe buscar el peor caso, por lo que la constante de tiempo del circuito será la suma de cada constante de tiempo, dando como resultado la frecuencia mas baja:

$$\tau_H = \sum_{i=0}^n \tau_i \rightarrow f_H = \frac{1}{2\pi\tau_H}$$

Nota: Cuando se calculan las frecuencias de corte de cada nodo, ninguna de éstas debe superar a f_T .

8. Amplificadores Diferenciales

Los amplificadores que se verán en esta sección serán tanto de señal como de continua, ya que no poseen capacitores de acople.

Un amplificador diferencial es aquel capaz de sólo amplificar la diferencia entre dos señales, anulando los puntos en común entre ambas. En la práctica, lo que se busca es que la amplificación diferencial sea mucho mayor a la amplificación común, y de esta forma poder distinguirlas.

8.1. Amplificador de Continua

Los amplificadores de continua, son circuitos que pueden amplificar señales desde frecuencia nula hasta f_H dada por las capacidades internas de los componentes. Por esta razón, como en el circuito de la figura 8.1, éstos circuitos no poseen capacitores de acople.

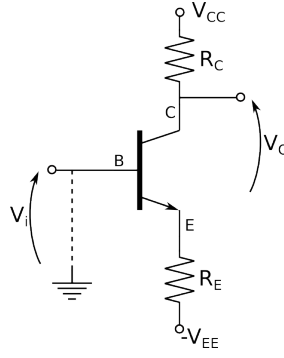


Figura 8.1: Amplificador de continua.

Los parámetros importantes del circuito de la figura 8.1 son:

$$\begin{cases} I_C = \frac{\overbrace{V_i}^0 - V_{BE} + V_{EE}}{R_E} \\ R_i = r_\pi + \beta R_E \\ A_V = \frac{v_o}{v_i} = \frac{-gmR_C}{1 + gmR_E} \\ \frac{v_e}{v_i} = \frac{gmR_E}{1 + gmR_E} \approx 1 \end{cases}$$

El principal problema de esta clase de circuitos, es la influencia térmica. Debido a que no existen capacitores de acople, una variación en V_{BE} o en β debido a la temperatura (principalmente V_{BE}) producirá una variación en los puntos de reposo, lo cual se reflejará en un aumento de tensión continua indeseado a la salida del amplificador.

Por ejemplo, una variación de 10°C producirá una variación de 20 mV en V_{BE} , lo que es equivalente a colocar una fuente de tensión de 20 mV en la base. Esta variación en la entrada, genera una variación en la salida de la forma $v_o = A_V v_i = \frac{-gmR_C}{1 + gmR_E} v_i \approx -\frac{R_C}{R_E} v_i$.

Para reducir este problema, se utiliza la configuración de la figura 8.2.

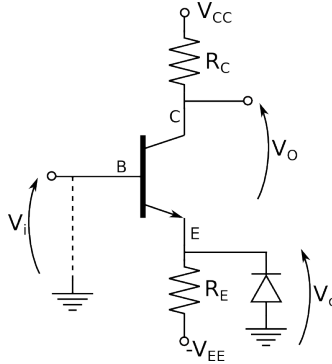


Figura 8.2: Se tiene un amplificador de continua con un transistor NPN y un diodo de juntura conectado entre el emisor y masa. Tanto diodo como la juntura base-emisor son junturas exactamente iguales.

Como se especifica en la figura 8.2, el diodo conectado al emisor es igual al diodo formado por la juntura base-emisor. Sabiendo esto, la polarización del circuito se puede obtener de la siguiente manera:

$$\begin{cases} I_C + I_D = \frac{\overbrace{V_B}^0 - V_{BE} + V_{EE}}{R_E} \\ I_C + I_D = \frac{-V_D + V_{EE}}{R_E} \end{cases} \rightarrow \begin{cases} I_C = I_D = \frac{V_B - V_{BE} + V_{EE}}{2R_E} \\ I_C = I_D = \frac{-V_D + V_{EE}}{2R_E} \end{cases}$$

Como ambos diodos son idénticos se puede asegurar que $V_D = V_{BE}$, y ya que ambos diodos se encuentran polarizados de la misma forma también se cumple que $I_C = I_D$. De esta forma, los parámetros de señal de ambos elementos son:

$$\begin{cases} gm = g_d = \frac{I_{CQ}}{V_{th}} = \frac{I_{DQ}}{V_{th}} \\ r_\pi = \frac{\beta}{gm} \\ r_d = \frac{1}{g_d} \end{cases} \rightarrow \begin{cases} R_i = r_\pi + \beta R_E // r_d \approx r_\pi + \beta r_d \approx 2r_\pi \\ A_V = \frac{v_o}{v_i} = \frac{-gm R_C}{1 + gm R_E // r_d} \approx \frac{-gm R_C}{1 + gmr_d} \approx \frac{-gm R_C}{2} \\ \frac{v_e}{v_i} = \frac{gm R_E // r_d}{1 + gm R_E // r_d} \approx \frac{gmr_d}{1 + gmr_d} \approx \frac{1}{2} \end{cases}$$

Nota: El modelo de señal de este circuito se puede aplicar para un análisis de pequeña señal, incrementos de continua, y para variaciones producidas por variaciones en la temperatura (Como ambos diodos son idénticos la temperatura los afecta de la misma manera siguiendo la relación: $V_{BE} = V_D = 0,7V - 2 \frac{mV}{^\circ C} \Delta T$).

Como se puede ver, la resistencia de entrada del circuito de la figura 8.2 se redujo considerablemente con respecto a la del circuito de la figura 8.1. Sin embargo, el objetivo de esta configuración era el de reducir el efecto térmico. Como se analizó anteriormente, asumiendo una variación de temperatura de $10^\circ C$ se tiene que $\Delta V_{BE} = \Delta V_D = 20 \text{ mV}$, lo que es equivalente a conectar dos generadores de tensión de 20 mV : uno en la base y otro en serie con el diodo. Debido a que por R_E circula el doble de corriente que por el colector del transistor, se puede realizar este análisis reemplazando el circuito de la figura 8.2 por uno igual al de la figura 8.1 pero con una $R'_E = 2R_E$ (Este análisis será explicado más adelante con el Teorema de Bartlett). Conociendo esto, la tensión que se verá a la salida con una variación de temperatura será:

$$v_o = -i_c R_C = -gm \frac{R_C}{1 + 2gm R_E} v_i \approx -\frac{R_C}{2R_E} v_i$$

Por la tanto, debido al apareamiento entre el diodo y el transistor, y que la temperatura afecta de igual manera a ambos dispositivos, la variación de la tensión de salida se redujo a la mitad con respecto a la obtenida en el análisis del circuito de la figura 8.1.

Otra ventaja de la configuración de la figura 8.2 es que debido a la resistencia dinámica del diodo, la ganancia aumentó considerablemente, lo que permite también enmascarar variaciones por la temperatura.

8.2. Amplificador Diferencial

Debido a la dificultad de obtener dos junturas exactamente iguales (juntura base-emisor y la juntura del diodo), y también a las variaciones de β por la temperatura, lo que se hace es reemplazar el diodo por un transistor apareado con el primero fabricados sobre un mismo chip. En la figura 8.3 se ve el nuevo circuito, conocido como amplificador diferencial.

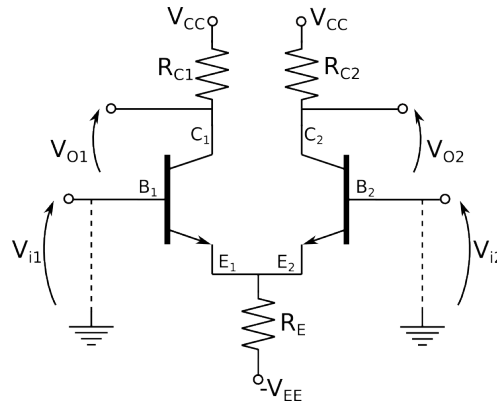


Figura 8.3: Amplificador Diferencial con TBJ NPN: Ambos transistores deben ser idénticos. En caso de que $R_{C1} = R_{C2} = R_C$, debido a que el circuito es totalmente simétrico, es indistinto tomar como salida T_1 o T_2 (La única modificación se produce en que la pata de entrada inversora depende de qué colector se tome como salida: Si la salida es v_{o1} , entonces la pata inversora es v_{i1}).

El circuito de la figura 8.3 es equivalente al de la figura 8.2, por lo que tanto el análisis de polarización como el

de señal se realizan de la misma manera.

$$\begin{cases} I_{CQ1} + I_{CQ2} = \frac{-V_{BE} + V_{EE}}{R_E} \rightarrow I_{CQ1} = I_{CQ2} = \frac{-V_{BE} + V_{EE}}{2R_E} \\ \beta_1 = \beta_2 = \beta \\ gm_1 = gm_2 = gm \\ r_{\pi 1} = r_{\pi 2} = r_{\pi} \end{cases}$$

Antes de realizar un análisis de señal, se definen los siguientes parámetros:

$$\begin{cases} V_{id} = V_{i1} - V_{i2} & \text{Tensión de entrada de modo diferencial.} \\ V_{ic} = \frac{V_{i1} + V_{i2}}{2} & \text{Tensión de entrada de modo común.} \\ V_{od} = V_{o1} - V_{o2} & \text{Tensión de salida de modo diferencial.} \\ V_{oc} = \frac{V_{o1} + V_{o2}}{2} & \text{Tensión de salida de modo común.} \end{cases}$$

Analizando el circuito como un cuadripolo, las expresiones son:

$$\begin{cases} V_{o1} = A_{V11}V_{i1} + A_{V12}V_{i2} \\ V_{o2} = A_{V21}V_{i1} + A_{V22}V_{i2} \end{cases}$$

Utilizando todas estas relaciones, se obtienen los siguientes parámetros:

$$\begin{cases} A_{v1d} = \frac{V_{o1}}{V_{id}} \Big|_{V_{ic}=0} \rightarrow A_{v1d} = \frac{-gmR_C}{2} & \text{Entrada diferencial, salida simple por } T_1. \\ A_{v1c} = \frac{V_{o1}}{V_{ic}} \Big|_{V_{id}=0} \rightarrow A_{v1c} = \frac{-gmR_C}{1 + 2gmR_E} & \text{Entrada común, salida simple por } T_1. \\ A_{v2d} = \frac{V_{o2}}{V_{id}} \Big|_{V_{ic}=0} \rightarrow A_{v2d} = \frac{gmR_C}{2} & \text{Entrada diferencial, salida simple por } T_2. \\ A_{v2c} = \frac{V_{o2}}{V_{ic}} \Big|_{V_{id}=0} \rightarrow A_{v2c} = \frac{-gmR_C}{1 + 2gmR_E} & \text{Entrada común, salida simple por } T_2. \\ A_{vdd} = \frac{V_{od}}{V_{id}} \Big|_{V_{ic}=0} \rightarrow A_{vdd} = -gmR_C & \text{Entrada diferencial, salida diferencial.} \\ A_{vcc} = \frac{V_{od}}{V_{ic}} \Big|_{V_{id}=0} \rightarrow A_{vcc} = A_{v1c} = A_{v2c} = \frac{-gmR_C}{1 + 2gmR_E} & \text{Entrada común, salida común.} \\ A_{vcd} = \frac{V_{oc}}{V_{id}} \Big|_{V_{ic}=0} & \text{Entrada diferencial, salida común.} \\ A_{vdc} = \frac{V_{od}}{V_{ic}} \Big|_{V_{id}=0} & \text{Entrada común, salida diferencial.} \end{cases}$$

Nota: La salida simple, es la que se toma de alguno de los colectores de los transistores con respecto a común, mientras que la salida diferencial o común se toma como la diferencia de tensión entre ambos colectores.

Si se asume un amplificador perfectamente simétrico, las ganancias A_{vdc} y A_{vcd} son nulas. Estas expresiones toman importancia cuando los transistores no se encuentran perfectamente apareados, o R_{C1} y R_{C2} no son exactamente iguales.

Las resistencias de entrada y de salida de modo diferencial y común se definen como:

$$\begin{cases} R_{id} = \frac{V_{id}}{i_b} = 2r_{\pi} \\ R_{ic} = \frac{V_{ic}}{i_b} = r_{\pi} + 2\beta R_E \\ R_{o1} = R_{C1} // R_{OC1} \approx R_{C1} \\ R_{o2} = R_{C2} // R_{OC2} \approx R_{C2} \\ R_{o3} = R_{C1} // R_{OC1} + R_{C2} // R_{OC2} \approx R_{C1} + R_{C2} \end{cases} \rightarrow \begin{cases} R_{OC1} = r_{o1} \left(1 + \frac{\beta (2R_E // 1/gm_2)}{(2R_E // 1/gm_2) + r_{\pi 1}} \right) \approx 2r_{o1} \\ R_{OC2} = r_{o2} \left(1 + \frac{\beta (2R_E // 1/gm_1)}{(2R_E // 1/gm_1) + r_{\pi 2}} \right) \approx 2r_{o2} \end{cases}$$

Donde R_{o1} y R_{o2} son las resistencias de salida vistas desde cada colector referidas a común, mientras que R_{o3} corresponde a la resistencia de salida vista de manera diferencial, es decir conectando el generador de prueba entre ambos colectores.

Si se conectan dos generadores de tensión de valor V_{S1} y V_{S2} de resistencia interna $R_S = R_{S1} = R_{S2}$, las expresiones de amplificación quedan de la forma:

$$\begin{cases} V_{sd} = V_{S1} - V_{S2} \\ V_{sc} = \frac{V_{S1} + V_{S2}}{2} \end{cases} \rightarrow \begin{cases} A_{vsd} = \frac{R_{id}}{R_{id} + R_S} A_{vd} \\ A_{vsc} = \frac{R_{ic}}{R_{ic} + R_S} A_{vc} \approx A_{vc} \end{cases}$$

Teorema de Hemi-circuitos o de Bartlett

Los enunciados de este teorema, permiten dividir el circuito en dos: uno para la amplificación en modo diferencial y otro en modo común. De esta forma, es posible aplicar el concepto de superposición, para analizar cualquier tipo de señal de entrada. Los postulados son:

- Para una señal de entrada de modo diferencial pura, el circuito del par diferencial quedará dividido, a los efectos del análisis de pequeños incrementos, en dos circuitos idénticos formados por dos amplificadores en configuración emisor común sin realimentar (emisores a común).
- Para una señal de entrada de modo común pura, el circuito del par diferencial quedara dividido, a los efectos del análisis de pequeños incrementos, en dos circuitos idénticos formados por dos amplificadores en configuración emisor común realimentados por emisor mediante una resistencia de valor $2R_E$.

8.3. Parámetros Importantes

Relación de Rechazo de Modo Común (RRMC)

Un parámetro importante a conocer, es la capacidad de amplificar las señales diferenciales por sobre las de modo común. Este factor de mérito se lo llama Relación de Rechazo de Modo Común (RRMC), y posee las siguientes expresiones:

$$\boxed{RRMC_S = \frac{A_{V1d}}{A_{V1c}}} \quad \boxed{RRMC_S = \frac{A_{V2d}}{A_{V2c}}} \quad (8.1)$$

La expresión (8.1) se utiliza en caso de tener salida simple (por uno de los colectores referidos a común).

Si se trata de un amplificador simétrico, se sabe que $A_{v1d} = -A_{v2d} = \frac{A_{vdd}}{2}$ y que $A_{v1c} = A_{v2c} = A_{vcc}$, por lo que si la salida es diferencial, la expresión (8.1) se puede escribir como:

$$\boxed{RRMC_d = \frac{A_{vdd}}{2A_{vcc}}} \quad (8.2)$$

Otra expresión importante (la más importante cuando se tiene salida diferencial) es:

$$\boxed{RRMC_d = \frac{A_{vdd}}{A_{vdc}}} \quad (8.3)$$

Se puede ver que la expresión (8.3) tiende a infinito a medida que el circuito se hace más simétrico.

Cuando se tienen varios amplificadores conectados en cascada (asumiendo que ninguna etapa carga a las demás) como se ve en la figura 8.4, el RRMC del circuito completo es aproximadamente igual al RRMC del amplificador que se encuentra en la entrada, ya que las siguientes etapas amplificarán la señal de salida de modo diferencial que le entregue el primero.

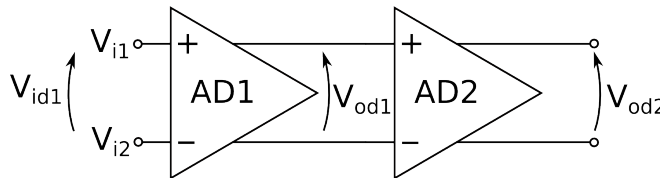


Figura 8.4: Amplificadores Diferenciales conectados en cascada.

Para poder obtener el RPMC total del circuito de la figura 8.4 se va a utilizar la expresión 8.3. Por lo tanto, se tienen las siguientes ecuaciones:

$$\begin{cases} V_{oc1} = A_{vcc1}V_{ic1} + A_{vcd1}V_{id1} \\ V_{od1} = A_{vdd1}V_{id1} + A_{vdc1}V_{ic1} \\ V_{oc2} = A_{vcc2}V_{oc1} + A_{vcd2}V_{od1} \\ V_{od2} = A_{vdd2}V_{od1} + A_{vdc2}V_{oc1} \end{cases} \rightarrow \begin{cases} A_{vdd} = \frac{A_{vdd1}A_{vdd2} + A_{vcd1}A_{vdc2}}{A_{vdd1}A_{vdd2} + A_{vcd1}A_{vdc2}} \approx A_{vdd1}A_{vdd2} \\ A_{vdc} = \frac{A_{vcc1}A_{vdc2} + A_{vdc1}A_{vdd2}}{A_{vdc1}A_{vdd2} + A_{vcc1}A_{vdc2}} \approx A_{vdc1}A_{vdd2} \end{cases}$$

De esta forma, el RPMC total queda:

$$RPMC_T = \frac{|A_{vdd}|}{|A_{vdc}|} \approx \frac{|A_{vdd1}A_{vdd2}|}{|A_{vdc1}A_{vdd2}|} = \frac{|A_{vdd1}|}{|A_{vdc1}|} = RPMC_1$$

Rango de Tensión de Modo Común (RTMC)

Otro parámetro importante se lo conoce como Rango de Tensión de Modo Común (RTMC). Este parámetro indica el rango de tensión de modo común para el cual todos los transistores permanecen en MAD (en el caso de los MOSFET será en saturación), cuyos limites van a estar determinados principalmente por la saturación del transistor de salida de la fuente de polarización del par diferencial y de la saturación de los transistores del par diferencial.

Tensión de Offset

Cuando se tienen circuitos que no son simétricos, ya sea por desapareamiento de los transistores o diferencias en los valores de resistencias del circuito o de los generadores externos, lo que se va a observar es que la salida diferencial ($v_{od} = v_{o1} - v_{o2}$) no será nula cuando en ambas entradas se tengan 0V. La tensión de offset se define como la tensión de entrada diferencial necesaria para lograr una salida diferencial nula. Otra definición equivalente es que corresponde a la tensión de entrada diferencial necesaria para tener iguales corrientes de colector por cada rama. Para transistores TBJ, se añade el concepto de corriente de offset, que corresponde a la corriente de base necesaria para equilibrar las corrientes de colector. Matemáticamente, estos conceptos son:

$$V_{off} = V_{BE1} - V_{BE2} \text{ y } I_{off} = I_{B1} - I_{B2}$$

Algunos ejemplos de tensiones de offset para distintos casos son:

$$\begin{cases} V_{off} = V_{BE1} - V_{BE2} = V_{th} \ln \left(1 + \frac{\Delta I_S}{I_S} \right) & \text{Transistores TBJ con } I_{S1} \text{ y } I_{S2} \text{ distintos.} \\ V_{off} = V_{GS1} - V_{GS2} = (V_{GS} - V_T) \frac{\Delta W}{2} & \text{Transistores MOSFET desapareados.} \\ V_{off} = V_{GS1} - V_{GS2} \approx \Delta V_T & \text{Transistores MOSFET con } V_T \text{ distintos.} \end{cases}$$

Para equilibrar esto en un circuito, se suele colocar un preset entre ambos colectores o entre ambos emisores para poder equilibrar las corrientes de cada rama.

Debido a que las variaciones de temperatura provocan corrimientos en los puntos de reposo (entre otras modificaciones), I_{off} y V_{off} también se ven modificadas mediante las siguientes relaciones:

$$\begin{cases} \Delta V_{off} = 2 \frac{\mu V}{^\circ C} \Delta T \\ \Delta I_{off} = 5 \frac{nA}{^\circ C} \Delta T \end{cases}$$

Al igual que con las variaciones de tensión en V_{BE} por la temperatura, se pueden analizar estos corrimientos como fuentes de excitación conectadas en la entrada de la forma:

$$\begin{cases} v_{id} = \Delta V_{off} \frac{T_{max} - T_{min}}{\Delta T} \\ i_{id} = \Delta I_{off} \frac{T_{max} - T_{min}}{\Delta T} \end{cases}$$

Cuando se tiene un amplificador diferencial polarizado con una fuente de corriente, la salida diferencial se hace independiente de la fuente de tensión de alimentación (teóricamente). En la práctica, esto no ocurre, ya que la fuente de corriente no posee una impedancia infinita, el circuito puede no ser perfectamente simétrico, etc. Por lo

tanto, se define un nuevo parámetro llamado Sensibilidad de la Tensión Residual de Entrada (RRFA o SVRR) que define el rechazo a las variaciones en la tensión de alimentación:

$$RRFA = \left. \frac{\Delta V_{off}}{\Delta V_{CC}} \right|_{\Delta V_{od}=V_{od}=0} = \left. \frac{\Delta V_{od}}{\Delta V_{CC}} \right|_{\Delta V_{id}=\Delta V_{ic}=0}$$

8.4. Polarización con Fuentes de Corriente

Para poder mejorar el RRMC sin modificar la polarización del circuito, lo que se hace es reemplazar la resistencia de emisor R_E por una fuente de corriente fabricada con transistores (otra ventaja es que ocupan menos espacio en el integrado). De esta forma, se tiene un mayor control sobre las corrientes de polarización, y la resistencia vista en los emisores es muy alta.

Para el armado de las fuentes de corrientes, el modelo más simple es el que se ve en la figura 8.5.

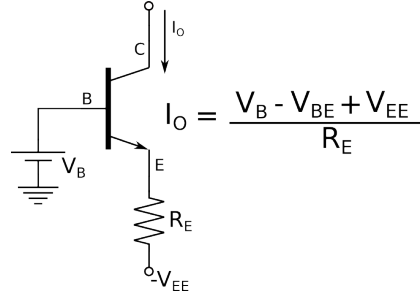


Figura 8.5: Fuente de corriente simple.

En general, para este tipo de circuitos, se utilizan fuentes de corriente llamadas fuentes espejo. Estas fuentes lo que hacen es copiar la corriente de polarización que circula por un transistor a otro, y que dependiendo de las diferencias entre ambos transistores (β , ancho de la base, W en los MOSFET, etc.) la copia de corriente será unitaria o multiplicada por un factor. En la figura 8.6 se ven modelos de fuentes de corriente espejo.

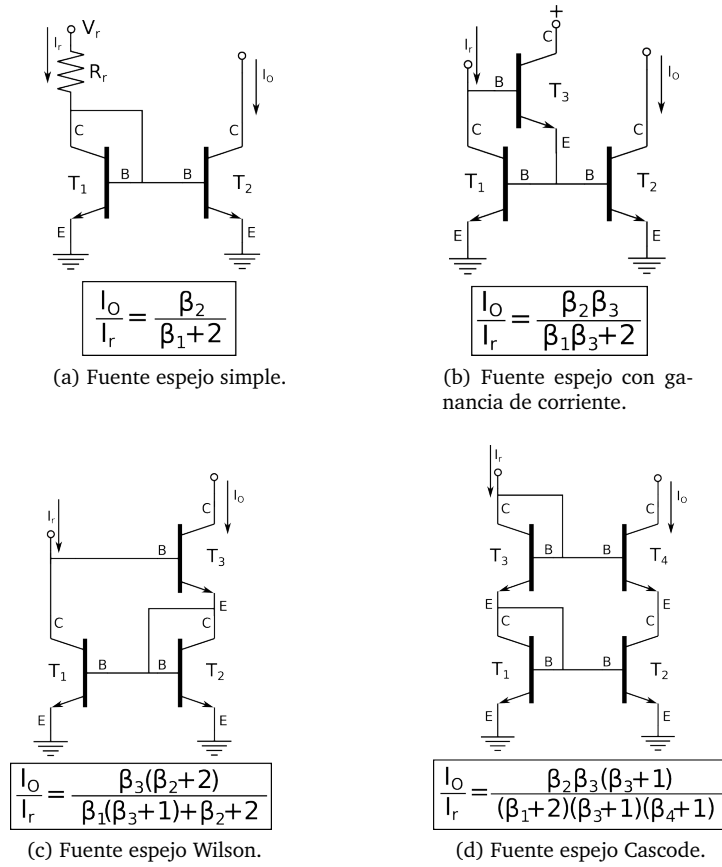


Figura 8.6: Modelos de Fuentes de Corriente espejo.

Otra fuente de corriente muy utilizada (no es una fuente espejo) ya que permite obtener corrientes muy bajas a partir de una medianamente alta, lo que reduce el ruido generado por los semiconductores, es la fuente de corriente Widlar. Esta fuente se puede ver en la figura 8.7.

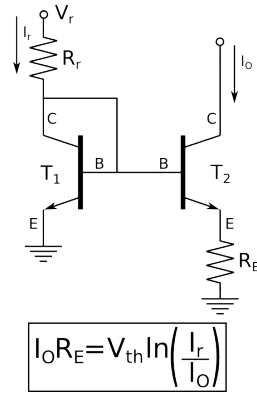


Figura 8.7: Fuente de corriente Widlar. La relación entre la corriente de referencia y la de salida debe ser obtenida mediante iteraciones.

Otra ventaja de la fuente de corriente Widlar es que la sensibilidad de la corriente de salida I_O con respecto a pequeñas variaciones en la fuente de alimentación V_r es menor a la de una fuente espejo simple.

8.5. Curvas de Salida

Al polarizar el circuito de la figura 8.3 con una fuente de corriente de valor I_O , se debe cumplir en todo momento que $I_{C1} + I_{C2} = I_O$ sin importar la tensión que se aplique en la entrada. Por esta razón, existe un valor de v_{id} para

el cual uno de los transistores del par diferencial se encuentra en corte y el otro conduce la totalidad de la corriente. En la figura 8.8 se ejemplifica este efecto.

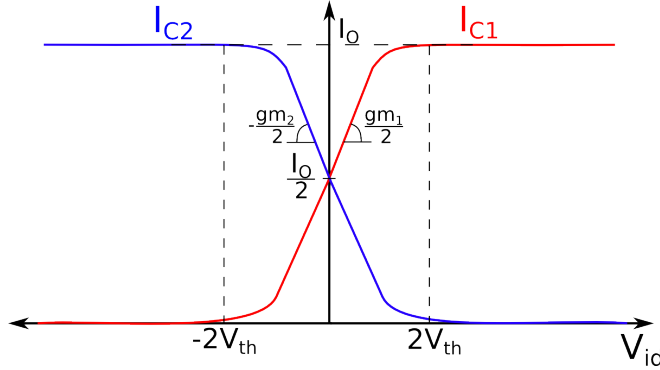


Figura 8.8: Corrientes de polarización de cada rama del amplificador diferencial de la figura 8.3 polarizado con una fuente de corriente, en función de la tensión diferencial de entrada v_{id} .

En la figura 8.8 se observa que para una tensión diferencial nula, ambas ramas del par diferencial conducen corrientes iguales. Esto es cierto siempre y cuando exista simetría entre ambas ramas, ya que de existir desapareamientos las corrientes no serán iguales, y sólo se mantendrá constante la suma de ambas.

La obtención del rango de linealidad se realiza de la siguiente manera:

$$i_C = I_S \left(e^{\frac{V_{BE} + v_{be}}{V_{th}}} - 1 \right) \approx I_S e^{\frac{V_{BE} + v_{be}}{V_{th}}} = I_S e^{\frac{V_{BE}}{V_{th}}} e^{\frac{v_{be}}{V_{th}}} = I_C e^{\frac{v_{be}}{V_{th}}}$$

De esta forma, aproximando que $v_{be} = V_{th}$ se tiene que $i_C \approx 2I_C = I_O$, y de esta forma se obtiene el rango aproximado de linealidad $-2V_{th} < v_{id} < 2V_{th}$ para el cual una rama entra en corte y la otra conduce toda la corriente. En caso de que se trate de transistores MOSFET, el procedimiento es similar:

$$I_D = k(V_{GS} - V_T)^2 \rightarrow V_{GS} = \sqrt{\frac{I_D}{k}} + V_T$$

Por lo tanto, para que la corriente de polarización se duplique la tensión v_{gs} debe ser:

$$v_{gs} = V'_{GS} - V_{GS} = \underbrace{\sqrt{\frac{I'_D}{k}} - \sqrt{\frac{I_D}{k}}}_{I'_D = 2I_D} = \sqrt{\frac{I_D}{k}} (\sqrt{2} - 1) \approx \frac{V_{GS} - V_T}{2}$$

De esta forma, el rango de linealidad queda como:

$$-(V_{GS} - V_T) < v_{id} < V_{GS} - V_T$$

En cuanto a la tensión de salida, el resultado se puede ver en la figura 8.9.

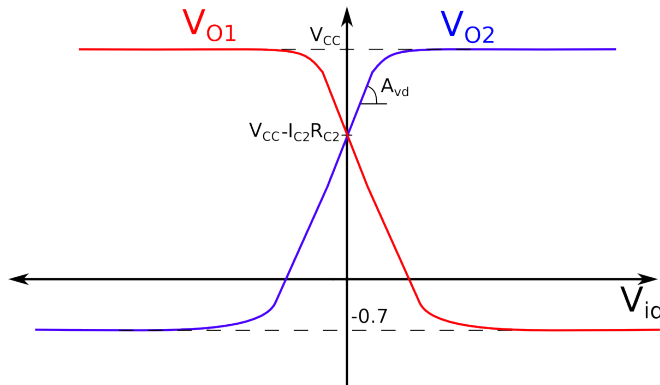


Figura 8.9: Tensión de salida amplificador diferencial de la figura 8.3 polarizado con una fuente de corriente, en función de la tensión diferencial de entrada v_{id} .

Se puede ver en la figura 8.9 que para $v_{id} > 0$, T_1 entra en la zona de saturación y T_2 se acerca al corte. Por otro lado, con $v_{id} < 0$ ocurre lo contrario, donde T_1 deja de conducir y T_2 se satura.

Debido a que la pendiente de esta curva (en la zona de linealidad) es $A_{vd} = \left. \frac{v_{o2}}{v_{id}} \right|_{v_{ic}=0}$, que puede tomar un valor muy elevado, el rango de linealidad es muy pequeño, provocando que existan fuertes limitaciones a la tensión diferencial de entrada (para obtener el rango de linealidad lo que se debe hacer es aproximar con una recta de pendiente A_{vd} y que cruza el eje de ordenadas en $V_{CC} - \frac{I_O}{2} R_C$).

8.6. Amplificadores Diferenciales con carga activa

En este tipo de amplificadores, además de utilizar fuentes de corriente para la polarización del par diferencial, se reemplazan las resistencias R_{C1} y R_{C2} por cargas activas: circuitos de copia de corriente con transistores. En la figura 8.10 se encuentra esta configuración.

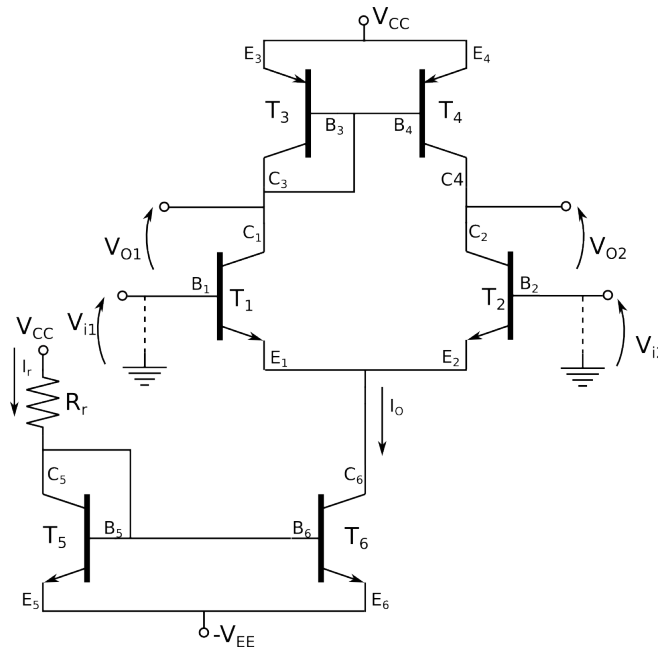


Figura 8.10: Amplificador Diferencial con carga activa.

El amplificador diferencial de la figura 8.10 se encuentra polarizado con una fuente de corriente espejo simple, sin embargo se puede utilizar cualquier tipo de fuente de corriente. La diferencia de este amplificador diferencial con los anteriores, se encuentra en la carga del amplificador. En este caso, se tiene una carga activa formada por una fuente de corriente espejo, la cual produce una realimentación que reduce las variaciones de corriente entre I_{C1} e I_{C2} a pesar de pequeños desapareamientos. En este tipo de amplificadores no tiene sentido tomar como salida V_{o1} ya que la resistencia dinámica vista por T_1 es muy pequeña ($1/g_{m3}$). Otra característica, es que si se armara el amplificador con elementos perfectamente apareados, las ganancias cruzadas A_{vdc} y A_{vcd} pueden no ser nulas, como sí ocurría cuando las cargas eran pasivas.

Polarización

La polarización de este circuito se calcula de la misma manera que en los casos anteriores. El primer paso es el de calcular la corriente de polarización de la fuente formada por $T_5 - T_6$, que si se desprecia la corriente de base de estos transistores vale:

$$I_r = \frac{V_{CC} - V_{BE} + V_{EE}}{R_r} \rightarrow I_o = I_r$$

Asumiendo que el circuito es completamente simétrico, los demás transistores del circuito se deberán ajustar a esta corriente, por lo que se puede asegurar que $I_{C1} = I_{C2} = I_{C3} = I_{C4} = \frac{I_o}{2}$ (de esta forma se puede asegurar que $g_{m1} = g_{m2} = g_{m3} = g_{m4}$). Por otra parte, como el par diferencial se encuentra apareado, en estado de reposo las tensiones V_{o1} y V_{o2} son iguales.

Modelo de Señal: Entrada de Modo Diferencial

Las tensiones de entrada son:

$$\begin{cases} V_{i1} = v_i \\ V_{i2} = -v_i \end{cases} \rightarrow v_{id} = V_{i1} - V_{i2} = 2v_i$$

Al aplicar una tensión diferencial se puede asumir por el Teorema de Bartlett que la tensión en los emisores del par diferencial permanece sin alterarse, por lo que se la puede tomar como una masa virtual y la fuente de corriente no participa del análisis. De esta forma, las corrientes que aparecen en el par diferencial son:

$$\begin{cases} i_{c1} = gm_1 v_{be1} = gm_1 v_i & \text{Entrante a } T_1 \\ i_{c2} = gm_2 v_{be2} = -gm_2 v_i & \text{Saliente a } T_2 \end{cases}$$

Despreciando las corrientes de base, por T_3 circulará i_{c1} , y esta corriente se copiará a T_4 . Por lo tanto se tiene que $i_{c1} = -i_{c4}$ (por los sentidos positivos de las corrientes). Como los sentidos de i_{c2} e i_{c4} son salientes, las dos corrientes se suman aritméticamente, por lo que existe una corriente resultante $i_o = |i_{c2}| + |i_{c4}|$. Con esta relación, se tiene una transconductancia diferencial total del circuito dada por:

$$gm_D = \left. \frac{i_o}{v_{id}} \right|_{v_o=0} = \frac{|gm_1 V_{i1}| + |gm_2 V_{i2}|}{2v_i} = \frac{gm_1 + gm_2}{2}$$

Analizando el par diferencial como un circuito amplificador genérico, se puede conocer la tensión de salida conociendo la resistencia de salida.

El cálculo de la resistencia de salida del circuito tiene el inconveniente de que existe un lazo de realimentación debido a la carga activa. Colocando un generador de prueba en la colector de T_2 , la resistencia de salida es:

$$R_o = \frac{v_p}{i_p} = \frac{v_p}{i_{c2} + i_{c4}} = R_{o2} // R_{o4}$$

El valor de R_{o2} se puede calcular como:

$$R_{o2} = \frac{v_p}{i_{c2}} = r_{o2} \left(1 + \frac{\beta (2r_{o6} // 1/gm_1)}{r_{\pi 2} + 2r_{o6} // 1/gm_1} \right) \approx 2r_{o2}$$

Sin embargo, debido al lazo de realimentación y la simetría del circuito, R_{o4} no es igual a r_{o4} . Al circular i_{c2} por T_2 , como $r_{o6} \gg 1/gm_1$, se puede aproximar que toda esta corriente circulará por el emisor de T_1 lo que provocará que $|i_{c1}| = |i_{c2}|$. Luego, debido a la copia de corriente, i_{c2} se copiará a T_4 , y por ende $i_{c4} = i_{c2} + i'_{c4}$. De esta forma, la expresión queda:

$$R_{o4} = \frac{v_p}{i_{c4}} = \frac{v_p}{i_{c2} + i'_{c4}} = r_{o4} // R_{o2} = r_{o4} // 2r_{o2}$$

Finalmente, se tiene que la resistencia de salida es:

$$R_o = R_{o2} // R_{o4} = r_{o2} // r_{o4}$$

Por lo tanto, la amplificación diferencial queda:

$$A_{vd} = \left. \frac{v_o}{v_{id}} \right|_{v_{ic}=0} = \frac{i_o (R_o // R_L)}{v_{id}} = gm_D (R_o // R_L)$$

La ganancia cruzada $A_{vcd} = \left. \frac{v_{oc}}{v_{id}} \right|_{v_{ic}=0}$ en este caso queda:

$$v_{oc} = \frac{v_{o1} + v_{o2}}{2} \rightarrow \begin{cases} v_{o1} = -gm_1 v_i \frac{1}{gm_3} \approx -v_i \\ v_{o2} = 2gm_2 v_i R_o \end{cases} \rightarrow A_{vcd} = \left. \frac{v_{oc}}{v_{id}} \right|_{v_{ic}=0} = -\frac{1 - 2gm_2 R_o}{4}$$

Modelo de Señal: Entrada de Modo Común

En este caso, las tensiones de entrada son:

$$\begin{cases} V_{i1} = v_i \\ V_{i2} = v_i \end{cases} \rightarrow v_{ic} = \frac{V_{i1} + V_{i2}}{2} = v_i$$

Como se está entrando con una señal de modo común, ya no es valida la afirmación de que los emisores de T_1 y T_2 se encuentran conectados a una masa virtual, por lo que en este caso se tiene un divisor de tensión de la forma:

$$v_{be1} = \frac{V_{i1}}{1 + 2gm_1r_{o6}}$$

Al aplicar una misma diferencia de potencial en ambas bases, las corrientes que se inducirán en ambos transistores del par diferencial serán idénticas. Por lo tanto, se está en condiciones similares a las que se tiene al calcular el punto de reposo: Al aplicar una tensión v_{be1} se producirá un aumento en la corriente $i_{c1} = gm_1v_{be1}$. Dado que la carga de T_1 es $R_{o3} = r_{d3}/r_{\pi4} \approx r_{d3}$, este incremento de la corriente provocará un aumento de la tensión en la base de T_3 de la forma $v_{be3} = i_{c1}R_{o3} \approx v_{be1}$. Este aumento en v_{be3} será igual al de v_{be4} lo que copiará $i_{c4} = i_{c1}$, y dada la simetría del circuito $v_{c4} = v_{c3}$. Gracias a esto, se puede asegurar que al aplicar una señal de modo común, la carga que ve T_2 debe ser igual a la que ve T_1 : $R_{o4} = \frac{1}{gm_4}$.

Conociendo esto, la ganancia de modo común queda:

$$A_{vc} = \left. \frac{v_o}{v_{ic}} \right|_{v_{id}=0} = \frac{i_o(R_{o4} // R_L)}{v_i} = \frac{1}{v_i} \frac{gm v_i}{1 + 2gm_1r_{o6}} \overbrace{\left(\frac{1}{gm_4} // R_L \right)}^{1/gm_4 < R_L} \rightarrow \boxed{A_{vc} = \left. \frac{v_o}{v_{ic}} \right|_{v_{id}=0} = \frac{1}{1 + 2gm_1r_{o6}}}$$

Conociendo A_{vc} se puede obtener la transconductancia de modo común, de la forma:

$$\boxed{gm_C = \left. \frac{i_o}{v_{ic}} \right|_{v_o=0} = \frac{A_{vc}}{R_o // R_L}}$$

Debido a la simetría del circuito, en este caso la ganancia cruzada $A_{vdc} = \left. \frac{v_{od}}{v_{ic}} \right|_{v_{id}=0}$ vale cero, ya que la carga que ven T_1 y T_2 es la misma. A_{vdc} dejará de ser nula cuando aparezcan desapareamientos en el circuito.