

数字 IC 第 13 次课堂总结

一、CPLD 和 FPGA:

PLD (Programmable Logic Device) 的含义是可编程逻辑器件, 利用与或阵列实现了可编程功能。如图 13(a)所示, PROM 的与阵列固定, 或阵列可编程, 输出函数为最小项表达式。如图 13(b)所示, PAL/GAL 的与阵列可编程, 或阵列固定, 输出函数的乘积项数不可变, 每个乘积项所含的变量个数可变。如图 13(c)所示, PLA 的与阵列、或阵列均可编程, 输出函数的乘积项数可变, 每个乘积项所含的变量数可变。

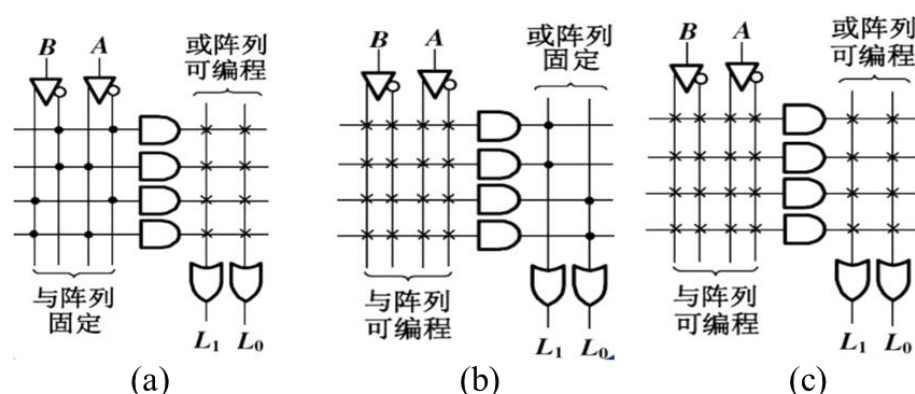


图 1 (a)PROM (b)PAL/GAL (c)PLA

现场可编程门阵列 (Field Programmable Gate Array, FPGA) 是在 PAL、GAL、EPLD、CPLD 等可编程器件的基础上进一步发展的产物, 图 14 为 FPGA 的内部结构。它是作为 ASIC 领域中的一种半定制电路而出现的, 解决了定制电路的不足, 又克服了原有可编程器件门电路有限的缺点。FPGA 与 PLD 相比, 最大的特点就是每个宏单元的规模比较小, 但是宏单元的数目很多。FPGA 的工作原理是查找表。查找表 (Look-Up-Table) 简称为 LUT, 每个 LUT 都可以看作一个小存储器。当用户通过原理图或硬件描述语言描述了一个逻辑电路以后, FPGA 开发软件会自动计算逻辑电路的所有可能结果, 并把真值表事先写入 LUT。这样, 输入信号并进行逻辑运算就等于输入地址进行查表了, 只要找出地址对应的内容, 然后输出就能得到正确结果。

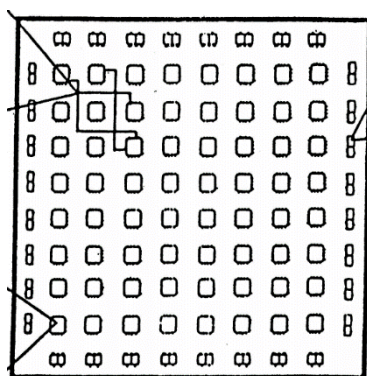


图 2 FPGA 的内部结构

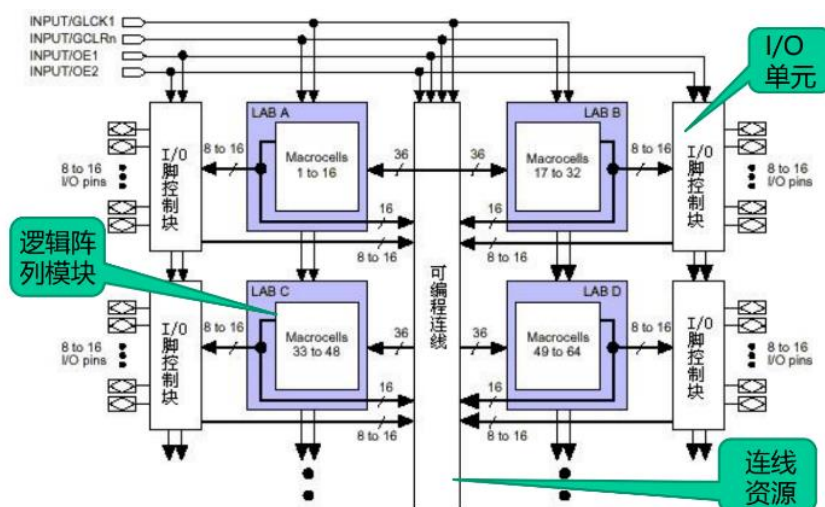


图 3 CPLD 的系统架构

图 15 为 CPLD 的系统架构（型号是 MAX7000S，由 Altera 公司设计），和图 14 对比后可以发现，FPGA 的宏单元的数目多于 CPLD，但 CPLD 的每个宏单元的规模要大于 FPGA。这导致它们在性能和功能上也各有千秋，相对而言，FPGA 的触发器资源更丰富、集成度更高、能完成比较复杂的算法且速度快，但 CPLD 的组合电路资源更丰富，而且可加密。总体来说，现在 FPGA 的应用范围更广。