

东南大学电子科学与工程学院

实 验 报 告

课程名称： 集成电路CAD

实验名称： 基于 Tanner 的 CMOS 两级运放电路设计

姓 名： 孙寒石

学 号： 06219109

实验地点： 东南大学无锡国际校区

实验时间： 2022-5-21

评定成绩：

审阅教师：

基于 Tanner 的 CMOS 两级运放电路设计

1 选题背景

运算放大器（简称“运放”）是具有很高放大倍数的电路单元。在实际电路中，通常结合反馈网络共同组成某种功能模块。它是一种带有特殊耦合电路及反馈的放大器。其输出信号可以是输入信号加、减或微分、积分等数学运算的结果。由于早期应用于模拟计算机中用以实现数学运算，因而得名“运算放大器”。

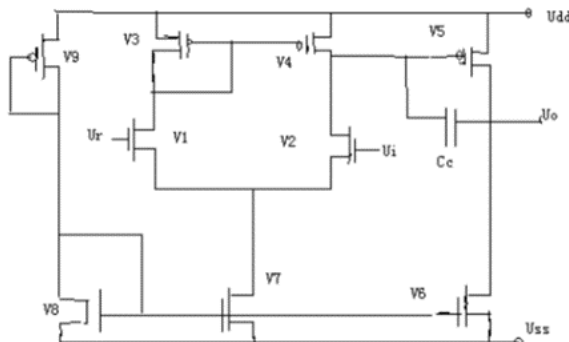
运放电路是我们在大二的模电实验中经常接触到的，当时也有过利用一些封装好的chip来实现两级运算放大器的设计。但是因为当时用的是封装好的，我们并不知道其内部设计的一些CMOS原理与结构，所以在此我想对其进行一个分析和设计研讨。

2 实验内容

- 对基于 CMOS 的两级运放电路的基本功能进行理论分析
- 利用 Tanner Pro 的 S-Edit 进行电路设计
- 利用 Tanner Pro 的 SPICE 进行仿真验证功能

3 两级运放电路设计分析

下面是一个基于CMOS两级运放的电路图设计。两级CMOS运放的基本结构如图所示。该电路的第一级为差分放大器，由 V1~V4 组成。第二级由 V5、V6 组成，其中 V5 为该级的放大管，V6 为负载管，输出为高阻型。恒流源由 V7、V8、V9 组成。Cc 为相位补偿电容，以防止电路产生自激。



本设计采用 1.25um 工艺，取最小尺寸，即管子长 $L=2*1.25=2.5\mu\text{m}$ ，补偿电容为 5pF 管子开启电压为 1V，直流电源电压为 5V，差分电源电压为 1.5 V，高频正弦小信号，NMOS 和 PMOS 的沟道调制系数分别为 0.01 和0.015。各个管子的宽长比如下表所示。

管子序号	V1	V2	V3	V4	V5	V6	V7	V8	V9
W/ μm	20	20	5	5	12.5	6.25	6.25	6.25	2.5
L/ μm	2.5	2.5	2.5	2.5	2.5	2.5	2.5	2.5	5

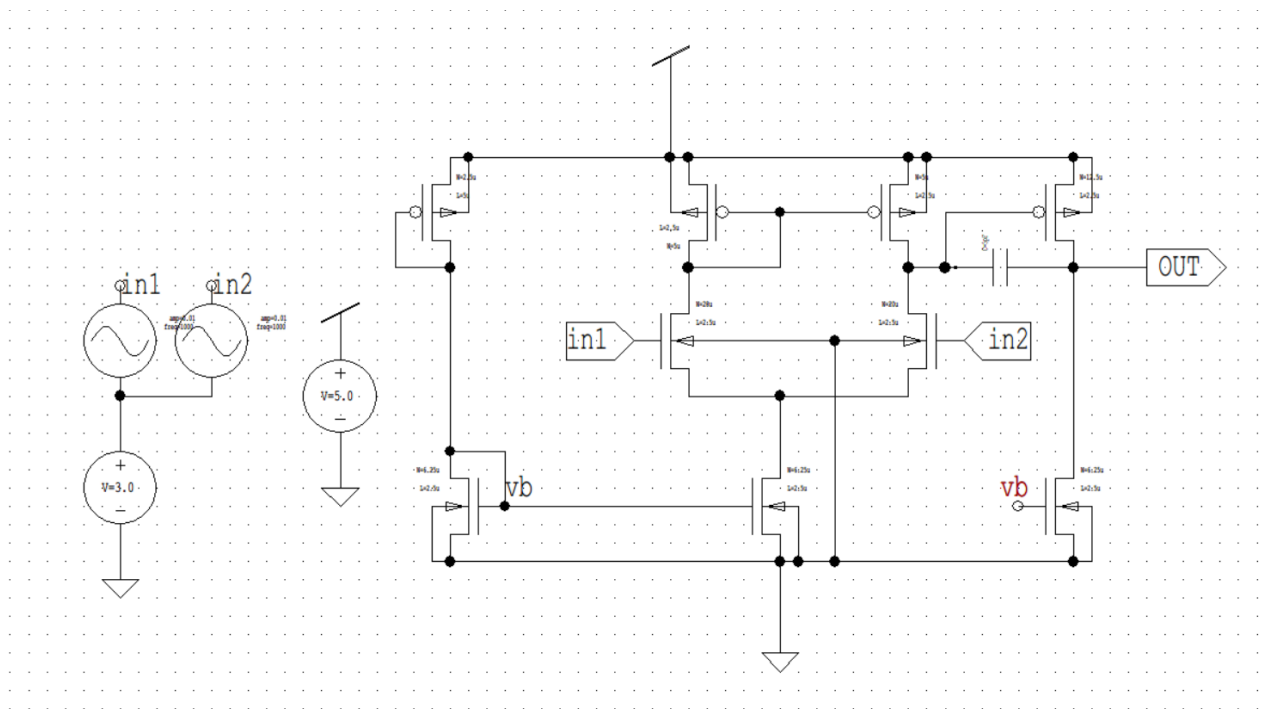
4 S-Edit 电路设计

4.1 电路设计

本设计采用 Tanner Pro 软件中的 S-Edit 组件设计 CMOS 两级运放原理图, 并使用 T-Spice 组件对其电路生成的 SPICE 文件进行设定仿真, 以便进一步掌握 Tanner Pro 软件的使用方法。

操作流程如下：编辑两级运放的原理图 → 生成Spice文件 → 进行模拟仿真 → 查看结果。

电路设计结果如下:



4.2 SPICE Simulation

利用 T-Spice 对原理图输出的 SPICE 文件进行仿真, T-Spice 代码如下:

```

1  * SPICE netlist written by S-Edit Win32 7.03
2  * Written on May 20, 2022 at 23:19:55
3  .include "D:\Tanner\tanner\TSpice70\models\ml2_125.md"
4
5  * Waveform probing commands
6  .probe
7  .options probefilename="exp_an.dat"
8  + probesdbfile="D:\Tanner\tanner\S-Edit\exp\exp_an.sdb"
9  + probetopmodule="Module0"
10
11 * Main circuit: Module0
12 C1 N33 out 5pF
13 M2 out vb Gnd Gnd NMOS L=2.5u W=6.25u AD=66p PD=24u AS=66p PS=24u
14 M3 N35 vb Gnd Gnd NMOS L=2.5u w=6.25u AD=66p PD=24u AS=66p PS=24u
15 M4 N35 in2 N33 N35 NMOS L=2.5u W=20u AD=66p PD=24u AS=66p PS=24u
16 M5 N36 in1 N35 N35 NMOS L=2.5u W=20u AD=66p PD=24u AS=66p PS=24u
17 M6 Gnd vb vb Gnd NMOS L=2.5u W=6.25u AD=66p PD=24u AS=66p PS=24u
18 M7 N33 N36 Vdd Vdd PMOS L=2.5u W=5u AD=66p PD=24u AS=66p PS=24u
19 M8 out N33 Vdd Vdd PMOS L=2.5u W=12.5u AD=66p PD=24u AS=66p PS=24u

```

```

20 M9 vb vb Vdd Vdd PMOS L=5u W=2.5u AD=66p PD=24u AS=66p PS=24u
21 M10 Vdd N36 N36 Vdd PMOS L=2.5u W=5u AD=66p PD=24u AS=66p PS=24u
22 vdc N34 Gnd 1.5
23 vvdd Vdd Gnd 5.0
24 v11 in1 N34 sin 0 0.01 1000 0.0 0.0 0.0
25 v12 in2 N34 sin 0 0.01 1000 0.0 0.0 180.0
26 .tran/op 1m 40m method=bdf
27 .print tran v(N33) v(out)
28 * End of main circuit: Module0

```

输出如下:

Input file		Output	
exp_an.sp		exp_an.out	
Progress: Simulation completed			
Time = 40.000000ms 100%			
Total	10	Active	9
Total	14	Passive	1
		Independent	4
		Controlled	0


```

Parsing "D:\Tanner\tanner\S-Edit\exp\exp_an.sp"
Including "D:\Tanner\tanner\TSpice70\models\ml2_125.md"

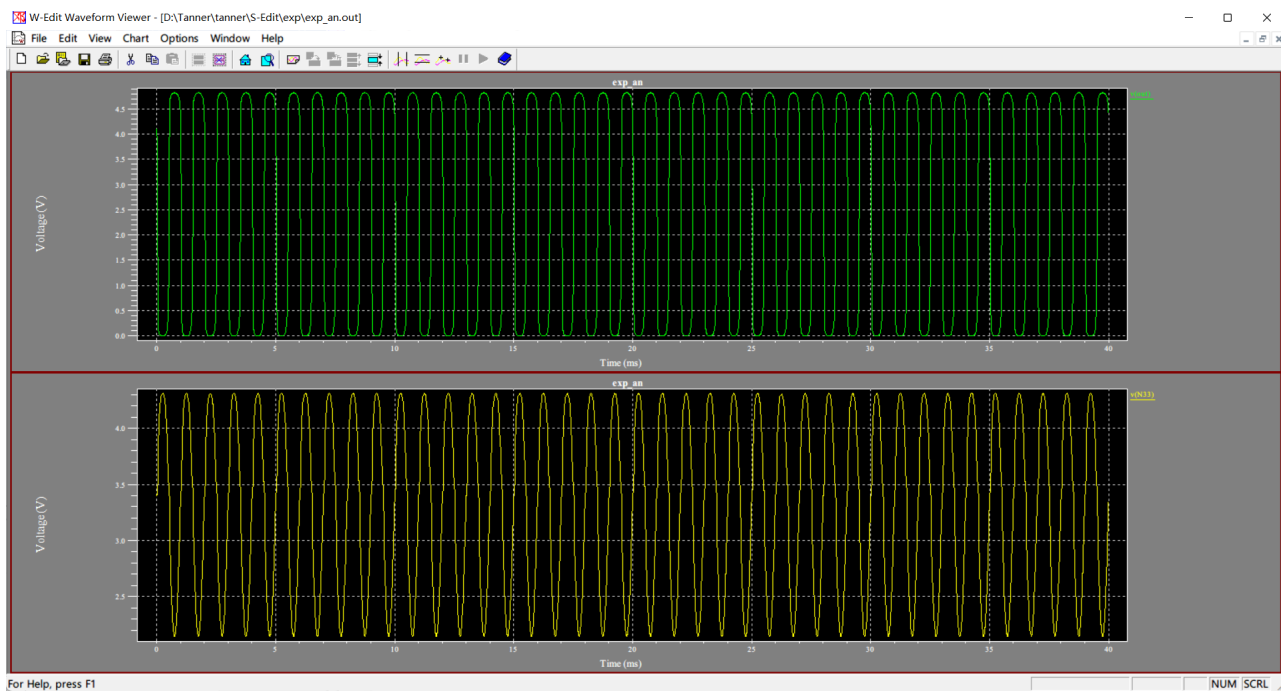
Device and node counts:
MOSFETs - 9           MOSFET geometries - 5
BJTs - 0              JFETs - 0
MESFETs - 0           Diodes - 0
Capacitors - 1        Resistors - 0
Inductors - 0         Mutual inductors - 0
Transmission lines - 0 Coupled transmission lines - 0
Voltage sources - 4    Current sources - 0
VCVS - 0              VCCS - 0
CCVS - 0              CCCS - 0
V-control switch - 0  I-control switch - 0
Macro devices - 0     Functional model instances - 0
Subcircuits - 0       Subcircuit instances - 0
Independent nodes - 5  Boundary nodes - 5
Total nodes - 10

Parsing          0.00 seconds
Setup            0.00 seconds
DC operating point 0.00 seconds
Transient Analysis 0.80 seconds
-----
Total            0.80 seconds

```

Simulation ...	Type	Status	Input file	Output file	Options
exp_an.sp	T-...	finished	D:\Tan...	D:\Tann...	
exp_an.sp	T-...	finished	D:\Tan...	D:\Tann...	
exp_an.sp	T-...	finished	D:\Tan...	D:\Tann...	
exp_an.sp	T-...	finished	D:\Tan...	D:\Tann...	
exp_an.sp	T-...	finished	D:\Tan...	D:\Tann...	

仿真输出模拟波形如图所示。



观察上图，可以读出两级运放的放大倍数以及输出电压摆幅，可以验证两级放大器的性能，故这部分实验成功。

5 总结

经过这次的实验，我充分了解了如何从晶体管的尺度上设计两级放大器以及相关参数的设定。并成功利用了 Tanner Pro 对其进行了设计和仿真，实验很成功，从中受益匪浅。