

## 4. Сегментная модель памяти в архитектуре 8086.

Доступен 1 Мб памяти ( $2^{20}$  байт), то есть разрядность шины адреса - 20 разрядов.

Сегментный регистр хранит в себе **старшие 16 разрядов** (из 20) адреса начала сегмента. 4 младших разряда в адресе начала сегмента всегда нулевые. Говорят, что сегментный регистр содержит в себе **номер параграфа начала сегмента**.

**Сегментная адресация памяти** - схема логической адресации памяти компьютера в архитектуре x86. В реальном режиме работы всё адресное пространство делится на одинаковые сегменты максимальным размером 64 Кб.

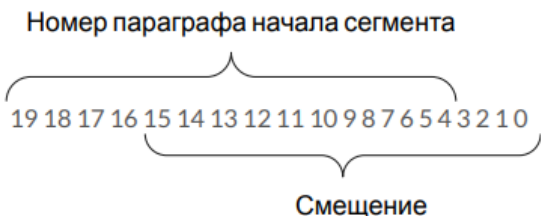
Линейный адрес конкретной ячейки памяти делится на две части: *сегмент* и *смещение*.

1. **Сегментом** называется условно выделенная область адресного пространства определённого размера.
2. **Смещением** - адрес ячейки памяти относительно начала сегмента.

Физический адрес получается сложением адреса начала сегмента (на основе сегментного регистра) и смещения.



### Память в реальном режиме работы процессора - пример



[SEG]:[OFFSET] => физический адрес:

1. SEG необходимо побитово сдвинуть на 4 разряда влево (или умножить на 16, что тождественно)
2. К результату прибавить OFFSET

$$\begin{array}{r} 5678h:1234h \Rightarrow \\ 56780 \\ + 1234 \\ \hline 579B4 \end{array}$$

Вычисление физического адреса выполняется процессором аппаратно, без участия программиста.

Распространённые пары регистров: CS:IP, DS:BX, SS:SP

Вычисление физического адреса выполняется процессором аппаратно, без участия программиста.