

Универзитет у Крагујевцу  
Факултет инжењерских наука



Пројекат из архитектуре рачунарских система

**Тема:**

64-пински ARM LPC2148 микроконтролер

**Студент:**

Никола Самарџић 562/2015

**Професор:**

Александар Пеулић

<b>УВОД</b>	<b>3</b>
	<b>4</b>
<b>АРХИТЕКТУРА</b>	<b>4</b>
ФЛЕШ МЕМОРИЈА	5
СРАМ (СТАТИЧКИ РАМ)	5
МАПИРАЊЕ МЕМОРИЈЕ	6
БЛОК ПИНОВА	7
БРЗИ, ПАРАЛЕЛНИ I/O ОПШТЕ НАМЕНЕ	8
ОСОБИНЕ	8
ADC	8
ОСОБИНЕ	8
USB 2.0 КОНТРОЛЕР УРЕЂАЈА	9
ОСОБИНЕ	9
I <sup>2</sup> C СЕРИЈСКИ I/O КОНТРОЛЕР	10
ОСОБИНЕ	10
SPI СЕРИЈСКИ I/O КОНТРОЛЕР	10
ОСОБИНЕ	11
WATCHDOG ТАЈМЕР	11
ОСОБИНЕ	11
REAL-TIME КЛОК	11
ОСОБИНЕ	11
КОНТРОЛА СНАГЕ	12
MICROSD КОНЕКТОР	13
<b>ПРОЈЕКТНИ ЗАДАТАК</b>	<b>14</b>
<b>РЕАЛИЗАЦИЈА ПРОЈЕКТНОГ ЗАДАТКА</b>	<b>15</b>
<b>ЗАКЉУЧАК</b>	<b>16</b>
<b>ЛИТЕРАТУРА</b>	<b>17</b>

## Увод

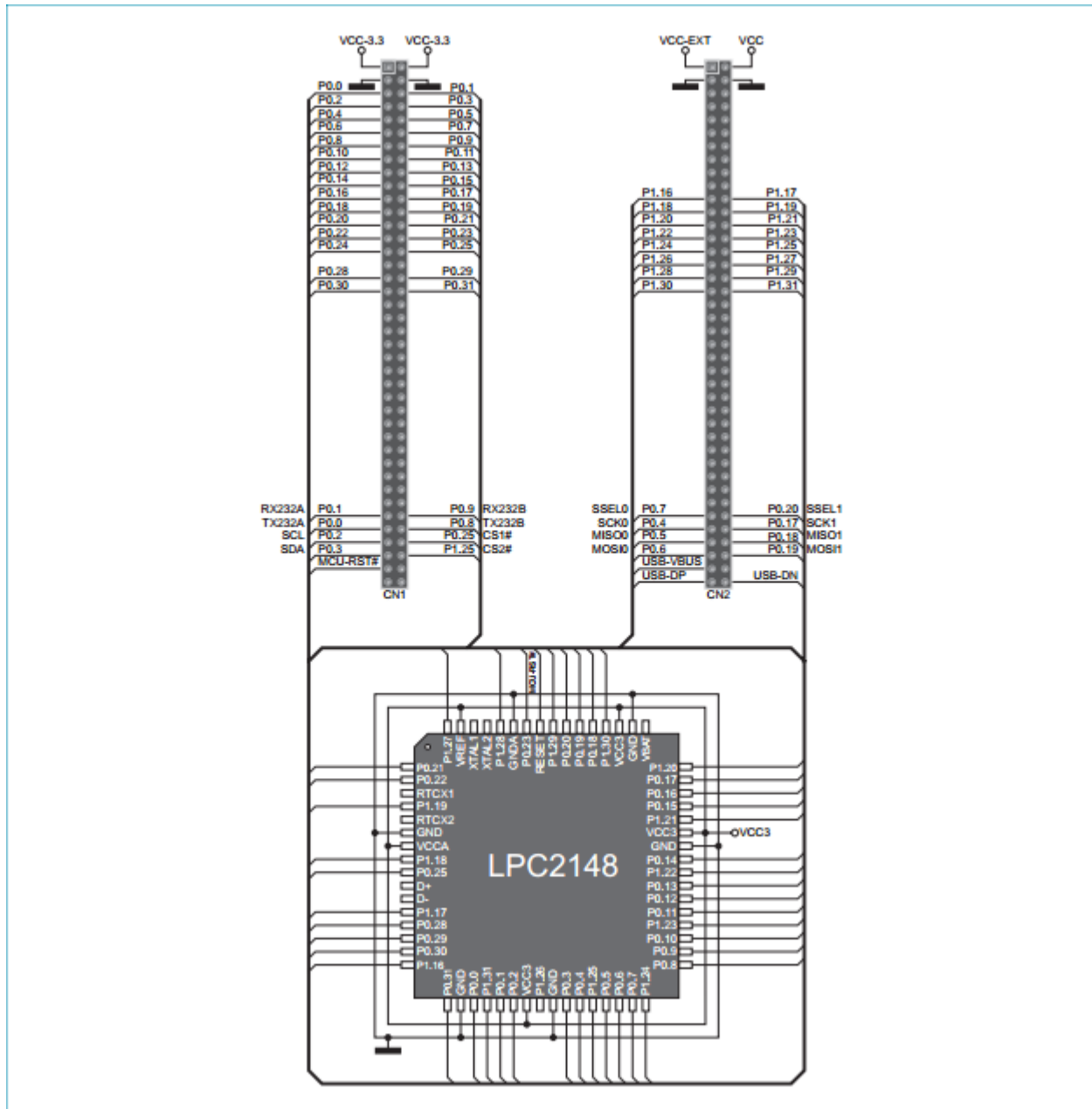
Микро плоча за 64-пински АРМ је примарно требало да буде повезана за „EasyARM v6” развијачки систем, међутим може се користити као самосталан уређај. Плоча садржи LPC2148 микроконтролер, флеш модул, *USB* конекторе, *microSD* конектор, *JTAG* конектор, *USB UART*, регулатор напона и конекторе, који омогућавају повезивање са развијачким системом.



LPC2148 микроконтролер је залемљен на микро плочу за 64-пински АРМ. Неке од његових кључних особина су:

- 16-битни/32-битни *ARM7TDMI-S* микроконтролер у малом *LQFP64* пакету
- 40 kВ статичке РАМ меморије и 512 kВ флеш меморије. 128-битни широки интерфејс који омогућава операције велике брзине, 60 MHz.
- Један флеш сектор или потпуно брисање чипа у 400 ms и програмирање од 256 В за време од 1 ms.
- *USB 2.0* компатибилан контролер уређаја са 2 kВ РАМ-а.
- *RTC* са независном снагом и улазом за осцилатор од 32 kHz.





Схематски приказ LPC2148 микроконтролера.

## Архитектура

*ARM7TDMI-S* је 32-битни микропроцесор опште намене, који нуди високе преформансе и захтева малу количину снаге. *ARM* архитектура је базирана на *RISC* принципима, сет инструкција и механизам декодирања су једноставнији од оних микропрограмираних у *CISC* принципу. Ова једноставност као резултат има проток великог броја инструкција и импресиван одзив прекида реалног времена, уз мало и „јефтино“ процесорско језгро.

Сви делови процесорских и меморијских система могу да раде у континуитету. Типично, док се извршава једна функција, следећа се већ декодира, док се трећа инструкција узима из меморије.

*ARM7TDMI-S* процесор, такође, примењује уникатну архитектосну стратегију познатију као *Thumb*, што је идеално за захтевне апликације са меморијским ограничењем, или за апликације којима густина кода представља проблем.

Кључна идеја *Thumb-a* јесте редукован сет инструкција. Суштински, *ARM7TDMI-S* процесор има два сета инструкција:

- стандардни 32-битни АРМ сет
- 16-битни *Thumb* сет

Специфична флеш имплементација, у *LPC2148*, дозвољава извршавање у пуној брзини, такође и у АРМ моду.

### Флеш меморија

*LPC2148* има флеш меморију од 512 кВ. Ова меморија се може користити како за код, тако и за складиштење података. Програмирање флеш меморије могуће је извршити на неколико начина. Може се програмирати у систему, преко серијског порта. Апликациони програм може да обрише и/или испрограмира флеш док апликација ради, чиме складиштење података добија на флексибилности.

*LPC2148* флеш меморија дозвољава минимум од 100000 бриши/пиши циклуса и дугогодишње задржавање података.

### СРАМ (Статички РАМ)

СРАМ се може користити за кодирање и/или складиштење података. Статичком РАМ-у се може приступити као 8-битном, 16-битном и 32-битном. *LPC2148* обезбеђује 32 кВ СРАМ меморије.

Код LPC2146/48 микроконтролера, СРАМ блок од 8 кВ, намењен за потребе USB-а, може се користити и као РАМ опште намене, за складиштење података, складиштење кода и извршавање.

## Мапирање меморије

LPC2148 меморијска мапа укључује неколико посебних региона, као на слици.

4.0 GB	AHB PERIPHERALS	0xFFFF FFFF
3.75 GB	VPB PERIPHERALS	0xF000 0000
3.5 GB	RESERVED ADDRESS SPACE	0xE000 0000
3.0 GB	RESERVED ADDRESS SPACE	0xC000 0000
2.0 GB	BOOT BLOCK (12 kB REMAPPED FROM ON-CHIP FLASH MEMORY)	0x8000 0000 0x7FFF FFFF
	RESERVED ADDRESS SPACE	0x7FFF D000 0x7FFF CFFF
	8 kB ON-CHIP USB DMA RAM (LPC2146/2148)	0x7FD0 2000 0x7FD0 1FFF
	RESERVED ADDRESS SPACE	0x7FD0 0000 0x7FCF FFFF
	32 kB ON-CHIP STATIC RAM (LPC2146/2148)	0x4000 8000 0x4000 7FFF
	16 kB ON-CHIP STATIC RAM (LPC2142/2144)	0x4000 4000 0x4000 3FFF
	8 kB ON-CHIP STATIC RAM (LPC2141)	0x4000 2000 0x4000 1FFF
1.0 GB	RESERVED ADDRESS SPACE	0x4000 0000 0x3FFF FFFF
	TOTAL OF 512 kB ON-CHIP NON-VOLATILE MEMORY (LPC2148)	0x0008 0000 0x0007 FFFF
	TOTAL OF 256 kB ON-CHIP NON-VOLATILE MEMORY (LPC2146)	0x0004 0000 0x0003 FFFF
	TOTAL OF 128 kB ON-CHIP NON-VOLATILE MEMORY (LPC2144)	0x0002 0000 0x0001 FFFF
	TOTAL OF 64 kB ON-CHIP NON-VOLATILE MEMORY (LPC2142)	0x0001 0000 0x0000 FFFF
	TOTAL OF 32 kB ON-CHIP NON-VOLATILE MEMORY (LPC2141)	0x0000 8000 0x0000 7FFF
0.0 GB		0x0000 0000

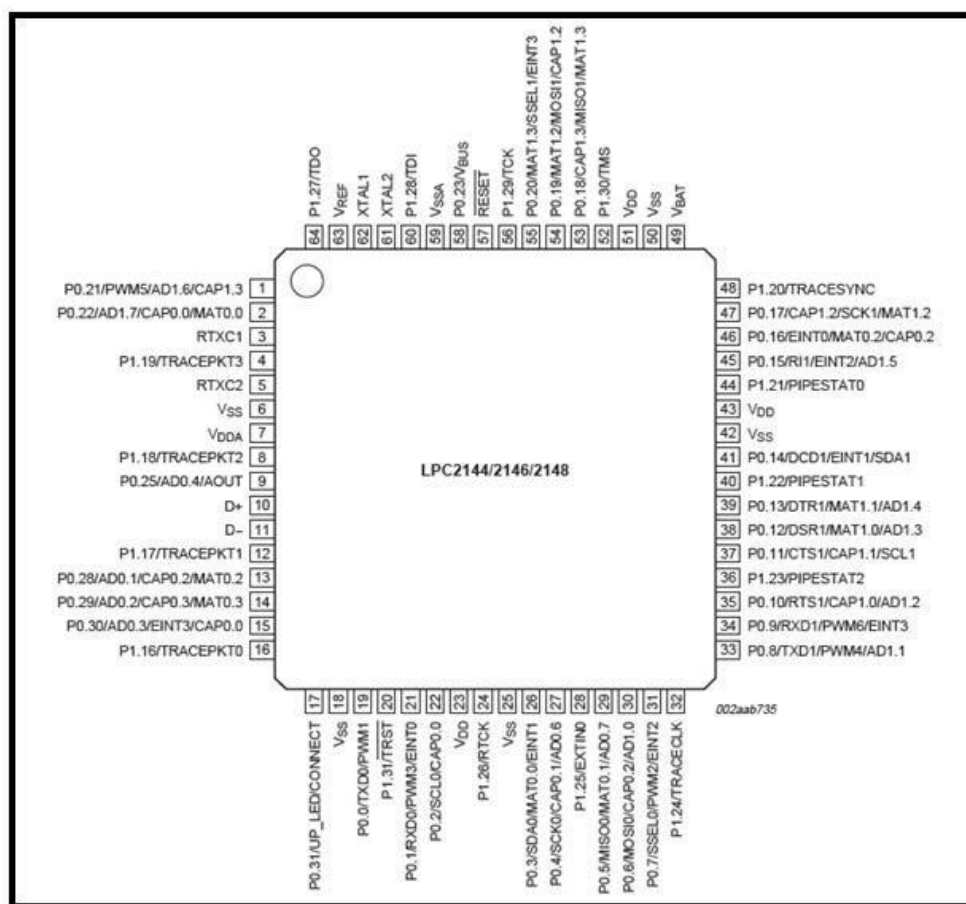
CPU вектори прекида могу се другачије мапирати, како би се налазили или у флеш меморији (стандардно) или на СРАМ-у.

## Блок пинова

Блок пинова обезбеђује изабраним пиновима микроконтролера више од једне функције. Регистри конфигурације контролишу мултиплексере, како би дозволили (довели) везу између пинова и преферије чипа. Периферије треба да буду повезане за одговарајуће пинове, пре њихове активације, и пре омогућавања повезаних прекида. Активност било које омогућене периферијске функције, која није мапирана за одговарајући пин, треба сматрати недефинисаном.

Модул контроле пинова, са својим регистрима, дефинише функционалност микроконтролера у датом хардверском окружењу.

Након ресетовања свих пинова, Портови 1 и 2 конфигурисани су као улази, изузев следећих: Ако је дебаг омогућен, JTAG пинови предпоставиће JTAG функционалност. Пинови, повезани са I<sup>2</sup>C0 и I<sup>2</sup>C1 интерфејсом, су отворен одлив.



## Брзи, паралелни I/O опште намене

GPIO регистри контролишу пинове уређаја који нису повезани за специфичану периферијску функцију. Пинове је могуће динамички конфигурирати као излазе или улазе. Одвојени регистри дозвољавају истовремено подешавање или „чишћење“ великог броја излаза. Вредност излазног регистра се може читати, као и тренутно стање пинова протова.

LPC2148 уводе убрзане GPIO функције, у поређењу са претходним LPC2000 уређајима:

- GPIO регистри су алоцирани на АРМ локалну магистралу, ради најбржег могућег I/O тајминга
- *Mask* регистри дозвољавају третирање комплета порт битова као групу, чиме остали битови остају непромењени
- Могуће је адресирање свих *GPIO* регистара
- Цела вредност портова може се написати у једној инструкцији

## Особине

- Директна контрола индивидуалних пинова.
- Одвојена контрола излаза *set* и *clear*.
- Након ресетовања сви I/O постају улази.

## ADC

LPC2148 садржи два ADC конвертора (из аналогног у дигитално). Ови конвертори су појединачни 10-битни узастопни ADC-ови. Док ADC0 има шест канала, ADC1 има осам канала. Отуда, број могућих ADC улаза, за LPC2148, је 14.

## Особине

- 10-битни узастопни ADC-ови.
- Мера опсега од 0 V до VREF.
- Сваки конвертор је у могућности да обради 400000 10-битних узорака по секунди.
- Садржи мод који одређује један или више улаза.
- *Global Start* команда за ова конвертора.



## USB 2.0 контролер уређаја

USB је четворожична серијска магистрала, која подржава комуникацију између „госта“ и неког броја периферија (максимално 127). Контролер хоста алоцира USB проток за прикачене уређаје помоћу симболичног протокола. Магистрала подржава динамичку конфигурацију за уређаје. Све трансакције иницијализује хост контролер.

LPC2148 је опремљен USB контролером уређаја, који омогућава размену од 12 Mbit/s са USB хост контролером. Састоји се од регистарског интерфејса, серијског интерфејс енџина („мотора“), бафер меморије и *DMA* контролера. Серијски интерфејс енџин декодира USB проток података и записује податке за одговарајућу бафер меморију. Статусни регистри показују стање завршеног USB трансфера или неке грешке. Може се и прекид генерисати, ако је омогућен.

*DMA* контролер може да врши трансфер података између бафера и USB РАМ-а.

### Особине

- Потпуно компатибилан са USB 2.0 *Full-speed* спецификацијама.
- Подржава 32 физичке (16 логичких) завршних тачака.
- Подржава контролне, прекидачке и синхроне завршне тачке.
- Прилагодљива реализација завршних тачака у датом времену.
- Софтверски се може бирати максималан број завршних тачака.
- Подржава *SoftConnect* и *GoodLink* ЛЕД индикаторе. Ове две функције деле један пин.
- Подржава *DMA* трансфер на свим завршним тачкама.
- Један двоструки *DMA* канал служи за све завршне тачке.
- Дозвољава динамичко мењање између модела које контролишу процесор и *DMA*.
- Двострука имплементација бафера, за синхроне завршне тачке.

## I<sup>2</sup>C серијски I/O контролер

LPC2148 садржи два I<sup>2</sup>C контролера.

I<sup>2</sup>C је двосмеран, користи само две жице: серијску клок линију (SCL), и серијску линију података (SDA). Сваки уређај се препознаје по својој уникатној адреси и може да ради као уређај „који само прима“ (нпр. LCD драјвер или трансмитер са способношћу да прима и шаље информације (као што је меморија)). Трансмитер и/или пријемник може да ради и у *master* и у *slave* моду, у зависности од тога да ли ћип мора да иницијализује трансфер података или се само адресира. I<sup>2</sup>C могу да контролишу више магистрала, које су повезане за исти.

I<sup>2</sup>C, који је имплементиран у LPC2148, подржава брзину битова до 400 kbit/s.

### Особине

- Компатибилан за стандардним I<sup>2</sup>C интерфејсом.
- Лако се конфигурише као *master*, *slave*, или *master/slave*.
- Могу се програмирати фреквенције блокова, што дозвољава контролисање брзине.
- Двосмеран трансфер података између *master-a* и *slave-a*.
- Више *master* магистрала.
- Серијска синхронизација блока дозвољава уређајима различитих брзина да комуницирају помоћу једне серијске магистрале.
- Серијска синхронизација блока може да суспендује и настави серијски трансфер.
- I<sup>2</sup>C магистрала се може користити за тестирање.

## SPI серијски I/O контролер

LPC2148 садржи SPI контролер. SPI је потпуни, двоструки, серијски интерфејс, дизајниран да „изађе на крај“ са више *master-a* и *slave-ова* повезаних на дату магистралу. Само један *master* и *slave* могу да комуницирају за време датог преноса података. За време трансфера података *master* шаље бајт податка *slave-у*, и *slave* увек шаље бајт податка *master-у*.

### Особине

- Компатибилан са *SPI* спецификацијом.
- Синхронизован, серијски, потпуни дуплекс, комуникација.
- Комбиновани *SPI master* и *slave*.
- Максимална брзина битова податка једнака је осмини брзине блока.

### *Watchdog* тајмер

Улога WDT-а јесте да ресетује микроконтролер у неком разумном времену, уколико „улетити“ у неко неправилно стање. Када се омогући, WDT ће генерисати системско ресетовање, ако кориснички програм не успева да га „нахрани“ у одређеном временском периоду.

### Особине

- Ресетује чип, уколико се периодично не напуни.
- Дебаг мод.
- Омогућава се софтверски, али захтева хардверско ресетовање или онемогућавање неког WDT прекида.
- Неправилно/нетачно напајање проузрокује ресетовање, уколико је омогућено.
- „Застава“ која указује на ресетовање WDT-а.
- 32-битни тајмер, који се може програмирати.
- Временски период, који може да се бира.

### *Real-time* клок

RTC је дизајниран, како би обезбедио комплет бројача који мере време, када је нормалан или неактиван мод изабран. RTC је дизајниран да користи мало снаге, што значи да је компатибилан системима, који раде на батерију, где процесор не ради стално (неактиван мод).

### Особине

- Мери време.
- Користи мало снаге.

- Обезбеђује секунде, минуте, сате, дане у месецу, месец, ходину, дан у недељи дан у години.
- Може да користи свој осцилатор од 32 kHz, или неки екстерни. Лако се подешава.
- Може се повезати на батерију.

## Контрола снаге

LPC2148 подржава два мода за редуковање снаге: неактиван мод и мод угашене снаге.

У неактивном моду, извршавање инструкција је суспендовано док не дође до ресетовања или прекида. Периферијске функције настављају операцију, за време неактивног мода, и могу да генеришу прекиде, којима би процесор наставио извршавање. Неактиван мод „елиминише“ снагу коју користи сам процесор, меморијски систем и повезавени контролери, и унутрашње магистрале.

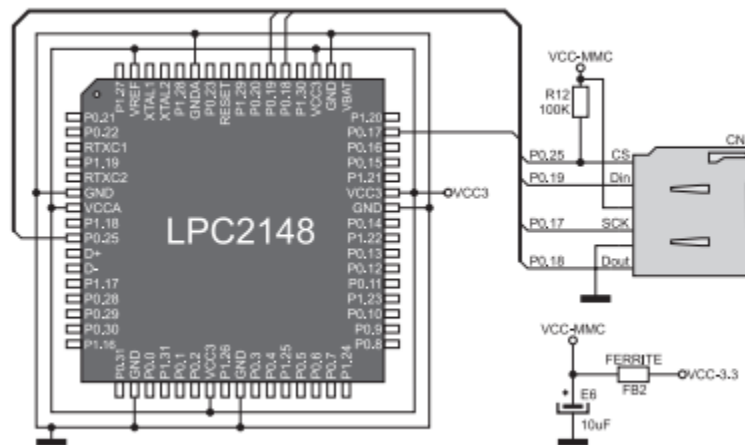
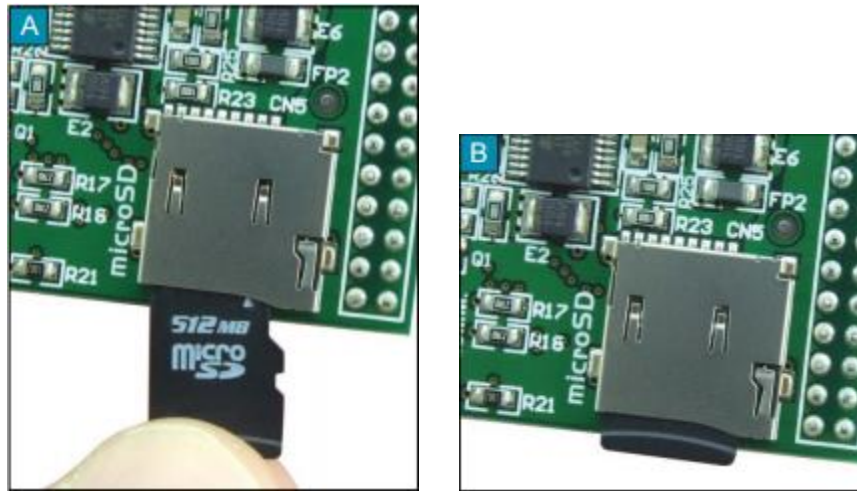
У моду угашене снаге, осцилатор је искључен и чип не добија интерне блокове. Чувају се стање процесора и регистара, периферијских регистара, и интерних СРАМ вредности, за време мода угашене снаге и логички нивои излазних пинова чипова остају статични. Мод угашене снаге се може прекинути и нормалне операције могу наставити са радом уз помоћ ресетовања или појединих, специфичних прекида који могу да функционишу без блокова. С обзиром да су све динамичке операције у чипу суспендоване, мод угашене снаге редукује снагу коју користи чип на скоро 0.

Селектовање екстерног блока, од 32 kHz, уместо *PCLK*, *RTC* ће омогућити микроконтролеру да има *RTC* активан за време мода угашене снаге. Међутим, ово је много неефикасније у поређењу са неактивним модом.

Контрола снаге за периферије омогућава гашење свих појединачних периферијских функција, које се не користе у апликацији, што као резултат даје чување снаге за време активног и неактивног мода.

## MicroSD конектор

Постоји конектор, CN5, који се налази на развијачком систему, и он омогућава коришћење *microSD* картице. Када се *microSD* картица убади, она обезбеђује додатну меморију, коју микроконтролер може користити за складиштење података. Микроконтролер и *microSD* картица комуницирају помоћу SPI-а.



Схематски приказ *microSD* контролера.

## Пројектни задатак

Пројектни задатак који је разматран у овом раду је прилично једноставан и уобичајан пример за све микроконтролере и плоче. У питању је паљење и гашење одређених диода, које се налазе на развијачком систему *UNI DS-6*, са кашњењем од једне секунде. На *UNI DS-6* постоје 72 диода, међутим, прекидачима можемо сами бирати које ће радити, а које не. За реализацију пројекта коришћени су *Keil v5*, у којем је написан код, и *Flash Magic*, помоћу којег је код повезан на плочу. Дакле, пројекат је рађен на APM плочи, која је касније повезана на *UNI DS-6*.

Практична примена „свићкања“ диода могу бити украсни лампиони, који се, нпр., користе за кићење јелке уочи Нове године.



## Реализација пројектног задатка

Дакле, као што је раније наведено, пројекат је реализован у *Keil v5* софтверском алату, и касније је коришћен *Flash Magic*.

Пројекат пали и гаси одређене диоде повезане на портове 0 и 1. Синтакса у *Keil v5* је базирана C/C++ програмском језику. За почетак, потребно је било укључити два .h фајла.

```
20 #include <LPC21XX.h>
21
22 #include "Utility.h"
```

Помоћу *PINSEL0* и *PINSEL1*, који представљају селекционе регистре, тј. регистре којима контролишемо функције пинова. Ова регистра су постављена на 0, што значи да су изабране примарне (*default*) функције. *DelayProc* функцијом дефинисано је кашњење.

```
28 PINSEL0 = 0;
29 PINSEL1 = 0;
30 PINSEL2 &= 0x0000000C;
31 PINSEL2 |= 0x00000030;
32 DelayProc(0.2 * CCLOCK);
```

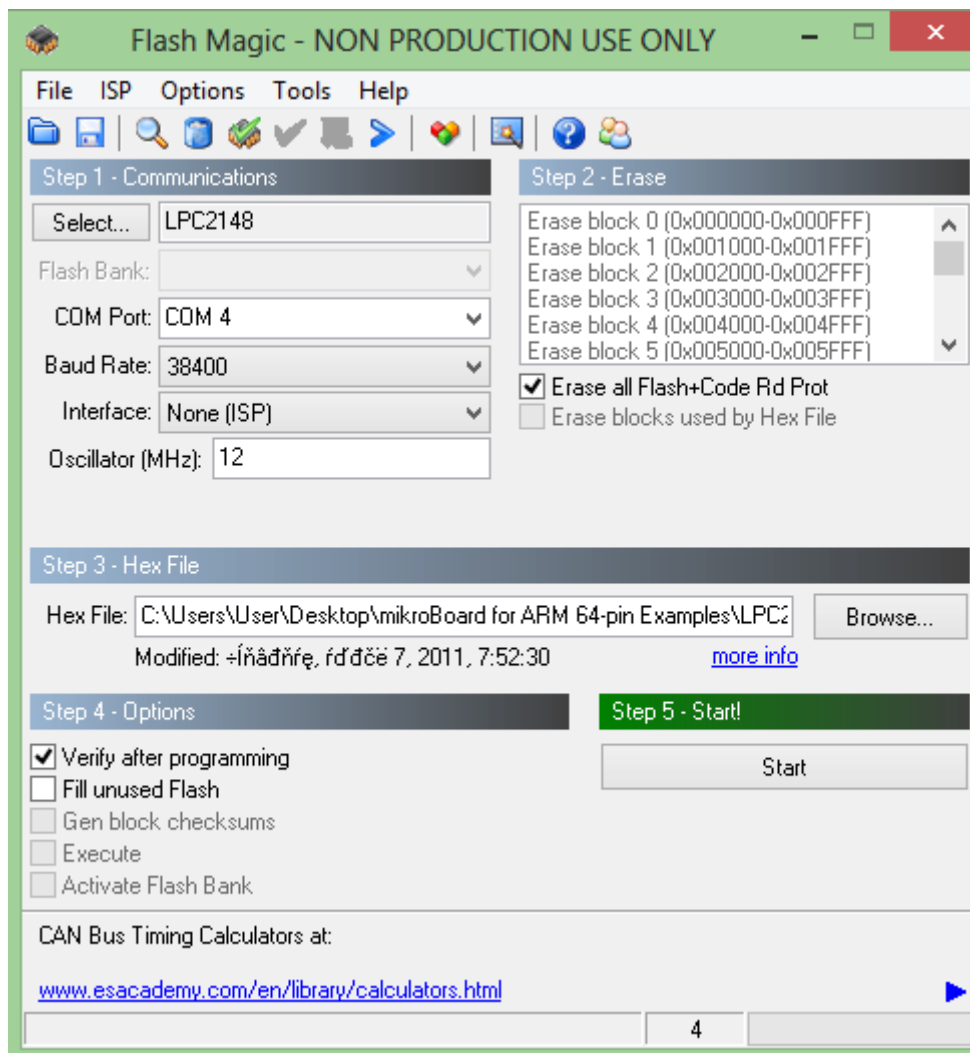
Портове 0 и 1 дефинишемо коришћењем *IODIR0* и *IODIR1*, постављањем вредности поменутих на 0xFFFFFFFF.

```
36 IODIR0 = 0xFFFFFFFF; // PORT0[31..0] definisan kao izlaz
37 IODIR1 = 0xFFFFFFFF; // PORT1[31..16] definisan kao izlaz
```

*IOSET* и *IOCLR* регистри контролшу стања излазних пинова. *IOSET* поставља стања, док *IOCLR* „брише“ битове из *IOSET* регистра. *While* петљом, теоретски, до бесконачности понављамо процес „свићкања“ диода.

```
40 while (1)
41 {
42     IOSET0 = 0xFFFFFFFF;
43     IOSET1 = 0xFFFFFFFF;
44     DelayProc(0.2 * CCLOCK);
45
46     IOCLR0 = 0xFFFFFFFF;
47     IOCLR1 = 0xFFFFFFFF;
48     DelayProc(0.2 * CCLOCK);
49 }
```

*Flash Magic* користимо како бисмо код повезали на АРМ. Треба изабрати одговарајући порт, којим је плоча повезана са рачунаром, и одговарајући .hex фајл, помоћу којег се покреће написан код.



## Закључак

„Свићкање“ диода је основни пример којим се демонстрира рад плоче. Примена пројекта је широка, може се користити као украс, може да се користи као сигнал за опасност, нпр. возач није везао појас, може се користити и као знак да је нека операција извршена, нпр. машина за прање судова, веша је завршила са радом, итд.



## Литература

- [http://www.keil.com/dd/docs/datashts/philips/user\\_manual\\_lpc214x.pdf](http://www.keil.com/dd/docs/datashts/philips/user_manual_lpc214x.pdf)
- <http://download.mikroe.com/documents/full-featured-boards/easy/easyarm-v6/mikroboard-arm64-manual-v100.pdf>
- <http://www.digikey.com/catalog/en/partgroup/lpc2100-mikroboards/56678>
- <http://pdf1.alldatasheet.com/datasheet-pdf/view/118624/PHILIPS/LPC2141.html>