# UNIVERZITET U BEOGRADU ELEKTROTEHNIČKI FAKULTET

Projekat iz predmeta Osnovi raČunarske tehnike 2 **Paralelizacija sortiranja na FPGA** 

studenti:

U Beogradu, februar 2018.

Ema Pajić 2016/0017 Nikola Aleksić 2016/0022 Jovan Nikolov 2016/0040

# Sadržaj

1. Uvod	3
2. Glavni program	6
2.1. Input/output pinovi	6
2.2. Upravljačka jedinica	7
2.3 Operaciona jedinica	8
3. Send	
6. Merge	10
7. Glavni program sporedne pločice	12
7.1. Input/output pinovi	
7.2. Upravljačka jedinica	
7.3 Operaciona jedinica	
8. Sort	

#### 1.UVOD

Ovaj rad predstavlja opis realizacije projektnog zadatka. Cilj projekta je bila paralelizacija sortiranja, podaci se unose na glavnoj pločici, zatim ih ona prosledi ostalim pločicama (u našem konkretnom projektu ih ima 2, međutim proces se može generalizovati), gde se sortiraju i vrate na glavnu pločicu.

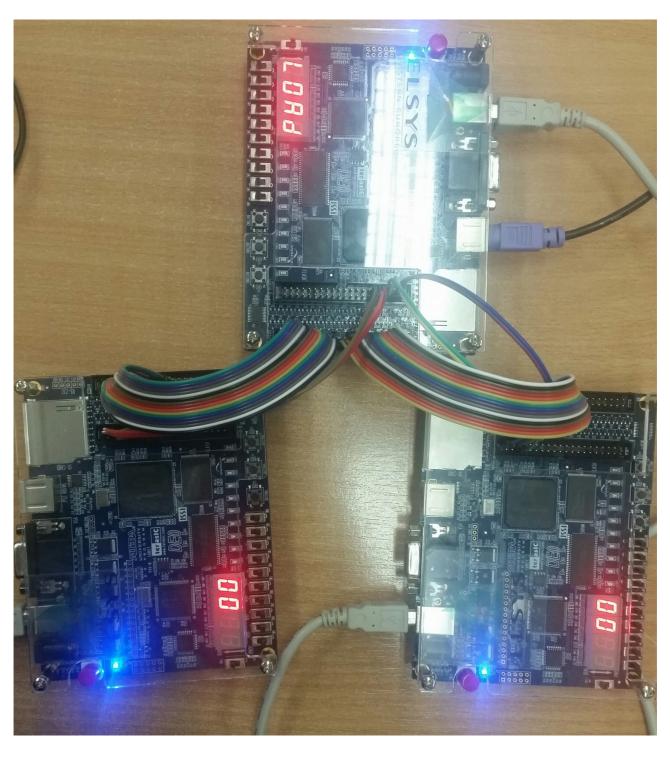
Projekat je realizovan na Altera DEO Board Cyclone III, koristeći prateći softver Altera Quartus II. Projektovanje se vrši pomoću Block dijagrama, određenih delova izrađenih u VHDL jeziku i koristeći integrisane module u Quartus-u koji mogu da se modifikuju po potrebi.

#### Nakon pokretanja simulacije:

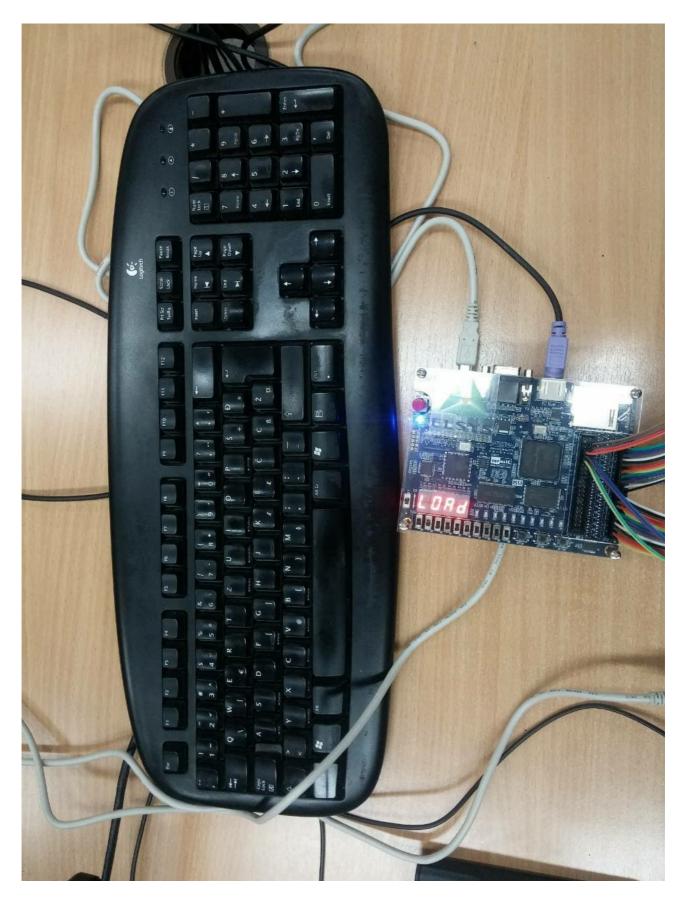
- 1. Pojavljuje se tekst "load". Nakon toga potrebno je pritisnuti enter i nakon toga uneti n broj brojeva koje ćemo kasnije uneti i koje je potrebno sortirati.
- 2. Unosi se n brojeva, iza unošenja svakog broja potrebno je pritisnuti enter. Postoji i opcija backspace.
- 3. Nakon kraja unosa na sedmosegmentnom displeju prikazuje se "done" I počinje slanje sa sa glavne pločice na druge dve.
- 4. Brojevi se sortiraju na sporednim pločicama.
- 5. Nakon sortiranja, brojevi se šalju nazad na glavnu pločicu, a zatim se redom ispisuju na sedmosegmentnom displeju. Na sledeći broj se prelazi pritiskom na enter. Kada se dođe do kraja, na sedmosegmentom displeju ispisuje se "end". Nakon toga moguće je početi ceo postupak ispočetka.

Omogućavanje opcija opisanih u toku simulacije podrazumevalo je realizaciju komunikacije između pločica preko pinova i unosa preko tastature.

U narednim poglavljima bice objašnjene osnovne ideje i načini realizacije programa.



Povezane pločice

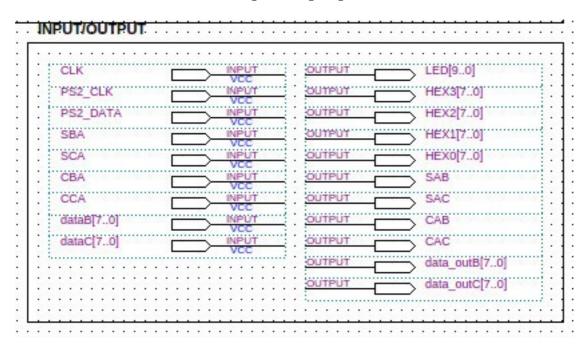


početak simulacije

#### 2.Glavni program

Glavni, početni blok dijagram u kome se nalaze sve komponente glavne pločice zove se ParallelSort.bdf. U njemu postoje 3 celine – upravljacka jednica, operaciona jedinica i input/output pinovi.

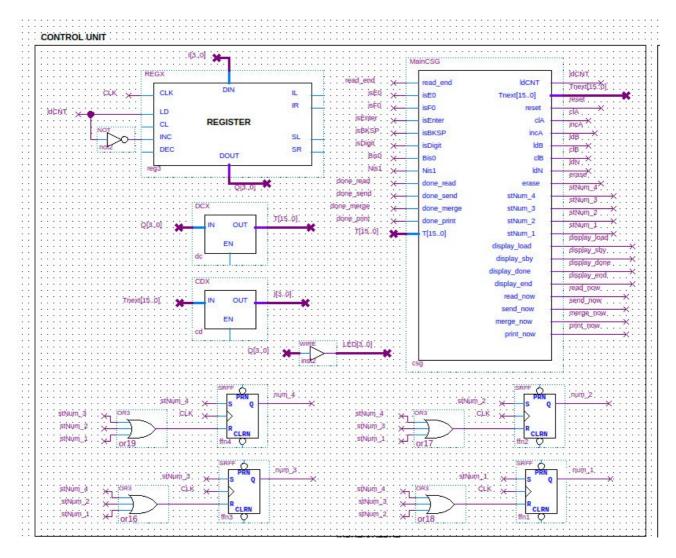
#### 2.1. Input/output pinovi



Pinovi SBA, SCA, CBA, CCA, SAB, SAC, CAB, CAC služe za komunikaciju izmeu pločica.

- CLK pin koji generiše takt.
- PS2 CLK pin koji generiše takt tastature.
- PS2 DATA podaci unešeni preko tastature.
- dataB[7..0] i dataC[7..0] predstavljaju podatke poslate sa pločica B i C na glavnu pločicu.
- LED[9..0] korišćeni za debagovanje
- HEX3[7..0], HEX2[7..0], HEX1[7..0], HEX0[7..0] ispis na sedmosegmentnom displeju.
- data outB[7..0] podaci koji se šalju pločici B.
- data outC[7..0] podaci koji se šalju pločici C.

# 2.2. Upravljačka jedinica



Unutar upravljačke jedinice realizovan je blok MainCSG za generisanje upravljačkih signala. Blok je implementiran u VHDL-u radi jednostavnost modifikacija koje su bile neophodne u toku rada.

Unutar upravljačke jedinice takođe se nalaze i registar, koder, dekoder I flip flopovi koji su bili neophodni za realizaciju.

#### HEX[7..0] LOAD SSDI display load SBY display\_sby display\_don display end CONSTX d\_code[19.,15] word\_select[1] END word\_code[23] DONE word select(0) display sby display\_end X[3..0] B[11.8] HEX[7..0] Bout[11.0] SSDI MEM8B CLK LD REGISTER INC word\_code[14, 10] HEX[7..0] SR DEC word code[22] CLK CLK CLK SAC snd Aout[11.0] FN SAC CAB\_snd N[11.0] address snd[11.0] CAB NI11..01 CL REGISTER address mrg[11.0] mem out[7.0] mem\_out[7..0] CAC address snd[11.0] SL SBA SBA address[11..0] DEC SR SCA SCA data\_out[7..0] CBA CBA select address CCA CLK CLK A>B EN SAC SRA CAB SBA CMP SCA SCA CAC CBA CBA address[11..0] CCA mem\_in[7..0]

## 2.3. Operaciona jedinica

deo operaione jedinice

#### Sledeći moduli su realizovani:

dataBI7. 01

dataC[7..0]

dataB[7..0]

dataC[7.0]

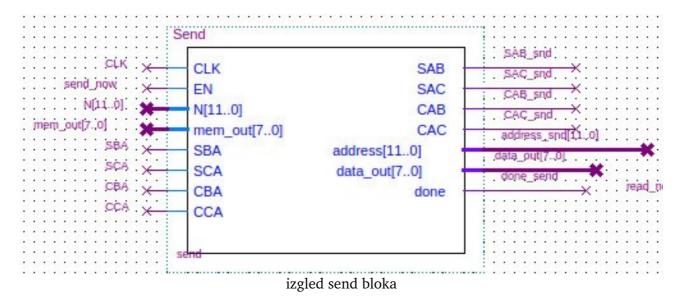
- Send omogućava slanje podataka nakon unošenja sporednim pločicama.
- Merge prihvata podatke sa sporednih pločica i spaja ih.

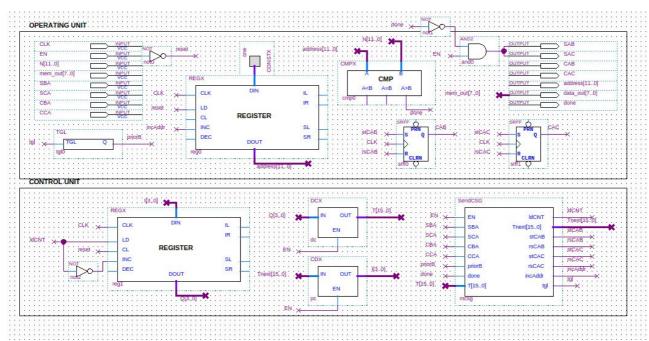
done

• Registri, multiplekseri, komparatori, memorija i ostale komponente za različite namene u skladu sa svojom konstrukcijom.

## 3. Send

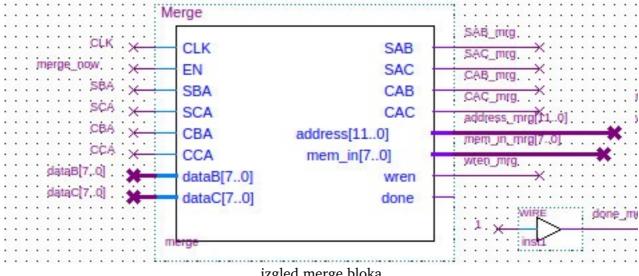
Modul send omogućava slanje podataka nakon učitavanja sa glavne pločice na sporedne.





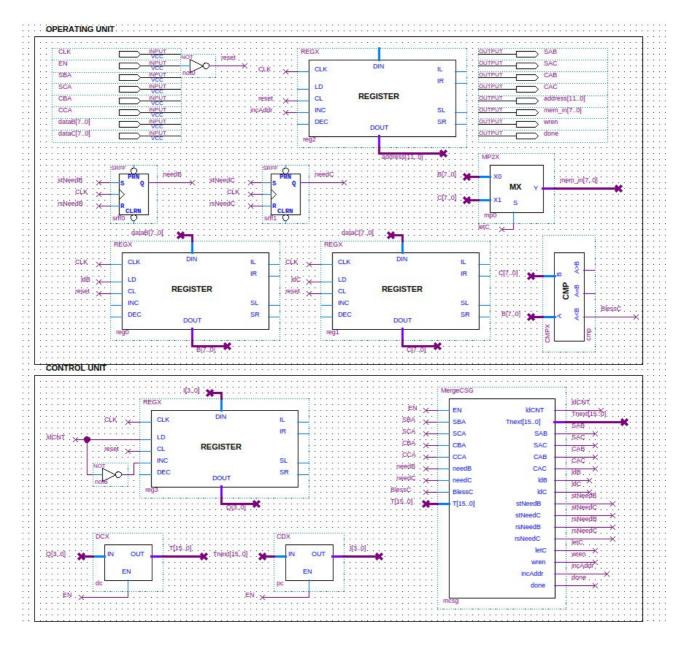
Ima svoju operacionu I upravljaČku jedinicu. Realizovan je kao malo izmenjena komunikacija sa 1. kolokvijuma.

# 6. Merge



izgled merge bloka

Ovaj blok realizovan je uz pomoć 2 prihvatna registra u kojima se čuvaju brojevi koji stižu sa sporednih pločica. Na početku se upiše po jedan element u oba registra (osim u specijalnim slučajevima N=0 i N=1), zatim se oni porede pa se manji element prosledi u memoriju, a na njegovo mesto dolazi sledeći element sa pločice iz čijeg je registra uzet podatak. Postupak se ponavlja dokle god jedna ne ostanu bez podataka za slanje. Kada se to desi, samo se svi podaci sa pločice na kojoj imamo preostale elemente proslede. Radi lakse realizacije, napravljene su operaciona I upravljačka jedinica.



merge blok

# 7.Glavni program sporedne pločice

Ima svoju operacionu i upravljaču jedinicu i input/output pinove. Sporedna pločica prvo prihvata podatke, 1 po 1, i nakon svakog učitanog podatka aktivira signal sort\_now koji govori sort bloku da krene sa sortiranjem. Nakon što učita sve podatke i sortira ih kreće da šalje podatke nazad glavnoj pločici koje će prihvatiti blok merge.

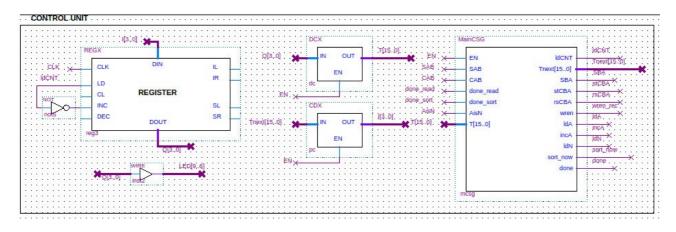
# 

7.1. Input/output pinovi

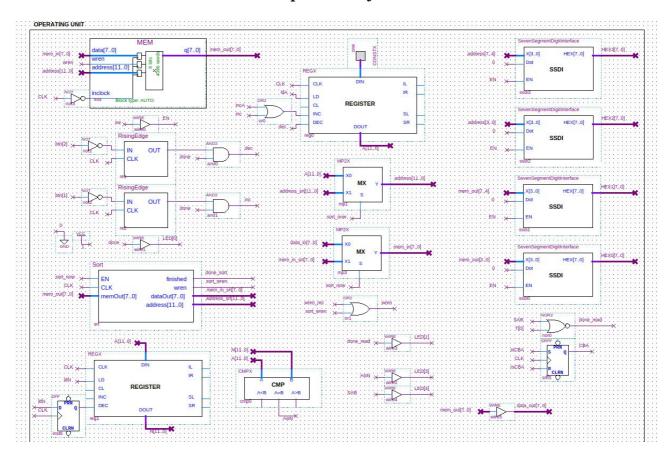
Pinovi SBA, CBA, SAB, CAB, služe za komunikaciju izmeu pločica.

- CLK pin koji generiše takt.
- data in[7..0] podaci koji stižu sa glavne pločice.
- Btn[2..1] služilo za proveru tačnosti sorta.
- data out[7..0] predstavljaju podatke koje šaljemo na glavnu pločicu.
- LED[9..0] korišćeni za debagovanje
- HEX3[7..0], HEX2[7..0], HEX1[7..0], HEX0[7..0] ispis na sedmosegmentnom displeju.

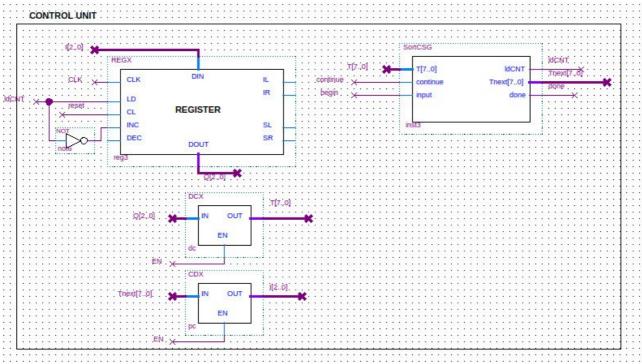
# 7.2. Upravlja**č**ka jedinica



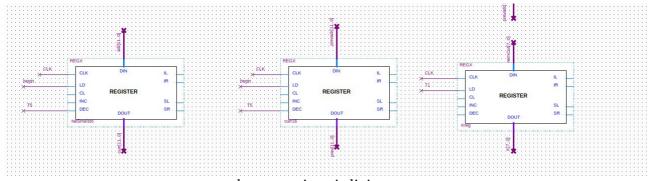
# 7.3. Operaciona jedinica



#### 8. Sort



upravljačka jedinica sorta



deo operacione jedinice sorta

#### Implementiran je insertion sort.

Prvo se novi podatak unese u registar K, zatim se prvi podatak pre unese u swap registar i ako je on veći od podatka iz K upiše se na jedno mesto iza svoje prethodne pozcije. Adresa se dekrementira i time se ponavlja postupak sve dok je podatak u swap registru veći od podatka u K ili smo došli do početka niza. Nakon toga upišemo podatak iz K na mesto ispred tog poslednjeg elementa iz swap. Imamo komparator koji pazi na granični slučaj. Kada je podatak iz K registra upisan na svoje mesto, aktivira se signal done\_sort koji obaveštava glavni program da je gotovo sortiranje.