



## هم طراحی سخت افزار و نرم افزار

(سال تحصیلی ۱۴۰۰-۱۴۰۱، نیمسال دوم)

### تمرین دوم: Finite State Machine with Datapath

#### طراحی و پیاده سازی FSMD:

۱. FSMD های مربوط به تمرین های ۷ و ۸ از فصل ۵ کتاب مرجع را طراحی نمایید.

۲. FSMD های طراحی شده در مرحله قبل را با استفاده از زبان GEZEL پیاده سازی کنید.

به منظور شبیه سازی ساختار پیاده سازی شده، نیاز است که یک datapath (dp) به صورت مجزا وظیفه مقداردهی ورودی (a) را بر عهده داشته باشد. این dp نقش testbench را ایفا می کند و در کنار dp اصلی طرح، مطابق با شکل ۱ فراخوانی می گردد. برای این قسمت نیاز است که کد با استفاده از ۱۰ مقدار مختلف از a تست شود. (با توجه به منطق استفاده شده در این کد، مقادیر a باید به صورت متوالی به کد اصلی وارد شوند، بنابراین می توانید مقداردهی a در testbench را با استفاده از یک عبارت که مقادیر متفاوتی از a را تولید کند انجام دهید).

۳. پس از آماده سازی طرح، با استفاده از دستور fdlsim، شبیه سازی را در محیط GEZEL انجام داده و خروجی های ابزار را گزارش نمایید.

۴. پس از اتمام شبیه‌سازی و اطمینان از صحت طرح، با استفاده از دستور `fdlvhd`، کد سخت‌افزاری طرح را به زبان VHDL استخراج کرده و ضمیمه گزارش خود نمایید.

```
dp filter(
    in a : ns(8);
    out r : ns(16))
{
    //Define the internals the FSM
}
fsm filter_ctl(filter)
{
}

dp TB(out a:ns(8))
{
    sfg s1{
    }
}
hardwired TB_ctl(TB) {s1;}

dp SysFilter{
    sig a: ns(8);
    sig r: ns(16);

    use filter(a,r);
    use TB(a,r);
}
system S{
    SysFilter;
}
```

شکل ۱: نمونه ساختار کد به زبان GEZEL

۵. گزارش مختصری از فرآیند انجام این تمرین به همراه تصاویری از FSM طراحی شده و خروجی برنامه در ترمینال `linux`، در قالب یک فایل PDF، به انضمام کدهای نوشته شده و فایل‌های خروجی ابزار را به صورت فشرده، همراه با نام و شماره دانشجویی در سامانه درس‌افزار بارگذاری نمایید.

موفق باشید