

# Kapitel 1

## Schaltungsentwurf/ Design des Systems

Anfangs wird die Schaltung ohne Ansteuerung durch den Mikrocontroller und ohne Peripherie auf dem ASLK-PRO-Board aufgebaut. Auffällig ist dabei, dass am SF-Pin des Multiplizierers statt der im Datenblatt angegebenen 10 V nur etwa 8,78 V anliegen. Grund dafür ist, dass die Versorgungsspannung des Multiplizierers auf dem ASLK-PRO-Board nur bei  $\pm 10\text{ V}$  liegt, anstatt der im Datenblatt vorgeschlagenen  $\pm 15\text{ V}$ . Dieser Unterschied sollte die Funktion des Multiplizierers zwar nicht beeinträchtigen, für eine bessere Verständlichkeit der Schaltung wären die  $\pm 15\text{ V}$  aber hilfreich. Der verwendete Operationsverstärker TL082B ist laut Datenblatt bis zu  $\pm 20\text{ V}$  verwendbar, sodass die erste Platine mit  $\pm 15\text{ V}$  Versorgungsspannung geplant wird.

### 1.1 Design des Schaltplans

Die im VCF verwendeten Bauteile wurden größtenteils vom Aufbau des letzten Semester bzw. dem ASLK-PRO Manual [1] übernommen. Bei der Wahl des Operationsverstärkers soll in Version 1 der Platine der gleiche OpAmp verwendet werden wie schon zuvor. Dabei wird darauf geachtet, den für Filteranwendungen etwas besseren TL082B zu verwenden. Dieser baut auf der gleichen Architektur auf, bietet aber leicht verbesserte Werte im Bereich der Input Offset Voltage und Input Offset Drift. Dadurch werden besonders im Bereich der Integration Fehler minimiert, da diese Version etwas präziser arbeitet. Das GBW und die Slew-Rate werden durch die Wahl der Version nicht beeinflusst.

Für die Digitalpotentiometer fällt die Wahl auf das von Herrn Ziemann vorgeschlagene MCP4261. Bei der weiteren Auswahl werden die mögliche Schrittzahl sowie der Speichertyp berücksichtigt. **was Speichertyp berücksichtigt?** Da zur Einstellung des Güte- und Verstärkungsfaktors sowie der Mittenfrequenz des Filters insgesamt vier Potentiometer gebraucht werden, wird ein Modul gewählt, bei dem sich zwei Potis in einem Gehäuse befinden. Der Baustein ist zudem als Potentiometer und Rheostat erhältlich, wobei das Rheostat die gewünschten strombegrenzenden Eigenschaften besitzt, während das Poti eine Spannung herausgibt. Trotzdem wird in diesem Fall die Potentiometerversion verwendet, da diese leichter in PDIP-Gehäusen erhältlich ist und sich durch das Offenlassen eines Pins (nicht der Abgriff) als verstellbarer Widerstand einsetzen lässt.

Die Ein- und Ausgänge der Potentiometer werden jeweils mit Jumpfern versehen, damit der

eingestellte Widerstandswert schnell und ohne Beeinflussung durch die restliche Schaltung gemessen werden kann. Die Multiplizierer werden an den vorgesehenen Stellen in den Biquad eingesetzt, wobei der Scale-Faktor-Pin so verschaltet wird, dass dessen Potential über einen Spindeltrimmer einstellbar ist und sich die Proportionalitätskonstante des Multiplizierers anpassen lässt. *Laut Datenblatt soll der SF – Pin des Multiplizierers auf –10 V lasergetrimmt sein. Auf der Bauschaltung – Steckplatine wird dieser Wert nie erreicht, da die Spannungsversorgung auf –10 V liegt. In Version 1 der Platine wird als Eingangsspannung  $\pm 15$  V gewählt, damit die Spannungsversorgung auf –10 V liegt.* Zum Zeitpunkt der Schaltplanerstellung ist die genaue Funktion der Hilfsspannung  $V_H$  noch nicht genau bekannt. Damit später trotzdem der optimale Wert einstellbar ist wird eine Schaltung designed, die einen Spannungswert zwischen  $\pm 15$  V ausgeben kann.

Um die Signale um die verschiedenen Filtertypen besser mit geeigneten Messinstrumenten wie einem Oszilloskop oder Spektrumanalysator aufnehmen zu können werden BNC-Stecker auf der Platine geplant. Diese Geräte haben meist BNC Steckverbindungen.

Der Microcontroller hat die Aufgabe, die Digitalpotentiometer anzusteuern und auf diesem soll außerdem später mal die Weboverfläche zur Ansteuerung des gesamten Filters laufen. Dafür wird das Modul des Raspberry Pi 2 W verwendet. Der darauf befindliche  $\mu$ C RP2350 ist eine Weiterentwicklung des RP 2040 und wurde in Europa entwickelt und ist mehr als ausreichend für diese Anwendung. Auf dem Modul befindet sich zudem ein WLAN-Chip von Infineon (CYW43439), der die drahtlose Kommunikation zwischen Eingabegerät und Filter bereitstellt (WLAN und Bluetooth).

Sowohl die Digitalpotentiometer als auch der  $\mu$ C benötigen eine Versorgungsspannung zwischen 1,8 V (bzw. 2,7 V bzw.) und 5,5 V. Da auch die Busse und allgemein Pins des  $\mu$ C auf 3,3 V betrieben werden sollte auch die Versorgungsspannung 3,3 V betragen. Um dieses Potential zu erreichen ohne sehr hohe Verluste zu generieren, wird ein Buck-Converter eingebaut, der die 15 V auf ein Niveau von 3,3 V absenkt. Zu dem Buck-Converter gehören noch ein paar externe Bauteile, die wie im Datenblatt angegeben anhand des Maximalstroms, der maximalen Eingangsspannung und der Ausgangsspannung gewählt werden.

Der verbleibende Operationsverstärker wird für die Frequenzbestimmung des Eingangssignals verwendet. Er wird als invertierender Schmitt-Trigger verschaltet und soll dafür sorgen, dass aus dem eingehenden Sinussignal ein Rechtecksignal wird. Dieses Rechtecksignal soll dann über die Nulldurchgangsmethode im  $\mu$ C die Eingangsfrequenz bestimmen.

Es wurde ebenfalls daran gedacht, an alle wichtigen Signale Testpunkte zu setzen, um in der Messung möglichst viele Möglichkeiten zu haben, die internen Prozesse des self-tuned Filters aufzunehmen und nachvollziehen zu können. Zudem können Testpunkte dabei helfen, bei Fehlern in der Planung der Platine diese Fehler zu umgehen.

Zuletzt wurden noch Mountingholes eingeplant um die Platine an etwas zu befestigen und so unter anderem die Edge-Mount BNC-Stecker verwenden zu können.

Der Schaltplan wurde darauf optimiert, besonders leserlich und nachvollziehbar zu sein.

## 1.2 Design der Platine

Beim Platinendesign muss zuerst entschieden werden, wie viele Lagen die Platine haben soll. An sich kann jeder beliebige Schaltplan auf einer zweilagigen Platine umgesetzt werden.

Dies geht allerdings auf Kosten der Platinengröße und eventuellen Störeinflüssen. Um vor allen Dingen diese beiden Sachen möglichst minimal zu halten, wurde sich für vierlagiges Layout entschieden, da dies das Routing erheblich einfacher macht und die Kosten nur geringfügig erhöht.

Platzbedingte Vorteile der Vierlagigen Platine bestehen vor allen Dingen darin, dass die verwendeten Bauteile näher an einander platziert werden können, ohne dass sich die dazwischenliegenden Leiterbahnen behindern. Dieser Vorteil wirkt sich noch stärker auf PCBs mit SMD-Komponenten aus, auf diese wurde allerdings in der ersten Iteration absichtlich verzichtet, da der Umgang mit THT-Bauteilen einfacher ist und diese bei eventuellen Anpassungen leichter auszutauschen sind.

Die allgemeine Aufteilung der verschiedenen Lagen wird wie folgt zugeteilt.

#### 1. Layer 1: Signallayer

Die oberste Schicht der Platine dient hauptsächlich dem Signallayer. Hierbei sollen so weit es geht alle an der Filterung beteiligten Signalleitungen über diese Ebene geleitet werden. Auch wenn der in dieser Arbeit beleuchtete Frequenzbereich noch nicht sehr anfällig für Störungen von Bussignalen oder ähnlichem ist, wird darauf geachtet, diese so gering wie möglich zu halten.

#### 2. Layer 2: Groundlayer

Aus diesem Grund wird direkt unter dieser störungsanfälligen Platinebene eine durchgehende Massefläche platziert. Diese Schicht bleibt ununterbrochen, sodass das Ground-Potential über die THT-Pins beziehungsweise Vias an jeder Stelle der Platine einfach erreichbar ist.

#### 3. Layer 3: Powerlayer

Diese Schicht dient nur der Spannungsversorgung der Bauteile auf der Platine. Die  $-15\text{ V}$  sowie die  $3,3\text{ V}$  werden dabei ganz normal geroutet, die  $15\text{ V}$  verlaufen auf dem ganzen Rest der Ebene, da dieses Potential sowohl die Operationsverstärker betreibt, als auch die  $3,3\text{ V}$  von diesem Signal aus abgehen. Dies ist die einzige Ebene, in der die Zone nicht auf Ground gelegt wird.

#### 4. Layer 4: Signallayer

Die unterste Schicht dient als Ausweichmöglichkeit für sich kreuzende Signale. Ansonsten soll sie hauptsächlich für das Routing von Bussignalen verwendet werden. In Version 1 wurde darauf noch nicht so genau geachtet, in der Endversion (!!) schon.

Weitere Besonderheiten beim Platzieren der Komponenten sind, dass das Kommunikationsmodul des  $\mu\text{C}$  ganz am Rand der Platine gesetzt wurde, um die Abschirmung der Antenne durch die Kupferflächen der Platine zu vermeiden. (kann man das so schreiben?)

Bei der Platzierung des Buck-Converters und der dazugehörigen weiteren Komponenten wird darauf geachtet, dass diese wie im Datenblatt beschrieben auf dem PCB platziert werden. Aufgrund von Platzmangel hat sich das Layout trotzdem etwas verändert.

Da in der linken oberen Ecke der Platine noch etwas Platz ist, wird für einen einfachen Zugang auf die Dokumentation des Projekts ein QR-Code zum Git-Repository der Arbeit hinzugefügt.

TL082B ist präziser / besser für filter geeignet als TL082 oder TL082A (advanced version)  
kupferlagenbeschreibung.

## 1.3 Design des Codes

### 1.3.1 Design der Website