



HSB

Hochschule Bremen
City University of Applied Sciences

HOCHSCHULE BREMEN
FAKULTÄT 4: ELEKTROTECHNIK UND INFORMATIK

Implementierung eines selbsteinstellenden Filters auf Basis eines spannungsgesteuerten Biquad-Filters

Nils Renner (5197659)

Prüfer

Prof. Dr.-Ing. Mirco Meiners
Prof. Dr. Sören Peik

Inhaltsverzeichnis

1	Einleitung	1
1.1	Vorbetrachtung	1
1.2	Beschreibung der Bachelorarbeit	1
1.3	Aus dem Exposé	2
1.3.1	Forschungsthema	2
1.3.2	Zielsetzung	2
2	Tools	5
3	Theoretische Grundlagen	7
3.1	Grundlagen und mathematische Herleitung des Biquad-Filter	8
3.2	Einfluss der Bauteilgrößen und Parameter auf das Filterverhalten	10
3.3	Zusammenfassung des bisherigen Standes und offene Fragen	11
4	Weiterführende Theorie	13
4.1	Phasenregelkreis	13
4.2	Analoger Multiplizierer	14
4.2.1	Simulation	16
4.3	Multiplizierer als Phasendetektor	17
4.3.1	V_H	21
4.3.2	Simulation	21
4.3.3	Simulation von Eingangssignalen unterschiedlicher Frequenz	23
4.4	Aufbau und Steuerung des Voltage Controlled Filters	25
4.4.1	Abbinde zu PLLs	25
4.4.2	Voltage Controlled Filter	26
4.4.3	Grenzfrequenzbestimmung des VCF	27
4.4.4	Ermittlung der Grenzfrequenz bei unbekannten Parametern	31
4.5	Einfluss des VCF auf die Filterfrequenz und praktische Parametersteuerung	32
4.6	Sensitivitätsanalyse von Filter und Detektor	32
4.6.1	Sensitivität des Phasendetektors	32
4.6.2	Sensitivität des VCFs	33
4.7	Theoretische und praktische Begrenzungen des Self-Tuning-Bereichs eines aktiven Filters	34
4.7.1	Bestimmung der Maximalen Grenzfrequenz eines aktiven Filters	34
4.7.2	Bestimmung des maximalen Tune-Bereich des hier verwendeten Filter	35
4.8	Frequenzdetektion des Eingangssignals	35
5	Simulation	37
5.1	Frequenzsweep	37
5.2	Ermittlung der Grenzfrequenz	37

5.3	Filterbereich des Filters	37
6	Schaltungsentwurf/ Design des Systems	39
6.1	Design des Schaltplans	39
6.2	Design der Platine	40
6.3	Design des Codes	41
6.3.1	Design der Website	41
7	Aufnahme der Messergebnisse	43
8	Auswertung	45
9	Fazit und Ausblick	47

Abbildungsverzeichnis

3.1	Multiple-Feedback-Biquad [2]	8
3.2	Invertierender Integrator	8
3.3	invertierender Addierer	9
4.1	Einfacher Aufbau eines Phasenregelkreises [6]	13
4.2	Blockschaltbild des analogen Multitpliziers	14
4.3	Funktionelle Realisierung eines Analogmultiplizierers Quelle: Wikipedia	14
4.4	Multiplikation von DC-Spannungen	17
4.5	Multiplizierer...	17
4.6	Duchschnittliche Ausgangsspannung des Multiplizierers gegen den Phasen- winkel [8]	19
4.7	Phasengänge der vier Ausgänge des Biquads	20
4.8	Teilschaltung: Phasendetektor	20
4.9	Singalverhalten bei unterschiedlichen Phasenverschiebungen zwischen den Eingangssignalen X_1 und Y_1	21
4.10	Singalverhalten bei unterschiedlicher Verschaltung des Integrators	22
4.11	Singalverhalten bei unterschiedlichen Eingangsfrequenzen	24
4.12	Abhängigkeit zwischen der Steuerspannung V_c und der Phasendifferenz . .	25
4.13	Teilschaltung: Spannungsgesteuerter Integrator	26
4.14	Systemtheoretische Darstellung des VCF ohne Phasendetektor	27
4.15	Vereinfachter Schaltplan zur Herleitung von ω_0	28
4.16	Singalverhalten bei diskreter Änderung der Frequenz anhand der Phasenlage	29
4.17	Ungedämpfte Schwingung der Frequenz und Phasenlage	30
4.18	Ungedämpfte Schwingung der Frequenz und Phasenlage	31

Kapitel 1

Einleitung

1.1 Vorbetrachtung

Durch das Modul ANS im letzten Semester wurde das Arbeiten mit klassischen Analogen Filtern durch das Experiment 4 aus dem ASLK-Manual erlernt

Durch Berechnungen und Ausprobieren wurden analoge Filter entworfen und an die gewünschten Werte angepasst.

So ergaben sich Filter mit fester Frequenz, da die Bauteilgrößen einmal angenommen wurden (mit Ausnahme der zwei Potis) und sich daraus die Frequenz ergab

In Experiment 5 des ASLK-Manuals soll es um selbsttuned Filter, also sich selbst automatisch anpassende/einstellende Filter gehen.

1.2 Beschreibung der Bachelorarbeit

In der Praxis schanken Bauteile (Temperatur, Alterung, Toleranzen).

Diese Probleme haben Filter, die sich selbst einstellen nicht, da sie nicht rein von den physikalischen Parametern der eingebauten Bauteile abhängen sondern einen gewissen Spielraum bieten, diese Imperfektionen auszugleichen.

Ziel ist es, dass der Filter selbstständig seine Mittenfrequenz nachstimmen kann. Dafür braucht er eine Referenzfrequenz und einen Mechanismus, der prüft, ob der Filter noch auf der richtigen Frequenz liegt, oder weggedriftet ist.

Vorgehen: lernen wie man einen geregelten Oszillator verwendet um Ref-Frequenz zu erzeugen. Ref-Frequenz wird verwendet um Filter automatisch auf die Sollfrequenz einzustellen. Experiment ist also eine Kombination aus Regelungstechnik und Exp 4 (klassische Filtertheorie)

Selbst anpassende Filter sind ein wichtiger Bestandteil der Filterungstechnik heutzutage, da da immer vorhandene Bauteiltoleranzen eine geringere Rolle spielen und aufgrund des Schaltungsdesigns weniger stark ins Gewicht fallen. Vieles innerhalb des Control Loop kann heutzutage durch einen digitalen Microcontroller durchgeführt werden, während der Filter immernoch analog bleibt. So kann die Frequenz sehr präzise auf den exakt eingestellten Wert abgestimmt werden (ohne auf Auswirkungen durch Bauteiltoleranzen zu achten). Wichtig: unsere Schaltung ist bisher nur zum Detektieren der Frequenz. Also wird einfach auf die einkommende Frequenz abgestimmt. Vielleicht kommt noch ein Modus für gezielte Frequenzen dazu? Ist das sinnvoll?

1.3 Aus dem Exposé

1.3.1 Forschungsthema

Frequenzadaptive Filter werden in der heutigen Zeit immer wichtiger, da sie durch ihr Design die Auswirkungen von Bauteiltoleranzen in der Praxis deutlich reduzieren. Das trägt dazu bei, den Einsatz von teuren Spezialkomponenten zu minimieren und zeitgleich die Flexibilität von Systemen erheblich zu erhöhen. Auch die Entwicklungen im Bereich 5G und Industrie 4.0 tragen zur Bedeutung dieser Technologie bei, da das Datenaufkommen und zugleich die Anforderungen an Verlässlichkeit stetig steigen. Noch nie war das Datenaufkommen höher, sodass nach günstigen, verlässlichen Lösungen gesucht wird. Self-Tuned Filter bieten hier eine vielversprechende Lösung, um kostengünstige und belastbare Systeme zu realisieren.

Auch im Kontext der geopolitischen und wirtschaftlichen Veränderungen spielt diese Arbeit eine Rolle. Lieferkettenprobleme und politische Unsicherheiten der letzten Jahre verdeutlichen, wie wichtig europäische Unabhängigkeit ist. Durch den Einsatz von Open-Source-Software und europäischer Hardware (wie dem RP2350) wird die Souveränität von Europa als Wirtschaftszentrum gestärkt.

Diese Bachelorarbeit untersucht die Entwicklung und Implementierung eines selbsttastellenden Filters auf Basis eines spannungsgesteuerten Biquad-Filters (VCF). Ziel ist es, die automatische Anpassung der Grenzfrequenz mithilfe eines Mikrocontrollers und digitaler Steuerung zu realisieren, um die praktischen Auswirkungen von Bauteiltoleranzen zu minimieren. Der Entwurf umfasst Schaltungsdesign, Hard- und Softwareentwicklung sowie Evaluierung mit Messungen. Das Projekt orientiert sich an Referenzdesigns aus dem ASLK PRO-Manual und setzt aktuelle Methoden der digitalen Signalverarbeitung zur Grenzfrequenzanalyse ein.

1.3.2 Zielsetzung

Die zentrale Fragestellung dieser Arbeit lautet: „Wie kann ein spannungsgesteuerter Biquad-Filter selbstständig und robust an wechselnde Eingangssignal-Frequenzen angepasst werden?“ Im Rahmen dieser Bachelorarbeit soll durch simulationstechnische und messtechnische Untersuchungen aufgezeigt werden, welche Funktionen und Bausteine im System dafür verantwortlich sind. Dadurch wird ein vertieftes Verständnis für Phasenschleifen (PLLs) und Self-Tuned Filter geschaffen.

Die Aufgaben werden gemäß der MoSCoW-Methode priorisiert, um eine klare Strukturierung und Fokussierung zu gewährleisten:

Must have:

- Entwicklung einer funktionsfähigen Schaltung inklusive passendem PCB auf Basis des im ASLK-PRO Manual beschriebenen Self-Tuned Biquad
- Programmierung des Mikrocontrollers zur Steuerung der bauteilbedingten Grenzfrequenz, der Güte und der Verstärkung des Filters

Should have:

- Entwicklung einer App oder webbasierten Oberfläche zur Visualisierung und komfortablen Steuerung des Filters

Could have:

- Einfache Frequenzbestimmung des Eingangssignals über einen Nulldurchgangszähler zur schnellen Übersicht über die getunte Frequenz
- Erweiterte Frequenzanalyse mittels FFT, voraussichtlich mit Einsatz eines vorprogrammierten FFT-Moduls
- Design und Konstruktion eines Gehäuses für das Gesamtsystem

Kapitel 2

Tools

Im Rahmen dieser Bachelorarbeit kommen viele verschiedene Softwarewerkzeuge für Simulation, Messung, Schaltungsdesign und Darstellung von Messergebnissen zum Einsatz.

Zu den wichtigsten Tools zählt die ECAD-Software KiCad 9. Dieses Open-Source-Programm wird unter anderem vom CERN und einer internationalen Entwicklergemeinschaft weiterentwickelt. Es umfasst eine umfangreiche Komponentenbibliothek, einen integrierten Schaltplan- und PCB-Editor, 3D-Visualisierung, zahlreiche Exportformate sowie einen eingebetteten SPICE-Simulator für die Analyse analoger Schaltungen.

KiCad wird in dieser Thesis hauptsächlich für den Schaltplanentwurf, den Platinenentwurf sowie für die Simulation der Gesamt- und Teilsysteme verwendet. (Da im SPICE-Simulator von KiCad nicht alle Analysetypen zur Verfügung stehen, kann es erforderlich sein, für die Gesamtsimulation auf LTspice auszuweichen.)

!!!ACHTUNG!!! Das stimmt nicht; ngspice, der SPICE-Kern in KiCAD hat alles, was LTspice auch hat. Schauen Sie im Handbuch von ngspice nach.

Die Datenaufnahme der realen Messwerte erfolgt mithilfe eines RedPitaya STEMLab. Dies ist ein (in Europa entwickeltes,) vielseitiges Messgerät, das unter anderem die Funktion eines Oszilloskops, Signalgenerators und Spektrumanalysators in sich vereint. Es basiert auf einer (Open-Source - ich denke nicht) FPGA Entwicklungsplattform. Nach Abschluss einer Messung exportiert der RedPitaya (nein, der Benutzer kann die Messdaten exportieren, nicht das STEMLab) die Messdaten als CSV-Datei, welche anschließend zur weiteren Auswertung genutzt wird.

Zur visuellen Aufbereitung und Analyse der Messergebnisse wird Python 3.12 in der Open-Source Entwicklungsumgebung Spyder eingesetzt. Darüber hinaus wird Python zur systemtheoretischen Analyse des Gesamtsystems verwendet. (Sollte sich dabei eine unzureichende Funktionalität ergeben, kann alternativ auf MATLAB/Simulink zurückgegriffen werden.)

Die Programmierung des Mikrocontrollers erfolgt im Editor Thonny, einer kostenlosen Open-Source Plattform für Python. (Alternativ kann auch die Arduino IDE in der Programmiersprache C verwendet werden.)

Die Dokumentation der Thesis erfolgt in \LaTeX Die enthaltenen Schaubilder und elektronischen Schaltpläne werden ebenfalls in \LaTeX TikZ/PGF realisiert.

Zur Versionsverwaltung und Datensicherung werden Git und GitHub eingesetzt.

Kapitel 3

Theoretische Grundlagen

In diesem Teil werden die bislang im Studium erlangten Kenntnisse noch einmal aufgegriffen. Bei der Dokumentation dieser wurden allerdings auch immer wieder neue Erkenntnisse gewonnen.

Konventionelle Filterschaltungen basieren meist auf Kondensatoren und Induktivitäten. Während Kondensatoren sehr kompakt aufgebaut und problemlos in integrierten Schaltungen realisiert werden können, stellen Induktivitäten in dieser Hinsicht eine Herausforderung dar. Induktivitäten sind groß und lassen sich nur schwer miniaturisieren, was den Einsatz in modernen elektronischen Systemen erschwert. (Zudem weisen Induktivitäten parasitäre Eigenschaften auf, die das Filterverhalten negativ beeinflussen können.)

Eine gute Lösung für diese Problematik sind Operationsverstärker (OpAmps), die durch die externe Verschaltung von Kondensatoren und Widerständen die Funktion von Induktivitäten übernehmen können. Durch die geschickte Kombination dieser drei Bauelemente lassen sich vielfältige Filterstrukturen auf kleinem Raum realisieren. Filter auf Basis von Operationsverstärkern werden als aktive Filter bezeichnet, da sie im Gegensatz zu passiven Filtern eingehende Signale verstärken können und deshalb eine externe Spannungsversorgung benötigen, um den Operationsverstärker mit Energie zu versorgen.[1]

Eine dieser aktiven Filterstrukturen ist der sogenannte Biquad-Filter, der in der Lage ist, verschiedene Filtertypen wie Tiefpass, Hochpass, Bandpass und Bandsperre innerhalb einer Schaltung bereitzustellen.

Der Biquad-Filter ist wie der Name schon andeutet ein Filter zweiter Ordnung, der aus zwei Integratoren und zwei Addierern besteht. Durch die Verschaltung dieser OpAmps wie in Abbildung 3.1 zu erkennen, liegt am Ausgang jedes OpAmps ein Signal vor, was eine andere Filtercharakteristik aufweist. Durch die Wahl des Ausgangs kann somit die gewünschte Filterung ausgegeben werden.

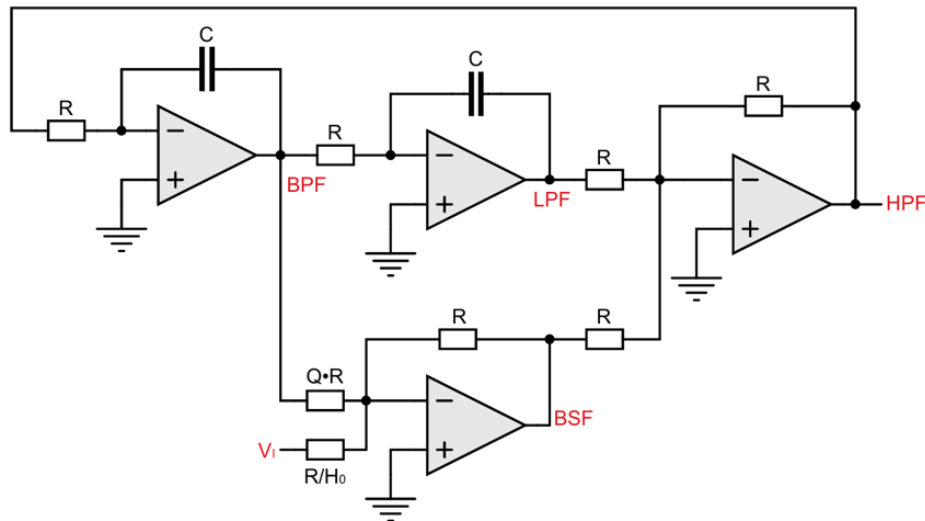


Abbildung 3.1: Multiple-Feedback-Biquad [2]

3.1 Grundlagen und mathematische Herleitung des Biquad-Filter

Zur mathematischen Beschreibung des Systems werden die Übertragungsfunktionen der einzelnen Filtertypen mittels der Laplace-Transformation, unter Verwendung des idealisierten OpAmp-Modells, hergeleitet. Damit gilt für den Integrierer:

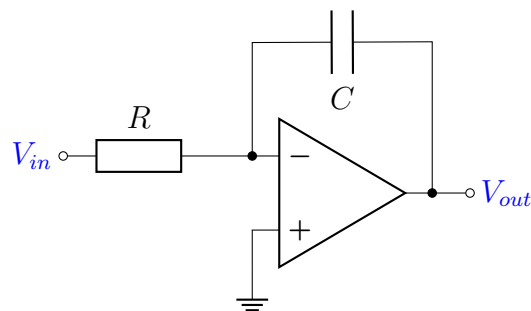


Abbildung 3.2: Invertierender Integrator

$$V_{out}(s) = -\frac{V_{in}(s)}{sRC} \quad (3.1)$$

Und für den invertierenden Addierer:(erst noch den inv. Verstärker?)

$$V_{out} = -R_2 \left(\frac{V_1}{R_{11}} + \frac{V_2}{R_{12}} + \frac{V_3}{R_{13}} \right) \quad (3.2)$$

Durch die Kombination dieser beschriebenen Teilschaltungen lassen sich die Übertragungsfunktionen der einzelnen OpAmp-Ausgänge herleiten:

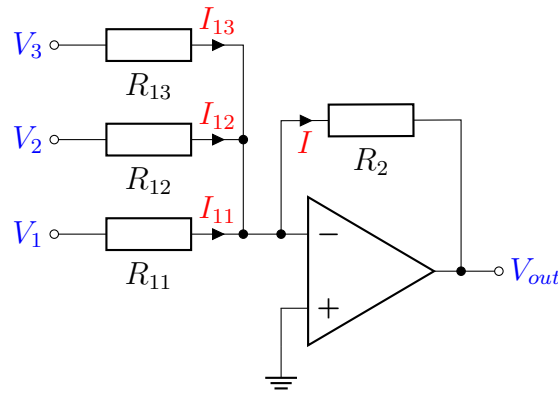


Abbildung 3.3: invertierender Addierer

$$V_1 = -(V_3 + V_4) \quad (3.3)$$

$$V_2 = -\left(\frac{1}{s} \omega_0 \cdot V_1\right) \quad (3.4)$$

$$V_3 = -\left(\frac{1}{s} \omega_0 \cdot V_2\right) \quad (3.5)$$

$$V_4 = -\left(\frac{V_2}{Q} + H_0 \cdot V_i\right) \quad (3.6)$$

Werden diese Gleichungen nun so ineinander eingesetzt, dass sie dem Schaltbild des Biquad-Filters entsprechen, lassen sich die Übertragungsfunktionen der vier Filtertypen herleiten. Die einzelnen Schritte der Herleitung werden im Abschlussbericht des Moduls ANS [3] ausführlicher besprochen.

- Tiefpass:

$$\frac{V_3}{V_i} = \frac{H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (3.7)$$

- Hochpass:

$$\frac{V_1}{V_i} = \frac{H_0 \frac{s^2}{\omega_0^2}}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (3.8)$$

- Bandpass:

$$\frac{V_2}{V_i} = \frac{-H_0 \frac{s}{\omega_0}}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (3.9)$$

- Bandsperre:

$$\frac{V_4}{V_i} = \frac{-H_0 \left(1 + \frac{s^2}{\omega_0^2}\right)}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (3.10)$$

Gut zu erkennen ist hierbei, dass alle Übertragungsfunktionen den gleichen Nenner besitzen. Der Zähler unterscheidet sich je nach Filterart.

3.2 Einfluss der Bauteilgrößen und Parameter auf das Filterverhalten

Die Werte der im Biquad eingesetzten Widerstände und Kondensatoren bestimmen die charakteristischen Größen des Filters. Insbesondere beeinflussen sie die Grenzfrequenz ω_0 , die Filtergüte Q und die maximale Verstärkung H_0 . Durch die gezielte Auswahl der Bauteilwerte lässt sich das Filterverhalten auf die spezifischen Anforderungen einer Anwendung abstimmen.

Die Grenzfrequenz ω_0 ergibt sich bei idealisierten Schaltungen nach folgender Formel:

$$\omega_0 = \frac{1}{RC} \quad (3.11)$$

Durch genauere Betrachtung in der Vorbereitungsphase auf diese Thesis fiel auf, dass R sich nur durch den Wert der beiden Vorwiderstände der Integratoren ergibt, nicht aber durch die Widerstände der Addierer. Dieser Zusammenhang war vorher nicht klar, wesswegen im damaligen Schaltungsdesign die Kondensatoren geändert wurden (Anstatt 8 Widerstände) um die Grenzfrequenz zu verschieben. C beschreibt die Kapazität der beiden Kondensatoren in den Integratoren. Der durch die Gleichung 3.11 gezeigte Zusammenhang kann nun dafür verwendet werden, die Grenzfrequenz auf den gewünschten Wert einzustellen.

Der Gütefaktor beeinflusst im Zeitbereich die Resonanz und Dämpfung des Filters. Je nach Wert von Q lassen sich drei unterschiedliche Dämpfungsfälle anhand der Impulsantwort unterscheiden:

- **Schwingfall** ($Q > \frac{1}{2}$): Komplex-konjugierte Pole, gedämpftes Schwingungsverhalten:

$$s_{1,2} = -\frac{\omega_0}{2Q} \pm j\omega_0 \sqrt{1 - \frac{1}{4Q^2}}$$

- **Aperiodischer Grenzfall** ($Q = \frac{1}{2}$): Doppelter reeller Pol, kritische Dämpfung:

$$s_{1,2} = -\omega_0$$

- **Kriechfall** ($Q < \frac{1}{2}$): Zwei reelle Pole, träges (überdämpftes) Verhalten:

$$s_{1,2} = -\frac{\omega_0}{2Q} \pm \omega_0 \sqrt{\frac{1}{4Q^2} - 1}$$

Die Filtergüte Q beeinflusst ebenfalls das Frequenzverhalten des Filters. Für die Güte unterscheidet sich der Zusammenhang zwischen Güte und Bandbreite je nach Filtertyp. Bei Hoch- und Tiefpassfiltern charakterisiert Q die Flankensteilheit im Übergangsbereich um die Grenzfrequenz. Eine Erhöhung des Gütefaktors führt zu einer steileren Filterflanke und zu einer stärkeren Dämpfung außerhalb des Durchlassbereichs. Zudem ergibt sich ab einer Güte von $Q > 0,707$ eine Resonanzüberhöhung (Überschwinger) nahe der Grenzfrequenz.

Im Gegensatz dazu verfügen Bandpass- und Bandsperfilter über eine deutlich ausgeprägte Mittenfrequenz ω_0 , welche das Zentrum des Durchlass- bzw. Sperrbereichs markiert. Die

Bandbreite $\Delta\omega$ beschreibt den Abstand zwischen den beiden -3 dB-Grenzfrequenzen. Die folgende Gleichung beschreibt den Zusammenhang zwischen Güte, Bandbreite und Mittenfrequenz.[4]

$$\Delta\omega = \frac{\omega_0}{Q} \quad (3.12)$$

Eine größere Güte Q führt also zu einer schmaleren Bandbreite und zu einer stärker ausgeprägten Verstärkung bzw. Dämpfung um die Mittenfrequenz.

**hier könnte noch eine schöne überleitung zur NS und PS in der s-Ebene hinein.
-> gehe ich darauf später noch mal ein?**

Der Verstärkungsfaktor H_0 wirkt sich hingegen nur auf die Amplitudenhöhe des Filters aus, ohne die Frequenzcharakteristik zu verändern. Ein höherer Verstärkungsfaktor führt zu einer stärkeren Signalverstärkung im Durchlassbereich des Filters.

sollte hier die bestimmung der Grenzfrequenz hin? => habe das allerdings zur vorbereitung gemacht und nicht im 6. Semester

3.3 Zusammenfassung des bisherigen Standes und offene Fragen

Kapitel 4

Weiterführende Theorie

In der Überprüfung des Biquad-Filters spielte die Phase nur eine untergeordnete Rolle. Im Folgenden wird durch Detektierung der Phase ein selbsteinstellenden Filter zu designen.

Anfangs wird dabei die Funktionsweise der einzelnen Bausteine des selfe Tuned Filters besprochen. Dabei werden die theoretisch abgeleiteten Eigenschaften der einzelnen Bauteile mittels Simualtion verifiziert und visuell durch Plots unterstützt. Zur Veranschaulichung wird anfangs auch auf den sehr ähnlich funktionierenden Phasenregelkreis (PLL) eingegangen, um später über den Voltage Controlled Filter zueinem gesamtverständnis des Systems zu gelangen.

4.1 Phasenregelkreis

Bei einen Phasenregelkreis, im englischen auch PLL (Phase Locked Loop) genannt, handelt es sich um eine geschlossene Rückkopplungsschleife. In dieser wird die Phase eines internen Signals wie dem Ausgang eines Voltage-Controlled Oscillators (VCO) an die Phase eines stabielen, externen Referenzsignals angepasst. Sobald die Signale synchon (locked) zu einander verlaufen besitzen internes und Referenzsignal die gleiche Frequenz. Sobald die Frequenz des Referenzsignals verändert wird, versucht die elektronische Schaltung die Synchronisation aufrecht zu erhalten. Das Ausgangssignal des VCO kann dem eingehenden Steuersignal also über einen gewissen Frequenzbereich folgen.[5]

Der einfache Aufbau eines Phasenregelkreis besteht aus einem Phasen Detektor, einem Loopfilter und einem VCO. Diese werden wie in der folgenden Abbildung dargestellt angeordnet.

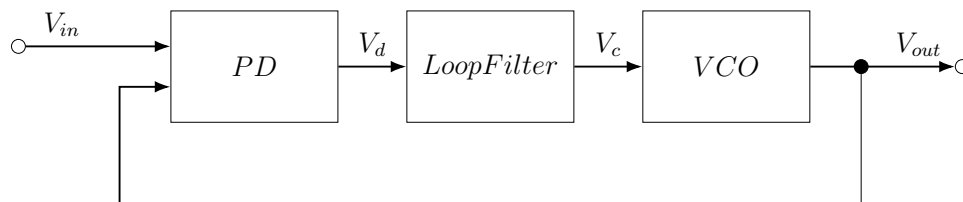


Abbildung 4.1: Einfacher Aufbau eines Phasenregelkreises [6]

Dabei bestimmt der Phasendetektor die Phasendifferenz zwischen dem Referenzsignal und dem Ausgangssignal des VCOs. Dieses Signal wird im darauffolgenden Loopfilter geglättet, sodass die bei der Phasendetektion entstehenden Hochfrequenzanteile unterdrückt werden.

Der anschließende VCO gibt anhand seiner Eingangsspannung eine Frequenz aus, die proportional zu seiner Eingangsspannung ist. Stimmt diese Ausgangsfrequenz nun mit der Frequenz des Referenzsignals überein ist der PLL locked.[5]

Im folgenden werden die ersten beiden Bausteine des PLLs genauer betrachtet. Um jedoch den Phasendetektor zu verstehen muss zuerst die Funktionsweise des analogen Multiplizierers erläutert werden.

4.2 Analoger Multiplizierer

Der wichtigste Baustein innerhalb des Phasendetektors ist der analoge Multiplizierer. Wie der Name schon verrät bildet ein Analogmultiplizierer das Produkt aus zwei anliegenden Signalen nach dem Schema: $x = a \cdot b$.

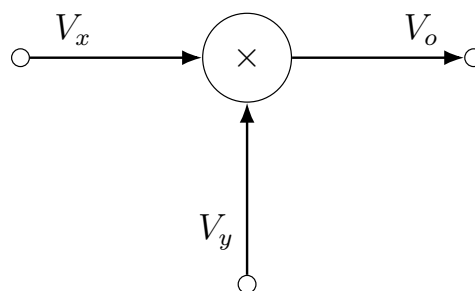


Abbildung 4.2: Blockschaltbild des analogen Multiplizierers

Wie bereits durch das bisherige Studium bekannt ist, können arithmetische Operationen wie Addition, Subtraktion und Integration mittels Operationsverstärkern mit entsprechender Verschaltung durchgeführt werden. Die Multiplikation zweier Signale lässt sich hingegen nicht so einfach über eine einfache analoge Schaltung realisieren. Eine mögliche Lösung dieses Problems ist der Umweg über den natürlichen Logarithmus und die Exponentialfunktion e^x . Über diesen Umweg kann die Multiplikation als einfache Addition durchgeführt werden.

$$x = a \cdot b = e^{\ln(a \cdot b)} = e^{\ln(a) + \ln(b)}$$

Dieser Zusammenhang wird durch folgendes Blockschaltbild verdeutlicht:

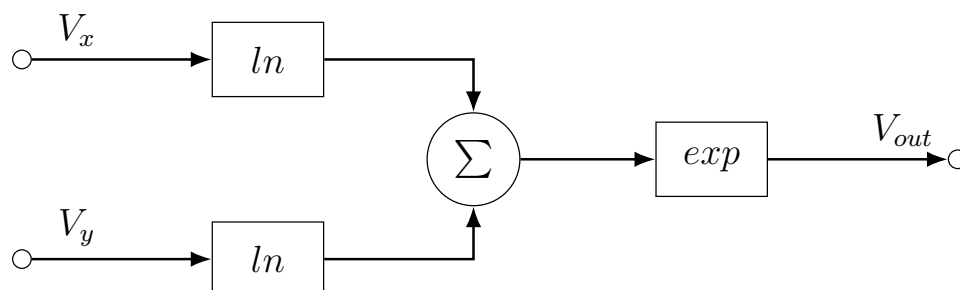


Abbildung 4.3: Funktionelle Realisierung eines Analogmultiplizierers **Quelle: Wikipedia**

Da der Logarithmus nicht für negative Zahlen definiert ist, können nur positive Eingangssignale multipliziert werden. Aus diesem Grund werden Multiplizierer dieses Typs auch

Ein-Quadranten-Multiplizierer genannt. In vielen Anwendungen sollen allerdings auch negative Eingangsspannungen zu einem korrekten Ergebnis führen.

Eine Methode um dies zu erreichen ist, dass wenn ein negatives Vorzeichen auftritt, das Vorzeichen am Ein- und Ausgang des Multiplizierers umzukehren. Leider ist diese Methode als Schaltung sehr umständlich umzusetzen und eher langsam, was für höherfrequente Anwendungen unpraktisch ist. Eine weitere Methode besteht darin, zu den Eingangsspannungen konstante Gleichspannungen zu addieren, sodass die tatsächlichen Eingangsspannungen immer im positiven Bereich bleiben. Die Gleichung für die Ausgangsspannung lautet dann

$$V_{out} = \frac{(V_x + V_{xk})(V_y + V_{yk})}{E} \quad (4.1)$$

wobei

- V_x und V_y die Eingangssignale darstellen,
- V_{xk} und V_{yk} die konstanten Gleichspannungen sind,
- E die Proportionalitätskonstante beschreibt, in der Praxis häufig als 10V angewendet.

Die Proportionalitätskonstante E findet sich in den meisten Gleichungen zur Beschreibung des Ausgangs eines Multiplizierers. Sie sorgt dafür, dass das Ausgangssignal innerhalb des gewünschten Spannungsbereich bleibt und auch starke Verstärkungen korrekt im Pegel der Ausgangsspannung zu sehen sind. Das gewünschte Ausgangssignal $\frac{V_x V_y}{E}$ ergibt sich also aus

$$\frac{V_x V_y}{E} = V_{out} - V_x \frac{V_{yk}}{E} - V_y \frac{V_{xk}}{E} - \frac{V_{xk} V_{yk}}{E} \quad (4.2)$$

Liegt die Eingangsspannung V_x im Bereich $-E \leq V_x \leq +E$ kann keine negative Spannung am Eingang des Multiplizierers anliegen, wenn die konstante Spannung $V_{xk} = E$ gesetzt wird. Gleiches gilt auch für den zweiten Eingang. Bei Anwendung dieses Zusammenhangs auf die bekannten Gleichungen ergibt sich für den Ausgang eines Vier-Quadranten-Multiplizierers folgende Gleichung

$$V_{out} = \frac{V_x V_y}{E} = \frac{(V_x + E)(V_y + E)}{E} - V_x - V_y - E \quad (4.3)$$

Wobei sie sich für die Umsetzung als Blockschaltbild so erweitert

$$V_{out} = \frac{V_x V_y}{E} = 4 \cdot \frac{\frac{1}{2}(V_x + E) \cdot \frac{1}{2}(V_y + E)}{E} - V_x - V_y - E \quad (4.4)$$

BSB Seite 359 in Halbleiter Schaltungstechnik [7]

Formel für den Multiplizierer in der Praxis, weiß noch nicht ob ich das brauche, kommt darauf an, ob ich hinterher erklären muss wieso die Multiplikation nicht 100% korrekt funktioniert.

In dieser Bachelorarbeit wird ein MPY634 von Texas Instruments verwendet. Die allgemeine Übertragungsfunktion des MPY634 ist im Lauter wie folgt

$$V_{out} = A \left[\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (Z_1 - Z_2) \right], \quad (4.5)$$

wobei

- A die offene Verstärkung (open-loop gain) des internen Verstärkers darstellt (typisch 85 dB),
- SF der Skalierungsfaktor (scale factor) ist, der ab Werk auf 10 V lasergetrimmt ist, aber durch Anschluss eines Potentiometers zwischen Pin SF und $-V_S$ im Bereich von 3 V bis 10 V einstellbar bleibt,
- X , Y und Z jeweils differenzielle Eingangsspannungen sind.

Die maximale Eingangsspannung sollte das 1,25-fache des eingestellten Skalierungsfaktors nicht überschreiten.

Um eine stabile, geschlossene Übertragungsfunktion zu erhalten, ist eine negative Rückkopplung erforderlich. Ohne diese würde die große Verstärkung A schon bei kleinsten Abweichungen innerhalb der Klammer den Ausgang bis zum Maximalwert treiben. Wird nun Z_1 mit V_{out} verbunden und Z_2 auf Masse gelegt, so ergibt sich durch Einsetzen in (4.5) die Näherung

$$\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (V_{out} - 0) \approx 0.$$

Daraus folgt die geschlossene Übertragungsfunktion

$$V_{out} = \frac{(X_1 - X_2)(Y_1 - Y_2)}{SF}. \quad (4.6)$$

Da in der Analyse im ASLK manual immer von der Spannung V_r geredet wird, wird im Folgenden nur noch V_r anstatt SF verwendet. Beide beschreiben das Selbe und sind somit werksseitig auf 10V eingestellt, können aber extern verändert werden.

4.2.1 Simulation

Um ein besseres Verständnis für den Multiplizerer zu gewinnen, wird dieser in KiCad mit Spice simuliert. Als erster Test für den Multiplizerer werden als Input-Quellen zwei Gleichspannungen verwendet. Diese werden mit den Pins X_1 und Y_1 verbunden. Für die spätere Funktion des Phasendetektors werden die Pins X_2 und Y_2 an Ground angeschlossen. In KiCad können die Simulationsdaten in eine .raw-Datei exportiert werden, die es möglich macht die Ergebnisse in Python zu plotten.

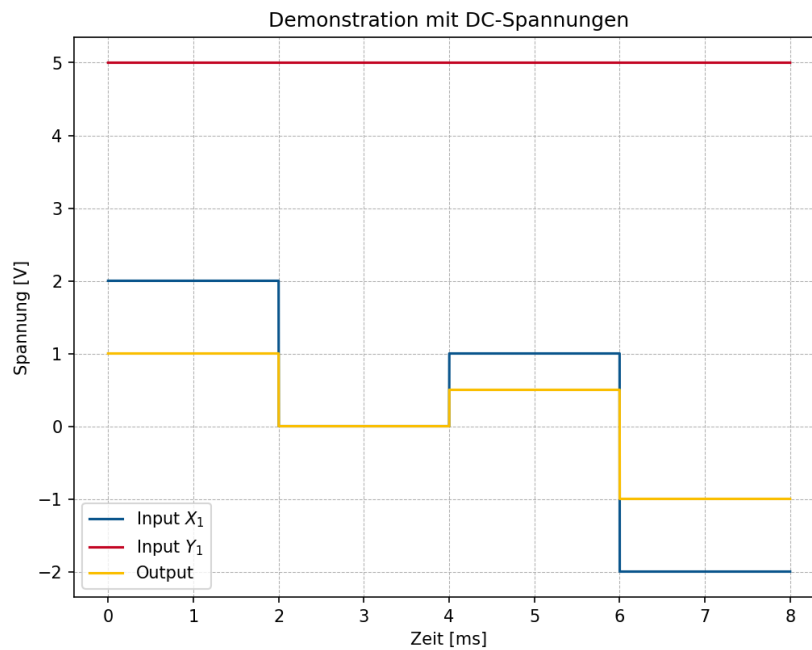


Abbildung 4.4: Multiplikation von DC-Spannungen

Die Grafik 4.4 zeigt, dass die oben beschriebene Gleichung 4.6 mit der Simulation übereinstimmt. Es können zudem nicht nur positive, sondern auch negative Spannungen korrekt multipliziert werden.

4.3 Multiplizierer als Phasendetektor

Nach der Analyse des analogen Multiplizierers kann nun der erste Baustein des PLLs untersucht werden. Der Phasendetektor baut auf einem Multiplizierer auf, der die Phasendifferenz zwischen zwei Signalen detektieren soll.

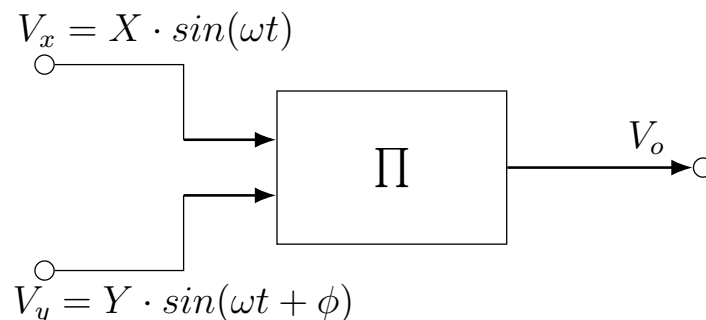


Abbildung 4.5: Multiplizierer...

In Abbildung 4.5 ist zu erkennen, wie zwei um den Phasenwinkel ϕ versetzte Signale auf die Eingänge des Multiplizierers gelegt werden. Dadurch lässt sich der Ausgang des Multiplizierers V_o durch folgende Gleichung beschreiben

$$V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(2\omega t + \phi)]$$

wobei

- X und Y die Amplituden der Eingangssignale sind,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10V$),
- ϕ die Phasendifferenz zwischen den beiden Eingangssignalen beschreibt.

Hinweis: Im ASLK Manual steht hier $V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(\omega t + \phi)]$ was nicht korrekt ist.

Die Multiplikation zweier sinusförmiger Signale ergibt demnach ein Signal mit zwei Frequenzkomponenten. Eine Frequenz ist hierbei eine Gleichspannungskomponente $\cos(\phi)$, die sich proportional zur Phasendifferenz verhält. Zusätzlich gibt es noch eine hochfrequente Mischkomponente, die mit der doppelten Frequenz des Eingangssignals schwingt. Wenn der Multiplizierer nicht komplett linearen Bereich operiert werden zudem noch weitere Hochfrequenzkomponenten als vielfaches der Ausgangsfrequenz generiert. [5]

Der zweite Block innerhalb des PLLs ist der Loopfilter. Dieser hat die Aufgabe, diese hochfrequenten Anteile der Multiplikation zu unterdrücken. So kann für den Loopfilter ein einfacher RC-Tiefpass verwendet werden. Nach der idealen Tiefpass-Filterung des Ausgangssignals reduziert sich der Ausdruck auf

$$V_o = \frac{XY}{2V_r} \cdot \cos(\phi) \quad (4.7)$$

Diese Gleichung zeigt die direkte Abhängigkeit von Ausgangsspannung des Multiplizierers und der Phasendifferenz der beiden Eingangssignale. Durch diese Verschaltung wird aus dem Multiplizierer ein Phasendetektor, der bei einer Phasendifferenz von 90° eine Durchschnittsspannung von $0V$ ausgibt. Die Abbildung 4.6 veranschaulicht die Phasencharakteristik des Multiplizierers.

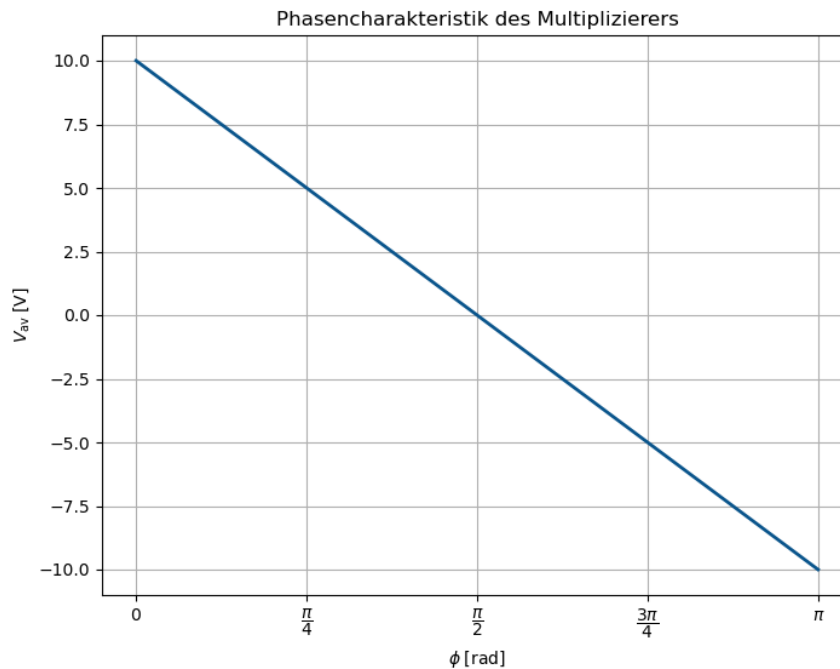


Abbildung 4.6: Durchschnittliche Ausgangsspannung des Multiplizierers gegen den Phasenwinkel [8]

kann es sein das die y achse von den werten her falsch beschriftet ist? das maximum dieser kennlinie sollte doch von $\frac{max_x \cdot max_y}{V_r}$ abhängen.

Damit bleibt das Problem, dass der Detektor nur eine Phasendifferenz von genau 90° erkennen kann. Liegt eine andere konstante Phasenverschiebung zwischen den Signalen an, kann diese zwar detektiert werden, aber nur, ob die Phasendifferenz höher oder niedriger ist als 90° . Die allgemeine Phasenverschiebung zwischen dem Referenzsignal (Eingangssignal) und internem Signal muss also zwangsläufig 90° betragen. Dafür wird nun innerhalb des Voltage Controlled Filters (Biquad, VCF schon eingeführt?) nach einem solchen Signal gesucht.

Gesucht wird also ein Signal innerhalb des Biquads, dessen Phase sich bei der Mittenfrequenz $\omega = \omega_0$ um 90° gegenüber dem Eingangssignal unterscheidet. In Frage kommen daher sowohl eine Phasenverschiebung von 90° als auch von -90° . Da es um die Phasendifferenz zwischen dem Eingangssignal und einem internen Signal geht, kann -90° auch als 270° interpretiert werden. Das Eingangssignal dient dabei als Bezugssignal und definiert die Referenzphase von 0° .

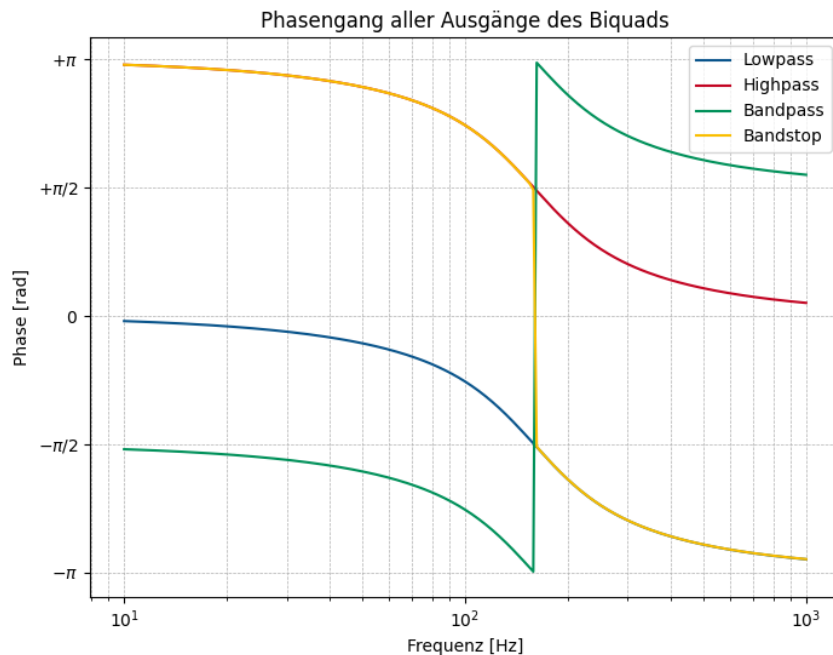


Abbildung 4.7: Phasengänge der vier Ausgänge des Biquads

Der Biquad besitzt vier unterschiedliche Filtertypen, deren Phasengänge sich deutlich von einander unterscheiden. Bei genauerer Betrachtung der Phasenverläufe in Abbildung 4.7 der Filtertypen fällt auf, dass Hoch- und Tiefpass um ω_0 eine Phasenverschiebung von 90° bzw. -90° gegenüber dem Eingangssignal aufweisen. Der Bandpassfilter hat in dieser Umgebung eine Phasenverschiebung von $\pm 180^\circ$ und die Bandsperre hat bei ω_0 einen Phasensprung. Damit erfüllt sowohl der Tiefpass- als auch der Hochpassausgang die Bedingung einer konstanten 90° -Phasendifferenz, sodass in beiden Fällen der Phasendetektor bei richtiger Abstimmung einen Mittelwert von $0V$ am Ausgang liefern sollte.

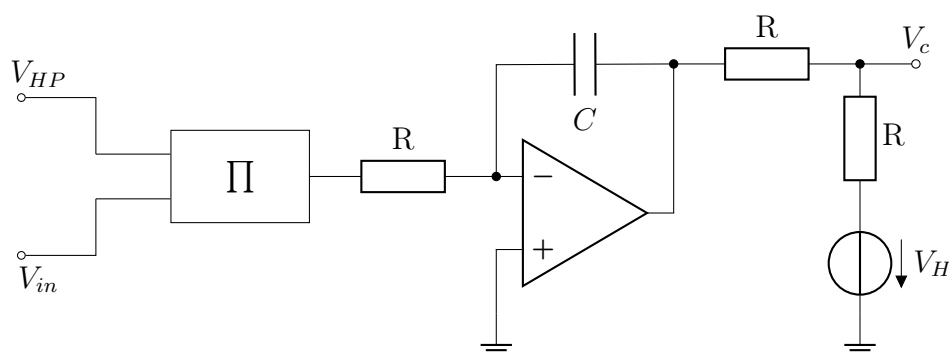


Abbildung 4.8: Teilschaltung: Phasendetektor

Hier die sache mit VCO/VCF! im schaubild war ein VCO zusehen. wir haben allerdings einen VCF. wie kann dies miteinander verknüpft werden? Hinter dem Multiplizierer befindet sich ein Integrator. Dieser soll die verbleibende hochfrequente Sinuskomponente herausfiltern, sodass eine reine DC-Spannung als Indikator für die Phasendifferenz verbleibt. Dadurch kann diese Ausgangsspannung als DC-Steuerspannung V_c für die internen Multiplikatoren im VCF verwendet werden.

Im Schaltplan des ASLK-PRO Manuals unter Experiment 5 befindet sich am Ausgang des Integrators noch eine zusätzliche Hilfsspannungsquelle V_H . Diese hat die Aufgabe, die Steuerspannung auf ein geeignetes Potential anzuheben. **Die Bedeutung dieser wird genauer im Kapitel des VCFs untersucht, ein wichtiger Bestandteil hierbei ist die Vereinfachte Darstellung des Multiplizierers wie in Gleichung 4.7 gezeigt.** vielleicht sollte darauf doch besser hier eingegangen werden!

4.3.1 V_H

entweder zur stromverstärkung oder um das den signalfluss bei korrekter Phasendifferenz gleich aufrecht zu erhalten.

4.3.2 Simulation

Im folgenden Abschnitt werden die zuvor beschriebenen Zusammenhänge durch eine Simulation überprüft. Hierfür werden dem System Wechselspannungen unterschiedlicher Phasenlage zugeführt.

Am Eingang Y_1 liegt immer ein Sinussignal an. Am Eingang X_1 wird das gleiche Signal mit einer veränderten Phase eingespeißt. Im ersten Fall bleibt die Phase unverändert ($\phi = 0^\circ$), im zweiten Fall wird sie um 90° und im dritten Fall um 180° verschoben. Da der Arbeitsbereich der Schaltung bei einem Phasenversatz von 90° liegt und das Sinussignal periodisch ist, stellen Verschiebungen um 0° und 180° die maximal möglichen Abweichungen der Phase dar, während bei $\phi = 90^\circ$ der Idealwert erreicht wird. Die real auftretenden Werte sollten daher zwischen oder auf diesen Extrempunkten liegen.

Im linken Teil der Abbildung 4.9 sind die drei untersuchten Eingangssignale als Zeitverläufe dargestellt. Der rechten Teil zeigt die dazugehörigen Ausgangssignale des Multiplizierers.

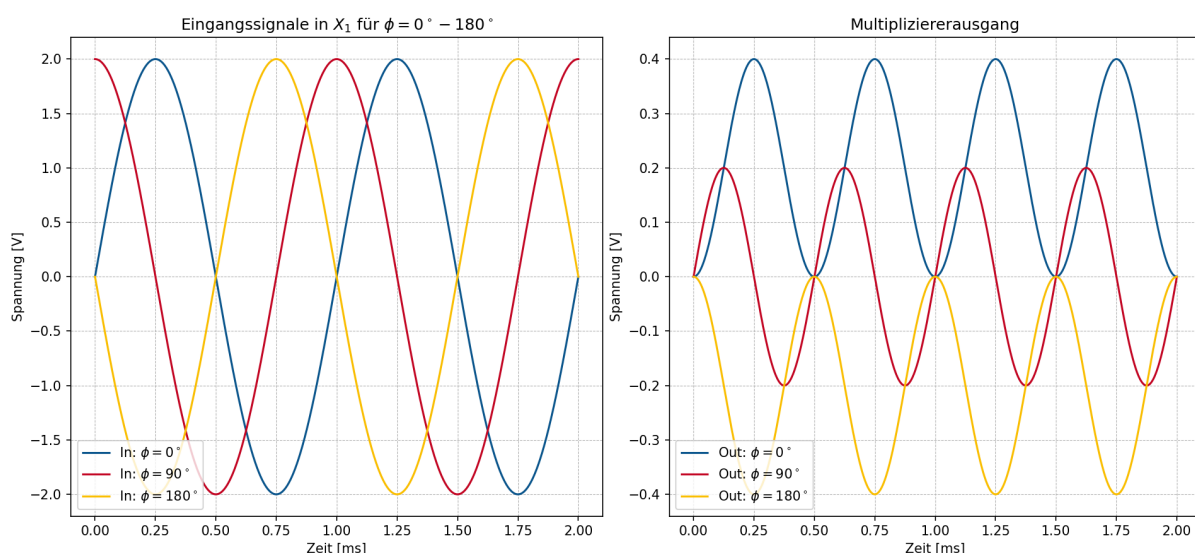


Abbildung 4.9: Singalverhalten bei unterschiedlichen Phasenverschiebungen zwischen den Eingangssignalen X_1 und Y_1

Wie erwartet besitzt das Signal mit der Phasenverschiebung von 90° nach der Multiplikation einen Mittelwert von 0 V. Das unverschobene Signal besitzt einen Offset von etwa 0.2 V,

während das um 180° verschobene Signal einen Offset von -0.2 V zeigt. Bei allen drei Signalen enthält das Ausgangssignal einen hochfrequenten Anteil mit der doppelten Frequenz des Eingangssignals.

Laut Datenblatt des MPY634 ergibt sich eine Phasendetektorschaltung, wenn am Ausgang des Multiplizierers ein einfacher RC-Tiefpass nachgeschaltet wird. In anderen Aufbauten wird am Multipliziererausgang ein Tiefpass mit anschließendem OP in Komparator-schaltung verwendet. (bewirkt das das gleiche? LAUT VID JA => simulation!)

Der Schaltungsaufbau im ALSK-Manual sieht hingegen vor, dass am Ausgang des Multiplizierers ein Integrator nachgeschaltet wird, der die PLL-Funktion vervollständigt. Dieser verhält sich ebenfalls wie ein Tiefpass. So entstehen aus den in Abbildung 4.9 sichtbaren Signalen nach der Integration die in Abbildung 4.10 dargestellten Signalverläufe.

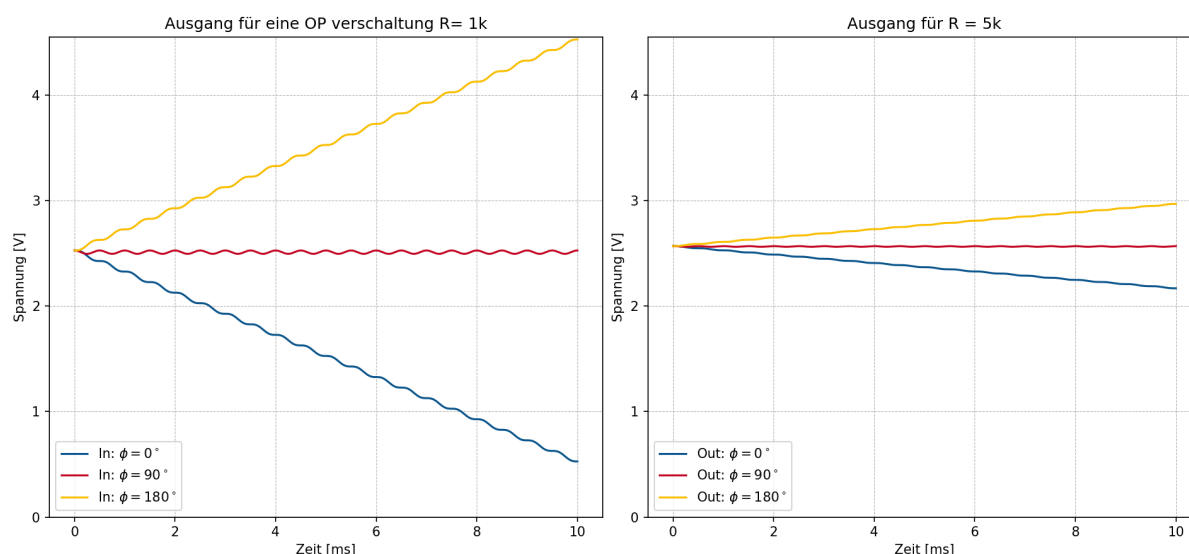


Abbildung 4.10: Singalverhalten bei unterschiedlicher Verschaltung des Integrators

Die Abbildung 4.10 zeigt den zeitlichen Verlauf des Integratorausgangs für die verschiedenen Phasenverschiebungen. Zu beachten ist hierbei, dass die Phasenlage der Eingangssignale unter realen Bedingungen nicht über längere Zeit auf den Maximalwerten $\phi = 0^\circ$ bzw. $\phi = 180^\circ$ bleibt, sondern sich dynamisch verändert. Für $\phi = 90^\circ$ wird die Amplitude der hochfrequenten Komponente nach der Integration deutlich gedämpft, dennoch bleibt eine Restschwingung sichtbar. Die Mittelwertspannung bleibt in diesem Fall über die Zeit gleich, da die Summation der positiven und negativen Halbwellen des Eingangssignals zu 0 verläuft. Auffällig ist, dass dem Signal eine Gleichspannungskomponente von etwa 2.511 V hinzugefügt wurde. Dies ist auf das Integrationsverhalten und die Verschaltung des Integrators zurückzuführen.

Diese Gleichspannungskomponente kann auf verschiedene Sachen zurückgeführt werden. Beispielsweise enthält das Simulationsmodell des TL082 Startbedingungen (Initial Bias), die an internen Transistorknoten VC und VE ein Potential von 2.2 V als Startwert definiert. So könnte schon ein großer Teil dieses Offsets erklärt werden. Die restlichen 0.3 V könnten von einer Standard-Eingangsoffsetspannung kommen. Diese wird sofort in der Integration berücksichtigt und führt zu einer Gleichspannung am Ausgang, obwohl rein mathematisch

kein Offset vorhanden sein sollte. **Eine Simulation mit einem idealen OPV würde diese zusätzliche Verstärkung nicht zeigen.**

Bei den Extremwerten der Phasenverschiebung $\phi = 0^\circ$ und $\phi = 180^\circ$ zeigt sich ebenfalls eine Erhöhung des DC-Anteils und eine gedämpfte Amplitude der AC-Komponente. Da das Sinussignal für beide Fälle nicht mehr um 0 V zentriert ist, summieren sich die Schwingungen beim integrieren immer weiter auf. Für $\phi = 0^\circ$ steigt das Ausgangssignal linear mit einer Steigung von 0.2 V pro ms an, für $\phi = 180^\circ$ fällt die Spannung mit gleicher negativer Steigung ab.

Ausgehend davon, dass die AC-Komponente noch deutlich sichtbar ist, kann durch Reduzierung der Filter-Grenzfrequenz mittels Vorwiderstand die Amplitude weiter verringert werden. Dies führt, wie im rechten Bild zusehen, zu einer weiteren Reduktion der Restwelligkeit. Bei genauer Betrachtung ist jedoch zu erkennen, dass immernoch eine gewisse Restwelligkeit vorhanden ist. Außerdem fällt auf, dass die Steigung bei niedriger Grenzfrequenz des Filters deutlich geringer ausfällt als bei hoher Grenzfrequenz. Diese liegt mit 0.04 V ms^{-1} genau um den Faktor 5 geringer als die vorherige Ausgangsspannung. **(R um 5 vergrößert, Steigung um 5 verkleinert, Was passiert mit der welligkeit des signals? auf irgendwas um 5?)** Damit bestimmt die Grenzfrequenz des Integrators maßgeblich die Genauigkeit (Sensitivität) des Phasendetektors mit. **Auf diesen Zusammenhang wird später in Kapitel Sensitivität noch einmal genauer eingegangen**

Zusätzlich lässt sich beobachten, dass sich bei sinkender Grenzfrequenz des Tiefpassfilters auch die zuvor erwähnte Gleichspannungs-Komponente ändert. In den vorliegenden Messungen steigt dieser Wert leicht auf 2.565 V. **Dieser Effekt ist so zu beschreiben. Der Spannungsabfall über den Vorwiderstand ist mit $V = I_{Bias} \cdot R$ zu beschreiben. Dabei ist der Eingangsbiasstrom vom OPV abhängig und immer gleich groß. Je größer also der Vorwiderstand R wird, desto größer ist der Spannungsabfall über diesen, was ebenfalls zu einem höheren Offset am ausgang führt. Zudem ist die Gesamtverstärkung des OPVs $\frac{1}{RC}$, wenn R nun größer wird, wird der Offset größer???**

4.3.3 Simulation von Eingangssignalen unterschiedlicher Frequenz

Ziel dieser Simulation ist, zu erkennen, wie die Steuerspannung V_c auf unterschiedliche Phasendifferenzen am Eingang des Phasendetektors reagiert.

Dafür werden zwei Signale ähnlicher Frequenz auf das System gegeben. Das Referenzsignal schwingt mit 1000 Hz, dazu kommt ein Eingangssignal mit 1100 Hz.

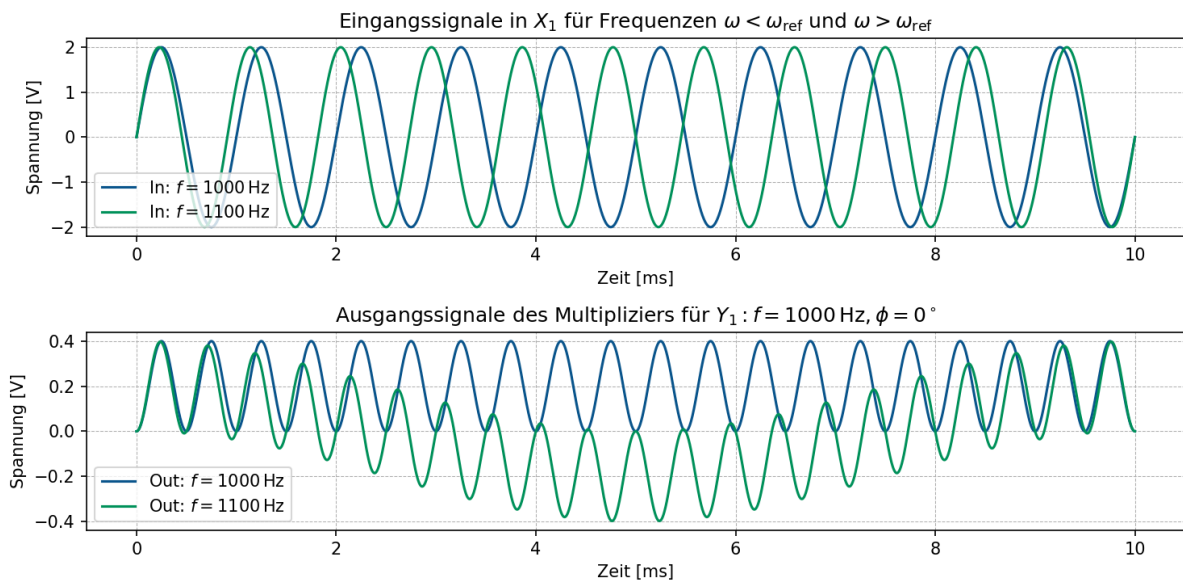


Abbildung 4.11: Singalverhalten bei unterschiedlichen Eingangsfrequenzen

Zu Beginn der Simulation liegt die Phasendrehung des 1100 Hz-Signals zum Referenzsignal. Dadurch, dass das Eingangssignal schneller schwingt, verändert sich das Verhältnis in kurzer Zeit (etwa 2.5 ms) auf 90° . Das ist unter anderem auch daran zu erkennen, dass der Gleichspannungsanteil im Ausgangssignal des Multiplizierers zu 0 V abfällt. Aus Abbildung 4.9 ist bekannt, dass bei einer Gleichspannung von 0 V die Phasenverschiebung $\pm 90^\circ$ beträgt. Da in diesem Simualtionszenario noch keine Anpassung geschied, verschiebt sich der Phasenwinkel zwischen den Signalen weiter bis diese bei 5 ms mit 180° zu einander stehen. An diesem Punkt ist der maximale negative Gleichspannungsanteil erreicht. Im weiteren Verlauf bewegt sich das Ausgangssignal wieder auf eine 0° Phasendifferenz zu.

Ähnlich verhält sich ein langsames 900 Hz-Signal. Einziger großer Unterschied ist, dass das Eingangssignal dem Ausgangssignal nicht voraus läuft, sondern hinterher. Die Phasenverschiebung ist demnach negativ. Das bewirkt auch, dass zwischen dem Kreislauf von 0° zu 0° (Periode des Niederfrequenten signal) eine Periode des Höherfrequenten Signal weniger im vergleich zu zweifach multiplizierten Ref-Signals bzw. zwei perioden weniger als das 1100 Hz-Signal. Außerdem ist durch die negative Phasenverschiebung die richtung der Phasenverschiebung umgekehrt.(von 0 nach 270 nach 180 nach 90 nach 0)

bei betrachtung von 4.11 fällt auf, dass sich die durchschnittliche Ausgangsspannung gegen den Phasenwinkel nocheinmal selbst bestimmen lässt. (Ref: abbildung 4,6) diese verläuft hier leicht sinusförmig, anstatt gerade.

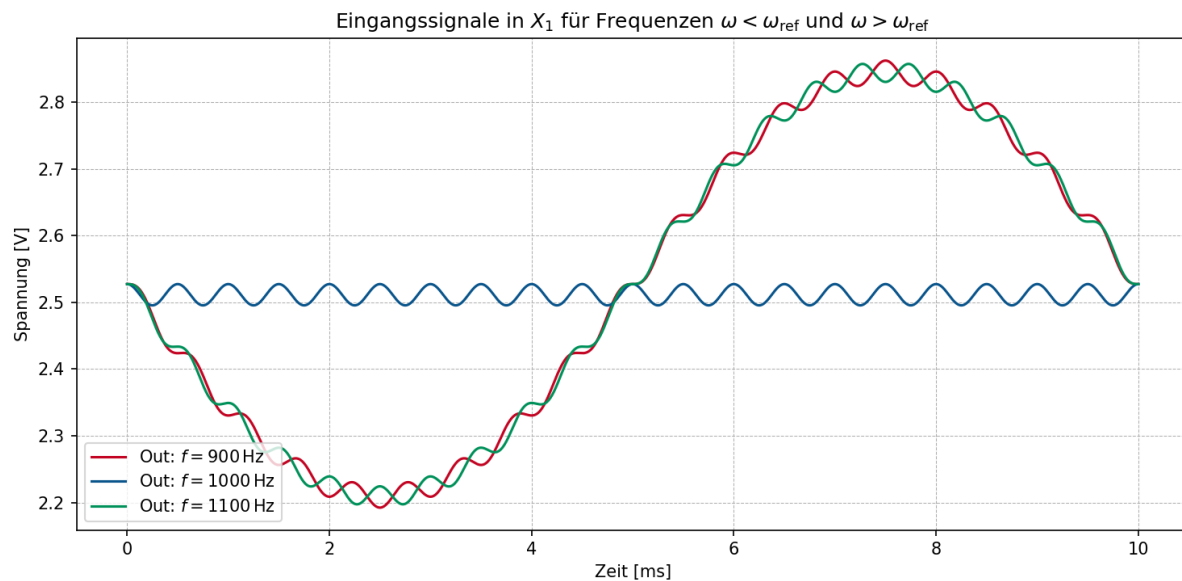


Abbildung 4.12: Abhängigkeit zwischen der Steuerspannung V_c und der Phasendifferenz

x-achse noch in gradzahlen?

Nach der Integration dieser Ausgangssignale zeigt sich eindeutig, dass V_c zwischen der Phasenlage von 90° über 180° bis 270° vom Potential her steigt. (also um 180° , 90° und 270° sind die Grenzwerte). Wenn sich die Phase des Eingangssignals aber zwischen 270° und 90° bewegt, sinkt die Spannung V_c .

4.4 Aufbau und Steuerung des Voltage Controlled Filters

Was ist ein VCF

4.4.1 Abbinder zu PLLs

weiß noch nicht wo das hinsoll Wie zuvor in Abbildung 4.1 zusehen besteht der klassische PLL aus einem Phasendetektor, einem Loopfilter und einem VCO. Durch das Schaltbild in Abbildung 4.8 zweigten sich die ersten zwei Teilmodule. Die Phasendifferenz wurde durch den analogen Multiplizierer detektiert und der anschließende Integrator filterte die hochfrequente Komponente heraus. Als nächstes würde der VCO folgen. In dieser Thesis wird allerdings kein VCO an die Kontrollspannung V_c angeschlossen, sondern ein Voltage Controlled Filter (VCF). Also wird im Experiment 5 des ASLK-PRO Manuals kein klassischer PLL aufgebaut, sondern eine selbstabstimmende Filterstruktur, bei der die Mittenfrequenz des Filters dynamisch an die Frequenz des Eingangssignals angepasst wird.

Zusammengefasst ist der Unterschied, dass das Filterverhalten und nicht die Frequenz des Oszillators geregelt wird. Trotzdem sind die Rückkopplungslogik und die Mathematische Grundstruktur dem PLL sehr ähnlich. Die Schaltung basiert also auf PLL-Prinzipien, regelt aber einen VCF anstatt eines VCOs.

4.4.2 Voltage Controlled Filter

Der Voltage Controlled Filter basiert auf dem Biquad aus vergangendem Semester. Neben dem im vergangenen Kapitel besprochenen Phasendetektor wurde die Biquad-Schaltung noch so verändert, dass sich die Grenzfrequenz über die Steuerspannung V_c verändern lässt. Dazu wurde der Schaltplan um die Frequenzgebenden Integratoren verändert.

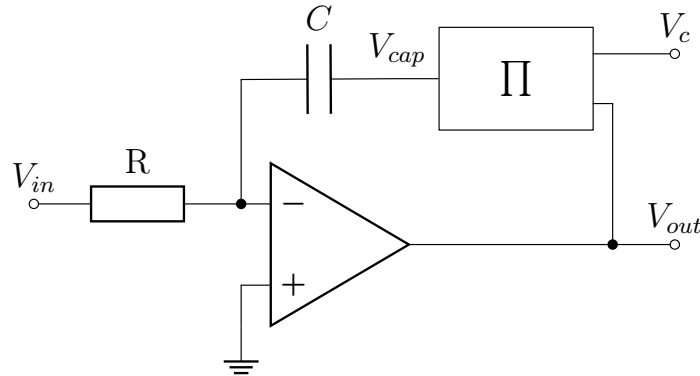


Abbildung 4.13: Teilschaltung: Spannungsgesteuerter Integrator

Wie schon in bei der Standard-Integratorschaltung wird auch für diese Schaltung die Übertragungsfunktion hergeleitet. Da der Strom durch den Widerstand vollständig durch den Kondensator in der Rückführungsschleife fließen muss, ergibt sich folgender Zusammenhang:

$$I_R = \frac{V_{in}}{R} = -I_C = -C \cdot \frac{dV_{cap}}{dt} \quad (4.8)$$

Daraus folgt:

$$\frac{V_{in}}{R} = -C \cdot \frac{dV_{cap}}{dt} \quad (4.9)$$

Mit $V_{cap} = \frac{V_{out} \cdot V_c}{V_r}$ ergibt sich:

$$\frac{V_{in}}{R} = -C \cdot \frac{d}{dt} \left(\frac{V_{out} \cdot V_c}{V_r} \right) \quad (4.10)$$

Durch Integration erhält man den Zusammenhang im Zeitbereich:

$$V_{out}(t) = -\frac{V_r}{V_c} \cdot \frac{1}{RC} \int V_{in}(t) dt \quad (4.11)$$

Im Laplace-Bereich ergibt sich entsprechend:

$$V_{out}(s) = -\frac{V_r}{V_c RC s} V_{in}(s) \quad (4.12)$$

Somit zeigt die Schaltung das Verhalten eines invertierenden Integrators mit einem Verstärkungsfaktor von $-\frac{V_r}{V_c RC}$. Wegen des zusätzlichen Faktors V_r/V_c mit der variablen Spannung V_c wird ein Aufbau wie dieser auch Voltage Controlled Integrator (VCI) genannt.

was passiert bei hoher V_c und was bei geringer? kann man den mulit als R oder spannungsquelle oder so auffassen?

Das ding alleine sollte alle Frequenzen gleich integrieren, da es parallel zum Kondensator keinen Widerstand hat.

4.4.3 Grenzfrequenzbestimmung des VCF

Die Grenzfrequenz, auch Cutoff-Frequenz oder Mittenfrequenz genannt, ist einer der wichtigsten Parameter zur Bestimmung von Filtern. Sie zeigt an, wo sich im Spektrum der Übergangsbereich befindet, der den Durchlassbereich (Passband) von Sperrbereich (Stopband) trennt. So gibt dieser Parameter Auskunft darüber, welche Frequenzen verstärkt oder gedämpft werden, was die wichtigste Eigenschaft eines Filters ist.

Aus der im letzten Abschnitt hergeleiteten Übertragungsfunktion im Laplace-Bereich (4.12) kann nun über die systemtheoretische Betrachtung des Filters auf die Gesamtübertragungsfunktion geschlossen werden. Aus den Übertragungsfunktionen der einzelnen OpAmps lässt sich das in Abbildung 4.14 zusehende Blockschaltbild erschließen.

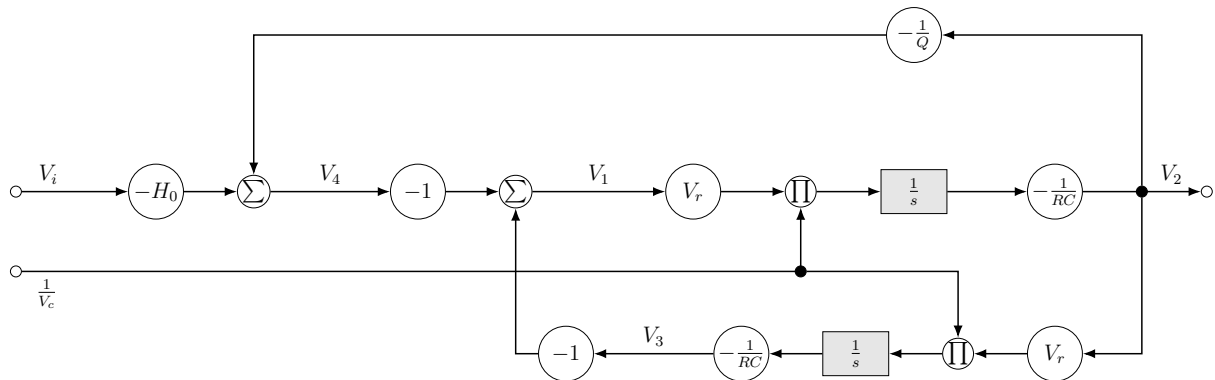


Abbildung 4.14: Systemtheoretische Darstellung des VCF ohne Phasendetektor

Die daraus hervorgehende Übertragungsfunktion lautet

$$\frac{V_2}{V_{in}} = \frac{-H_0 s R C \frac{V_c}{V_r}}{\left(s R C \frac{V_c}{V_r}\right)^2 + \frac{s R C}{Q} \frac{V_c}{V_r} + 1} \quad (4.13)$$

Die Übertragungsfunktion des einfachen Biquads in der Standardform lautet

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

mit $\omega_0 = \frac{1}{RC}$

Um nun auf die Gleichung für die Grenzfrequenz zu kommen muss die Übertragungsfunktion so normiert werden, dass der Nenner dieser dem Nenner der Standardform entspricht. Bei Gleichsetzung der beiden höchsten Exponenten ergibt sich

$$\left(\frac{s}{\omega_0}\right)^2 = \left(s R C \frac{V_c}{V_r}\right)^2$$

Durch Heraus Kürzen von s, dem Exponenten und anschließender Termumformung nach ω_0 ergibt sich

$$\omega_0 = \frac{V_r}{V_c R C} \quad (4.14)$$

Im letzten Unterkapitel wurde die Beziehung zwischen der Phasendifferenz ϕ und der Steuerspannung V_c ermittelt. Nun ist von Interesse, was diese Steuerpannung nun innerhalb

des VCFs tut, beziehungsweise was und wie die Phasendifferenz innerhalb des Systems steuert.

Berechnung der Grenzfrequenz aus dem Video

Laut ASLK-PRO Manual müssten V_c und V_r getauscht sein. Jedoch ist die Grenzfrequenz eine physikalische Größe, die nicht von der Normierung abhängig sein darf. So kann davon ausgegangen werden, dass die im Manual vorgeschlagene Lösung entweder nicht korrekt ist, oder anders Normiert bzw eine andere Konvention verwendet wurde. (zweiteres ist unwahrscheinlicher, da der Rechenweg dadurch deutlich komplizierter zu sein scheint) YT vid [9] sagt aber auch was anderes!!!

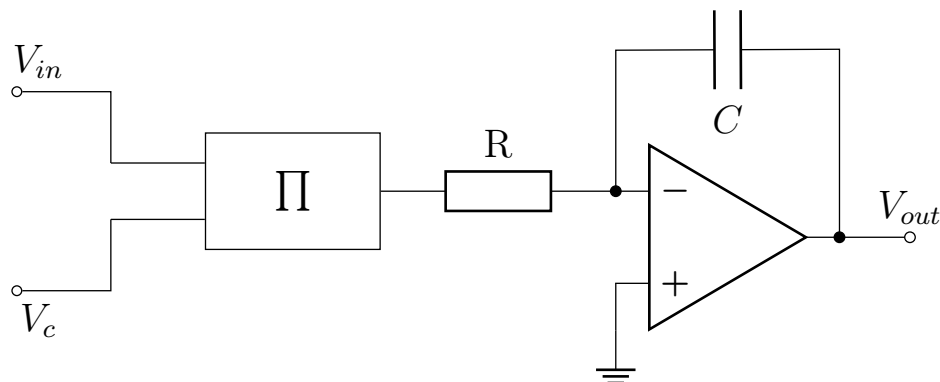


Abbildung 4.15: Vereinfachter Schaltplan zur Herleitung von ω_0

Laut Quelle (begleitendem YouTube Video zu diesem Experiment) [9] kann die Formel für die Grenzfrequenz anhand dieser vereinfachten Schaltung abgeleitet werden. Die bekannte Formel für den Integrator lautet

$$V_{out} = -\frac{V_i}{sCR} \quad (4.15)$$

Da V_i gleich dem Ausgang des Multiplizierers ist ergibt sich für die Multiplizierergleichung

$$V_i = \frac{V_{in} \cdot V_c}{V_r} \quad (4.16)$$

Wird (4.16) nun in (4.15) eingesetzt ergibt sich

$$V_{out} = -\frac{\frac{V_{in} \cdot V_c}{V_r}}{sCR} = -\frac{V_{in} \cdot V_c}{V_r \cdot sRC}$$

Um die Übertragungsfunktion zu erlangen muss nun durch V_{in} geteilt werden

$$\frac{V_{out}}{V_{in}} = -\frac{V_c}{V_r \cdot sRC} = -\frac{V_c}{V_r} \cdot \frac{1}{sRC}$$

Aus dem Term $\frac{1}{sRC}$ ergibt sich die Standardform $\omega_0 = \frac{1}{RC}$ mit einem zusätzlichen Faktor von $\frac{V_c}{V_r}$ sodass sich die Grenzfrequenz wie folgt ergibt

$$\omega_0 = \frac{V_c}{V_r \cdot RC} \quad (4.17)$$

wobei

- ω_0 die Durchlassfrequenz des Filters ist,
- V_c die Steuerspannung des VCFs ist,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10V$),
- RC die Zeitkonstante des Filters beschreibt.

Herleitung der Funktionsweise des Voltage Controlled Filter

Im letzten Unterkapitel wurde die Beziehung zwischen der Phasendifferenz ϕ und der Steuerspannung V_c hergeleitet. Nun ist von Interesse, welche Funktion diese Steuerpannung nun innerhalb des VCFs übernimmt und auf welche Weise die Phasendifferenz das Systemverhalten beeinflusst.

Aus Abbildung 4.12 geht hervor, dass bei einer Phasenverschiebung zwischen 90° und 270° die DC-Ausgangsspannung des Multiplizierers negativ wird. Dadurch steigt die Steuerspannung V_c nach der Integration mit positivem Vorzeichen an. Über die hergeleitete Gleichung 4.14 lässt sich ein Zusammenhang zwischen V_c und der Grenzfrequenz des Filters herstellen.

Wird der ansteigende Wert für V_c in Gleichung $\omega_0 = \frac{V_r}{V_c RC}$ eingesetzt, wird deutlich, dass die Zunahme von V_c zu einer Verringerung von ω_0 führt. Somit bewirken alle Phasenverschiebungen im Bereich von 90° bis 270° eine Verringerung der Grenzfrequenz. Für Phasendifferenzen in der Umgebung von 0° tritt der umgekehrte Effekt ein: Das Potential von V_c sinkt, wodurch die Grenzfrequenz des Systems ansteigt.

Um das resultierende Verhalten anschaulich zu untersuchen, wird der analytische Zusammenhang des Systems in Python umgesetzt. Die Phasendifferenz wird dabei nur am Nulldurchgang des internen Signal ermittelt um daraufhin die Frequenz des Signals um jeweils einen festen Betrag zu korrigieren. Bei Betrachtung der Simulation in Abbildung 4.16 fällt auf, dass dieses vereinfachte System niemals eine Anpassung über nur ein paar Perioden erreicht, unabhängig von den Startwerten. Zudem kommt es so vor, dass diese Anpassungen nicht dafür sorgen, dass die Frequenz auf den Referenzwert konvergiert, noch dass sich die Phasenlage dem stabilen Arbeitspunkt von 90° annähert.

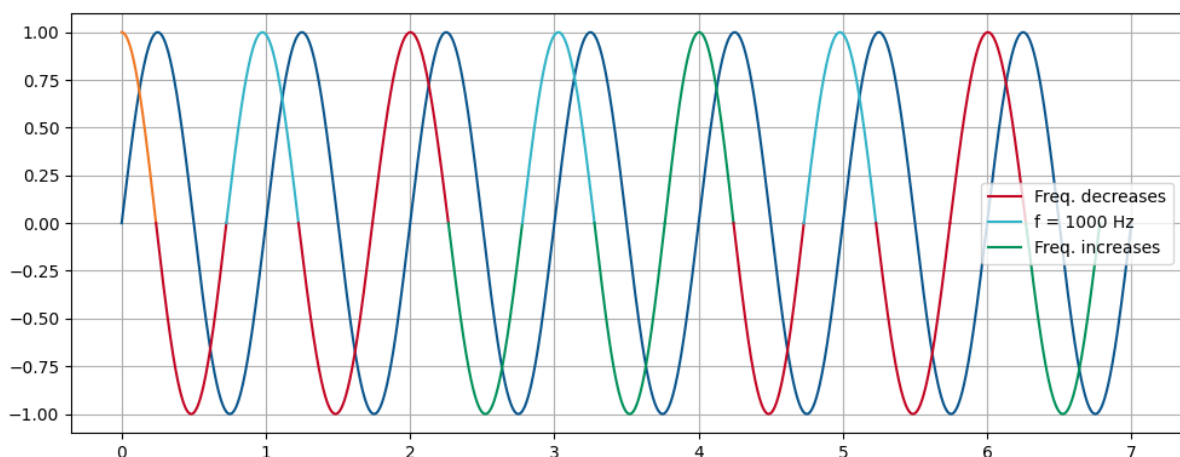


Abbildung 4.16: Singalverhalten bei diskreter Änderung der Frequenz anhand der Phasenlage

Gut zu erkennen ist dieses Verhalten bei betrachung der ersten und dritten turkisen Halbwelle. Die Phasenlage verbessert sich nicht im geringsten gegenüber der ersten halbwelle. Das legt den Verdacht nahe, dass das System (sowohl Phasenlage als auch Frequenz) ungedämpft schwingt. Um diesen Verdacht genauer zu überprüfen wird die weitere Programmierung mithilfe eines KI-Sprachmodells entwickelt, wobei immer wieder darauf geachtet werden muss, dass alle Vorgaben eingehalten werden und das System in der Realität auch so funktioniert.

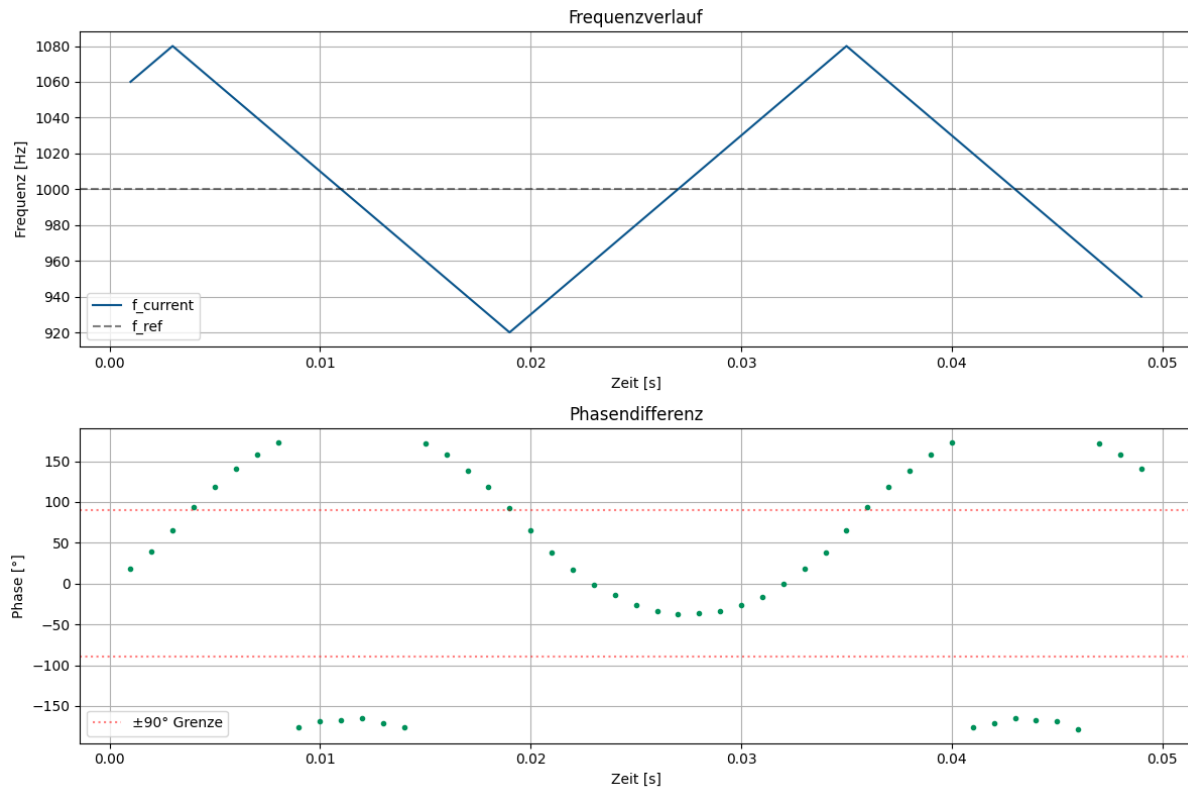


Abbildung 4.17: Ungedämpfte Schwingung der Frequenz und Phasenlage

Aus Abbildung 4.18 ist deutlich zu erkennen, dass sowohl die Frequenz als auch die Phasenlage ungedämpft schwingen. Dieses Verhalten lässt sich durch die Form der Phasenkenmlinie des Systems (vgl. Abbildung 4.12) erklären. Die Steuerspannung reagiert besonders empfindlich auf Phasenänderungen im Bereich um 180° , da dort die Steigung der Kennlinie am größten ist. Schon kleine Abweichungen führen in diesem Bereich zu starken Änderungen der Grenzfrequenz, was das System zusätzlich antreibt und damit die ungedämpfte Schwingung begünstigt.

An den beiden Extremstellen der Kennlinie – bei 90° und 270° – ist die Steigung hingegen nahezu null. Diese Punkte bilden die beiden Gleichgewichtspunkte des Systems. Der Punkt bei 90° entspricht einem stabilen Arbeitspunkt, da kleine Phasenabweichungen nur geringe und ausgleichende Änderungen an der Grenzfrequenz bewirken. Der Punkt bei 270° stellt dagegen einen instabilen Arbeitspunkt dar: Bereits geringe Abweichungen führen zu Verstärkungen in die falsche Richtung, weshalb das System diesen Zustand nicht halten kann und sich davon wegbewegt.

Um das Regelverhalten zu verbessern wird die Frequenz proportional zur Phasenänderung korrigiert. Bei großen Phasenabweichungen im Bezug auf die Gleichgewichtspunkte folgt eine starke Korrektur der Frequenz, kleine Abweichungen führen zu kleinen Korrekturen.

Diese proportionale Regelung wird ebenfalls in den Code übernommen. Zu vereinfachungszwecken wird die Phasencharakteristik des Phasendetektors nicht Sinusförmig abgebildet, sondern nur angehähert stufenförmig. So erfolgt bei großer Phasendifferenz eine große Korrektur der Frequenz und bei kleiner eine geringe.

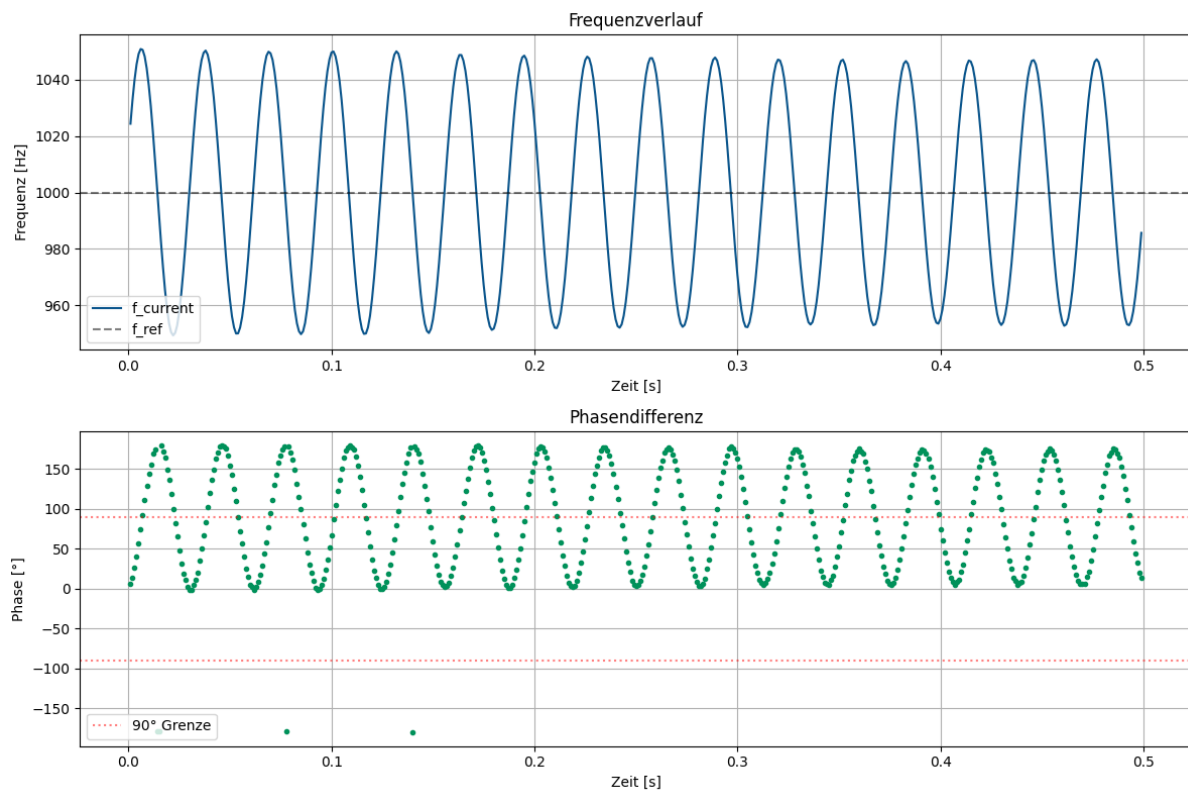


Abbildung 4.18: Ungedämpfte Schwingung der Frequenz und Phasenlage

Leider ergibt sich durch das proportionale Frequenzanpassung nicht der gewünschte Dämpfungseffekt. Sogenannte PI-Regler haben in der Regelungstechnik häufiger dieses Problem. Zur Lösung diesen kann der Ausgang Tiefpassgefiltert werden, danach könnte die Konvergenz zum gewollten Wert besser funktionieren. [10]

ich bekomme den algorithmus nicht mit dämpfung (TP) zum laufen. falls das noch passiert, hier die geschichte mit der Fallhöhe: Code wird nicht stabil. Frequenz des Systems haut immer nach 970 bzw 1030 Hz und weiter ab.

Abbildung PIT Regler

kann es sein, dass die Einschwingzeit davon abhängig ist, wie groß die Phasen- und Frequenzdifferenz ist? Die Simulationsergebnisse zeigen zudem, dass die Einschwingzeit stark von der anfänglichen Phasen- und Frequenzabweichung abhängt: Je größer die Differenz zum Zielwert ist, desto länger dauert es, bis das System sich in die Nähe des stabilen Arbeitspunktes hineinbewegt.

4.4.4 Ermittlung der Grenzfrequenz bei unbekannten Parametern

Bei der Einstellung (Tuning) eines Filters ist das Ziel, möglichst Nahe an der Grenzfrequenz zu liegen. Für das Beispiel eines Bandpasses wird die Grenzfrequenz durch den Peak der Amplitude gekennzeichnet. Da sich die Amplitude an diesem Punkt nicht mit der Frequenz ändert, besitzt diese am Peak eine Steigung von Null.

Bild BP

Dies ist eine Möglichkeit die Grenzfrequenz zu ermitteln, wird nun jedoch bei einem Tiefpass die Grenzfrequenz gesucht funktioniert diese nicht mehr. Stattdessen liegt die Grenzfrequenz nun bei einem Wert von -3dB. Bei Veränderung der Güte auf einen Wert von $Q = 5$ sieht man, dass keiner der Vorgestellten ansätze zur Bestimmung der Grenzfrequenz funktioniert.

Bild TP $Q=1$ und 5, -3 db linie einzeichnen.

Eine alternative Methode zur Bestimmung der Grenzfrequenz führt über die Phase. Hierbei kann die im ersten Theorieteil hergeleitete Übertragungsfunktion des Bandpasses als Anhaltspunkt genommen werden, um den Phasengang zu ermitteln.

$$\frac{V_2}{V_i} = - \frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

Im Allgemeinen zeigt der Zähler wo der Phasenverlauf startet, in diesem Fall beispielsweise bei $\phi(\omega = 0) = -90^\circ$ durch den Nenner erhält man nun die Phasendrehung in abhängigkeit der Frequenz.

sollte hier einmal $W = 0, w = w_0$ und $w = \text{unendlich}$ ausgerechnet werden?

Bild der Phase und Mag untereinander:

In diesem Bild ist zu erkennen, dass die Phase stets die größte Steigung an der Grenzfrequenz hat. So kann die Grenzfrequenz durch Maximierung der Ableitung der Phase berechnet werden ohne das die Güte dieses Ergebnis manipulieren kann. Da die Güte auch die Steilheit der Flanken bestimmt ergibt sich zudem eine Abhängigkeit zwischen der Steigung und der Güte, diese sind nämlich Propotional zu einander, je größer die Güte desto steiler der Übergang um die Mittenfrequenz. So kann festgehalten werden das zur bestimmung der Grenzfrequenz statt eines Magnitude Detektors besser ein Phasedetektor verwendet wird. So sollte man immer die Phase ansehen und nicht die magnitude, da die Phase an der Grenzfrequenz immer am steilsten ist, während nicht immer gewährleistet werden kann, dass die Magnitude dort am höchsten oder -3dB erreicht, da der Gütefaktor dies verzerrt.
was bringt mir das jetzt? verknüpfung zu meinem thema

4.5 Einfluss des VCF auf die Filterfrequenz und praktische Parametersteuerung

4.6 Sensitivitätsanalyse von Filter und Detektor

Was zeigt die Sensitivität im allgemeinen

4.6.1 Sensitivität des Phasedetektors

Die Sensitivität des Phasedetektors K_{pd} kann durch folgende Gleichung beschrieben werden:

$$K_{pd} = \frac{dV_{av}}{d\phi} \left[\frac{V}{rad} \right]$$

Wobei V_{av} den durchschnittlichen Spannungswert des Ausgangs V_o beschreibt. Die Ableitung des Ausgangssignals im Durchschnitt nach der Phasendifferenz gibt an, wie stark sich die Ausgangsspannung bei Änderung der Phasendifferenz verändert. Für $\phi = 90^\circ$ hat V_{av} einen Wert von 0 Volt.

Kann man hier noch irgendwas rechnen? z.B. für eine Bestimmte frequenz? oder ist das immer $20V/\pi$ wie in der Abbildung weiter oben? was sagt die sensitivität in diesem Fall aus? kann dazu noch etwas gemessen/ simuliert werden?

4.6.2 Sensitivität des VCFs

Bei Ableitung der Gleichung für die Grenzfrequenz (4.17) nach der Steuerspannung V_c ist zu erkennen, wie empfindlich die Filterfrequenz auf die anliegende Steuerspannung reagiert.

$$\frac{d\omega_0}{dV_c} = \frac{1}{V_r \cdot RC}$$

Durch einfaches Umstellen der selben Gleichung (4.17) ergibt sich

$$\omega_0 = \frac{1}{V_r \cdot RC}$$

So ergibt sich ein Gesamtzusammenhang, der die Empfindlichkeit der Filterfrequenz gegenüber der Änderung der Steuerspannung beschreibt.

$$\frac{d\omega_0}{dV_c} = \frac{\omega_0}{V_c} \quad (4.18)$$

Die Größen der Grenzfrequenz und der Steuerspannung verhalten sich direkt proportional zu einander. So entspricht die relative Änderung der Frequenz der relativen Änderung der Steuerspannung. Mit anderen Worten: Verdoppelt sich die Steuerspannung verdoppelt sich auch die Grenzfrequenz. (bei linearer Abhängigkeit)

Die Sensitivität des gesamten VCFs lässt sich durch folgende Gleichung beschreiben

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} \quad (4.19)$$

Hierbei zeigt diese Gleichung, wie stark die Phasendifferenz auf eine Änderung der Steuerspannung reagiert (unter Berücksichtigung der Sensitivität des Filters und des Phasendetektors).

Der hintere Teil der Gleichung wird in (4.18) beschrieben. Nun muss nur noch $\frac{d\phi}{d\omega}$ ermittelt werden.

Dafür kann eine Übertragungsfunktion des Filters verwendet werden. Hierbei bietet sich die Tiefpass-Übertragungsfunktion an, da diese einen Phasengang zeigt, der seinen Startwert bei 0° hat.

$$H(s) = \frac{V_{oTP}}{V_i} = \frac{H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (4.20)$$

$$H(s) = H(j\omega_r) = \frac{H_0}{1 + \frac{j\omega_r}{\omega_0 Q} + \frac{(j\omega_r)^2}{\omega_0^2}} = \frac{H_0}{1 - \frac{\omega_r^2}{\omega_0^2} + j \frac{\omega_r}{\omega_0 Q}}$$

Der Phasenwinkel einer Übertragungsfunktion wird berechnet, indem Zähler und Nenner jeweils als komplexe Zahlen betrachtet werden und für beide die Argumente ermittelt werden, also der Winkel ihrer komplexen Werte im Frequenzbereich. Der Phasenwinkel der gesuchten Übertragungsfunktion ergibt sich durch

$$\phi = \arg(\text{Zähler}) - \arg(\text{Nenner}) \quad (4.21)$$

wobei $\arg(z)$ der Winkel der komplexen Zahl z ist. Für diese Übertragungsfunktion ergibt sich also ein ϕ von

$$\phi = -\tan^{-1} \left(\frac{\frac{\omega_r}{\omega_0 Q}}{1 - \left(\frac{\omega_r}{\omega_0}\right)^2} \right) \quad (4.22)$$

Da der Zähler der Übertragungsfunktion 0° hat fällt dieser aus der Rechnung heraus.

Hinweis: im Manual steht im Nenner der tan funktion nur ein ω_0 ohne quadrat! Zudem fehlt das - Zeichen.

ω_r ist die Eingangskreisfrequenz. Die gesamte Formel beschreibt die Phasenverschiebung des Filters zum Eingangssignal.

An dieser Stelle könnte nun eine Lange rechnung stehen wie man zu diesem Ergebniss kommt. Hier die Kurzfassung

$$\frac{d\phi}{d\omega_0} = -\frac{2Q}{\omega_0} \quad (4.23)$$

Eingesetzt in die Gleichung (4.19) ergibt sich daraus die Sensitivität:

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} = -\frac{2Q}{\omega_0} \cdot \frac{\omega_0}{V_c} = -\frac{2Q}{V_c} \quad (4.24)$$

schreiben was das genau besagt, damit man das vielleicht später in einer messung validieren kann

4.7 Theoretische und praktische Begrenzungen des Self-Tuning-Bereichs eines aktiven Filters

4.7.1 Bestimmung der Maximalen Grenzfrequenz eines aktiven Filters

Wie zuvor schon besprochen lässt sich die bauteilbedingte Grenzfrequenz eines aktiven Filters über die Gleichung $\omega_0 = \frac{1}{RC}$ beschreiben. Durch Variation der Werte von R und C lässt sich die Grenzfrequenz in der Theorie beliebig verändern. In der Praxis können parasitäre Kapazitäten sowie weitere nichtideale Bauteileigenschaften das Filterverhalten beeinflussen, besonders wenn Standardbauteile mit größeren Toleranzen verwendet werden.

Auch die Wahl des verwendeten Operationsverstärkers spielt für die maximal erreichbare Grenzfrequenz eine wichtige Rolle. So sind vor allem die Parameter für das Verstärkungs-Bandbreite-Produkt (eng. Gain-Bandwidth-Product, GBW) und die Slew-Rate (SR) entscheidend. Das GBW gibt an, bis zu welcher Frequenz der OpAmp eine Verstärkung von 1 stabil liefern kann. Die Slew-Rate beschreibt die maximale Anstiegsrate der Ausgangsspannung (maximale Änderungsrate der Ausgangsspannung) des OpAmps.

[7]

Zusätzlich beeinflusst die gewählte Filtertopologie die maximal erreichbare Frequenz. Höhere Filterordnungen oder Kaskaden mehrerer Stufen beanspruchen jeweils einen Teil der verfügbaren Verstärkungsbandbreite, sodass die Grenzfrequenz insgesamt weiter sinkt.

In der Praxis wird zunächst die benötigte maximale Grenzfrequenz des Filters bestimmt. Anschließend wird ein Operationsverstärker ausgewählt, dessen GBW im Regelfall mindestens um den Faktor 10–100 höher liegt als die angestrebte Grenzfrequenz. Darauf basierend werden die Werte für R und C so dimensioniert, dass die gewünschte Mittenfrequenz erreicht wird.[11], [12]

(Farnell beschreibt auch unterschied aktiv und passiv filter)

4.7.2 Bestimmung des maximalen Tune-Bereich des hier verwendeten Filter

Eine weitere interessante Frage ist, über welchen Bereich die Mittenfrequenz des Filters durch die self-Tune-Funktion verstellt werden kann, ohne die physischen Bauelemente zu verändern. (Zudem ist wichtig herauszufinden wie ich das Messen kann)

Die Mindestanforderung an den Tune-Bereich ist, die entstehenden Bauteiltoleranzen auszugleichen. Standardbauteile besitzen meist eine Toleranz von etwa 5 %. Da sowohl R also auch C diese Abweichungen besitzen können, kann die Mittenfrequenz ω_0 allein schon durch diese um bis zu 10 % variieren. Der designte Self-Tuned Filter muss also mindestens diesen Bereich vollständig abdecken können.

Der Tune-Bereich liegt also bei mindestens $\pm 10\%$ um die Bauteilbedingte Mittenfrequenz. Andernfalls wäre der Filter nicht in der Lage, allein die üblichen Fertigungs- und Bauteiltoleranzen auszugleichen.

In der Literatur finden sich nur wenige direkte Angaben zum real erreichbaren Tune-Bereich self-tuned aktiver Filter. Daher sollte dies besser durch eine Simulation oder Messung ermittelt werden.

4.8 Frequenzdetektion des Eingangssignals

Wie im oberen Teil beschrieben kann ein Self-Tuned Filter genau auf die Frequenz des empfangenden Signals peilen. Aus diesem Grund dachte ich mir das eine Frequenzbestimmung über einen Microcontroller eine sinnvolle Sache wäre, um festzustellen (ohne Bode-Plot und RedPitaya) auf welche Frequenz der Filter gerade eingestellt ist.

Die Umsetzung der Frequenzmessung lässt sich analog oder digital beschreiben. Als analoge Option könnte ein Frequenz-Spannungs-Wandler (F/V-Converter) verwendet werden, der die Frequenz des Eingangssignals in eine proportionale Gleichspannung umwandelt. Diese kann im Anschluss über einen ADC am μC ausgelesen werden. Der große Vorteil hierbei ist, dass die Reaktion der Detektion sehr schnell ist, Nachteilig ist, dass das Eingangssignal noch Vorverarbeitet werden muss um einem Rechteksignal zu entsprechen. Zudem ist der Dynamikbereich begrenzt, da sehr hohe oder niedrige Frequenzen spezielle Anpassungen erfordern. Für eine Umsetzung dieses Verfahrens bräuchte man also viele Externe Komponenten, die einmal installiert zu Einschränkungen in der Flexibilität führen, da diese nicht mehr so leicht verändert werden können.

Im Vergleich dazu spricht für den digitalen ansatz, dass deutlich weniger exterene Bauteile von nöten sind und durch die Programmierung des Zählers eine größerer Flexibilität geboten wird. So kann die Frequenz beispielsweise mit einem nulldurchgangszähler ermittelt werden. Dieser Zählt wie der Name schon sagt, die Anzahl der nulldurchgänge oder Pulse Pro Sekunde, teilt diese Zahl durch 2, sodass als ergebnis die Frequenz in Hz herauskommt. Der begrenzende Faktor bei dieser Umsetzung ist das die MEssfrequnez auf die Zeitbasis des μC limitiert ist. Da der μC Rechteck- bzw Tacktsignale erwartet, müüssen analoge Signale wie Sinus, Dreieck und Sägezahn auch hier vorverarbeitet werden. So kann ein Komparator diese Signale effektiv in saubere Rechteckimpulse umwandeln, sodass auch bei kleineren Pegeln sauber gearbeitet werden kann. Zudem schadet auch hier keine Vorverarbeitung, sodass mit einer Rechteckspannung gerechnet werden kann.

Num bleibt nur noch das Problem, dass immernoch keine Mischsignale aus mehreren Frequenzen erkannt werden können. Für diesen Fall gibt es die FFT ...
Brauche ich das überhaupt? kommen überhaupt mischsignale auf mein system drauf? Wie verhält sich das system wenn mischsignale auf dieses gebracht werden?

Kapitel 5

Simulation

Um ein besseres Verständnis für den Multiplizerer zu gewinnen, wird dieser in KiCad über Spice simuliert. Das größte Hindernis bei der Simulation des Multiplizierers ist die Implementierung der Simulationsdatei, die beschreibt, wie sich das Bauteil verhält. Leider stellt der Hersteller vom MPY634 Texas Instruments die Simulationsdatei nur für die eigene Simulationssoftware Tina TI bereit, sodass aus dieser .tsc-Datei die für die Simulation wichtigen Funktionen herausgesucht und in einer .lib-Datei abgespeichert werden müssen. Wichtig ist zum Schluss noch, dass alle Befehle innerhalb der .Lib-Datei mit ltspice (bzw PSpice) kompatibel sein müssen. Nach Abschluss dieses Unterfangens konnte die .lib-Datei in das KiCad Projekt hinzugefügt werden um den Multiplizerer zu testen. (tran funktioniert, ac leider nicht (mehr!!!))

Die Verschaltung des Multis läuft in KiCad etwas anders als in der Realität. In der Realität kann der SF-Pin des Multis einfach offen gelassen werden, da dieser automatisch auf 10V getrimmt wird. in der Simulation muss diese Spannung V_r von außen angelegt werden. Da alle Teilsysteme im letzten Kapitel schon simuliert wurden soll sich dieses Kapitel der Gesamtsimulation des Filters widmen.

Simulationsmodell des Multis: <https://e2e.ti.com/support/tools/simulation-hardware-system-design-tools-group/sim-hw-system-design/f/simulation-hardware-system-design-tools-forum/122765/macro-model-for-mpy634>

5.1 Frequenzsweep

Für Phase, warum greifen wir am HP ab

5.2 Ermittlung der Grenzfrequenz

5.3 Filterbereich des Filters

Kapitel 6

Schaltungsentwurf/ Design des Systems

zuerst wurde die schaltung ohne ansteuerung für Micocontroller und so auf dem ASLK-PRO Board aufgebaut. dabei fiel auf, dass der Multi laut Datenblatt $\pm 15\text{V}$ versorgungsspannung will. das board selber kann aber nur 10 liefern. Dies fiel besonders am SF Pin des Multis auf, der statt den angesagten 10V lasergetrimmt nur etwa 8.78V ohne weitere verschaltung anliegen hatte. der verwendete Operationsverstärker kann laut datenblatt mehr als 15 V als versorgung ab (genauer bitte) wesshalb der erste Prototyp mit 15V versorgungsspannung geplant wurde.

6.1 Design des Schaltplans

Die im VCF verwendeten Bauteile wurden größtenteils vom Aufbau des letzten Semester bzw. dem ASLK-PRO Manual [2] übernommen. Bei der Wahl des Operationsverstärkers sollte in Version 1 der Platine der gleiche OpAmp verwendet werden wie schon zuvor, jedoch wurde darauf geachtet, den für Filteranwendungen besseren TL082B zu verwenden. **was genau macht ihn besser? höhere Bandbreite?**

Als Digitalpotentiometer wurde das von Herrn Ziemann vorgeschlagene MCP4261 verwendet. Bei der weiteren auswahl wurde die Punkte Schrittzahl, Speichertyp berücksichtigt. Da zur einstellung der Güte- und Verstärkungsfaktors sowie der Grenzfrequenz des Filters vier Potentiometer gebraucht werden wurde der Typ gewählt, bei dem zwei Potis in einem Gehäuse liegen. Der Baustein ist zudem als Poti und Rheostat erhältlich. Das Rheostat bietet die gewollten Strombegrenzenden eigenschaften während das Poti eine Spannung herausgibt. Trotzdem wurde in diesem Fall die Potentiometerversion gewählt, da **günstiger? besser erhältlich?**. dazu muss nur ein pin, der nicht der abgreifer ist, unverbunden bleiben.

Die Ein- und Ausgänge der Potis werden jeweils mit Jumpers versehen, damit der tatsächliche Widerstandswert schnell ohne eine parallele messung der Restschaltung ermittelt werden kann.

Die Multiplizierer wurden einfach an den gewollten stellen eingesetzt. Zudem wurde der Scale-Factor Pin so angeschlossen, dass das anliegende Potential über einen Poti eingestellt werden kann, wodurch sich auch die Proportionalitätskonstante innerhalb des Multiplizierers anpassen lässt. Laut Datenblatt soll der SF-Pin des Multiplizierers auf -10V lasergetrimmt sein. Auf der Übungs-Steckplatine wird dieser Wert nie erreicht, da die Spannungsversorgung dieser bei $\pm 10\text{V}$ liegt. In Version 1 der Platine wird als Eingangsspannung $\pm 15\text{V}$ gewählt, damit die Spannung an SF als 10 V angenommen werden kann.

Zum Zeitpunkt der Planung des Schaltplans ist noch nicht genau bekannt, welchen Nutzen die Hilfsspannung V_H hat. Somit ist auch unbekannt, welchen Wert die Quelle im endeffekt haben soll. So wird eine Schaltung geplant, die einen Spannungswert zwischen $\pm 15\text{ V}$ ausgeben kann.

Um die Signale um die verschiedenen Filtertypen besser mit geeigneten Messinstrumenten wie einem Oszilloskop oder Spektrumanalysator aufnehmen zu können werden BNC-Stecker auf der Platine geplant. Diese Geräte haben meist BNC Steckverbindungen.

Der Microcontroller hat die Aufgabe, die Digitalpotentiometer anzusteuern und auf diesem soll außerdem später mal die Webservice zur ansteuerung des gesamten filters laufen. Dafür wird das Modul des Raspberry Pico 2 W verwendet. Der darauf befindliche μC RP2350 ist eine Weiterentwicklung des RP 2040 und wurde in Europa entwickelt und ist mehr als ausreichend für diese anwendung. Auf dem Modul befindet sich zudem ein WLAN-Chip von Infineon (CYW43439), dass die drahtlose Kommunikation zwischen Eingabegerät und Filter bereitstellt (WLAN und Bluetooth).

Sowohl die Digitalpotentiometer als auch der μC benötigen eine Versorgungsspannung zwischen 1.8 V (bzw 2.7 V bzw) und 5.5 V . Da auch die Busse und allgemein Pins des μC auf 3.3 V betrieben werden sollte auch die Versorgungsspannung 3.3 V betragen. Um dieses Potential zu erreichen ohne sehr hohe Verluste zu generieren, wird ein Buck-Converter eingebaut, der die 15 V auf ein Niveau von 3.3 V absenkt. Zu dem Buck-Converter gehören noch ein paar externe Bauteile, die wie im Datenblatt angegeben anhand des Maximalstroms, der maximalen Eingangsspannung und der Ausgangsspannung gewählt werden.

Der Verbleibende Operationsverstärker wird für die Frequenzbestimmung des Eingangssignals verwendet. Er wird als ... verschaltet und soll dafür sorgen, dass aus dem eingehenden Sinussignal ein Rechtecksignal wird. Dieses Rechtecksignal soll dann über die Nulldurchgangsmethode im μC die Eingangsfrequenz bestimmen.

Es wurde ebenfalls daran gedacht, an alle wichtigen Signale Testpunkte zu setzen, um in der Messung möglichst viele Möglichkeiten zu haben, die internen Prozesse des self-tuned Filter aufzunehmen und nachvollziehen zu können. Zudem können Testpunkte dabei helfen, bei Fehlern in der Planung der Platine diese Fehler zu umgehen.

Zuletzt wurden noch Mountingholes eingeplant um die Platine an etwas zu befestigen und so unter anderem die Edge-Mount BNC-Stecker verwenden zu können.

Der Schaltplan wurde darauf optimiert, besonders leserlich und nachvollziehbar zu sein.

6.2 Design der Platine

Beim Platinendesign muss zuerst entschieden werden, wie viele Lagen die Platine haben soll. An sich kann jeder beliebige Schaltplan auf einer zweilagigen Platine umgesetzt werden. Dies geht allerdings auf Kosten der Platinengröße und eventuellen Störeinflüssen. Um vor allen Dingen diese beiden Sachen möglichst minimal zu halten, wurde sich für vierlagiges Layout entschieden, da dies das Routen erheblich einfacher macht und die Kosten nur geringfügig erhöht.

Platzbedingte Vorteile der Vierlagigen platine bestehen vor allen Dingen darin, dass die Verwendeten Bauteile näher an einander platziert werden können, ohne dass sich die dazwischenliegenden Leiterbahnen behindern. Dieser Vorteil wirkt sich noch stärker auf PCBs mit SMD-Komponenten aus, auf diese wurde allerdings in der ersten Iteration absichtlich verzichtet, da der Umgang mit THT-Bauteilen einfacher ist und diese bei eventuellen Anpassungen leichter auszutauschen sind.

Die allgemeine Aufteilung der verschiedenen Lagen wird wie folgt zugeteilt.

1. Layer 1: Signalarouting

Die oberste Schicht der Platine dient hauptsächlich dem Signalarouting. Hierbei sollen so weit es geht alle an der Filterung beteiligten Signalfade über diese Ebene geleitet werden. Auch wenn der in dieser Arbeit beleuchtete Frequenzbereich noch nicht sehr anfällig für Störungen von Bussignalen oder ähnlichem ist, wird darauf geachtet, diese so gering wie möglich zu halten.

2. Layer 2: Groundlayer

Aus diesem Grund wird direkt unter dieser störungsanfälligen Platinebene eine durchgehende Massefläche platziert. Diese Schicht bleibt ununterbrochen, sodass das Ground-Potential über die THT-Pins beziehungsweise Vias an jeder Stelle der Platine einfach erreichbar ist.

3. Layer 3 Powerlayer

Diese Schicht dient nur der Spannungsversorgung der Bauteile auf der Platine. Die -15 V sowie die 3.3 V werden dabei ganz normal geroutet, die 15 V verlaufen auf dem ganzen Rest der Ebene, da dieses Potential sowohl die Operationsverstärker betreibt, als auch die 3.3 V von diesem Signal aus abgehen. Dies ist die einzige Ebene, in der die Zone nicht auf Ground gelegt wird.

4. Layer 4 Signallayer

Die unterste Schicht dient als Ausweichmöglichkeit für sich kreuzende Signale. Ansonsten soll sie hauptsächlich für das Routing von Bussignalen verwendet werden. In Version 1 wurde darauf noch nicht so genau geachtet, in der Endversion (!!) schon.

Weitere Besonderheiten beim Platzieren der Komponenten sind, dass das Kommunikationsmodul des μC ganz am Rand der Platine gesetzt wurde, um die Abschirmung der Antenne durch die Kupferflächen der Platine zu vermeiden. (kann man das so schreiben?)

Bei der Platzierung des Buck-Converter und der dazugehörigen weiteren Komponenten wird darauf geachtet, dass diese wie im Datenblatt beschrieben auf dem PCB platziert werden. Aufgrund von Platzmangel hat sich das Layout trotzdem etwas verändert.

Da in der linken oberen Ecke der Platine noch etwas Platz ist, wird für einen einfachen Zugang auf die Dokumentation des Projekts ein QR-Code zum Git-Repository der Arbeit hinzugefügt.

TL082B ist präziser / besser für Filter geeignet als TL082 oder TL082A (advanced version) Kupferlagenbeschreibung.

6.3 Design des Codes

6.3.1 Design der Website

Kapitel 7

Aufnahme der Messergebnisse

für die messung über den Red Pytaya immer 1x Tastköpfe verwenden, nicht 10x!

Kapitel 8

Auswertung

Kapitel 9

Fazit und Ausblick

Literatur

- [1] Alice Lee. „Active vs. Passive Filters: Key Differences and Applications.“ Accessed: 2025-11-14, Global Well PCBA. (2025), Adresse: <https://www.globalwellpcba.com/active-vs-passive-filters/>.
- [2] K. Rao und C. Ravikumar, *Analog System Lab Kit PRO Manual*. Texas Instruments, 2012.
- [3] D. Albinger, P. Dorsch und N. Renner, „Analoge Schaltungen, Biquadratische IIR (SOS) Filter,“ Abschlussbericht, 2025.
- [4] R. Schaumann und M. E. V. Valkenburg, *Design of Analog Filters*, 2. Aufl. Oxford University Press, 2009.
- [5] Z. Cheng und G. Liu, *Communication Electronic Circuits*. De Gruyter / Science Press Beijing, 2016.
- [6] B. Razavi, *RF Microelectronics*. Prentice Hall, 2011, ISBN: 9780137134731.
- [7] U. Tietze und C. Schenk, *Halbleiter-Schaltungstechnik*, 10. Aufl. Springer, 1993.
- [8] Prof. K. Radhakrishna Rao. „Lecture - 23 Self Tuned Filter.“ Accessed: 2025-10-06. (2008), Adresse: <https://www.youtube.com/watch?v=FHWkxyAyh08>.
- [9] Dr. KRK Rao. „5. Self-Tuned Filters.avi.“ Accessed: 2025-10-06. (2011), Adresse: <https://www.youtube.com/watch?v=ES7v2SNBWYI>.
- [10] H.-W. Philippson, *Einstieg in die Regelungstechnik mit Python*, 4. Aufl. Hanser, 2023.
- [11] Bonnie C. Baker. „Select the Right Operational Amplifier for your Filtering Circuits.“ Accessed: 2025-11-14, Microchip Technology Inc. (2003), Adresse: <https://ww1.microchip.com/downloads/en/DeviceDoc/adn003.pdf>.
- [12] Berred. „Operationsverstärker 4/4: Aktive Filter 1., 2 u. höherer Ordnung, Slew Rate, GBP, OPV Auswahl.“ Accessed: 2025-11-14. (2019), Adresse: <https://www.youtube.com/watch?v=N8UhfnbKX6Q>.