

Kapitel 1

Weiterführende Theorie

In der Überprüfung des Biquad-Filters spielte die Phase nur eine untergeordnete Rolle. Im Folgenden wird durch Detektierung der Phase ein selbsteinstellenden Filter zu designen.

Anfangs wird dabei die Funktionsweise der einzelnen Bausteine des selfe Tuned Filters besprochen. Dabei werden die theoretisch abgeleiteten Eigenschaften der einzelnen Bauteile mittels Simualtion verifiziert und visuell durch Plots unterstützt. Zur Veranschaulichung wird anfangs auch auf den sehr ähnlich funktionierenden Phasenregelkreis (PLL) eingegangen, um später über den Voltage Controlled Filter zueinem gesamtverständnis des Systems zu gelangen.

1.1 Phasenregelkreis

Bei einem Phasenregelkreis, im englischen auch PLL (Phase Locked Loop) genannt, handelt es sich um eine geschlossene Rückkopplungsschleife. In dieser wird die Phase eines internen Signals wie dem Ausgang eines Voltage-Controlled Oscillators (VCO) an die Phase eines stabilen, externen Referenzsignals angepasst. Sobald die Signale synchon (locked) zu einander verlaufen besitzen internes und Referenzsignal die gleiche Frequenz. Sobald die Frequenz des Referenzsignals verändert wird, versucht die elektronische Schaltung die Synchronisation aufrecht zu erhalten. Das Ausgangssignal des VCO kann dem eingehenden Steuersignal also über einen gewissen Frequenzbereich folgen.[1]

Der einfache Aufbau eines Phasenregelkreis besteht aus einem Phasen Detektor, einem Loopfilter und einem VCO. Diese werden wie in der folgenden Abbildung dargestellt angeordnet.

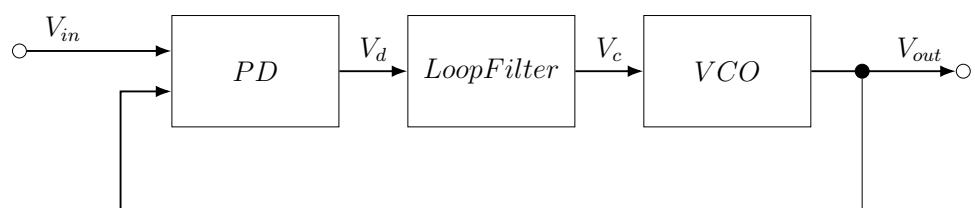


Abbildung 1.1: Einfacher Aufbau eines Phasenregelkreises [2]

Dabei bestimmt der Phasendetektor die Phasendifferenz zwischen dem Referenzsignal und dem Ausgangssignal des VCOs. Dieses Signal wird im darauffolgenden Loopfilter geglättet, sodass die bei der Phasendetektion entstehenden Hochfrequenzanteile unterdrückt werden. Der anschließende VCO gibt anhand seiner Eingangsspannung eine Frequenz aus, die proportional zu seiner Eingangsspannung ist. Stimmt diese Ausgangsfrequenz nun mit der Frequenz des Referenzsignals überein ist der PLL locked.[1]

Im folgenden werden die ersten beiden Bausteine des PLLs genauer betrachtet. Um jedoch den Phasendetektor zu verstehen muss zuerst die Funktionsweise des analogen Multiplizierers erläutert werden.

1.2 Analoger Multiplizierer

Der wichtigste Baustein innerhalb des Phasendetektors ist der analoge Multiplizierer.

Wie der Name schon verrät bildet ein Analogmultiplizierer das Produkt aus zwei anliegenden Signalen nach dem Schema: $x = a \cdot b$.

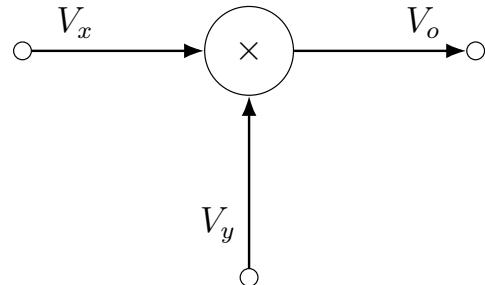


Abbildung 1.2: Blockschaltbild des analogen Multipliziers

Wie bereits durch das bisherige Studium bekannt ist, können arithmetische Operationen wie Addition, Subtraktion und Integration mittels Operationsverstärkern mit entsprechender Verschaltung durchgeführt werden. Die Multiplikation zweier Signale lässt sich hingegen nicht so einfach über eine einfache analoge Schaltung realisieren. Eine mögliche Lösung dieses Problems ist der Umweg über den natürlichen Logarithmus und die Exponentialfunktion e^x . Über diesen Umweg kann die Multiplikation als einfache Addition durchgeführt werden.

$$x = a \cdot b = e^{\ln(a \cdot b)} = e^{\ln(a) + \ln(b)}$$

Dieser Zusammenhang wird durch folgendes Blockschaltbild verdeutlicht:

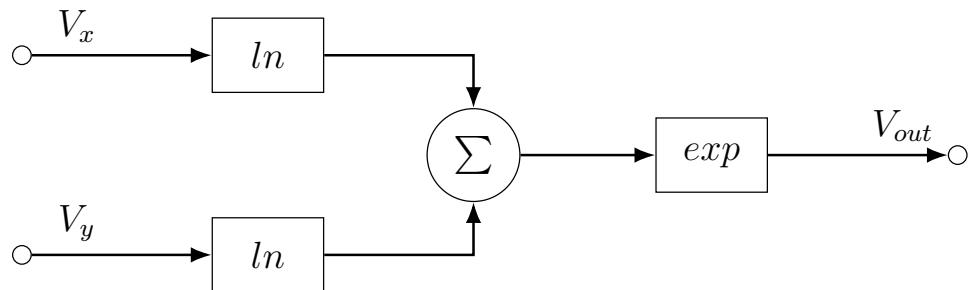


Abbildung 1.3: Funktionelle Realisierung eines Analogmultiplizierers **Quelle: Wikipedia**

Da der Logarithmus nicht für negative Zahlen definiert ist, können nur positive Eingangssignale multipliziert werden. Aus diesem Grund werden Multiplizierer dieses Typs auch Ein-Quadranten-Multiplizierer genannt. In vielen Anwendungen sollen allerdings auch negative Eingangsspannungen zu einem korrekten Ergebnis führen.

Eine Methode um dies zu erreichen ist, dass wenn ein negatives Vorzeichen auftritt, das Vorzeichen am Ein- und Ausgang des Multiplizierers umzukehren. Leider ist diese Methode als Schaltung sehr umständlich umzusetzen und eher langsam, was für höherfrequente Anwendungen unpraktisch ist. Eine weitere Methode besteht darin, zu den Eingangsspannungen konstante Gleichspannungen zu addieren, sodass die tatsächlichen Eingangsspannungen immer im positiven Bereich bleiben. Die Gleichung für die Ausgangsspannung lautet dann

$$V_{out} = \frac{(V_x + V_{xk})(V_y + V_{yk})}{E} \quad (1.1)$$

wobei

- V_x und V_y die Eingangssignale darstellen,
- V_{xk} und V_{yk} die konstanten Gleichspannungen sind,
- E die Proportionalitätskonstante beschreibt, in der Praxis häufig als 10V angewendet.

Die Proportionalitätskonstante E findet sich in den meisten Gleichungen zur Beschreibung des Ausgangs eines Multiplizierer. Sie sorgt dafür, dass das Ausgangssignal innerhalb des gewünschten Spannungsbereich bleibt und auch starke Verstärkungen korrekt im Pegel der Ausgangsspannung zu sehen sind. Das gewünschte Ausgangssignal $\frac{V_x V_y}{E}$ ergibt sich also aus

$$\frac{V_x V_y}{E} = V_{out} - V_x \frac{V_{yk}}{E} - V_y \frac{V_{xk}}{E} - \frac{V_{xk} V_{yk}}{E} \quad (1.2)$$

Liegt die Eingangsspannung V_x im Bereich $-E \leq V_x \leq +E$ kann keine negative Spannung am Eingang des Multiplizierer anliegen, wenn die konstante Spannung $V_{xk} = E$ gesetzt wird. Gleicher gilt auch für den zweiten Eingang. Bei Anwendung dieser Zusammenhangs auf die bekannten Gleichungen ergibt sich für den Ausgang eines Vier-Quadranten-Multiplizierers folgende Gleichung

$$V_{out} = \frac{V_x V_y}{E} = \frac{(V_x + E)(V_y + E)}{E} - V_x - V_y - E \quad (1.3)$$

Wobei sie sich für die Umsetzung als Blockschaltbild so erweitert

$$V_{out} = \frac{V_x V_y}{E} = 4 \cdot \frac{\frac{1}{2}(V_x + E) \cdot \frac{1}{2}(V_y + E)}{E} - V_x - V_y - E \quad (1.4)$$

BSB Seite 359 in Halbleiter Schaltungstechnik [3]

Formel für den Multiplizierer in der Praxis, weiß noch nicht ob ich das brauche, kommt darauf an, ob ich hinterher erklären muss wieso die multiplikation nicht 100% korrekt funktioniert.

In dieser Bachelorarbeit wird ein MPY634 von Texas Instruments verwendet. Die allgemeine Übertragungsfunktion des MPY634 ist im lautet wie folgt

$$V_{out} = A \left[\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (Z_1 - Z_2) \right], \quad (1.5)$$

wobei

- A die offene Verstärkung (open-loop gain) des internen Verstärkers darstellt (typisch 85 dB),
- SF der Skalierungsfaktor (scale factor) ist, der ab Werk auf 10 V lasergetrimmt ist, aber durch Anschluss eines Potentiometers zwischen Pin SF und $-V_S$ im Bereich von 3 V bis 10 V einstellbar bleibt,
- X , Y und Z jeweils differenzielle Eingangsspannungen sind.

Die maximale Eingangsspannung sollte das 1,25-fache des eingestellten Skalierungsfaktors nicht überschreiten.

Um eine stabile, geschlossene Übertragungsfunktion zu erhalten, ist eine negative Rückkopplung erforderlich. Ohne diese würde die große Verstärkung A schon bei kleinsten Abweichungen innerhalb der Klammer den Ausgang bis zum Maximalwert treiben. Wird nun Z_1 mit V_{out} verbunden und Z_2 auf Masse gelegt, so ergibt sich durch Einsetzen in (1.5) die Näherung

$$\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (V_{out} - 0) \approx 0.$$

Daraus folgt die geschlossene Übertragungsfunktion

$$V_{out} = \frac{(X_1 - X_2)(Y_1 - Y_2)}{SF}. \quad (1.6)$$

Da in der Analyse im ASLK manual immer von der Spannung V_r geredet wird, wird im Folgenden nur noch V_r anstatt SF verwendet. Beide beschreiben das Selbe und sind somit werkseitig auf 10V eingestellt, können aber extern verändert werden.

1.2.1 Simulation

Um ein besseres Verständnis für den Multiplizierer zu gewinnen, wird dieser in KiCad mit Spice simuliert. Als erster Test für den Multiplizierer werden als Input-Quellen zwei Gleichspannungen verwendet. Diese werden mit den Pins X_1 und Y_1 verbunden. Für die spätere Funktion des Phasendetektors werden die Pins X_2 und Y_2 an Ground angeschlossen. In KiCad können die Simulationsdaten in eine .raw-Datei exportiert werden, die es möglich macht die Ergebnisse in Python zu plotten.

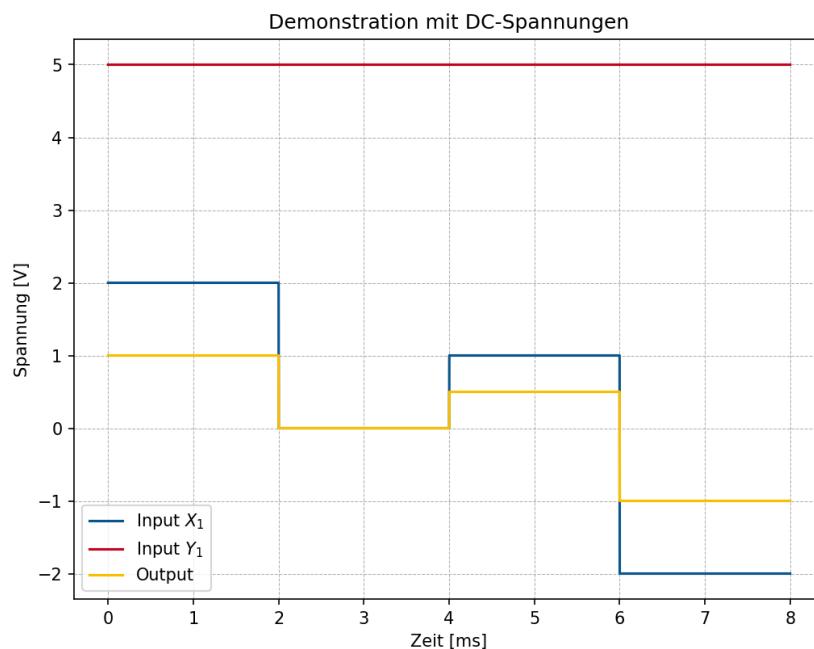


Abbildung 1.4: Multiplikation von DC-Spannungen

Die Grafik 1.4 zeigt, dass die oben beschriebene Gleichung 1.6 mit der Simulation übereinstimmt. Es können zudem nicht nur positive, sondern auch negative Spannungen korrekt multipliziert werden.

1.3 Multiplizierer als Phasendetektor

Nach der Analyse des analogen Multiplizierer kann nun der erste Baustein des PLLs untersucht werden. Der Phasendetektor baut auf einem Multiplizierer auf, der die Phasendifferenz zwischen zwei Signalen detektieren soll.

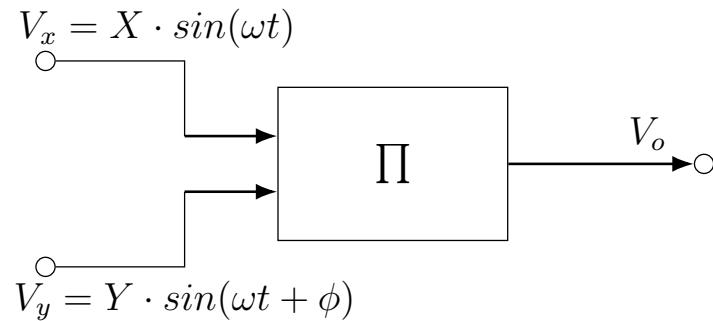


Abbildung 1.5: Multiplizierer...

In Abbildung 1.5 ist zu erkennen, wie zwei um den Phasenwinkel ϕ versetzte Signale auf die Eingänge des Multiplizierers gelegt werden. Dadurch lässt sich der Ausgang des Multiplizierers V_o durch folgende Gleichung beschreiben

$$V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(2\omega t + \phi)]$$

wobei

- X und Y die Amplituden der Eingangssignale sind,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10V$),
- ϕ die Phasendifferenz zwischen den beiden Eingangssignalen beschreibt.

Hinweis: Im ASLK Manual steht hier $V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(\omega t + \phi)]$ was nicht korrekt ist.

Die Multiplikation zweier sinusförmiger Signale ergibt demnach ein Signal mit zwei Frequenzkomponenten. Eine Frequenz ist hierbei eine Gleichspannungskomponente $\cos(\phi)$, die sich proportional zur Phasendifferenz verhält. Zusätzlich gibt es noch eine hochfrequente Mischkomponente, die mit der doppelten Frequenz des Eingangssignals schwingt. Wenn der Multiplizierer nicht komplett linaren Bereich überdeckt, werden zudem noch weitere Hochfrequenzkomponenten als Vielfaches der Ausgangsfrequenz generiert. [1]

Der zweite Block innerhalb des PLLs ist der Loopfilter. Dieser hat die Aufgabe, diese hochfrequenten Anteile der Multiplikation zu unterdrücken. So kann für den Loopfilter ein einfacher RC-Tiefpass verwendet werden. Nach der idealen Tiefpass-Filterung des Ausgangssignals reduziert sich der Ausdruck auf

$$V_o = \frac{XY}{2V_r} \cdot \cos(\phi) \quad (1.7)$$

Diese Gleichung zeigt die direkte Abhängigkeit von Ausgangsspannung des Multiplizierers und der Phasendifferenz der beiden Eingangssignale. Durch diese Verschaltung wird aus dem Multiplizierer ein Phasendetektor, der bei einer Phasendifferenz von 90° eine Durchschnittsspannung von $0V$ ausgibt. Die Abbildung 1.6 veranschaulicht die Phasencharakteristik des Multiplizierers.



Abbildung 1.6: Durchschnittliche Ausgangsspannung des Multiplizierers gegen den Phasenwinkel [4]

kann es sein das die y achse von den werten her falsch beschriftet ist? das maximum dieser kennlinie sollte doch von $\frac{\max_x \cdot \max_y}{V_r}$ abhängen.

Damit bleibt das Problem, dass der Detektor nur eine Phasendifferenz von genau 90° erkennen kann. Liegt eine andere konstante Phasenverschiebung zwischen den Signalen an, kann diese zwar detektiert werden, aber nur, ob die Phasendifferenz höher oder niedriger ist als 90° . Die allgemeine Phasenverschiebung zwischen dem Referenzsignal (Eingangssignal) und internem Signal muss also zwangsläufig 90° betragen. Dafür wird nun innerhalb des Voltage Controlled Filters (Biquad, VCF schon eingeführt?) nach einem solchen Signal gesucht.

Gesucht wird also ein Signal innerhalb des Biquads, dessen Phase sich bei der Mittenfrequenz $\omega = \omega_0$ um 90° gegenüber dem Eingangssignal unterscheidet. In Frage kommen daher sowohl eine Phasenverschiebung von 90° als auch von -90° . Da es um die Phasendifferenz zwischen dem Eingangssignal und einem internen Signal geht, kann -90° auch als 270° interpretiert werden. Das Eingangssignal dient dabei als Bezugssignal und definiert die Referenzphase von 0° .

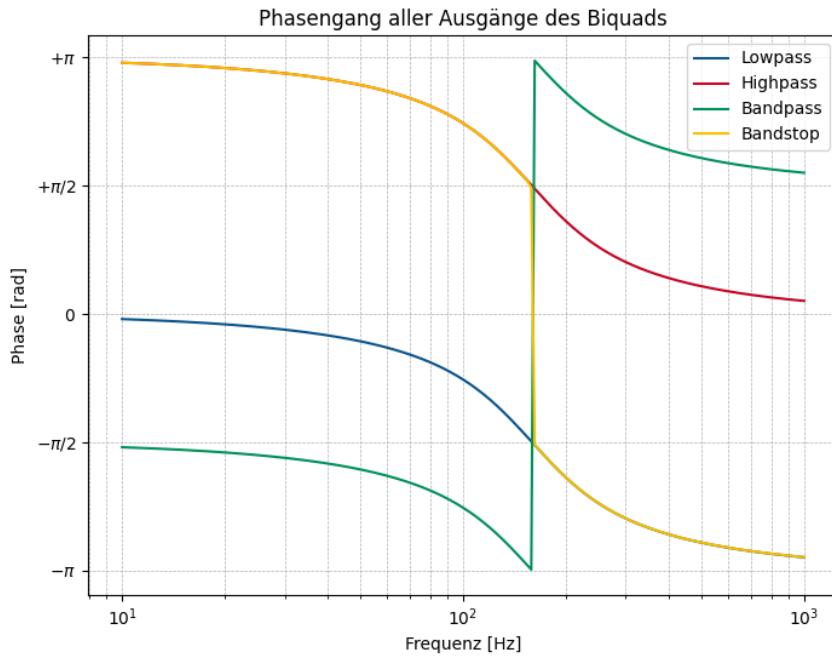


Abbildung 1.7: Phasengänge der vier Ausgänge des Biquads

Der Biquad besitzt vier unterschiedliche Filtertypen, deren Phasengänge sich deutlich von einander unterscheiden. Bei genauerer Betrachtung der Phasenverläufe in Abbildung 1.7 der Filtertypen fällt auf, dass Hoch- und Tiefpass um ω_0 eine Phasenverschiebung von 90° bzw. -90° gegenüber dem Eingangssignal aufweisen. Der Bandpassfilter hat in dieser Umgebung eine Phasenverschiebung von $\pm 180^\circ$ und die Bandsperre hat bei ω_0 einen Phasensprung. Damit erfüllt sowohl der Tiefpass- als auch der Hochpassausgang die Bedingung einer konstanten 90° -Phasendifferenz, sodass in beiden Fällen der Phasendetektor bei richtiger Abstimmung einen Mittelwert von 0V am Ausgang liefern sollte.

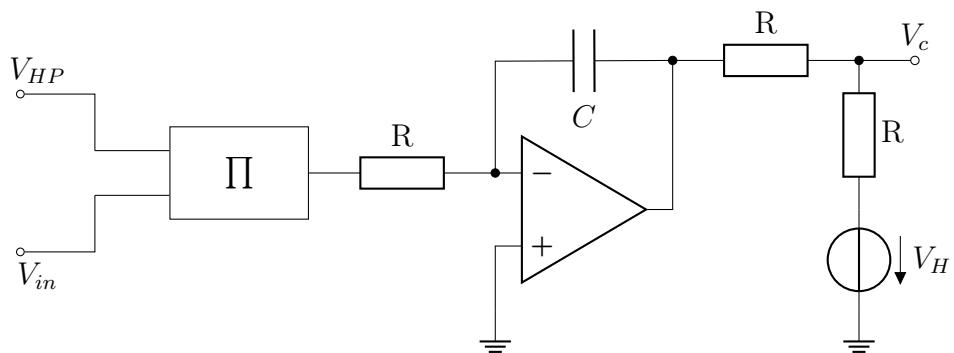


Abbildung 1.8: Teilschaltung: Phasendetektor

Hier die sache mit VCO/VCF! im schaubild war ein VCO zusehen. wir haben allerdings einen VCF. wie kann dies miteinander verknüpft werden? Hinter dem Multiplizierer befindet sich ein Integrator. Dieser soll die verbleibende hochfrequente Sinuskomponente herausfiltern, sodass eine reine DC-Spannung als Indikator für die

Phasendifferenz verbleibt. Dadurch kann diese Ausgangsspannung als DC-Steuerspannung V_c für die internen Multiplikatoren im VCF verwendet werden.

Im Schaltplan des ASLK-PRO Manuals unter Experiment 5 befindet sich am Ausgang des Integrators noch eine zusätzliche Hilfsspannungsquelle V_H . Diese hat die Aufgabe, die Steuerspannung auf ein geeignetes Potential anzuheben. **Die Bedeutung dieser wird genauer im Kapitel des VCFs untersucht, ein wichtiger Bestandteil hierbei ist die Vereinfachte Darstellung des Multiplizierers wie in Gleichung 1.7 gezeigt.**

vielleicht sollte darauf doch besser hier eingangen werden!

1.3.1 V_H

entweder zur stromverstärkung oder um das den signalfluss bei korrekter Phasendifferenz gleich aufrecht zu erhalten.

1.3.2 Simulation

Im folgenden Abschnitt werden die zuvor beschriebenen Zusammenhänge durch eine Simulation überprüft. Hierfür werden dem System Wechselspannungen unterschiedlicher Phasenlage zugeführt.

Am Eingang Y_1 liegt immer ein Sinussignal an. Am Eingang X_1 wird das gleiche Signal mit einer veränderten Phase eingespeist. Im ersten Fall bleibt die Phase unverändert ($\phi = 0^\circ$), im zweiten Fall wird sie um 90° und im dritten Fall um 180° verschoben. Da der Arbeitsbereich der Schaltung bei einem Phasenversatz von 90° liegt und das Sinussignal periodisch ist, stellen Verschiebungen um 0° und 180° die maximal möglichen Abweichungen der Phase dar, während bei $\phi = 90^\circ$ der Idealwert erreicht wird. Die real auftretenden Werte sollten daher zwischen oder auf diesen Extrempunkten liegen.

Im linken Teil der Abbildung 1.9 sind die drei untersuchten Eingangssignale als Zeitverläufe dargestellt. Der rechten Teil zeigt die dazugehörigen Ausgangssignale des Multiplizierers.

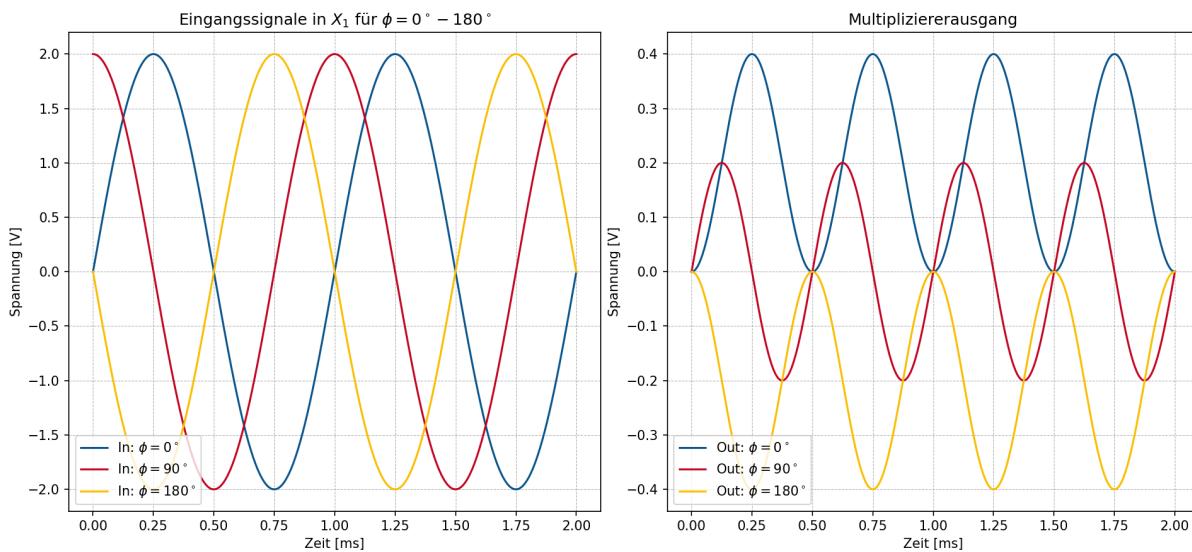


Abbildung 1.9: Singalverhalten bei unterschiedlichen Phasenverschiebungen zwischen den Eingangssignalen X_1 und Y_1

Wie erwartet besitzt das Signal mit der Phasenverschiebung von 90° nach der Multiplikation einen Mittelwert von 0 V. Das unverschobene Signal besitzt einen Offset von etwa 0,2 V, während das um 180° verschobene Signal einen Offset von $-0,2$ V zeigt. Bei allen drei Signalen enthält das Ausgangssignal einen hochfrequenten Anteil mit der doppelten Frequenz des Eingangssignals.

Laut Datenblatt des MPY634 ergibt sich eine Phasendetektorschaltung, wenn am Ausgang des Multiplizierers ein einfacher RC-Tiefpass nachgeschaltet wird. In anderen Aufbauten wird am Multipliziererausgang ein Tiefpass mit anschließendem OP in Komparatororschaltung verwendet. (**bewirkt das das gleiche? LAUT VID JA => simulation!**)

Der Schaltungsaufbau im ALSK-Manual sieht hingegen vor, dass am Ausgang des Multiplizierers ein Integrator nachgeschaltet wird, der die PLL-Funktion vervollständigt. Dieser verhält sich ebenfalls wie ein Tiefpass. So entstehen aus den in Abbildung 1.9 sichtbaren Signalen nach der Integration die in Abbildung 1.10 dargestellten Signalverläufe.

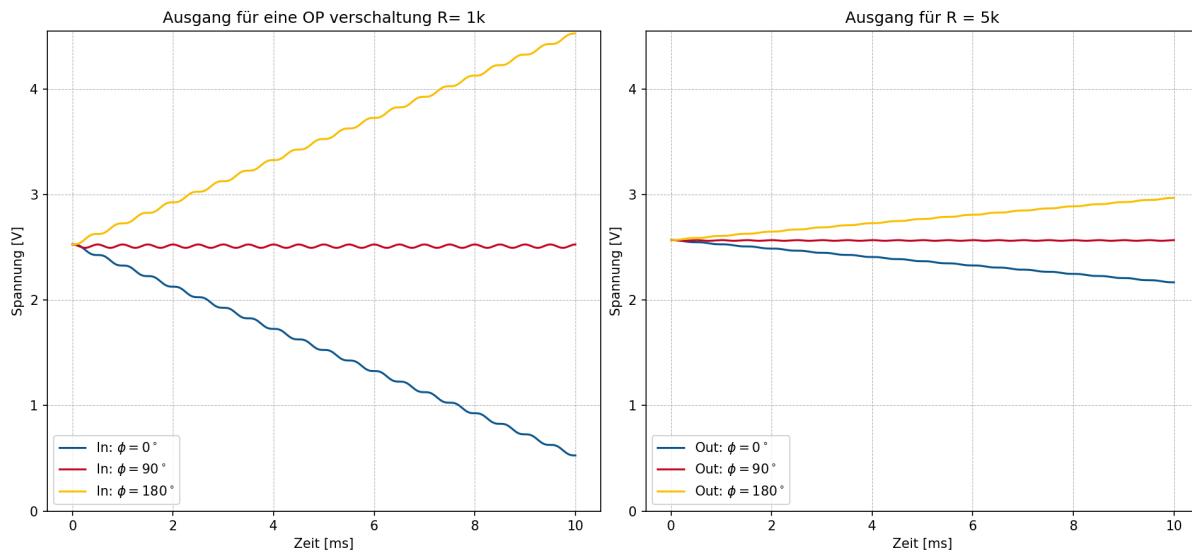


Abbildung 1.10: Singalverhalten bei unterschiedlicher Verschaltung des Integrators

Die Abbildung 1.10 zeigt den zeitlichen Verlauf des Integratorausgangs für die verschiedenen Phasenverschiebungen. Zu beachten ist hierbei, dass die Phasenlage der Eingangssignale unter realen Bedingungen nicht über längere Zeit auf den Maximalwerten $\phi = 0^\circ$ bzw. $\phi = 180^\circ$ bleibt, sondern sich dynamisch verändert. Für $\phi = 90^\circ$ wird die Amplitude der hochfrequenten Komponente nach der Integration deutlich gedämpft, dennoch bleibt eine Restschwingung sichtbar. Die Mittelwertspannung bleibt in diesem Fall über die Zeit gleich, da die Summation der positiven und negativen Halbwellen des Eingangssignals zu 0 verläuft. Auffällig ist, dass dem Signal eine Gleichspannungskomponente von etwa 2,511 V hinzugefügt wurde. Dies ist auf das Integrationsverhalten und die Verschaltung des Integrators zurückzuführen.

Diese Gleichspannungskomponente kann auf verschiedene Sachen zurückgeführt werden. Beispielsweise enthält das Simulationsmodell des TL082 Starbedingungen (Initial Bias), die an internen Transistorknoten VC und VE ein Potential von 2,2 V als Startwert definiert. So könnte schon ein großer Teil dieses Offsets erklärt werden. Die restlichen 0,3 V könnten von einer Standard-Eingangsoffsetspannung kommen. Diese wird sofort in der Integration berücksichtigt und führt zu einer Gleichspannung am Ausgang, obwohl rein mathematisch kein Offset vorhanden sein sollte. **Eine Simulation mit einem idealen OPV würde diese zusätzliche Verstärkung nicht zeigen.**

Bei den Extremwerten der Phasenverschiebung $\phi = 0^\circ$ und $\phi = 180^\circ$ zeigt sich ebenfalls eine Erhöhung des DC-Anteils und eine gedämpfte Amplitude der AC-Komponente. Da das Sinussignal für beide Fälle nicht mehr um 0 V zentriert ist, summieren sich die Schwingungen beim integrieren immer weiter auf. Für $\phi = 0^\circ$ steigt das Ausgangssignal linear mit einer Steigung von 0,2 V pro ms an, für $\phi = 180^\circ$ fällt die Spannung mit gleicher negativer Steigung ab.

Ausgehend davon, dass die AC-Komponente noch deutlich sichtbar ist, kann durch Reduzierung der Filter-Grenzfrequenz mittels Vorwiderstand die Amplitude weiter verringert werden. Dies führt, wie im rechten Bild zusehen, zu einer weiteren Reduktion der Restwelligkeit. Bei genauer Betrachtung ist jedoch zu erkennen, dass immernoch eine gewisse

Restwelligkeit vorhanden ist. Außerdem fällt auf, dass die Steigung bei niedriger Grenzfrequenz des Filters deutlich geringer ausfällt als bei hoher Grenzfrequenz. Diese liegt mit 0,04 V/ms genau um den Faktor 5 geringer als die vorherige Ausgangsspannung. (**R um 5 vergrößert, Steigung um 5 verkleinert, Was passiert mit der welligkeit des signals? auf irgendwas um 5?**) Damit bestimmt die Grenzfrequenz des Integrators maßgeblich die Genauigkeit (Sensitivität) des Phasendetektors mit. **Auf diesen Zusammenhang wird später in Kapitel Sensitivität noch einmal genauer eingegangen**

Zusätzlich lässt sich beobachten, dass sich bei sinkender Grenzfrequenz des Tiefpassfilters auch die zuvor erwähnte Gleichspannungs-Komponente ändert. In den vorliegenden Messungen steigt dieser Wert leicht auf 2,565 V. **Dieser Effekt ist so zu beschreiben. Der Spannungsabfall über den Vorwiderstand ist mit $V = I_{Bias} \cdot R$ zu beschreiben.** Dabei ist der Eingangsbiasstrom vom OPV abhängig und immer gleich groß. Je größer also der Vorwiderstand R wird, desto größer ist der Spannungsabfall über diesen, was ebenfalls zu einem höheren Offset am ausgang führt. Zudem ist die Gesammtverstärkung des OPVs $\frac{1}{RC}$, wenn R nun größer wird, wird der Offset größer???

1.3.3 Simultation von Eingangssignalen unterschiedlicher Frequenz

Ziel dieser Simulation ist, zu erkennen, wie die Steuerspannung V_c auf unterschiedliche Phasendifferenzen am Eingang des Phasendetektors reagiert.

Dafür werden zwei Signale ähnlicher Frequenz auf das System gegeben. Das Referenzsignal schwingt mit 1000 Hz, dazu kommt ein Eingangssignal mit 1100 Hz.

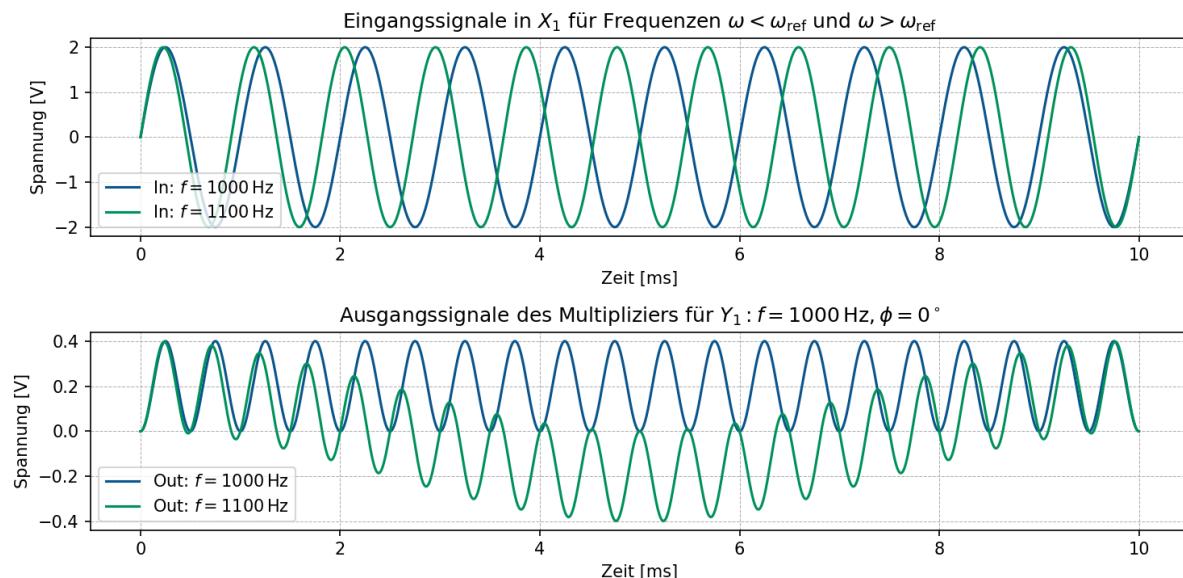


Abbildung 1.11: Singalverhalten bei unterschiedlichen Eingangsfrequenzen

Zu Beginn der Simulation liegt die Phasendrehung des 1100 Hz-Signals zum Referenzsignal. Dadurch, dass das Eingangssignal schneller schwingt, verändert sich das Verhältnis in

kurzer Zeit (etwa 2,5 ms) auf 90°. Das ist unter anderem auch daran zu erkennen, dass der Gleichspannungsanteil im Ausgangssignal des Multiplizierers zu 0 V abfällt. Aus Abbildung 1.9 ist bekannt, dass bei einer Gleichspannung von 0 V die Phasenverschiebung $\pm 90^\circ$ beträgt. Da in diesem Simualtionszenario noch keine Anpassung geschied, verschiebt sich der Phasenwinkel zwischen den Signalen weiter bis diese bei 5 ms mit 180° zu einander stehen. An diesem Punkt ist der maximale negative Gleichspannungsanteil erreicht. Im weiteren Verlauf bewegt sich das Ausgangssignal wieder auf eine 0° Phasendifferenz zu.

Ähnlich verhält sich ein langsameres 900 Hz-Signal. Einziger großer Unterschied ist, dass das Eingangssignal dem Ausgangssignal nicht voraus läuft, sondern hinterher. Die Phasenverschiebung ist demnach negativ. Das bewirkt auch, dass zwischen dem Kreislauf von 0° zu 0° (Periode des Niederfrequenten signal) eine Periode des Höherfrequenten Signal weniger im vergleich zu zweifach multiplizierten Ref-Signals bzw. zwei perioden weniger als das 1100 Hz-Signal. Außerdem ist durch die negative Phasenverschiebung die richtung der Phasenverschiebung umgekehrt.(von 0 nach 270 nach 180 nach 90 nach 0)

bei betrachtung von 1.11 fällt auf, dass sich die durchschnittliche Ausgangsspannung gegen den Phasenwinkel nocheinmal selbst bestimmen lässt. (Ref: abbildung 4,6) diese verläuft hier leicht sinusförmig, anstatt gerade.

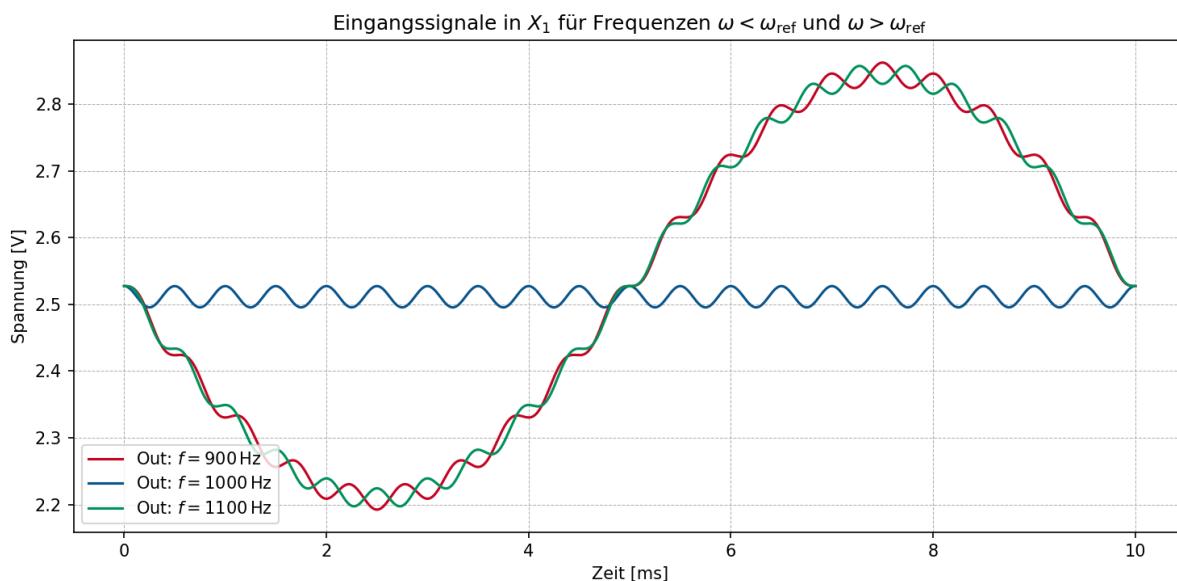


Abbildung 1.12: Abhängigkeit zwischen der Steuerspannung V_c und der Phasendifferenz

x-achse noch in gradzahlen?

Nach der Integration dieser Ausgangssignale zeigt sich eindeutig, dass V_c zwischen der Phasenlage von 90° über 180° bis 270° vom Potential her steigt. (also um 180 Grad, 90 und 270 sind die Grenzwerte). Wenn sich die Phase des Eingangssignals aber zwischen 270° und 90° bewegt, sinkt die Spannung V_c .

1.4 Aufbau und Steuerung des Voltage Controlled Filters

Was ist ein VCF

1.4.1 Abbinder zu PLLs

weiß noch nicht wo das hinsoll Wie zuvor in Abbildung 1.1 zusehen besteht der klassische PLL aus einem Phasendetektor, einem Loopfinter und einem VCO. Durch das Schaltbild in Abbildung 1.8 zweigten sich die ersten zwei Teilmodule. Die Phasendifferenz wurde durch den analogen Multiplizierer detektiert und der anschließende Integator filterte die hochfrequente Komponente heraus. Als nächstes würde der VCO folgen. In dieser Thesis wird allerdings kein VCO an die Kontrrollspannung V_c angeschlossen, sondern ein Voltage Controlled Filter (VCF). Also wird im Experiment 5 des ASLK-PRO Manuals kein klassischer PLL aufgebaut, sondern eine selbstabstimmende Filterstruktur, bei der die Mittenfrequenz des Filters dynamisch an die Frequenz des Eingangssignals angepasst wird.

Zusammengefasst ist der Unterschied, dass das Filterverhalten und nicht die Frequenz des Oszillators geregelt wird. Trotzdem sind die Rückkopplungslogik und die Mathematische Grundstruktur dem PLL sehr ähnlich. Die Schaltung basiert also auf PLL-Prinzipien, regelt aber einen VCF anstatt eines VCOs.

1.4.2 Voltage Controlled Filter

Der Voltage Controlled Filter basiert auf dem Biquad aus vergangendem Semester. Neben dem im vergangenen Kapitel besprochenen Phasendetektor wurde die Biquad-Schaltung noch so verändert, dass sich die Grenzfrequenz über die Steuerspannung V_c verändern lässt. Dazu wurde der Schaltplan um die Frequenzgebenden Integratoren verändert.

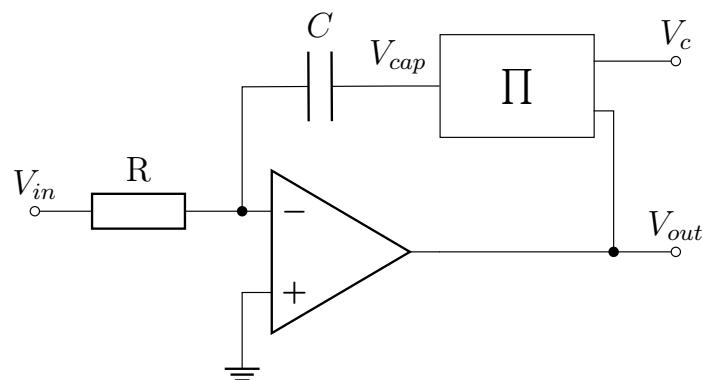


Abbildung 1.13: Teilschaltung: Spannungsgesteuerter Integrator

Wie schon in bei der Standard-Integratorschaltung wird auch für diese Schaltung die Übertragungsfunktion hergeleitet. Da der Strom durch den Widerstand vollständig durch den Kondensator in der Rückführungsschleife fließen muss, ergibt sich folgender Zusammenhang:

$$I_R = \frac{V_{in}}{R} = -I_C = -C \cdot \frac{dV_{cap}}{dt} \quad (1.8)$$

Daraus folgt:

$$\frac{V_{in}}{R} = -C \cdot \frac{dV_{cap}}{dt} \quad (1.9)$$

Mit $V_{cap} = \frac{V_{out} \cdot V_c}{V_r}$ ergibt sich:

$$\frac{V_{in}}{R} = -C \cdot \frac{d}{dt} \left(\frac{V_{out} \cdot V_c}{V_r} \right) \quad (1.10)$$

Durch Integration erhält man den Zusammenhang im Zeitbereich:

$$V_{out}(t) = -\frac{V_r}{V_c} \cdot \frac{1}{RC} \int V_{in}(t) dt \quad (1.11)$$

Im Laplace-Bereich ergibt sich entsprechend:

$$V_{out}(s) = -\frac{V_r}{V_c R C s} V_{in}(s) \quad (1.12)$$

Somit zeigt die Schaltung das Verhalten eines invertierenden Integrators mit einem Verstärkungsfaktor von $-\frac{V_r}{V_c R C}$. Wegen des zusätzlichen Faktors V_r/V_c mit der variablen Spannung V_c wird ein Aufbau wie dieser auch Voltage Controlled Integrator (VCI) genannt.

Was passiert bei hoher V_c und was bei geringer? Kann man den multiplizieren als R oder spannungsquelle oder so auffassen?

Das alleine sollte alle Frequenzen gleich integrieren, da es parallel zum Kondensator keinen Widerstand hat.

1.4.3 Grenzfrequenzbestimmung des VCF

Die Grenzfrequenz, auch Cutoff-Frequenz oder Mittenfrequenz genannt, ist einer der wichtigsten Parameter zur Bestimmung von Filtern. Sie zeigt an, wo sich im Spektrum der Übergangsbereich befindet, der den Durchlassbereich (Passband) von Sperrbereich (Stopband) trennt. So gibt dieser Parameter Auskunft darüber, welche Frequenzen verstärkt oder gedämpft werden, was die wichtigste Eigenschaft eines Filters ist.

Aus der im letzten Abschnitt hergeleiteten Übertragungsfunktion im Laplace-Bereich (1.12) kann nun über die systemtheoretische Betrachtung des Filters auf die Gesammtübertragungsfunktion geschlossen werden. Aus den Übertragungsfunktionen der einzelnen OpAmps lässt sich das in Abbildung 1.14 zugehörige Blockschaltbild erschließen.

Die daraus hervorgehende Übertragungsfunktion lautet

$$\frac{V_2}{V_{in}} = \frac{-H_0 s R C \frac{V_c}{V_r}}{\left(s R C \frac{V_c}{V_r} \right)^2 + \frac{s R C}{Q} \frac{V_c}{V_r} + 1} \quad (1.13)$$

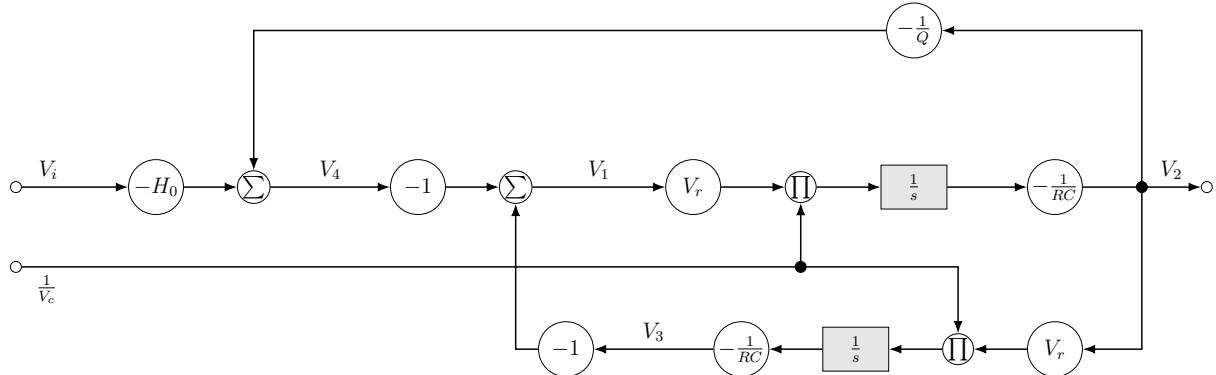


Abbildung 1.14: Systemtheoretische Darstellung des VCF ohne Phasendetektor

Die Übertragungsfunktion des einfachen Biquads in der Standardform lautet

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

mit $\omega_0 = \frac{1}{RC}$

Um nun auf die Gleichung für die Grenzfrequenz zu kommen muss die Übertragungsfunktion so normiert werden, dass der Nenner dieser dem Nenner der Standardform entspricht. Bei Gleichsetzung der beiden höchsten Exponenten ergibt sich

$$\left(\frac{s}{\omega_0}\right)^2 = \left(sRC \frac{V_c}{V_r}\right)^2$$

Durch Herauskürzen von s, dem Exponenten und anschließender Termumformung nach ω_0 ergibt sich

$$\omega_0 = \frac{V_r}{V_c RC} \quad (1.14)$$

Im letzten Unterkapitel wurde die Beziehung zwischen der Phasendifferenz ϕ und der Steuerspannung V_c ermittelt. Nun ist von Interesse, was diese Steuerspannung nun innerhalb des VCFs tut, beziehungsweise was und wie die Phasendifferenz innerhalb des Systems steuert.

Aus Abbildung 1.12 ergibt sich, dass bei einer Phasenverschiebung um 180° bzw von 90° bis 270° die DC-Ausgangsspannung des Multiplizierers negativ ist und V_c so nach der Integration mit positivem Vorzeichen ansteigt. Durch die nun bestimmte Formel kann ein Zusammenhang zwischen V_c und der Grenzfrequenz des Filters ω_0 hergestellt werden.

Wenn der steigende Wert für V_c nun in die Formel $\omega_0 = \frac{V_r}{V_c RC}$ eingesetzt wird, zeigt sich, dass bei größer werdenenem V_c ω_0 sinkt. Daraus kann geschlussfolgert werden, dass alle Phasenverschiebungen zwischen 90° und 270° zu einer Verringerung der Grenzfrequenz führen.

Für Phasendifferenzen um 0° gilt dies genau umgekert: Das Potential von V_c sinkt wodurch die Grenzfrequenz des Systems ansteigt.

Erklärung wie genau die Anpassung funktioniert, mit erklärender Abbildung. Dann auf Pendelsystem eingehen

Beim erstellen dieser Abbildung ist aufgefallen, dass beide betrachteten Parameter um einen gewissen Wert schwingen. Zum einen schwingt die Phase um einen 90° bzw. 270° Phasenverzug zum Referenzsignal, zum anderen schwingt die Frequenz um die Referenzfrequenz.

Die maximalen Ausschlagswerte treten dabei meist ganz zu Beginn der Betrachtung an, also wenn eine neue Grenzfrequenz eingestellt werden soll. Der maximale Ausschlagsimpuls (Fallhöhe) der Phase liegt bei

Berechnung der Grenzfrequenz aus dem Video Laut ASLK-PRO Manual müssten V_c und V_r getauscht sein. Jedoch ist die Grenzfrequenz eine physikalische Größe, die nicht von der Normierung abhängig sein darf. So kann davon ausgegangen werden, dass die im Manual vorgeschlagene Lösung entweder nicht korrekt ist, oder anders normiert bzw. eine andere Konvention verwendet wurde. (zweiteres ist unwahrscheinlicher, da der Rechenweg dadurch deutlich komplizierter zu sein scheint) YT vid [5] sagt aber auch was anderes!!!

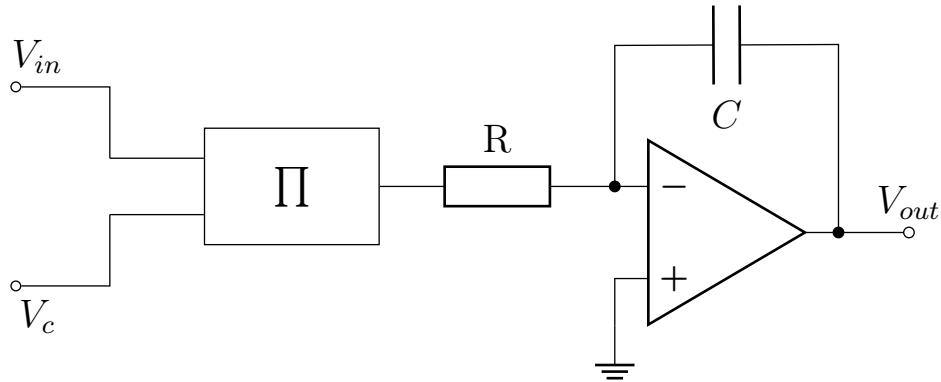


Abbildung 1.15: Vereinfachter Schaltplan zur Herleitung von ω_0

Laut Quelle (begleitendem YouTube Video zu diesem Experiment) [5] kann die Formel für die Grenzfrequenz anhand dieser vereinfachten Schaltung abgeleitet werden. Die bekannte Formel für den Integrator lautet

$$V_{out} = -\frac{V_i}{sCR} \quad (1.15)$$

Da V_i gleich dem Ausgang des Multiplizierers ist ergibt sich für die Multiplizierergleichung

$$V_i = \frac{V_{in} \cdot V_c}{V_r} \quad (1.16)$$

Wird (1.16) nun in (1.15) eingesetzt ergibt sich

$$V_{out} = -\frac{\frac{V_{in} \cdot V_c}{V_r}}{sCR} = -\frac{V_{in} \cdot V_c}{V_r \cdot sRC}$$

Um die Übertragungsfunktion zu erlangen muss nun durch V_{in} geteilt werden

$$\frac{V_{out}}{V_{in}} = -\frac{V_c}{V_r \cdot sRC} = -\frac{V_c}{V_r} \cdot \frac{1}{sRC}$$

Aus dem Therm $\frac{1}{sRC}$ ergibt sich die Standartform $\omega_0 = \frac{1}{RC}$ mit einem zusätzlichen Faktor von $\frac{V_c}{V_r}$ sodass sich die Grenzfrequenz wiefolgt ergibt

$$\omega_0 = \frac{V_c}{V_r \cdot RC} \quad (1.17)$$

wobei

- ω_0 die Durchlassfrequenz des Filters ist,
- V_c die Steuerspannung des VCFs ist,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10V$),
- RC die Zeitkonstante des Filters beschreibt.

1.4.4 Ermittlung der Grenzfrequenz bei unbekannten Parametern

Bei der Einstellung (Tuning) eines Filters ist das Ziel, möglichst Nahe an der Grenzfrequenz zuliegen. Für das Beispiel eines Bandpasses wird die Grenzfrequenz durch den Peak der Amplitude gekennzeichnet. Da sich die Amplitude an diesem Punkt nicht mit der Frequenz ändert, besitzt diese am Peak eine Steigung von Null.

Bild BP

Dies ist eine Möglichkeit die Grenzfrequenz zu ermitteln, wird nun jedoch bei einem Tiefpass die Grenzfrequenz gesucht funktioniert diese nicht mehr. Stattdessen liegt die Grenzfrequenz nun bei einem Wert von -3dB. Bei Veränderung der Güte auf einen wert von $Q = 5$ sieht man, dass keiner der Vorgestellten ansätze zur Bestimmung der Grenzfrequenz funktioniert.

Bild TP Q=1 und 5, -3 db linie einzeichnen.

Eine alternative Methode zur Bestimmung der Grenzfrequenz führt über die Phase. Hierbei kann die im ersten Theorieteil hergeleitete Übertragungsfunktion des Bandpasses als Anhaltspunkt genommen werden, um den Phasengang zu ermitteln.

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

Im Allgemeinen zeigt der Zähler wo der Phasenverlauf startet, in diesem Fall beispielsweise bei $\phi(\omega = 0) = -90^\circ$ durch den Nenner erhält man nun die Phasendrehung in abhänigkeit der Frequenz.

sollte hier einmal $W = 0, w = w_0$ und $w = unendlich$ ausgerechnet werden?

Bild der Phase und Mag untereinander:

In diesem Bild ist zu erkennen, dass die Phase stets die größte Steigung an der Grenzfrequenz hat. So kann die Grenzfrequenz durch Maximierung der Ableitung der Phase berechnet werden ohne das die Güte dieses Ergebnis manipulieren kann. Da die Güte auch die Steilheit der Flanken bestimmt ergibt sich zudem eine Abhängigkeit zwischen der Steigung und der Güte, diese sind näherlich Proportional zu einander, je größer die Güte desto steiler der Übergang um die Mittenfrequenz. So kann festgehalten werden das zur bestimmung der Grenzfrequenz statt eines Magnitude Detektors besser ein Phasedetektor verwendet wird. So sollte man immer die Phase ansehen und nicht die magnitude, da die Phase an der Grenzfrequenz immer am steilsten ist, während nicht immer gewährleistet werden kann, dass die Magnitude dort am höchsten oder -3dB erreicht, da der Gütefaktor dies verzerrt.

was bringt mir das jetzt? verknüpfung zu meinem thema

1.5 Einfluss des VCF auf die Filterfrequenz und praktische Parametersteuerung

1.6 Sensitivitätsanalyse von Filter und Detektor

Was zeigt die Sensitivität im allgemeinen

1.6.1 Sensitivität des Phasendetektors

Die Sensitivität des Phasendetektors K_{pd} kann durch folgende Gleichung beschrieben werden:

$$K_{pd} = \frac{dV_{av}}{d\phi} \left[\frac{V}{rad} \right]$$

Wobei V_{av} den durchschnittlichen Spannungswert des Ausgangs V_o ? beschreibt. Die Ableitung des Ausgangssignals im Durchschnitt nach der Phasendifferenz gibt an, wie stark sich die Ausgangsspannung bei Änderung der Phasendifferenz verändert. Für $\phi = 90^\circ$ hat V_{av} einen Wert von 0 Volt.

Kann man hier noch irgendwas rechnen? z.B. für eine bestimmte frequenz? oder ist das immer 20V/pi wie in der Abbildung weiter oben? was sagt die sensitivität in diesem Fall aus? kann dazu noch etwas gemessen/ simuliert werden?

1.6.2 Sensitivität des VCFs

Bei Ableitung der Gleichung für die Grenzfrequenz (1.17) nach der Steuerspannung V_c ist zu erkennen, wie empfindlich die Filterfrequenz auf die anliegende Steuerspannung reagiert.

$$\frac{d\omega_0}{dV_c} = \frac{1}{V_r \cdot RC}$$

Durch einfaches Umstellen der selben Gleichung (1.17) ergibt sich

$$\frac{\omega_0}{V_c} = \frac{1}{V_r \cdot RC}$$

So ergibt sich ein Gesamtzusammenhang, der die Empfindlichkeit der Filterfrequenz gegenüber der Änderung der Steuerspannung beschreibt.

$$\frac{d\omega_0}{dV_c} = \frac{\omega_0}{V_c} \quad (1.18)$$

Die Größen der Grenzfrequenz und der Steuerspannung verhalten sich direkt Proportional zu einander. So entspricht die relative Änderung der Frequenz der relativen Änderung der Steuerspannung. Mit anderen Worten: Verdoppelt sich die Steuerspannung verdoppelt sich auch die Grenzfrequenz. (bei linearer Abhängigkeit)

Die Sensitivität des gesammten VCFs lässt sich durch folgende Gleichung beschreiben

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} \quad (1.19)$$

Hierbei zeigt diese Gleichung, wie stark die Phasendifferenz auf eine Änderung der Steuerspannung reagiert (unter berücksichtigung der Sensitivität des Filters und des Phasendetektors).

Der hintere Teil der Gleichung wird in (1.18) beschrieben. Nun muss nur noch $\frac{d\phi}{d\omega}$ ermittelt werden.

Dafür kann eine Übertragungsfunktion des Filters verwendet werden. Hierbei bietet sich die Tiefpass-Übertragungsfunktion an, da diese einen Phasengang zeigt, der seinen Startwert bei 0° hat.

$$H(s) = \frac{V_{o_{TP}}}{V_i} = \frac{H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (1.20)$$

$$H(s) = H(j\omega_r) = \frac{H_0}{1 + \frac{j\omega_r}{\omega_0 Q} + \frac{(j\omega_r)^2}{\omega_0^2}} = \frac{H_0}{1 - \frac{\omega_r^2}{\omega_0^2} + j \frac{\omega_r}{\omega_0 Q}}$$

Der Phasenwinkel einer Übertragungsfunktion wird berechnet, indem Zähler und Nenner jeweils als komplexe Zahlen betrachtet werden und für beide die Argumente ermittelt werden, also der Winkel ihrer komplexen Werte im Frequenzbereich. Der Phasenwinkel der gesuchten Übertragungsfunktion ergibt sich durch

$$\phi = \arg(\text{Zähler}) - \arg(\text{Nenner}) \quad (1.21)$$

wobei $\arg(z)$ der Winkel der komplexen Zahl z ist. Für diese Übertragungsfunktion ergibt sich also ein ϕ von

$$\phi = -\tan^{-1} \left(\frac{\frac{\omega_r}{\omega_0 Q}}{1 - (\frac{\omega_r}{\omega_0})^2} \right) \quad (1.22)$$

Da der Zähler der Übertragungsfunktion 0° hat fällt dieser aus der Rechnung heraus.

Hinweis: im Manual steht im Nenner der tan funktion nur ein ω_0 ohne quadrat! Zudem fehlt das - Zeichen.

ω_r ist die Eingangskreisfrequenz. Die gesammte Formel beschreibt die Phasenverschiebung des Filters zum Eingangssignal.

An dieser Stelle könnte nun eine Lange rechnung stehen wie man zu diesem Ergebniss kommt. Hier die Kurzfassung

$$\frac{d\phi}{d\omega_0} = -\frac{2Q}{\omega_0} \quad (1.23)$$

Eingesetzt in die Gleichung (1.19) ergibt sich daraus die Sensitivität:

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} = -\frac{2Q}{\omega_0} \cdot \frac{\omega_0}{V_c} = -\frac{2Q}{V_c} \quad (1.24)$$

schreiben was das genau besagt, damit man das vielleicht später in einer messung validieren kann

1.7 Theoretische Bestimmung über welche Bandbreite der Filter selfe-tuned bleibt, ohne die physischen Bauelemente zu verändern

1.7.1 Bestimmung der Maximalen Grenzfrequenz eines aktiven Filters

Wie zuvor schon besprochen lässt sich die bauteilbedingte Grenzfrequenz eines aktiven Filters über die Formel $\omega_0 = \frac{1}{RC}$ beschreiben. Bei Veränderung der verwendeten Bauteilwerte der Elemente R und C lässt sich die Grenzfrequenz in der Theorie beliebig verändern. In der Praxis können bei sehr kleinen Werten parasitäre Effekte das Filterverhalten stark beeinflussen. Besonders wenn diese Elemente nur SStandartBauteile sind.

Auch die Wahl des verwendeten OpAmps spielt beim erreichen der maximal Möglchen Grenzfrequenz eine wichtige Rolle. So sind vor allem die Parameter für das Gain-Bandwidth-Product (GBW) und die Slew-Rate (SR) entscheidend. Das GBW gibt an, bis zu welcher Frequenz der OpAmp den gewünschten Filterverlauf mit einer Verstärkung von 1 liefern kann. Die Slew-Rate beschreibt die maximale Anstiegsrate der Ausgangsspannung des OpAmps.

Zu guter letzt spielen topologieabhängigen Limitationen eine Rolle. So können höhere Filterordnungen sowie das allgemeine Schaltungsdesign die Maximalgrenze ebenfalls verschieben.

(Bei höheren Ordnungen beansprucht jede Filterstufe einen Teil der Verstärkungsbandbreite für sich)

hier noch ein paar Worte dazu wie das nun in der Wirklichkeit gehandhabt wird
In der Realität wird geschaut, wie hoch die maximal zu erreichende Grenzfrequenz sein wird. Anhand dessen wird der Operationsverstärker herausgesucht, hauptsächlich anhand der Parameter GBW und SR. Meist wird ein GBW genommen das 10 oder 100x höher ist als die maximal anzudenkmende Grenzfrequenz. Daran angepasst werden schließlich die restlichen Bauteilwerte des Filters ausgewählt, sodass die gewünschte Grenzfrequenz erreicht wird.

Quellen: (Farnell beschreibt auch unterschied aktiv und passiv filter)

1.7.2 Bestimmung des maximalen Tune-Bereich des hier verwen-deten Filter

Eine weitere interessante Frage ist, über welchen Bereich die Mittenfrequenz des Filters über die selfe-Tune Funktion verstellt werden kann, ohne die Größe der verwendeten Bauelemente zu verändern. (Zudem ist wichtig herauszufinden wie ich das messen kann)

Hierfür Quellen zu finden ist noch schwieriger als es schon für das Thema. In der Theorie hat sich noch niemand so richtig damit beschäftigt, jedenfalls finde ich dazu nichts. Um herauszufinden wie groß der Tune-Bereich um die Bauteilbedingte Mittenfrequenz ist, sollte also eine Simulation oder direkt eine Messung gemacht werden. (Sehr schwierig, da ich keine der Bauteilsims selber schreiben muss, da weiß ich nicht worauf ich achten soll.)

1.8 Frequenzdetektion des Eingangssignals

Wie im oberen Teil beschrieben kann ein Selfe-Tuned Filter genau auf die Frequenz des empfangenden Signals peilen. Aus diesem Grund dachte ich mir das eine Frequenzbestimmung über den Microcontroller eine sinnvolle Sache wäre, um festzustellen (ohne Bode-Plot und RedPitaya) auf welche Frequenz der Filter gerade eingestellt ist.

Die Umsetzung der Frequenzmessung lässt sich analog oder digital beschreiben. Als analoge Option könnte ein Frequenz-Spannungs-Wandler (F/V-Converter) verwendet werden, der die Frequenz des Eingangssignals in eine proportionale Gleichspannung umwandelt. Diese kann im Anschluss über einen ADC am µC ausgelesen werden. Der große Vorteil hierbei ist, dass die Reaktion der Detektion sehr schnell ist. Nachteilig ist, dass das Eingangssignal noch vorverarbeitet werden muss um einem Rechtecksignal zu entsprechen. Zudem ist der Dynamikbereich begrenzt, da sehr hohe oder niedrige Frequenzen spezielle Anpassungen erfordern. Für eine Umsetzung dieses Verfahrens bräuchte man also viele externe Komponenten, die einmal installiert zu einschränkungen in der Flexibilität führen, da diese nicht mehr so leicht verändert werden können.

Im Vergleich dazu spricht für den digitalen Ansatz, dass deutlich weniger externe Bauteile von nötigen sind und durch die Programmierung des Zählers eine größerer Flexibilität geboten wird. So kann die Frequenz beispielsweise mit einem Nulldurchgangszähler ermittelt werden.

Dieser Zählt wie der Name schon sagt, die Anzahl der Nulldurchgänge oder Pulse Pro Sekunde, teilt diese Zahl durch 2, sodass als Ergebnis die Frequenz in Hz herauskommt. Der begrenzende Faktor bei dieser Umsetzung ist das die Messfrequenz auf die Zeitbasis des µC limitiert ist. Da der µC Rechteck- bzw Tacktsignale erwartet, müssen analoge Signale wie Sinus, Dreieck und Sägezahn auch hier vorverarbeitet werden. So kann ein Komparator diese Signale effektiv in saubere Rechteckimpulse umwandeln, sodass auch bei kleineren Pegeln sauber gearbeitet werden kann. Zudem schadet auch hier keine Vorverarbeitung, sodass mit einer Rechteckspannung gerechnet werden kann.

Num bleibt nur noch das Problem, dass immer noch keine Mischsignale aus mehreren Frequenzen erkannt werden können. Für diesen Fall gibt es die FFT ...

Brauche ich das Überhaupt? kommen überhaupt mischsignale auf mein system drauf? Wie verhält sich das system wenn mischsignale auf dieses gebracht werden?