

Kapitel 1

Weiterführende Theorie

In der bisherigen Analyse des Biquad-Filters stand das Amplitudenverhalten im Vordergrund, während die Phase nur eine untergeordnete Rolle bei Aufnahme der Filtercharakteristik spielte. Für die folgende Analyse des selbsteinstellenden Filters ist die Phase jedoch von zentraler Bedeutung, da sie zur automatischen Einstellung der Filterparameter verwendet wird.

Ziel dieses Kapitels ist, die theoretischen Grundlagen und Funktionsprinzipien des Self-Tuned Filters zu erarbeiten. Dafür wird zunächst die Funktion der einzelnen Bausteine analysiert und mittels Simulationen verifiziert. Anschließend werden die einzelnen Bausteine zusammengefügt und das Gesamtsystem betrachtet.

Da der Self-Tuned Filter in seiner Struktur und seinem Wirkprinzip starke Parallelen zu einem Phasenregelkreis (Phase-Locked Loop, PLL) aufweist, wird zu Beginn auf die grundlegenden Konzepte der PLL eingegangen. Aufbauend darauf wird der analoge Multiplizierer als Phasendetektor eingeführt und dessen Verhalten sowohl analytisch als auch simulativ untersucht. Anschließend erfolgt die Betrachtung des Voltage Controlled Filters (VCF), dessen Steuerung über die detektierte Phaseninformation die Grundlage für die automatische Anpassung der Filtergrenzfrequenz bildet.

Ein weiterer Schwerpunkt dieses Kapitels liegt auf der Sensitivitätsanalyse der beteiligten Komponenten sowie auf der Untersuchung theoretischer und praktischer Grenzen des Selbstabstimmbereichs. Abschließend wird die Fähigkeit des Gesamtsystems zur Frequenzdetektion des Eingangssignals analysiert und bewertet.

Da zum Thema selbstabstimmender analoger Filter nur begrenzt wissenschaftliche Literatur verfügbar ist, dient der etablierte Phasenregelkreis im Verlauf dieses Kapitels wiederholt als Referenzmodell zur Einordnung und Erklärung der zugrunde liegenden Funktionsprinzipien.

1.1 Phasenregelkreis

Bei einem Phasenregelkreis, im englischen auch PLL (Phase Locked Loop) genannt, handelt es sich um eine geschlossene Rückkopplungsschleife. In dieser wird die Phase eines internen Signals wie dem Ausgang eines Voltage-Controlled Oscillators (VCO) an die Phase eines

stabilen, externen Referenzsignals angepasst. Sobald die Signale synchron (locked) zu einander verlaufen besitzen internes und Referenzsignal die gleiche Frequenz. Sobald die Frequenz des Referenzsignals verändert wird, versucht die elektronische Schaltung die Synchronisation aufrecht zu erhalten bzw wieder zu erlangen. Das Ausgangssignal des VCO kann dem eingehenden Steuersignal also über einen gewissen Frequenzbereich folgen.[1]

Der einfache Aufbau eines Phasenregelkreises besteht aus einem Phasen Detektor, einem Loopfilter und einem VCO. Diese werden wie in der folgenden Abbildung dargestellt angeordnet.

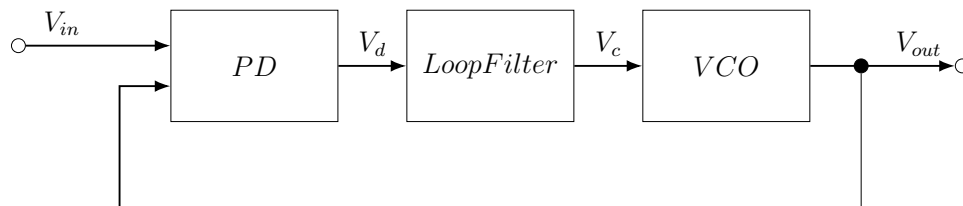


Abbildung 1.1: Einfacher Aufbau eines Phasenregelkreises [2]

Dabei bestimmt der Phasendetektor die Phasendifferenz zwischen dem Referenzsignal und dem Ausgangssignal des VCOs. Dieses Signal wird im darauffolgenden Loopfilter geglättet, sodass die bei der Phasendetektion entstehenden Hochfrequenzanteile unterdrückt werden. Der anschließende VCO gibt anhand seiner Eingangsspannung eine Frequenz aus, die proportional zu seiner Eingangsspannung ist. Stimmt diese Ausgangsfrequenz nun mit der Frequenz des Referenzsignals überein ist der PLL locked.[1]

Im Folgenden werden die ersten beiden Bausteine des PLLs genauer betrachtet. Um jedoch den Phasendetektor zu verstehen muss zuerst die Funktionsweise des analogen Multiplizierers erläutert werden.

1.2 Analoger Multiplizierer

Der wichtigste Baustein innerhalb des Phasendetektors ist der analoge Multiplizierer.

Wie der Name schon verrät bildet ein Analogmultiplizierer das Produkt aus zwei anliegenden Signalen nach dem Schema: $x = a \cdot b$.

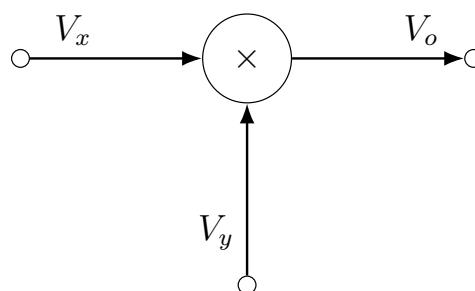


Abbildung 1.2: Blockschaltbild des analogen Multiplizierers

Wie bereits durch das bisherige Studium bekannt ist, können arithmetische Operationen wie Addition, Subtraktion und Integration mittels Operationsverstärkern mit entsprechender

Verschaltung durchgeführt werden. Die Multiplikation zweier Signale lässt sich hingegen nicht so einfach über eine einfache analoge Schaltung realisieren. Eine mögliche Lösung dieses Problems ist der Umweg über den natürlichen Logarithmus und die Exponentialfunktion e^x . Über diesen Umweg kann die Multiplikation als einfache Addition durchgeführt werden.

$$x = a \cdot b = e^{\ln(a \cdot b)} = e^{\ln(a) + \ln(b)}$$

Dieser Zusammenhang wird durch folgendes Blockschaltbild verdeutlicht:

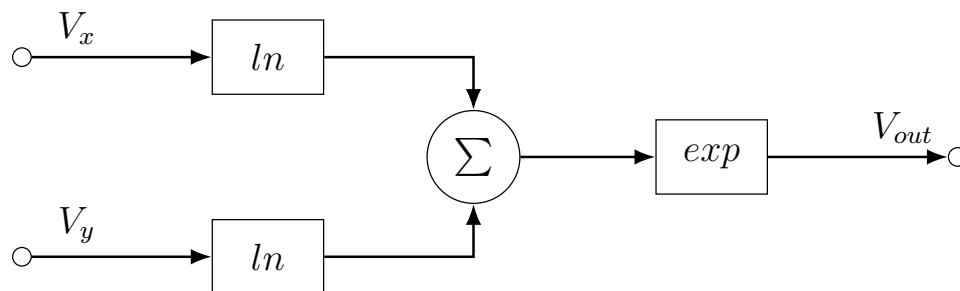


Abbildung 1.3: Funktionelle Realisierung eines Analogmultiplizierers **Quelle: Wikipedia**

Da der Logarithmus nicht für negative Zahlen definiert ist, können nur positive Eingangssignale multipliziert werden. Aus diesem Grund werden Multiplizierer dieses Typs auch Ein-Quadranten-Multiplizierer genannt. In vielen Anwendungen sollen allerdings auch negative Eingangsspannungen zu einem korrekten Ergebnis führen.

Eine Methode um negative Eingangsspannungen verarbeiten zu können funktioniert, indem das Vorzeichen am Ein- und Ausgang des Multiplizierers umgekehrt wird. Leider ist diese Methode als Schaltung sehr umständlich umzusetzen und eher langsam, was für höherfrequente Anwendungen unpraktisch ist. In einer anderen Methode wird zu den Eingangsspannungen eine konstante Gleichspannung hinzugeaddiert. Dadurch wird sichergestellt, dass das Potential an den Eingängen immer im positiven Bereich liegt. Die Gleichung für die Ausgangsspannung dieser Methode lautet dann

$$V_{out} = \frac{(V_x + V_{xk})(V_y + V_{yk})}{E} \quad (1.1)$$

wobei

- V_x und V_y die Eingangssignale darstellen,
- V_{xk} und V_{yk} die konstanten Gleichspannungen sind,
- E die Proportionalitätskonstante beschreibt, in der Praxis häufig als 10V angewendet.

Die Proportionalitätskonstante E findet sich in den meisten Gleichungen zur Beschreibung des Ausgangs eines Multiplizierers. Sie sorgt dafür, dass das Ausgangssignal innerhalb des gewünschten Spannungsbereich bleibt und auch starke Verstärkungen korrekt im Pegel der Ausgangsspannung zu sehen sind. Das gewünschte Ausgangssignal $\frac{V_x V_y}{E}$ ergibt sich also aus

$$\frac{V_x V_y}{E} = V_{out} - V_x \frac{V_{yk}}{E} - V_y \frac{V_{xk}}{E} - \frac{V_{xk} V_{yk}}{E} \quad (1.2)$$

Liegt die Eingangsspannung V_x im Bereich $-E \leq V_x \leq +E$ kann keine negative Spannung am Eingang des Multiplizierers anliegen, wenn die konstante Spannung $V_{xk} = E$ gesetzt wird. Gleiches gilt auch für den zweiten Eingang. Bei Anwendung dieses Zusammenhangs auf die bekannten Gleichungen ergibt sich für den Ausgang eines Vier-Quadranten-Multiplizierers folgende Gleichung

$$V_{out} = \frac{V_x V_y}{E} = \frac{(V_x + E)(V_y + E)}{E} - V_x - V_y - E \quad (1.3)$$

Wobei sie sich für die Umsetzung als Blockschaltbild so erweitert

$$V_{out} = \frac{V_x V_y}{E} = 4 \cdot \frac{\frac{1}{2}(V_x + E) \cdot \frac{1}{2}(V_y + E)}{E} - V_x - V_y - E \quad (1.4)$$

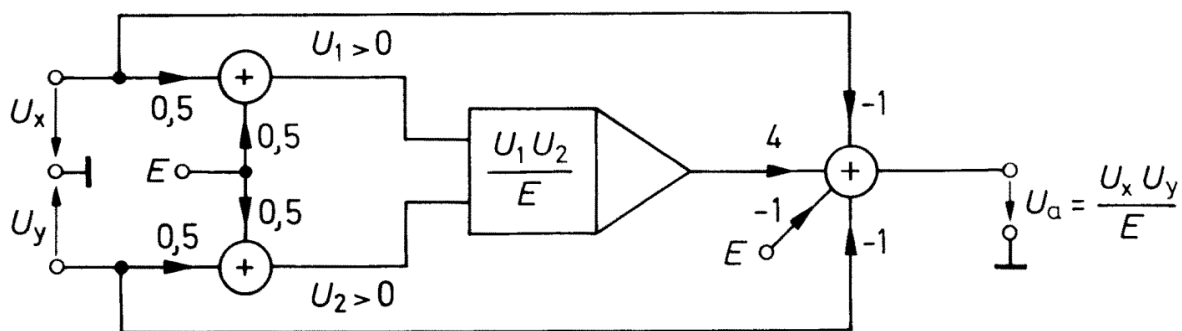


Abbildung 1.4: Vom Einquadranten- zum Vierquadranten-Multiplizierer[3]

In der Realität entstehen bei der Multiplikation zweier Signale immer kleine Abweichungen und Fehler vom idealen Verhalten. Das ALSK-PRO-Manual zeigt, wie diese Abweichungen zusammengesetzt sind

$$V_o = V_{offset} + K_x \cdot V_x + K_y \cdot V_y + K_o \cdot V_x \cdot V_y \cdot \xi$$

wobei

- V_{offset} den konstanten Offset beschreibt,
- $K_x V_x$, $K_y V_y$ die linearen Anteile (Störgrößen) sind, die in einem idealen Multiplizierer nicht vorkommen,
- $K_o V_x V_y$ den eigentlichen Multiplikationsterm darstellt,
- ξ der Rausch- oder Restfehler ist.

Nun wird allerdings erst einmal ideal weitergerechnet. Diese kleine Einführung in die Ungenauigkeiten bei der Simulation wird **vielleicht** später nochmals in der Messung aufgegriffen.

In dieser Bachelorarbeit wird ein MPY634 von Texas Instruments verwendet. Die allgemeine Übertragungsfunktion des MPY634 ist im Lautet wie folgt

$$V_{\text{out}} = A \left[\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (Z_1 - Z_2) \right], \quad (1.5)$$

wobei

- A die offene Verstärkung (open-loop gain) des internen Verstärkers darstellt (typisch 85 dB),
- SF der Skalierungsfaktor (scale factor) ist, der ab Werk auf 10 V lasergetrimmt ist, aber durch Anschluss eines Potentiometers zwischen Pin SF und $-V_S$ im Bereich von 3 V bis 10 V einstellbar bleibt,
- X, Y und Z jeweils differenzielle Eingangsspannungen sind.

Die maximale Eingangsspannung sollte das 1,25-fache des eingestellten Skalierungsfaktors nicht überschreiten.

Um eine stabile, geschlossene Übertragungsfunktion zu erhalten, ist eine negative Rückkopplung erforderlich. Ohne diese würde die große Verstärkung A schon bei kleinsten Abweichungen innerhalb der Klammer den Ausgang bis zum Maximalwert treiben. Wird nun Z_1 mit V_{out} verbunden und Z_2 auf Masse gelegt, so ergibt sich durch Einsetzen in (1.5) die Näherung

$$\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (V_{\text{out}} - 0) \approx 0.$$

Daraus folgt die geschlossene Übertragungsfunktion

$$V_{\text{out}} = \frac{(X_1 - X_2)(Y_1 - Y_2)}{SF}. \quad (1.6)$$

Da die Analyse im ASLK-PRO-Manual immer von der Spannung V_r als interne Referenz des Multiplizierers ausgeht, wird im Folgenden nur noch V_r anstatt SF verwendet. Beide beschreiben das Selbe, V_r ist somit werksseitig auf 10V eingestellt, kann aber extern verändert werden.

1.2.1 Simulation

Um ein besseres Verständnis für den Multiplizierer zu gewinnen, wird dieser in KiCad mit Spice simuliert. Als erster Test werden als Input-Quellen zwei Gleichspannungen verwendet. Diese werden mit den Pins X_1 und Y_1 verbunden. Für die spätere Funktion des Phasendetektors werden die Pins X_2 und Y_2 an Ground angeschlossen. In KiCad

können die Simulationsdaten in eine .raw-Datei exportiert werden, die es möglich macht die Ergebnisse in Python zu plotten.

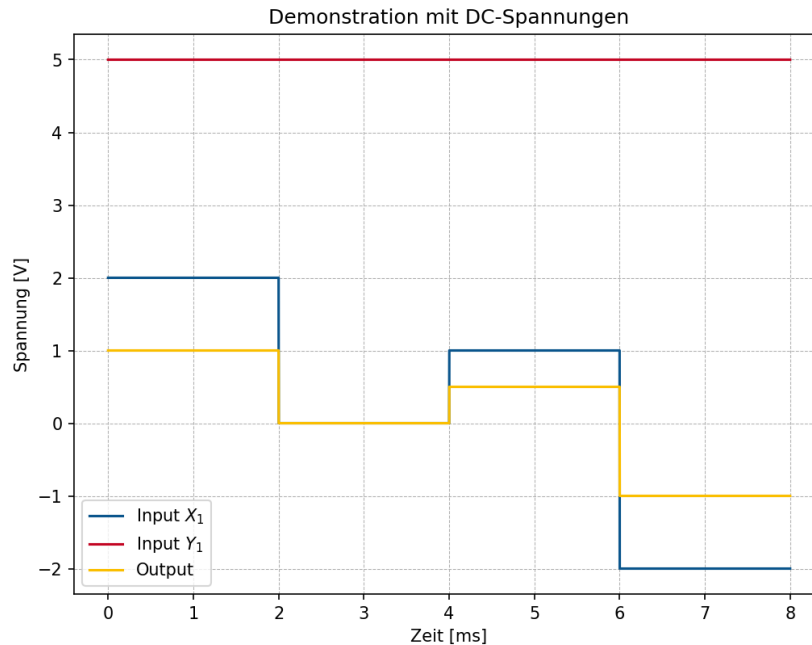


Abbildung 1.5: Multiplikation von DC-Spannungen

Die Grafik 1.5 zeigt, dass die oben beschriebene Gleichung 1.6 mit der Simulation übereinstimmt. Es können zudem nicht nur positive, sondern auch negative Spannungen korrekt multipliziert werden.

1.3 Multiplizierer als Phasendetektor

Nach der Analyse des analogen Multiplizierers kann nun der erste Baustein des PLLs untersucht werden. Der Phasendetektor baut auf einem Multiplizierer auf, der die Phasendifferenz zwischen zwei Signalen detektieren soll.

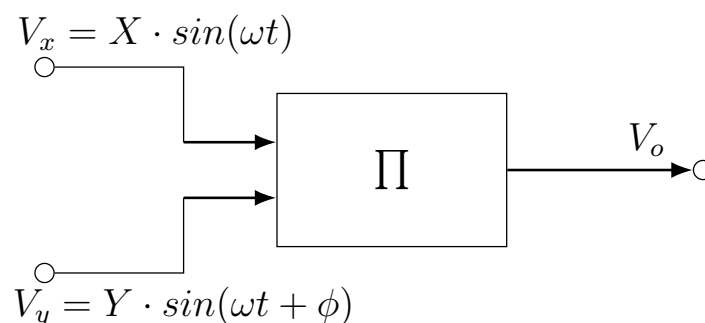


Abbildung 1.6: Multiplizierer...

In Abbildung 1.6 ist zu erkennen, wie zwei um den Phasenwinkel ϕ versetzte Signale auf die Eingänge des Multiplizierers gelegt werden. Dadurch lässt sich der Ausgang des Multiplizierers V_o durch folgende Gleichung beschreiben

$$V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(2\omega t + \phi)]$$

wobei

- X und Y die Amplituden der Eingangssignale sind,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10V$),
- ϕ die Phasendifferenz zwischen den beiden Eingangssignalen beschreibt.

Hinweis: Im ASLK Manual steht hier $V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(\omega t + \phi)]$ was nicht korrekt ist.

Die Multiplikation zweier sinusförmiger Signale ergibt demnach ein Signal mit zwei Frequenzkomponenten. Eine Frequenz ist hierbei eine Gleichspannungskomponente $\cos(\phi)$, die sich proportional zur Phasendifferenz verhält. Zusätzlich gibt es noch eine hochfrequente Mischkomponente, die mit der doppelten Frequenz des Eingangssignals schwingt. Wenn der Multiplizierer nicht komplett linearen Bereich operiert werden zudem noch weitere Hochfrequenzkomponenten als vielfaches der Ausgangsfrequenz generiert. [1]

Der zweite Block innerhalb des PLLs ist der Loopfilter. Dieser hat die Aufgabe, die hochfrequenten Anteile der Multiplikation zu unterdrücken. So kann für den Loopfilter beispielsweise ein einfacher RC-Tiefpass verwendet werden. Nach der idealen Tiefpass-Filterung des Ausgangssignals reduziert sich der Ausdruck auf

$$V_o = \frac{XY}{2V_r} \cdot \cos(\phi) \quad (1.7)$$

Diese Gleichung zeigt die direkte Abhängigkeit von Ausgangsspannung des Multiplizierers und Phasendifferenz zwischen den Eingangssignalen. Durch diese Verschaltung wird aus dem Multiplizierer ein Phasendetektor, der bei einer Phasendifferenz von 90° eine Durchschnittsspannung von $0V$ ausgibt. Die Abbildung 1.7 veranschaulicht die Phasencharakteristik des Multiplizierers.

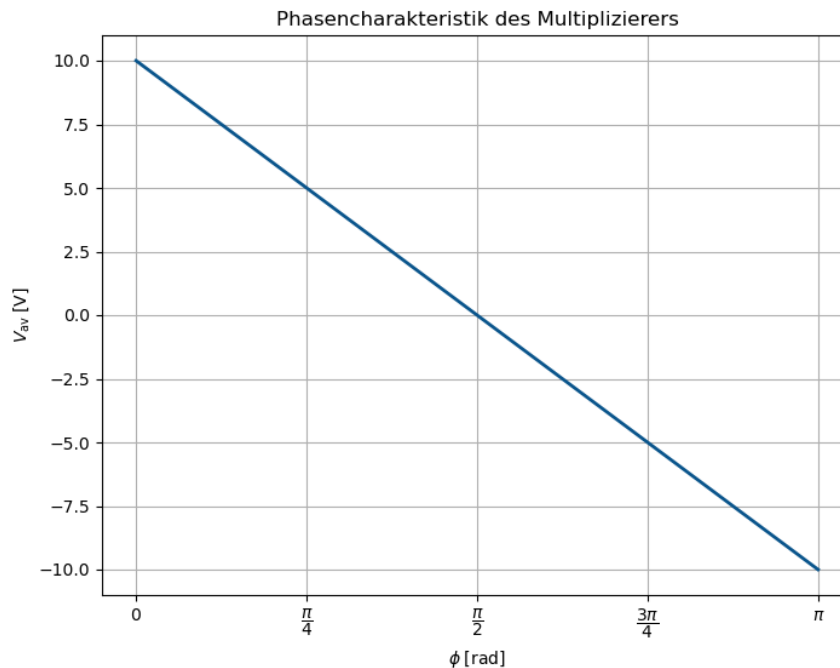


Abbildung 1.7: Durchschnittliche Ausgangsspannung des Multiplizierers gegen den Phasenwinkel [4]

kann es sein das die y achse von den werten her falsch beschriftet ist? das maximum dieser kennlinie sollte doch von $\frac{max_x \cdot max_y}{V_r}$ abhängen.

Damit bleibt das Problem, dass der Detektor nur die Phasendifferenz von genau 90° erkennen kann, da der Gleichspannungsanteil des Ausgangssignals an dieser Stelle bei 0 V liegt. Einer andere konstante Phasenverschiebung kann zwar detektiert werden, jedoch nicht als Arbeitspunkt für die Regelung fungieren, sodass sich das System auf diesen Punkt einpendelt/lockt. Die Verschiebung zwischen dem Referenzsignal und dem internen Signal muss also zwangsläufig 90° betragen. Dafür wird nun innerhalb des Biquads nach einem solchen Signal gesucht.

Bei der Auswahl des internen Signals soll sich die Phase um die Mittenfrequenz $\omega = \omega_0$ um 90° gegenüber dem Eingangssignal unterscheiden. In Frage kommen daher sowohl eine Phasenverschiebung von 90° als auch von -90° , wobei -90° auch als 270° interpretiert werden kann. Das Eingangssignal dient dabei als Bezugssignal und definiert die Referenzphase von 0° .

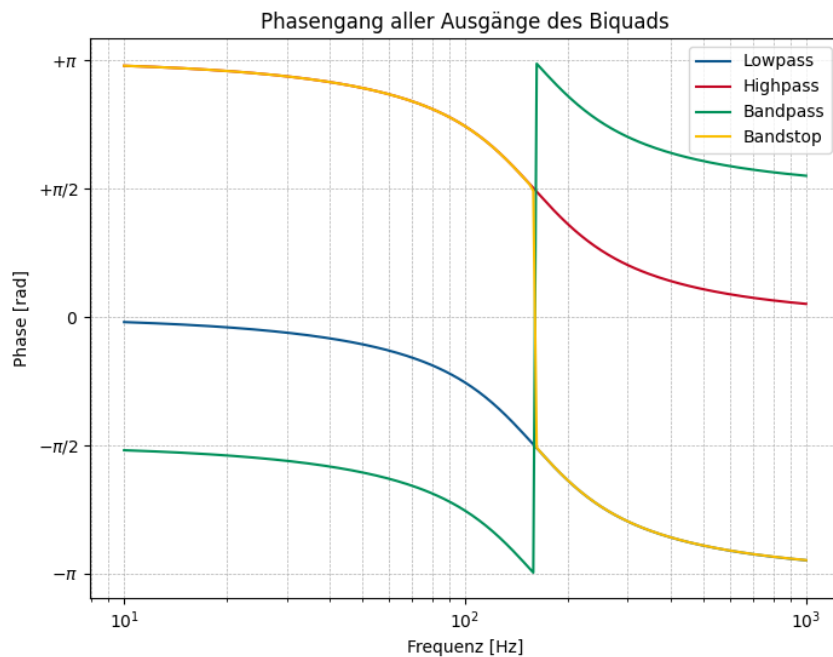


Abbildung 1.8: Phasengänge der vier Ausgänge des Biquads

Der Biquad besitzt vier unterschiedliche Filtertypen deren Phasengänge sich deutlich von einander unterscheiden. Bei genauerer Betrachtung der Phasenverläufe in Abbildung 1.8 der Filtertypen fällt auf, dass Hoch- und Tiefpass um ω_0 eine Phasenverschiebung von 90° bzw. -90° gegenüber dem Eingangssignal aufweisen. Der Bandpassfilter hat in dieser Umgebung eine Phasenverschiebung von 180° und die Bandsperre hat einen Phasensprung. Damit erfüllt sowohl der Tiefpass- als auch der Hochpassausgang die Bedingung einer konstanten 90° -Phasendifferenz, sodass der Phasendetektor bei richtiger Abstimmung in beiden Fällen einen Mittelwert von $0V$ am Ausgang liefern sollte.

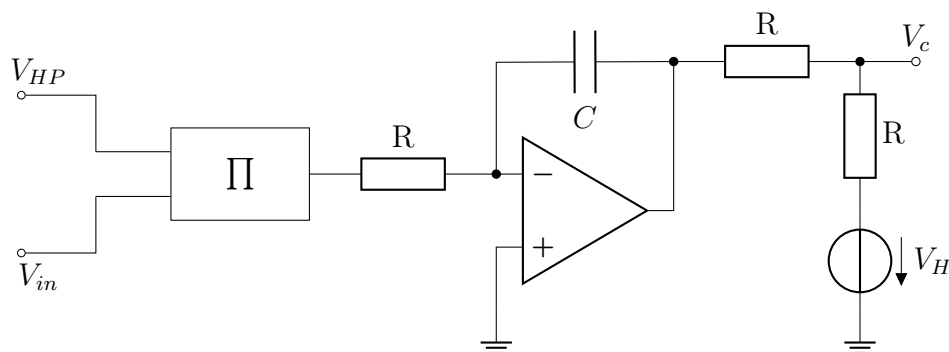


Abbildung 1.9: Teilschaltung: Phasendetektor

Hinter dem Multiplizierer befindet sich, wie in Abbildung 1.9 zusehen, ein Integrator. Dieser hat zum einen die Aufgabe, die hochfrequenten Anteile des Multiplizierters durch seine Tiefpasscharakteristik herauszufiltern. Zudem integriert dieser das eingehende DC-Signal, sodass die Ausgangsspannung bei langanhaltender, großer Phasendifferenz im Bezug zu $\pm 90^\circ$ immer größer wird.

Nach dem Operationsverstärker befindet sich im Schaltplan des ALSK-PRO Manuals noch eine Teilschaltung bestehend aus Spannungsquelle V_H und zwei Widerständen. Leider werden dabei weder der Zweck noch die Höhe der Hilfsspannung genauer erläutert, wodurch es schwerer fällt diesen Schaltungsteil zu verstehen.

Zu den anfänglichen Überlegungen bezüglich der Funktion von V_H gehörte die Annahme, dass die Ausgangsspannung des Integrators zur Verwendung als Steuerspannung für den VCO auf ein geeignetes Potential angehoben werden muss. Diese Vermutung begründet sich durch die Verschaltung der internen Integratoren da der Rückführungspfad dieser durch einen Multiplizierer erweitert wird. Dadurch wird aus der ursprünglichen Beziehung

$$V_{cap} = V_{out}$$

durch den Multiplizierer die Beziehung

$$V_{cap} = \frac{V_{out} \cdot V_c}{V_r}$$

Soll nun also der ursprüngliche Zustand wieder hergestellt werden, müsste die Steuerspannung V_c **im Durchschnitt?** auf das bekannte Referenzpotential $V_r = 10\text{ V}$ angehoben werden, um den Bruch zu kompensieren.

Aus dieser Überlegung ergeben sich mehrere Probleme. Zum einen liegt die Ausgangsspannung des Integrators bei etwa 2,5 V. Um diesen Wert über die gezeigte Schaltung anzuheben, müsste V_H eine sehr hohe Spannung (deutlich über 10 V) haben, da die Widerstände einen Spannungsteiler bilden. Zum anderen stellt sich die Frage, ob die Phaseninformation noch erhalten bleibt oder ob ein Teil des Stroms zurück in den Phasendetektor fließt und so die Ausgangsspannung beeinflusst. Um die Steuerspannung auf das gewünschte Potential anzuheben, ist diese Verschaltung daher eher ungeeignet.

Auf die tatsächliche Funktion der Steuerspannung im VCF wird im Kapitel 1.4 genauer eingegangen. Der tatsächliche Nutzen der Hilfsspannungsquelle wird wahrscheinlich die Stromverstärkung des Kontrollsignals sein. Dabei muss V_H selbst keinen hohen Wert besitzen, was besser zu der Charakteristik einer Hilfsspannungsquelle passt. Auf diese Weise können die internen Multiplizierer das Steuersignal besser verarbeiten.

So steht im nächsten Schritt eine geeignete DC-Steuerspannung V_c für die internen Multiplizierer im VCF zur Verfügung, die das Signal durch die Stromverstärkung besser erfassen können.

1.3.1 Simulation von Eingangssignalen mit Phasenverschiebung

Im folgenden Abschnitt werden die zuvor beschriebenen Zusammenhänge durch eine Simulation überprüft. Hierfür werden dem System Wechselspannungen unterschiedlicher Phasenlage zugeführt.

Am Eingang Y_1 liegt immer ein Sinussignal an. Am Eingang X_1 wird das gleiche Signal mit einer veränderten Phase eingespeißt. Im ersten Fall bleibt die Phase unverändert ($\phi = 0^\circ$), im zweiten Fall wird sie um 90° und im dritten Fall um 180° verschoben. Da der Arbeitsbereich der Schaltung bei einem Phasenversatz von 90° liegt und das Sinussignal

periodisch ist, stellen Verschiebungen um 0° und 180° die maximal möglichen Abweichungen der Phase dar, während bei $\phi = 90^\circ$ der Idealwert erreicht wird. Die real auftretenden Werte sollten daher zwischen oder auf diesen Extrempunkten liegen.

Im linken Teil der Abbildung 1.10 sind die drei untersuchten Eingangssignale als Zeitverläufe dargestellt. Der rechten Teil zeigt die dazugehörigen Ausgangssignale des Multiplizierers.

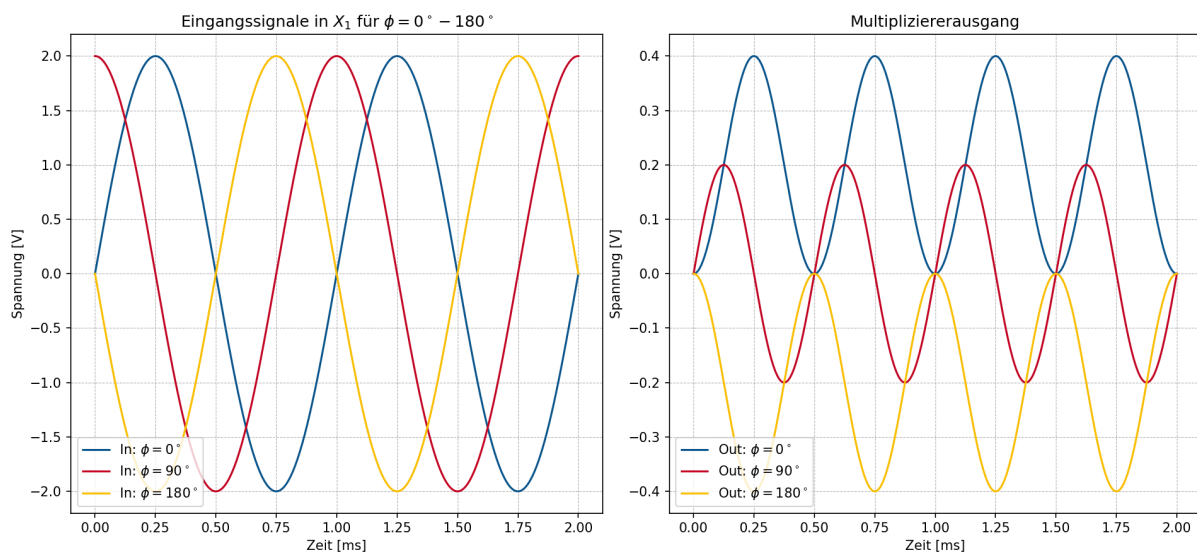


Abbildung 1.10: Singalverhalten bei unterschiedlichen Phasenverschiebungen zwischen den Eingangssignalen X_1 und Y_1

Wie erwartet besitzt das Signal mit der Phasenverschiebung von 90° nach der Multiplikation einen Mittelwert von 0 V. Das unverschobene Signal besitzt einen Offset von etwa 0,2 V, während das um 180° verschobene Signal einen Offset von $-0,2$ V zeigt. Bei allen drei Signalen enthält das Ausgangssignal einen hochfrequenten Anteil mit der doppelten Frequenz des Eingangssignals.

Laut Datenblatt des MPY634 ergibt sich eine Phasendetektorschaltung, wenn am Ausgang des Multiplizierers ein einfacher RC-Tiefpass nachgeschaltet wird. In anderen Aufbauten wird am Multipliziererausgang ein Tiefpass mit anschließendem OP in Komparator-schaltung verwendet. **(bewirkt das das gleiche? LAUT VID JA => simulation!)**

Der Schaltungsaufbau im ALSK-Manual sieht hingegen vor, dass am Ausgang des Multiplizierers ein Integrator nachgeschaltet wird, der die PLL-Funktion vervollständigt. Dieser verhält sich ebenfalls wie ein Tiefpass. So entstehen aus den in Abbildung 1.10 sichtbaren Signalen nach der Integration die in Abbildung 1.11 dargestellten Signalverläufe.

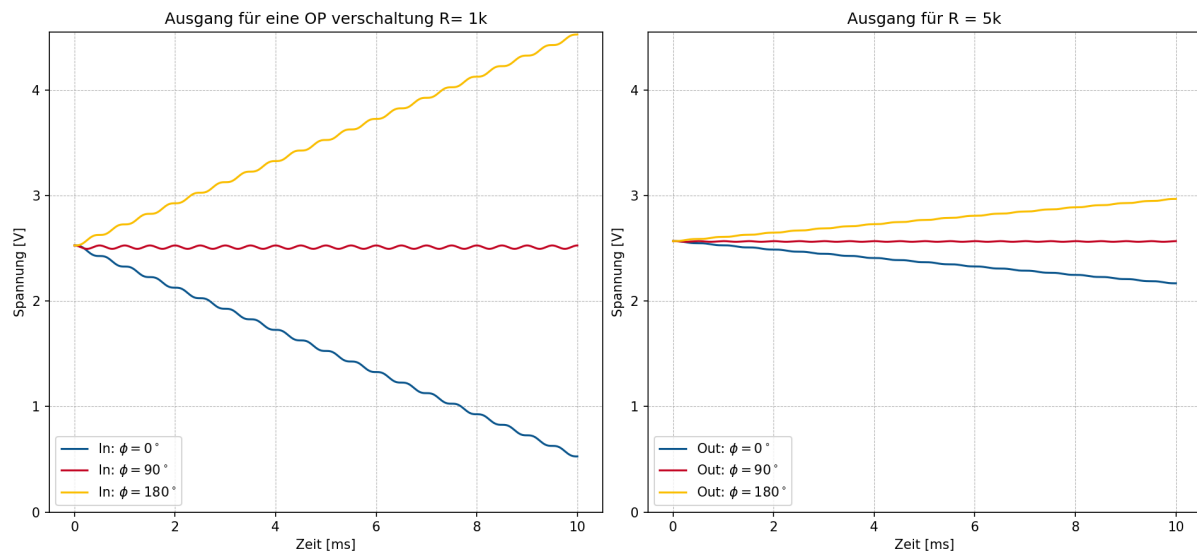


Abbildung 1.11: Singalverhalten bei unterschiedlicher Verschaltung des Integrators

Die Abbildung 1.11 zeigt den zeitlichen Verlauf des Integratorausgangs für die verschiedenen Phasenverschiebungen. Zu beachten ist hierbei, dass die Phasenlage der Eingangssignale unter realen Bedingungen nicht über längere Zeit auf den Maximalwerten $\phi = 0^\circ$ bzw. $\phi = 180^\circ$ bleibt, sondern sich dynamisch verändert. Für $\phi = 90^\circ$ wird die Amplitude der hochfrequenten Komponente nach der Integration deutlich gedämpft, dennoch bleibt eine Restschwingung sichtbar. Die Mittelwertspannung bleibt in diesem Fall über die Zeit gleich, da die Summation der positiven und negativen Halbwellen des Eingangssignals zu 0 verläuft. Auffällig ist, dass dem Signal eine Gleichspannungskomponente von etwa 2,511 V hinzugefügt wurde. Dies ist auf das Integrationsverhalten und die Verschaltung des Integrators zurückzuführen.

Diese Gleichspannungskomponente kann auf verschiedene Sachen zurückgeführt werden. Beispielsweise enthält das Simulationsmodell des TL082 Starbedingungen (Initial Bias), die an internen Transistorknoten VC und VE ein Potential von 2,2 V als Startwert definiert. So könnte schon ein großer Teil dieses Offsets erklärt werden. Die restlichen 0,3 V könnten von einer Standard-Eingangsoffsetspannung kommen. Diese wird sofort in der Integration berücksichtigt und führt zu einer Gleichspannung am Ausgang, obwohl rein mathematisch kein Offset vorhanden sein sollte. **Eine Simulation mit einem idealen OPV würde diese zusätzliche Verstärkung nicht zeigen.**

Bei den Extremwerten der Phasenverschiebung $\phi = 0^\circ$ und $\phi = 180^\circ$ zeigt sich ebenfalls eine Erhöhung des DC-Anteils und eine gedämpfte Amplitude der AC-Komponente. Da das Sinussignal für beide Fälle nicht mehr um 0 V zentriert ist, summieren sich die Schwingungen beim integrieren immer weiter auf. Für $\phi = 0^\circ$ steigt das Ausgangssignal linear mit einer Steigung von 0,2 V pro ms an, für $\phi = 180^\circ$ fällt die Spannung mit gleicher negativer Steigung ab.

Ausgehend davon, dass die AC-Komponente noch deutlich sichtbar ist, kann durch Reduzierung der Filter-Grenzfrequenz mittels Vorwiderstand die Amplitude weiter verringert werden. Dies führt, wie im rechten Bild zusehen, zu einer weiteren Reduktion der Restwelligkeit. Bei genauer Betrachtung ist jedoch zu erkennen, dass immernoch eine gewisse

Restwelligkeit vorhanden ist. Außerdem fällt auf, dass die Steigung bei niedriger Grenzfrequenz des Filters deutlich geringer ausfällt als bei hoher Grenzfrequenz. Diese liegt mit $0,04 \text{ V/ms}$ genau um den Faktor 5 geringer als die vorherige Ausgangsspannung. (**R um 5 vergrößert, Steigung um 5 verkleinert, Was passiert mit der welligkeit des signals? auf irgendwas um 5?**) Damit bestimmt die Grenzfrequenz des Integrators maßgeblich die Genauigkeit (Sensitivität) des Phasendetektors mit. **Auf diesen Zusammenhang wird später in Kapitel Sensitivität noch einmal genauer eingegangen**

Zusätzlich lässt sich beobachten, dass sich bei sinkender Grenzfrequenz des Tiefpassfilters auch die zuvor erwähnte Gleichspannungs-Komponente ändert. In den vorliegenden Messungen steigt dieser Wert leicht auf $2,565 \text{ V}$. **Dieser Effekt ist so zu beschreiben. Der Spannungsabfall über den Vorwiderstand ist mit $V = I_{Bias} \cdot R$ zu beschreiben. Dabei ist der Eingangsbiasstrom vom OPV abhängig und immer gleich groß. Je größer also der Vorwiderstand R wird, desto größer ist der Spannungsabfall über diesen, was ebenfalls zu einem höheren Offset am ausgang führt. Zudem ist die Gesamtverstärkung des OPVs $\frac{1}{RC}$, wenn R nun größer wird, wird der Offset größer???**

1.3.2 Simulation von Eingangssignalen mit unterschiedlichen Frequenzen

Ziel dieser Simulation ist, zu erkennen, wie die Steuerspannung V_c auf unterschiedliche Phasendifferenzen am Eingang des Phasendetektors reagiert.

Dafür werden zwei Signale ähnlicher Frequenz auf das System gegeben. Das Referenzsignal schwingt mit 1000 Hz , dazu kommt ein Eingangssignal mit 1100 Hz .

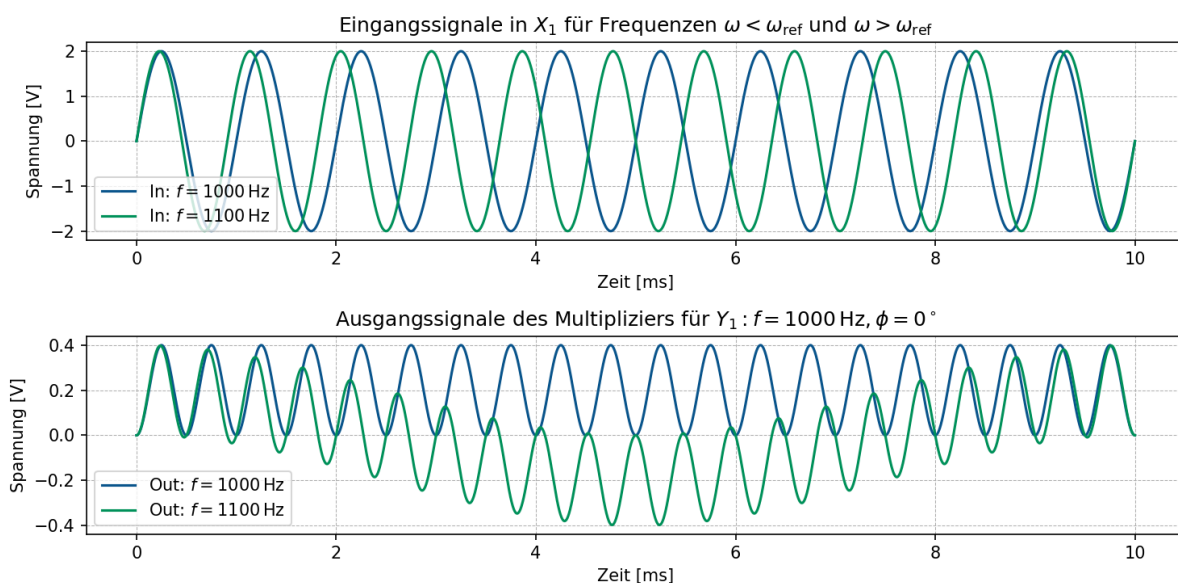


Abbildung 1.12: Singalverhalten bei unterschiedlichen Eingangsfrequenzen

Zu Beginn der Simulation liegt die Phasendrehung des 1100 Hz -Signals zum Referenzsignal. Dadurch, dass das Eingangssignal schneller schwingt, verändert sich das Verhältnis in

kurzer Zeit (etwa 2,5 ms) auf 90° . Das ist unter anderem auch daran zu erkennen, dass der Gleichspannungsanteil im Ausgangssignal des Multiplizierers zu 0 V abfällt. Aus Abbildung 1.10 ist bekannt, dass bei einer Gleichspannung von 0 V die Phasenverschiebung $\pm 90^\circ$ beträgt. Da in diesem Simulationszenario noch keine Anpassung geschied, verschiebt sich der Phasenwinkel zwischen den Signalen weiter bis diese bei 5 ms mit 180° zu einander stehen. An diesem Punkt ist der maximale negative Gleichspannungsanteil erreicht. Im weiteren Verlauf bewegt sich das Ausgangssignal wieder auf eine 0° Phasendifferenz zu.

Ähnlich verhält sich ein langsames 900 Hz-Signal. Einziger großer Unterschied ist, dass das Eingangssignal dem Ausgangssignal nicht voraus läuft, sondern hinterher. Die Phasenverschiebung ist demnach negativ. Das bewirkt auch, dass zwischen dem Kreislauf von 0° zu 0° (Periode des Niederfrequenten signal) eine Periode des Höherfrequenten Signal weniger im vergleich zu zweifach multiplizierten Ref-Signals bzw. zwei perioden weniger als das 1100 Hz-Signal. Außerdem ist durch die negative Phasenverschiebung die richtung der Phasenverschiebung umgekehrt. (von 0 nach 270 nach 180 nach 90 nach 0)

bei betrachtung von 1.12 fällt auf, dass sich die durchschnittliche Ausgangsspannung gegen den Phasenwinkel nocheinmal selbst bestimmen lässt. (Ref: abbildung 4,6) diese verläuft hier leicht sinusförmig, anstatt gerade.

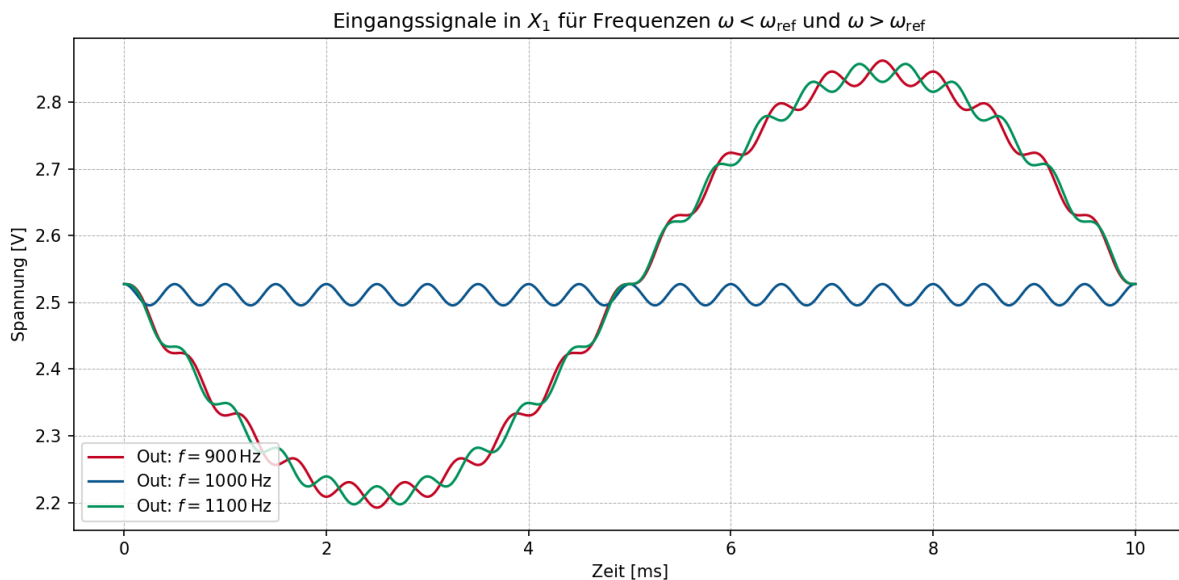


Abbildung 1.13: Abhängigkeit zwischen der Steuerspannung V_c und der Phasendifferenz

x-achse noch in gradzahlen?

Nach der Integration dieser Ausgangssignale zeigt sich eindeutig, dass V_c zwischen der Phasenlage von 90° über 180° bis 270° vom Potential her steigt. (also um 180 Grad, 90 und 270 sind die Grenzwerte). Wenn sich die Phase des Eingangssignals aber zwischen 270° und 90° bewegt, sinkt die Spannung V_c .

1.4 Aufbau und Steuerung des Voltage Controlled Filters

1.4.1 Abbinder zu PLLs

weiß noch nicht wo das hinsoll Wie zuvor in Abbildung 1.1 zusehen besteht der klassische PLL aus einem Phasendetektor, einem Loopfilter und einem VCO. Durch das Schaltbild in Abbildung 1.9 zweigten sich die ersten zwei Teilmodule. Die Phasendifferenz wurde durch den analogen Multiplizierer detektiert und der anschließende Integrator filterte die hochfrequente Komponente heraus. Als nächstes würde der VCO folgen. In dieser Thesis wird allerdings kein VCO an die Kontrollspannung V_c angeschlossen, sondern ein Voltage Controlled Filter (VCF). Also wird im Experiment 5 des ASLK-PRO Manuals kein klassischer PLL aufgebaut, sondern eine selbstabstimmende Filterstruktur, bei der die Mittenfrequenz des Filters dynamisch an die Frequenz des Eingangssignals angepasst wird.

Zusammengefasst ist der Unterschied, dass das Filterverhalten und nicht die Frequenz des Oszillators geregelt wird. Trotzdem sind die Rückkopplungslogik und die Mathematische Grundstruktur dem PLL sehr ähnlich. Die Schaltung basiert also auf PLL-Prinzipien, regelt aber einen VCF anstatt eines VCOs.

1.4.2 Voltage Controlled Filter

Was ist ein VCF

Der spannungsgesteuerte Filter ist ein Filter, bei dem sich die Grenzfrequenz oder andere Filterparameter über eine Steuerspannung verändern lassen. Dadurch ist es möglich, besonders schnell und flexibel auf unterschiedliche Eingangssignale zu reagieren. In der Audiotechnik werden solche Filter häufig in Synthesizern verwendet, um den Klangcharakter von Signalen dynamisch zu verändern. **Wikipedia englisch**

Der Voltage Controlled Filter basiert auf dem Biquad aus Kapitel ??, zusehen in Abbildung ??. Neben dem im vergangenen Kapitel besprochenen Phasendetektor wurde die Biquad-Schaltung so verändert, dass sich die Grenzfrequenz über die Steuerspannung V_c verändern lässt. Dazu wurde der Schaltplan um die frequenzgebenden Integratoren verändert.

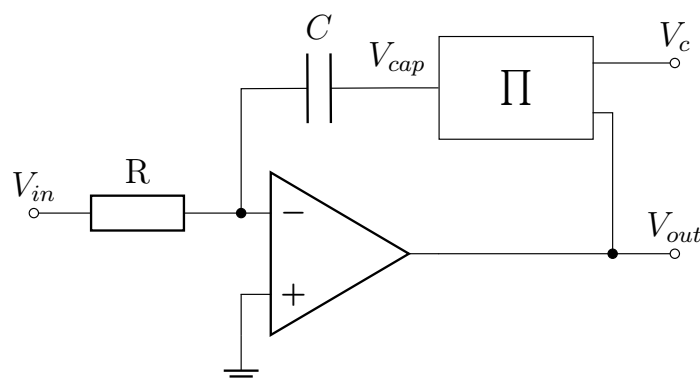


Abbildung 1.14: Teilschaltung: Spannungsgesteuerter Integrator

Im Rückführungspfad der Integratoren wird jeweils ein Multiplizierer eingefügt, der die Ausgangsspannung des OPs mit der Steuerspannung V_c multipliziert. Wie schon in bei der Standard-Integratorschaltung wird auch für diese Schaltung die Übertragungsfunktion hergeleitet. Da der Strom durch den Widerstand vollständig durch den Kondensator in der Rückführungsschleife fließen muss, ergibt sich folgender Zusammenhang:

$$I_R = \frac{V_{in}}{R} = -I_C = -C \cdot \frac{dV_{cap}}{dt} \quad (1.8)$$

Daraus folgt:

$$\frac{V_{in}}{R} = -C \cdot \frac{dV_{cap}}{dt} \quad (1.9)$$

Mit $V_{cap} = \frac{V_{out} \cdot V_c}{V_r}$ ergibt sich:

$$\frac{V_{in}}{R} = -C \cdot \frac{d}{dt} \left(\frac{V_{out} \cdot V_c}{V_r} \right) \quad (1.10)$$

Durch Integration erhält man den Zusammenhang im Zeitbereich:

$$V_{out}(t) = -\frac{V_r}{V_c} \cdot \frac{1}{RC} \int V_{in}(t) dt \quad (1.11)$$

Im Laplace-Bereich ergibt sich entsprechend:

$$V_{out}(s) = -\frac{V_r}{V_c RC s} V_{in}(s) \quad (1.12)$$

Somit zeigt die Schaltung das Verhalten eines invertierenden Integrators mit einem Verstärkungsfaktor von $-\frac{V_r}{V_c RC}$. Wegen des zusätzlichen Faktors V_r/V_c mit der variablen Spannung V_c wird ein Aufbau wie dieser auch Voltage Controlled Integrator (VCI) genannt.

was passiert bei hoher V_c und was bei geringer? kann man den mult als R oder spannungsquelle oder so auffassen?

Das ding alleine sollte alle Frequenzen gleich integrieren, da es parallel zum Kondensator keinen Widerstand hat.

1.4.3 Grenzfrequenzbestimmung des VCF

Die Grenzfrequenz, auch Cutoff-Frequenz oder Mittenfrequenz genannt, ist einer der wichtigsten Parameter zur Bestimmung von Filtern. Sie zeigt an, wo sich im Spektrum der Übergangsbereich befindet, der den Durchlassbereich(Passband) von Sperrbereich(Stopband) trennt. So gibt dieser Parameter Auskunft darüber, welche Frequenzen verstärkt oder gedämpft werden, was die wichtigste Eigenschaft eines Filters ist.

Aus der im letzten Abschnitt hergeleiteten Übertragungsfunktion im Laplace-Bereich (1.12) kann nun über die systemtheoretische Betrachtung des Filters auf die Gesamtübertragungsfunktion geschlossen werden. Aus den Übertragungsfunktionen der einzelnen OpAmps lässt sich das in Abbildung 1.15 zusehende Blockschaltbild erschließen.

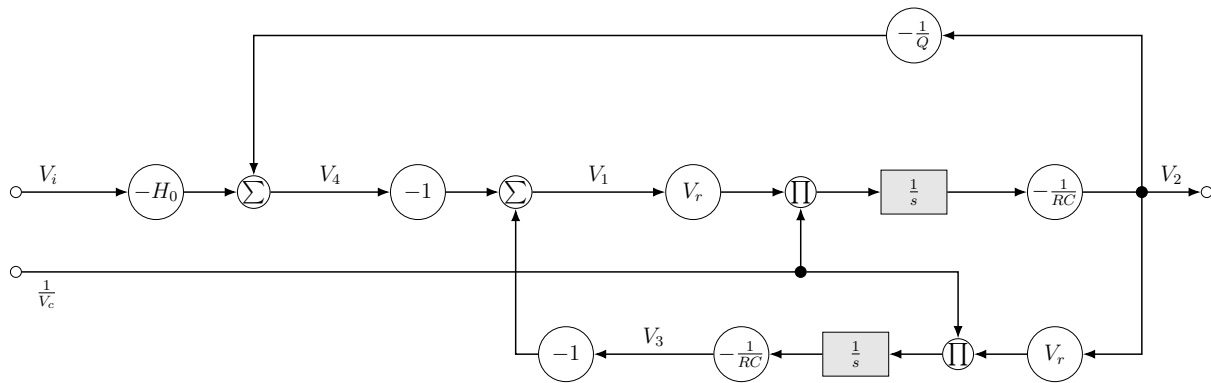


Abbildung 1.15: Systemtheoretische Darstellung des VCF ohne Phasendetektor

Die daraus hervorgehende Übertragungsfunktion lautet

$$\frac{V_2}{V_{in}} = \frac{-H_0 s RC \frac{V_c}{V_r}}{\left(s RC \frac{V_c}{V_r}\right)^2 + \frac{s RC}{Q} \frac{V_c}{V_r} + 1} \quad (1.13)$$

Die Übertragungsfunktion des einfachen Biquads in der Standardform lautet

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

mit $\omega_0 = \frac{1}{RC}$

Um nun auf die Gleichung für die Grenzfrequenz zu kommen muss die Übertragungsfunktion so normiert werden, dass der Nenner dieser dem Nenner der Standardform entspricht. Bei Gleichsetzung der beiden höchsten Exponenten ergibt sich

$$\left(\frac{s}{\omega_0}\right)^2 = \left(s RC \frac{V_c}{V_r}\right)^2$$

Durch Herauskürzen von s, dem Exponenten und anschließender Termumformung nach ω_0 ergibt sich

$$\omega_0 = \frac{V_r}{V_c RC} \quad (1.14)$$

Im letzten Unterkapitel wurde die Beziehung zwischen der Phasendifferenz ϕ und der Steuerspannung V_c ermittelt. Nun ist von Interesse, was diese Steuerpannung nun innerhalb des VCFs tut, beziehungsweise was und wie die Phasendifferenz innerhalb des Systems steuert.

Berechnung der Grenzfrequenz aus dem Video

Laut ASLK-PRO Manual müssten V_c und V_r getauscht sein. Jedoch ist die Grenzfrequenz eine physikalische Größe, die nicht von der Normierung abhängig sein darf. So kann davon ausgegangen werden, dass die im Manual vorgeschlagene Lösung entweder nicht korrekt

ist, oder anders Normiert bzw eine andere Konvention verwendet wurde. (zweiteres ist unwahrscheinlicher, da der Rechenweg dadurch deutlich komplizierter zu sein scheint) YT vid [5] sagt aber auch was anderes!!!

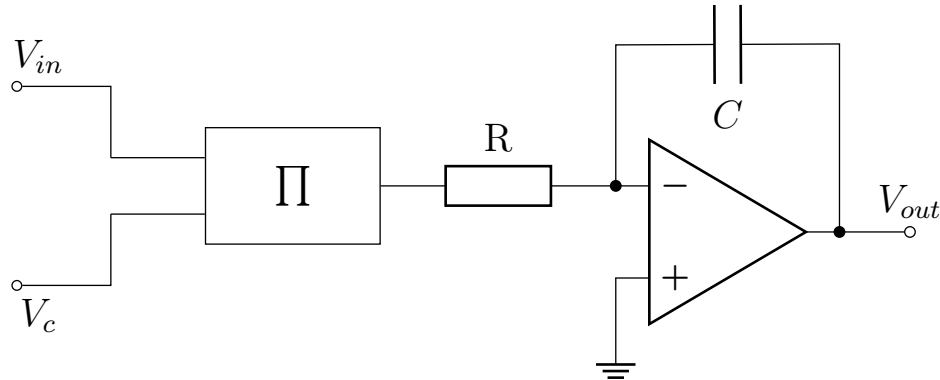


Abbildung 1.16: Vereinfachter Schaltplan zur Herleitung von ω_0

Laut Quelle (begleitendem YouTube Video zu diesem Experiment) [5] kann die Formel für die Grenzfrequenz anhand dieser vereinfachten Schaltung abgeleitet werden. Die bekannte Formel für den Integrator lautet

$$V_{out} = -\frac{V_i}{sCR} \quad (1.15)$$

Da V_i gleich dem Ausgang des Multiplizierers ist ergibt sich für die Multiplizierergleichung

$$V_i = \frac{V_{in} \cdot V_c}{V_r} \quad (1.16)$$

Wird (1.16) nun in (1.15) eingesetzt ergibt sich

$$V_{out} = -\frac{\frac{V_{in} \cdot V_c}{V_r}}{sCR} = -\frac{V_{in} \cdot V_c}{V_r \cdot sRC}$$

Um die Übertragungsfunktion zu erlangen muss nun durch V_{in} geteilt werden

$$\frac{V_{out}}{V_{in}} = -\frac{V_c}{V_r \cdot sRC} = -\frac{V_c}{V_r} \cdot \frac{1}{sRC}$$

Aus dem Term $\frac{1}{sRC}$ ergibt sich die Standardform $\omega_0 = \frac{1}{RC}$ mit einem zusätzlichen Faktor von $\frac{V_c}{V_r}$ sodass sich die Grenzfrequenz wie folgt ergibt

$$\omega_0 = \frac{V_c}{V_r \cdot RC} \quad (1.17)$$

wobei

- ω_0 die Durchlassfrequenz des Filters ist,
- V_c die Steuerspannung des VCFs ist,

- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10V$),
- RC die Zeitkonstante des Filters beschreibt.

Herleitung der Funktionsweise des Voltage Controlled Filter

Im letzten Unterkapitel wurde die Beziehung zwischen der Phasendifferenz ϕ und der Steuerspannung V_c hergeleitet. Nun ist von Interesse, welche Funktion diese Steuerpannung nun innerhalb des VCFs übernimmt und auf welche Weise die Phasendifferenz das Systemverhalten beeinflusst.

Aus Abbildung 1.13 geht hervor, dass bei einer Phasenverschiebung zwischen 90° und 270° die DC-Ausgangsspannung des Multiplizierers negativ wird. Dadurch steigt die Steuerspannung V_c nach der Integration mit positivem Vorzeichen an. Über die hergeleitete Gleichung 1.14 lässt sich ein Zusammenhang zwischen V_c und der Grenzfrequenz des Filters herstellen.

Wird der ansteigende Wert für V_c in Gleichung $\omega_0 = \frac{V_r}{V_c RC}$ eingesetzt, wird deutlich, dass die Zunahme von V_c zu einer Verringerung von ω_0 führt. Somit bewirken alle Phasenverschiebungen im Bereich von 90° bis 270° eine Verringerung der Grenzfrequenz. Für Phasendifferenzen in der Umgebung von 0° tritt der umgekehrte Effekt ein: Das Potential von V_c sinkt, wodurch die Grenzfrequenz des Systems ansteigt.

Um das resultierende Verhalten anschaulich zu untersuchen, wird der analytische Zusammenhang des Systems in Python umgesetzt. Die Phasendifferenz wird dabei nur am Nulldurchgang des internen Signal ermittelt um daraufhin die Frequenz des Signals um jeweils einen festen Betrag zu korrigieren. Bei Betrachtung der Simulation in Abbildung 1.17 fällt auf, dass dieses vereinfachte System niemals eine Anpassung über nur ein paar Perioden erreicht, unabhängig von den Startwerten. Zudem kommt es so vor, dass diese Anpassungen nicht dafür sorgen, dass die Frequenz auf den Referenzwert konvergiert, noch dass sich die Phasenlage dem stabilen Arbeitspunkt von 90° annähert.

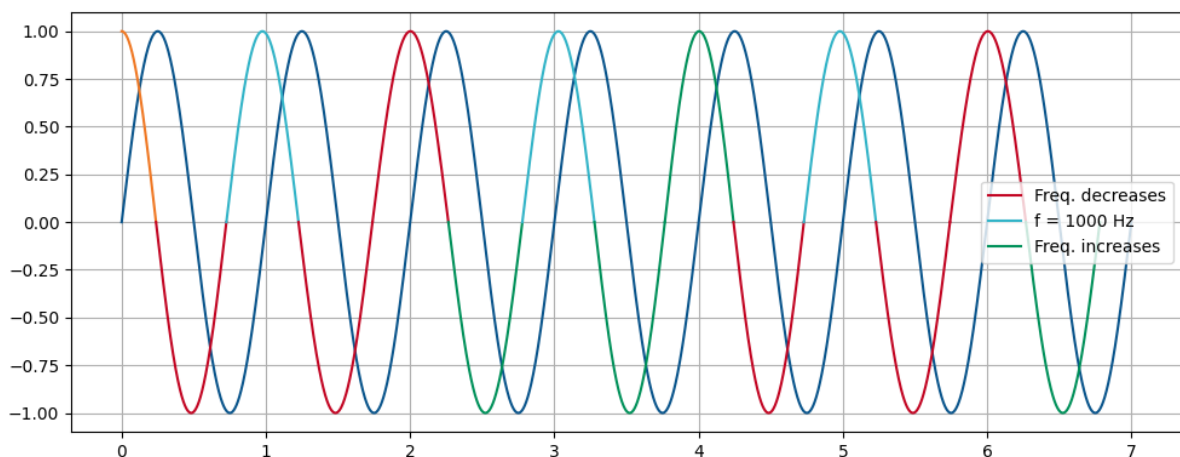


Abbildung 1.17: Signalverhalten bei diskreter Änderung der Frequenz anhand der Phasenlage

Gut zu erkennen ist dieses Verhalten bei Betrachtung der ersten und dritten türkisen Halbwelle. Die Phasenlage verbessert sich nicht im geringsten gegenüber der ersten halbwelle. Das legt den Verdacht nahe, dass das System (sowohl Phasenlage als auch Frequenz) ungedämpft schwingt. Um diesen Verdacht genauer zu überprüfen wird die weitere Programmierung mithilfe eines KI-Sprachmodells entwickelt, wobei immer wieder darauf geachtet werden muss, dass alle Vorgaben eingehalten werden und das System in der Realität auch so funktioniert.

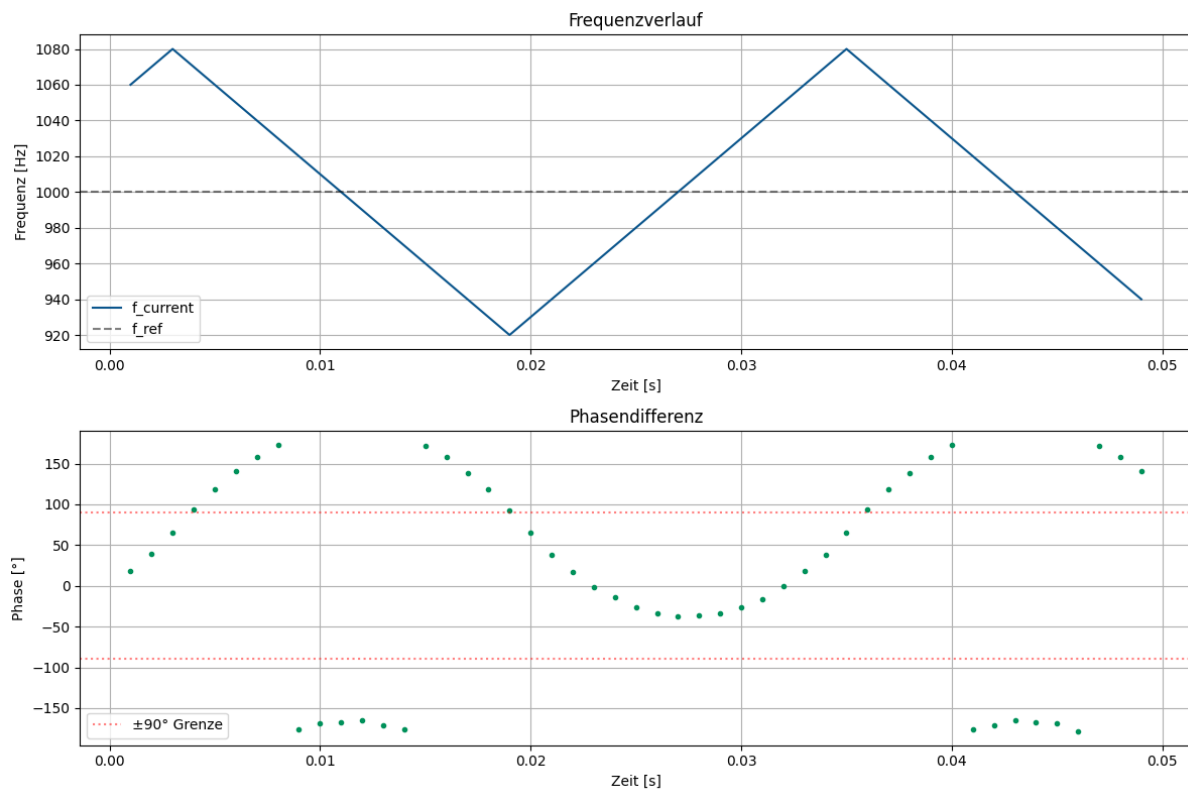


Abbildung 1.18: Frequenz- und Phasendifferenzverlauf des Algorithmus mit Stufenregelung

Aus Abbildung 1.18 ist deutlich zu erkennen, dass sowohl die Frequenz als auch die Phasenlage ungedämpft schwingen. Dieses Verhalten lässt sich durch die Form der Phasenkenmlinie des Systems (vgl. Abbildung 1.13) erklären. Die Steuerspannung reagiert besonders empfindlich auf Phasenänderungen im Bereich um 180° , da dort die Steigung der Kennlinie am größten ist. Schon kleine Abweichungen führen in diesem Bereich zu starken Änderungen der Grenzfrequenz, was das System zusätzlich antreibt und damit die ungedämpfte Schwingung begünstigt.

An den beiden Extremstellen der Kennlinie, bei 90° und 270° , ist die Steigung hingegen nahezu null. Diese Punkte bilden die beiden Gleichgewichtspunkte des Systems. Der Punkt bei 90° entspricht einem stabilen Arbeitspunkt, da kleine Phasenabweichungen nur geringe und ausgleichende Änderungen an der Grenzfrequenz bewirken. Der Punkt bei 270° stellt dagegen einen instabilen Arbeitspunkt dar: Bereits geringe Abweichungen führen zu Verstärkungen in die falsche Richtung, weshalb das System diesen Zustand nicht halten kann und sich davon wegbewegt.

Um das Regelverhalten zu verbessern wird die Frequenz proportional zur Phasenänderung

korrigiert. Bei großen Phasenabweichungen im Bezug auf die Gleichgewichtspunkte folgt eine starke Korrektur der Frequenz, kleine Abweichungen führen zu kleinen Korrekturen. Diese proportionale Regelung wird ebenfalls in den Code übernommen. Zu vereinfachungszwecken wird die Phasencharakteristik des Phasendetektors nicht Sinusförmig abgebildet, sondern nur angehähert stufenförmig. So erfolgt bei großer Phasendifferenz eine große Korrektur der Frequenz und bei kleiner eine geringe.

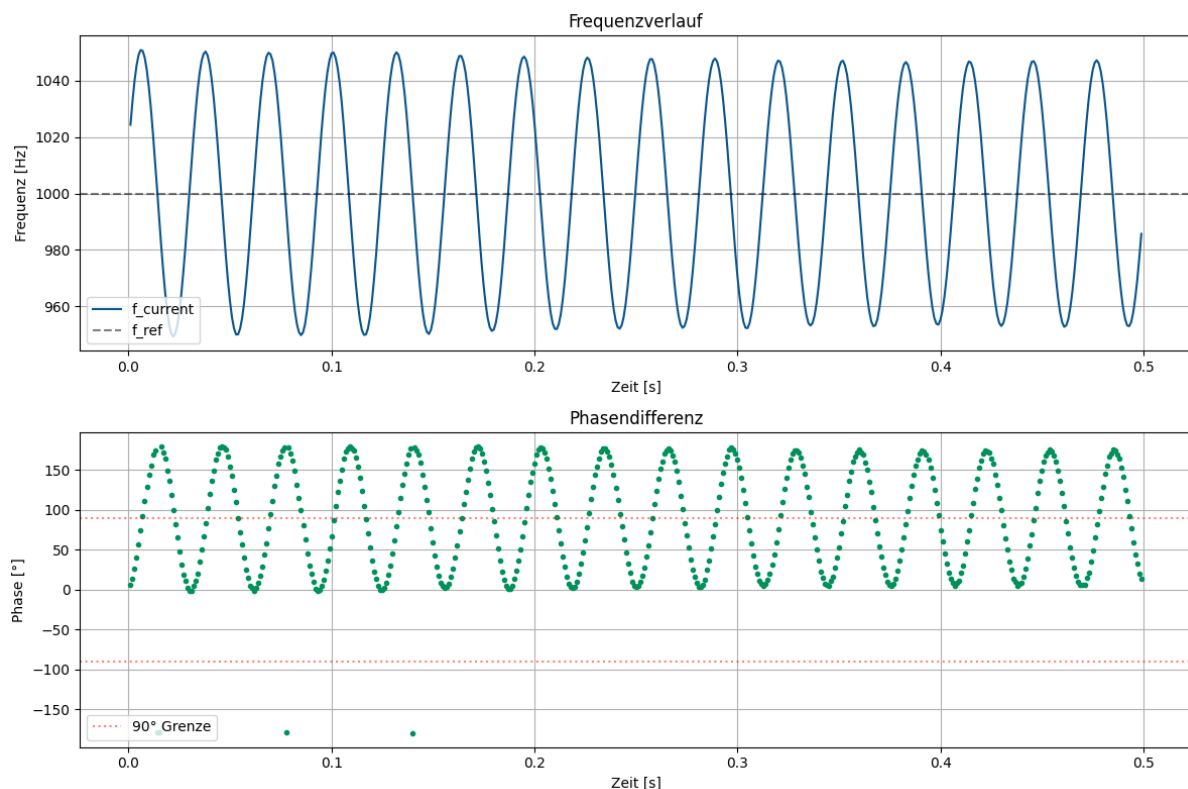


Abbildung 1.19: Frequenz- und Phasendifferenzverlauf des Algorithmus mit proportionaler Regelung

Leider ergibt sich durch das proportionale Frequenzanpassung nicht der gewünschte Dämpfungseffekt. Sogenannte PI-Regler haben in der Regelungstechnik häufiger dieses Problem. Zur Lösung diesen kann der Ausgang Tiefpassgefiltert werden, danach könnte die konvergenz zum gewollten wert besser funktionieren. [6]

ich bekomme den algorithmus nicht mit dämpfung (TP) zum laufen. falls das noch passiert, hier die geschichte mit der Fallhöhe: Code wird nicht Stabil. Frequenz des Systems haut immer nach 970 bzw 1030 Hz und weiter ab.

Abbildung PIT Regler

kann es sein, dass die Einschwingzeit davon abhängig ist, wie groß die Phasen und Frequenzdifferenz ist? Die Simulationsergebnisse zeigen zudem, dass die Einschwingzeit stark von der anfänglichen Phasen- und Frequenzabweichung abhängt: Je größer die Differenz zum Zielwert ist, desto länger dauert es, bis das System sich in die Nähe des stabilen Arbeitspunktes hineinbewegt.

1.4.4 Ermittlung der Grenzfrequenz bei unbekannten Parametern

Bei der Einstellung (Tuning) eines Filters ist das Ziel, möglichst Nahe an der Grenzfrequenz zu liegen. Für das Beispiel eines Bandpasses wird die Grenzfrequenz durch den Peak der Amplitude gekennzeichnet. Da sich die Amplitude an diesem Punkt nicht mit der Frequenz ändert, besitzt diese am Peak eine Steigung von Null.

Bild BP

Dies ist eine Möglichkeit die Grenzfrequenz zu ermitteln, wird nun jedoch bei einem Tiefpass die Grenzfrequenz gesucht funktioniert diese nicht mehr. Stattdessen liegt die Grenzfrequenz nun bei einem Wert von -3dB. Bei Veränderung der Güte auf einen Wert von $Q = 5$ sieht man, dass keiner der vorgestellten Ansätze zur Bestimmung der Grenzfrequenz funktioniert.

Bild TP $Q=1$ und 5, -3 dB Linie einzeichnen.

Eine alternative Methode zur Bestimmung der Grenzfrequenz führt über die Phase. Hierbei kann die im ersten Theorieteil hergeleitete Übertragungsfunktion des Bandpasses als Anhaltspunkt genommen werden, um den Phasengang zu ermitteln.

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

Im Allgemeinen zeigt der Zähler wo der Phasenverlauf startet, in diesem Fall beispielsweise bei $\phi(\omega = 0) = -90^\circ$ durch den Nenner erhält man nun die Phasendrehung in Abhängigkeit der Frequenz.

sollte hier einmal $W = 0, w = w_0$ und $w = \text{unendlich}$ ausgerechnet werden?

Bild der Phase und Mag untereinander:

In diesem Bild ist zu erkennen, dass die Phase stets die größte Steigung an der Grenzfrequenz hat. So kann die Grenzfrequenz durch Maximierung der Ableitung der Phase berechnet werden ohne dass die Güte dieses Ergebnis manipulieren kann. Da die Güte auch die Steilheit der Flanken bestimmt ergibt sich zudem eine Abhängigkeit zwischen der Steigung und der Güte, diese sind nämlich proportional zu einander, je größer die Güte desto steiler der Übergang um die Mittenfrequenz. So kann festgehalten werden dass zur Bestimmung der Grenzfrequenz statt eines Magnitude Detektors besser ein Phasedetektor verwendet wird. So sollte man immer die Phase ansehen und nicht die Magnitude, da die Phase an der Grenzfrequenz immer am steilsten ist, während nicht immer gewährleistet werden kann, dass die Magnitude dort am höchsten oder -3dB erreicht, da der Gütefaktor dies verzerrt.

was bringt mir das jetzt? verknüpfung zu meinem thema

1.5 Einfluss des VCF auf die Filterfrequenz und praktische Parametersteuerung

1.6 Sensitivitätsanalyse von Filter und Detektor

Was zeigt die Sensitivität im allgemeinen

Im Allgemeinen beschreibt die Sensitivität die Änderung einer Ausgangsgröße im Bezug auf die Änderung einer Eingangsgröße. Bei dem schon bekannten VCO beschreibt die Sensitivität beispielsweise, wie stark die Frequenz auf eine Änderung der Steuerspannung reagiert. Dabei vergrößert eine hohe Sensitivität die Tuningrange und Genauigkeit des Oszillators, jedoch wird dieser auch schwieriger zu kontrollieren, da kleine Änderungen der Steuerspannung große Änderungen der Frequenz bewirken und Rauschen leichter eingefangen werden kann. Eine geringere Sensitivität verbessert die Stabilität des Systems.

1.6.1 Sensitivität des Phasendetektors

Die Sensitivität des Phasendetektors K_{pd} kann durch folgende Gleichung beschrieben werden:

$$K_{pd} = \frac{dV_{av}}{d\phi} \left[\frac{V}{rad} \right]$$

Wobei V_{av} den durchschnittlichen Spannungswert des Ausgangs des Detektors V_o ? (**Müsste V_c sein!**) beschreibt. Die Ableitung des Ausgangssignals im Durchschnitt nach der Phasendifferenz gibt an, wie stark sich die Ausgangsspannung bei Änderung der Phasendifferenz verändert. Für $\phi = 90^\circ$ hat V_{av} einen Wert von 0 Volt.[7]

In Anlehnung an den Abhängigkeits/Sensitivitäts-Verlauf aus Abbildung 1.13 wird der Verlauf vereinfacht als Sinusfunktion dargestellt. Darauf wird die Funktion nach ϕ abgeleitet um die Sensitivität zu ermitteln.

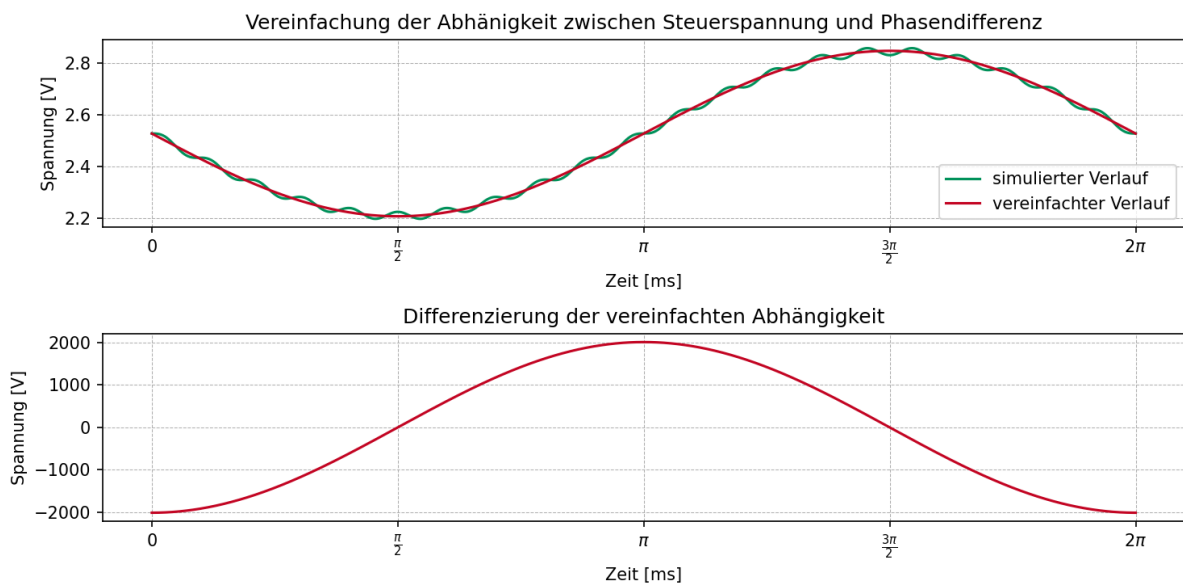


Abbildung 1.20: xxx

Diese vereinfachte Simulation stimmt an den durch das Manual bekannten Punkten (90° und 270°) überein. Die Amplitude der Funktion ist allerdings deutlich größer als gedacht. Mit einem Maximalwert von 2000 V würde die Regelung sehr früh um den Arbeitspunkt stagnieren, da die Verstärker nur bis zu 15 V ausgeben können.

Diese Amplitude ergibt sich in diesem Fall durch die Ableitung der hohen Frequenz. In diesem Fall ändert die Frequenz also die Sensitivität des Phasendetektors. Eine geringere Frequenz führt über die Ableitung zu einer geringeren Amplitude und somit zu einer geringeren Sensitivität.

Kann man hier noch irgendwas rechnen? z.B. für eine bestimmte Frequenz? oder ist das immer $20V/\pi$ wie in der Abbildung weiter oben? Was sagt die Sensitivität in diesem Fall aus? Kann dazu noch etwas gemessen/ simuliert werden?

1.6.2 Sensitivität des VCFs

Achtung: Dieser Teil wird über die im Buch beschriebene Formel der Grenzfrequenz bestimmt

Bei Ableitung der Gleichung für die Grenzfrequenz (1.17) nach der Steuerspannung V_c ist zu erkennen, wie empfindlich die Filterfrequenz auf die anliegende Steuerspannung reagiert.

$$\frac{d\omega_0}{dV_c} = \frac{1}{V_r \cdot RC}$$

Durch einfaches Umstellen der selben Gleichung (1.17) ergibt sich

$$\frac{\omega_0}{V_c} = \frac{1}{V_r \cdot RC}$$

So ergibt sich ein Gesamtzusammenhang, der die Empfindlichkeit der Filterfrequenz gegenüber der Änderung der Steuerspannung beschreibt.

$$\frac{d\omega_0}{dV_c} = \frac{\omega_0}{V_c} \quad (1.18)$$

Die Größen der Grenzfrequenz und der Steuerspannung verhalten sich direkt Proportional zu einander. So entspricht die relative Änderung der Frequenz der relativen Änderung der Steuerspannung. Mit anderen Worten: Verdoppelt sich die Steuerspannung verdoppelt sich auch die Grenzfrequenz. (bei linearer Abhängigkeit)

Die Sensitivität des gesamten VCFs lässt sich durch folgende Gleichung beschreiben

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} \quad (1.19)$$

Hierbei zeigt diese Gleichung, wie stark die Phasendifferenz auf eine Änderung der Steuerspannung reagiert (unter Berücksichtigung der Sensitivität des Filters und des Phasendetektors).

Der hintere Teil der Gleichung wird in (1.18) beschrieben. Nun muss nur noch $\frac{d\phi}{d\omega}$ ermittelt werden.

Dafür kann eine Übertragungsfunktion des Filters verwendet werden. Hierbei bietet sich die Tiefpass-Übertragungsfunktion an, da diese einen Phasengang zeigt, der seinen Startwert bei 0° hat.

$$H(s) = \frac{V_{oTP}}{V_i} = \frac{H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (1.20)$$

$$H(s) = H(j\omega_r) = \frac{H_0}{1 + \frac{j\omega_r}{\omega_0 Q} + \frac{(j\omega_r)^2}{\omega_0^2}} = \frac{H_0}{1 - \frac{\omega_r^2}{\omega_0^2} + j \frac{\omega_r}{\omega_0 Q}}$$

Der Phasenwinkel einer Übertragungsfunktion wird berechnet, indem Zähler und Nenner jeweils als komplexe Zahlen betrachtet werden und für beide die Argumente ermittelt werden, also der Winkel ihrer komplexen Werte im Frequenzbereich. Der Phasenwinkel der gesuchten Übertragungsfunktion ergibt sich durch

$$\phi = \arg(\text{Zähler}) - \arg(\text{Nenner}) \quad (1.21)$$

wobei $\arg(z)$ der Winkel der komplexen Zahl z ist. Für diese Übertragungsfunktion ergibt sich also ein ϕ von

$$\phi = -\tan^{-1} \left(\frac{\frac{\omega_r}{\omega_0 Q}}{1 - \left(\frac{\omega_r}{\omega_0}\right)^2} \right) \quad (1.22)$$

Da der Zähler der Übertragungsfunktion 0° hat fällt dieser aus der Rechnung heraus.

Hinweis: im Manual steht im Nenner der tan funktion nur ein ω_0 ohne quadrat! Zudem fehlt das - Zeichen.

ω_r ist die Eingangskreisfrequenz. Die gesammte Formel beschreibt die Phasenverschiebung des Filters zum Eingangssignal.

An dieser Stelle könnte nun eine Lange rechnung stehen wie man zu diesem Ergebniss kommt. Hier die Kurzfassung

$$\frac{d\phi}{d\omega_0} = -\frac{2Q}{\omega_0} \quad (1.23)$$

Eingesetzt in die Gleichung (1.19) ergibt sich daraus die Sensitivität:

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} = -\frac{2Q}{\omega_0} \cdot \frac{\omega_0}{V_c} = -\frac{2Q}{V_c} \quad (1.24)$$

schreiben was das genau besagt, damit man das vielleicht später in einer messung validieren kann

Im enteffekt beschreibt die Sensitivität des self-Tuned Filters also, wie stark sich die Phasenabweichung ϕ bei varierung der Steuerspannung V_c ändert. Dabei ist zu sehen, dass die Sensitivität direkt Porportional zur Güte Q des Filters ist. Je höher die Güte, desto empfindlicher reagiert das System auf die Eingangssteuergröße.

1.7 Theoretische und praktische Begrenzungen des Self-Tuning-Bereichs eines aktiven Filters

1.7.1 Bestimmung der Maximalen Grenzfrequenz eines aktiven Filters

Wie zuvor schon besprochen lässt sich die bauteilbedingte Grenzfrequenz eines aktiven Filters über die Gleichung $\omega_0 = \frac{1}{RC}$ beschreiben. Durch Variation der Werte von R und C lässt sich die Grenzfrequenz in der Theorie beliebig verändern. In der Praxis können parasitäre Kapazitäten sowie weitere nichtideale Bauteileigenschaften das Filterverhalten beeinflussen, besonders wenn Standardbauteile mit größeren Toleranzen verwendet werden.

Auch die Wahl des verwendeten Operationsverstärkers spielt für die maximal erreichbare Grenzfrequenz eine wichtige Rolle. So sind vor allem die Parameter für das Verstärkungs-Bandbreite-Produkt (eng. Gain-Bandwidth-Product, GBW) und die Slew-Rate (SR) entscheidend. Das GBW gibt an, bis zu welcher Frequenz der OpAmp eine Verstärkung von 1 stabil liefern kann. Die Slew-Rate beschreibt die maximale Anstiegsrate der Ausgangsspannung (maximale Änderungsrate der Ausgangsspannung) des OpAmps.

[3]

Zusätzlich beeinflusst die gewählte Filtertopologie die maximal erreichbare Frequenz. Höhere Filterordnungen oder Kaskaden mehrerer Stufen beanspruchen jeweils einen Teil der verfügbaren Verstärkungsbandbreite, sodass die Grenzfrequenz insgesamt weiter sinkt.

In der Praxis wird zunächst die benötigte maximale Grenzfrequenz des Filters bestimmt. Anschließend wird ein Operationsverstärker ausgewählt, dessen GBW im Regelfall mindestens um den Faktor 10–100 höher liegt als die angestrebte Grenzfrequenz. Darauf basierend werden die Werte für R und C so dimensioniert, dass die gewünschte Mittenfrequenz erreicht wird.[8], [9]

(Farnell beschreibt auch unterschied aktiv und passiv filter)

1.7.2 Bestimmung des maximalen Tune-Bereich des hier verwendeten Filter

Eine weitere interessante Frage ist, über welchen Bereich die Mittenfrequenz des Filters durch die self-Tune-Funktion verstellt werden kann, ohne die physischen Bauelemente zu verändern. (Zudem ist wichtig herauszufinden wie ich das Messen kann)

Die Mindestanforderung an den Tune-Bereich ist, die entstehenden Bauteiltoleranzen auszugleichen. Standardbauteile besitzen meist eine Toleranz von etwa 5 %. Da sowohl R also auch C diese Abweichungen besitzen können, kann die Mittenfrequenz ω_0 allein schon durch diese um bis zu 10 % variieren. Der designte Self-Tuned Filter muss also mindestens diesen Bereich vollständig abdecken können.

Der Tune-Bereich liegt also bei mindestens $\pm 10\%$ um die Bauteilbedingte Mittenfrequenz. Andernfalls wäre der Filter nicht in der Lage, allein die üblichen Fertigungs- und Bauteiltoleranzen auszugleichen.

In der Literatur finden sich nur wenige direkte Angaben zum real erreichbaren Tune-Bereich self-tuned aktiver Filter. Daher sollte dies besser durch eine Simulation oder Messung ermittelt werden.

1.8 Frequenzdetektion des Eingangssignals

Wie im oberen Teil beschrieben kann ein Self-Tuned Filter genau auf die Frequenz des empfangenden Signals peilen. Aus diesem Grund dachte ich mir das eine Frequenzbestimmung über den Microcontroller eine sinnvolle Sache wäre, um festzustellen (ohne Bode-Plot und RedPitaya) auf welche Frequenz der Filter gerade eingestellt ist.

Die Umsetzung der Frequenzmessung lässt sich analog oder digital beschreiben. Als analoge Option könnte ein Frequenz-Spannungs-Wandler (F/V-Converter) verwendet werden, der die Frequenz des Eingangssignals in eine proportionale Gleichspannung umwandelt. Diese kann im Anschluss über einen ADC am μC ausgelesen werden. Der große Vorteil hierbei ist, dass die Reaktion der Detektion sehr schnell ist, Nachteilig ist, dass das Eingangssignal noch Vorverarbeitet werden muss um einem Rechtecksignal zu entsprechen. Zudem ist der Dynamikbereich begrenzt, da sehr hohe oder niedrige Frequenzen spezielle Anpassungen erfordern. Für eine Umsetzung dieses Verfahrens bräuchte man also viele externe Komponenten, die einmal installiert zu Einschränkungen in der Flexibilität führen, da diese nicht mehr so leicht verändert werden können.

Im Vergleich dazu spricht für den digitalen Ansatz, dass deutlich weniger externe Bauteile

vonnöten sind und durch die Programmierung des Zählers eine größerer Flexibilität geboten wird. So kann die Frequenz beispielsweise mit einem Nulldurchgangszähler ermittelt werden. Dieser zählt wie der Name schon sagt, die Anzahl der Nulldurchgänge oder Pulse pro Sekunde, teilt diese Zahl durch 2, sodass als Ergebnis die Frequenz in Hz herauskommt. Der begrenzende Faktor bei dieser Umsetzung ist, dass die Messfrequenz auf die Zeitbasis des μC limitiert ist. Da der μC Rechteck- bzw. Taktsignale erwartet, müssen analoge Signale wie Sinus, Dreieck und Sägezahn auch hier vorverarbeitet werden. So kann ein Komparator diese Signale effektiv in saubere Rechteckimpulse umwandeln, sodass auch bei kleineren Pegeln sauber gearbeitet werden kann. Zudem schadet auch hier keine Vorverarbeitung, sodass mit einer Rechteckspannung gerechnet werden kann.

Nun bleibt nur noch das Problem, dass immernoch keine Mischsignale aus mehreren Frequenzen erkannt werden können. Für diesen Fall gibt es die FFT ...

Brauche ich das überhaupt? kommen überhaupt Mischsignale auf mein System drauf? Wie verhält sich das System, wenn Mischsignale auf dieses gebracht werden?