

Kapitel 1

Weiterführende Theorie

In der bisherigen Analyse des Biquad-Filters stand das Amplitudenverhalten im Vordergrund, während die Phase nur eine untergeordnete Rolle bei Aufnahme der Filtercharakteristik spielte. Für die folgende Analyse des selbsteinstellenden Filters ist die Phase jedoch von zentraler Bedeutung, da sie zur automatischen Einstellung der Filterparameter verwendet wird. Ziel dieses Kapitels ist, die theoretischen Grundlagen und Funktionsprinzipien des selbsteinstellenden (Self-Tuned) Filters zu erarbeiten und dessen Funktionsprinzipien zu analysieren. (Dafür wird zunächst die Funktion der einzelnen Bausteine analysiert und mittels Simulationen verifiziert. Anschließend werden die einzelnen Bausteine zusammengefügt und das Gesamtsystem betrachtet.)

Da der Self-Tuned Filter in seiner Struktur und Funktion starke Parallelen zu einem Phase-Locked Loop (PLL) aufweist, werden Anfangs die Grundkonzepte des PLL erläutert. Aufbauend darauf wird der analoge Multiplizierer als Phasendetektor (PD) eingeführt und dessen Verhalten sowohl analytisch als auch simulativ untersucht. Anschließend erfolgt die Betrachtung des Voltage-Controlled Filter (VCF), dessen Steuerung über die detektierte Phaseninformation die Grundlage für die automatische Anpassung der Filtergrenzfrequenz bildet.

Ein weiterer Schwerpunkt dieses Kapitels liegt auf der Sensitivitätsanalyse der beteiligten Komponenten sowie auf der Untersuchung theoretischer und praktischer Grenzen des Selbstabstimmbereichs. Abschließend wird die Fähigkeit des Gesamtsystems zur Frequenzdetektion des Eingangssignals analysiert und bewertet.

Da zum Thema selbstabstimmender analoger Filter nur begrenzt wissenschaftliche Literatur verfügbar ist, dient der etablierte PLL im Verlauf dieses Kapitels wiederholt als Referenzmodell zur Einordnung und Erklärung der zugrunde liegenden Funktionsprinzipien.

1.1 Einführung in den Phasenregelkreis

Bei einem PLL handelt es sich um eine geschlossene Rückkopplungsschleife, in der die Phase eines internen Signals, wie z.B. dem Ausgang eines Voltage-Controlled Oscillator (VCO), an die Phase eines stabilen, externen Referenzsignals angepasst wird. Sobald die Signale synchron zueinander verlaufen (locked), besitzen das interne Signal und das Referenzsignal die gleiche Frequenz. Wenn die Frequenz des Referenzsignals verändert wird, versucht die elektronische Schaltung die Synchronisation aufrecht zu erhalten bzw. wieder zu erlangen. Das Ausgangssignal des VCO kann dem eingehenden Steuersignal also über einen gewissen Frequenzbereich folgen.[1]

Der einfache Aufbau eines PLL besteht aus einem Phasen Detektor, einem Loopfilter und einem VCO. Diese werden wie in der folgenden Abbildung 1.1 dargestellt.

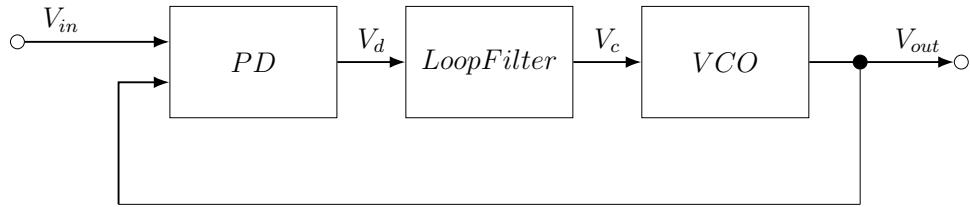


Abbildung 1.1: Einfacher Aufbau eines PLL [2]

Dabei bestimmt der PD die Phasendifferenz zwischen dem Referenzsignal und dem Ausgangssignal des VCO. Dieses Signal wird im darauffolgenden Schleifenfilter geglättet, sodass die bei der Phasendetektion entstehenden Obertöne (hochfrequente Signalanteile) unterdrückt werden. Der anschließende VCO gibt anhand seiner Eingangsspannung eine Frequenz aus, die proportional zu seiner Eingangsspannung ist. Stimmt diese Ausgangsfrequenz nun mit der Frequenz des Referenzsignals überein ist der PLL locked.[1]

Im Folgenden werden die ersten beiden Bausteine des PLL genauer betrachtet. Um jedoch den PD zu verstehen, muss zunächst die Funktionsweise des analogen Multiplizierers erläutert werden.

1.2 Analoger Multiplizierer

Der zentrale Baustein des Phasendetektors ist der analoge Multiplizierer. Wie der Name bereits andeutet, bildet ein analoger Multiplizierer das Produkt aus zwei Eingangssignalen nach dem Schema: $V_{out} = V_x \cdot V_y$.

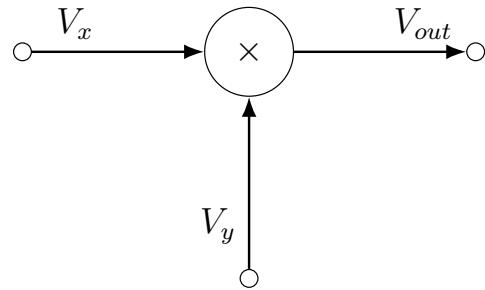


Abbildung 1.2: Blockschaltbild des analogen Multipliziers

Wie bereits durch das bisherige Studium bekannt ist, können arithmetische Operationen wie Addition, Subtraktion und Integration über einen Operationsverstärker (OPV) mit entsprechender Verschaltung durchgeführt werden. Die Multiplikation zweier Signale lässt sich hingegen nicht so einfach über eine einfache analoge Schaltung realisieren. Eine mögliche Lösung dieses Problems ist der Umweg über den natürlichen Logarithmus und die Exponentialfunktion e^x . Über diesen Umweg kann die Multiplikation als einfache Addition durchgeführt werden.

$$V_{out} = V_x \cdot V_y = e^{\ln(V_x \cdot V_y)} = e^{\ln(V_x) + \ln(V_y)}$$

Dieser Zusammenhang wird durch folgendes Blockschaltbild verdeutlicht:

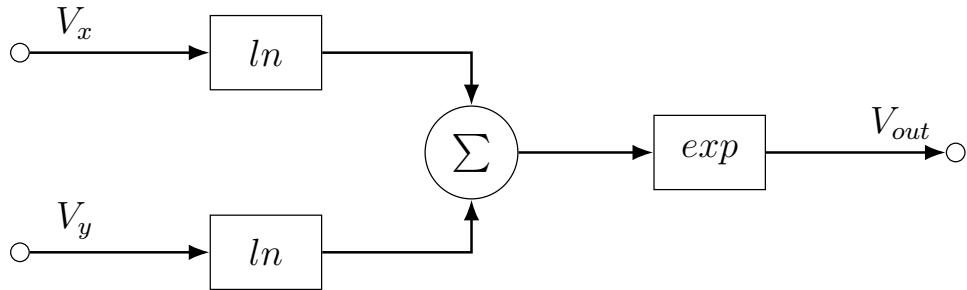


Abbildung 1.3: Funktionelle Realisierung eines Analogmultiplizierers **Quelle: Wikipedia**

Da der Logarithmus nicht für negative Zahlen definiert ist, können nur positive Eingangssignale multipliziert werden. Aus diesem Grund werden Multiplizierer dieses Typs auch Ein-Quadranten-Multiplizierer genannt.

In vielen Anwendungen sollen allerdings auch negative Eingangsspannungen zu einem korrekten Ergebnis führen. Eine Methode um negative Eingangsspannungen verarbeiten zu können funktioniert, indem das Vorzeichen am Ein- und Ausgang des Multiplizierers umgekehrt wird. Leider ist diese Methode schaltungstechnisch aufwendig und relativ langsam, was sie für höherfrequente Anwendungen ungeeignet macht. In einer anderen Methode wird zu den Eingangsspannungen eine konstante Gleichspannung hinzugefügt. Dadurch wird sichergestellt, dass das Potential an den Eingängen immer im positiven Bereich liegt. Die Gleichung für die Ausgangsspannung dieser Methode lautet dann

$$V_{out} = \frac{(V_x + V_{xk})(V_y + V_{yk})}{E} \quad (1.1)$$

wobei

- V_x und V_y die Eingangssignale darstellen,
- V_{xk} und V_{yk} die konstanten Gleichspannungen sind,
- E die Proportionalitätskonstante beschreibt, in der Praxis häufig als 10 V angewendet.

Die Proportionalitätskonstante E findet sich in den meisten Gleichungen zur Beschreibung des Ausgangs eines Multiplizierers. Sie sorgt dafür, dass das Ausgangssignal innerhalb des gewünschten Spannungsbereich bleibt und auch starke Verstärkungen korrekt im Pegel der Ausgangsspannung zu sehen sind. Das gewünschte Ausgangssignal $\frac{V_x V_y}{E}$ ergibt sich also aus

$$\frac{V_x V_y}{E} = V_{out} - V_x \frac{V_{yk}}{E} - V_y \frac{V_{xk}}{E} - \frac{V_{xk} V_{yk}}{E} \quad (1.2)$$

Liegt die Eingangsspannung V_x im Bereich $-E \leq V_x \leq +E$ kann keine negative Spannung am Eingang des Multiplizierer anliegen, wenn die konstante Spannung $V_{xk} = E$ gesetzt wird. Gleichermaßen gilt dies für den zweiten Eingang. Bei Anwendung dieser Zusammenhänge auf die bekannten Gleichungen ergibt sich für den Ausgang eines Vier-Quadranten-Multiplizierers folgende Gleichung

$$V_{out} = \frac{V_x V_y}{E} = \frac{(V_x + E)(V_y + E)}{E} - V_x - V_y - E \quad (1.3)$$

Wobei sie sich für die Umsetzung als Blockschaltbild so erweitert

$$V_{out} = \frac{V_x V_y}{E} = 4 \cdot \frac{\frac{1}{2}(V_x + E) \cdot \frac{1}{2}(V_y + E)}{E} - V_x - V_y - E \quad (1.4)$$

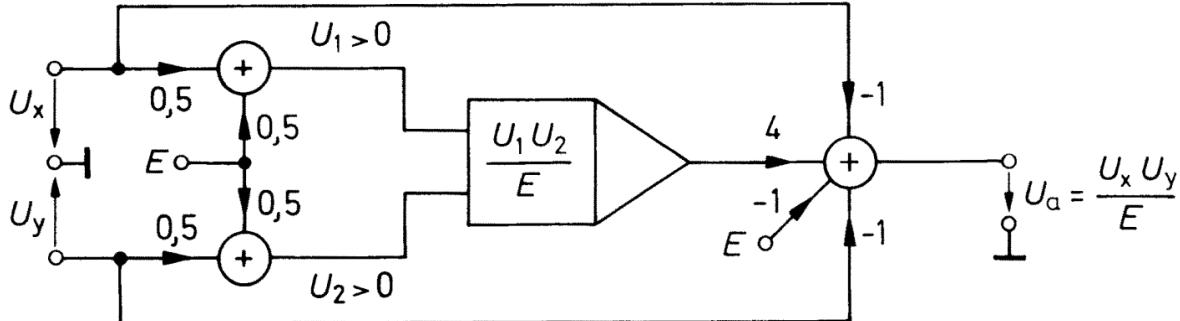


Abbildung 1.4: Vom Einquadranten- zum Vierquadranten-Multiplizierer[3]

In der Realität entstehen bei der Multiplikation zweier Signale immer kleine Abweichungen und Fehler vom idealen Verhalten. Das ALSK-PRO-Manual zeigt, wie diese Abweichungen zusammengesetzt sind

$$V_o = V_{offset} + K_x \cdot V_x + K_y \cdot V_y + K_o \cdot V_x \cdot V_y \cdot \xi$$

wobei

- V_{offset} den konstanten Offset beschreibt,
- $K_x V_x, K_y V_y$ die linearen Anteile (Störgrößen) sind, die in einem idealen Multiplizierer nicht vorkommen,
- $K_o V_x V_y$ den eigentlichen Multiplikationsterm darstellt,
- ξ der Rausch- oder Restfehler ist.

Trotz möglicher Abweichungen in der Durchführung wird im Weiteren erst einmal ideal weitergerechnet. Diese kleine Einführung in die Ungenauigkeiten bei der Simulation wird **vielleicht** später nochmals in der Messung aufgegriffen.

In dieser Bachelorarbeit wird ein MPY634 von Texas Instruments (TI) verwendet. Die allgemeine Übertragungsfunktion des MPY634 lautet wie folgt:

$$V_{out} = A \left[\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (Z_1 - Z_2) \right], \quad (1.5)$$

wobei

- A die offene Verstärkung (open-loop gain) des internen Verstärkers darstellt (typisch 85 dB),
- SF der Skalierungsfaktor (scale factor) ist, der ab Werk auf 10 V lasergetrimmt ist, aber durch Anschluss eines Potentiometers zwischen Pin SF und $-V_S$ im Bereich von 3 V bis 10 V einstellbar bleibt,

- X , Y und Z jeweils differenzielle Eingangsspannungen sind.

Die maximale Eingangsspannung sollte das 1.25-fache des eingestellten Skalierungsfaktors nicht überschreiten.

Um eine stabile, geschlossene Übertragungsfunktion zu erhalten, ist eine negative Rückkopplung erforderlich. Ohne diese würde die große Verstärkung A schon bei kleinsten Abweichungen innerhalb der Klammer den Ausgang bis zum Maximalwert treiben. Wird nun Z_1 mit V_{out} verbunden und Z_2 auf Masse gelegt, so ergibt sich durch Einsetzen in (1.5) die Näherung

$$\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (V_{out} - 0) \approx 0.$$

Daraus folgt die geschlossene Übertragungsfunktion

$$V_{out} = \frac{(X_1 - X_2)(Y_1 - Y_2)}{SF}. \quad (1.6)$$

Da die Analyse im ASLK-PRO-Manual immer von der Spannung V_r als interne Referenz des Multiplizierers ausgeht, wird im Folgenden nur noch V_r anstatt SF verwendet. Beide beschreiben dieselbe Spannung, V_r ist somit werksseitig auf 10 V eingestellt, kann aber extern verändert werden.

1.2.1 Simulation

Um ein besseres Verständnis für den Multiplizierer zu gewinnen, wird dieser in KiCad mit ngspice simuliert. Als erster Test werden als Input-Quellen zwei Gleichspannungen verwendet. Diese werden mit den Pins X_1 und Y_1 verbunden. Für die spätere Funktion des PD werden die Pins X_2 und Y_2 an Ground angeschlossen. In KiCad können die Simulationsdaten in eine .raw-Datei exportiert werden, die es möglich macht, die Ergebnisse in Python zu plotten.

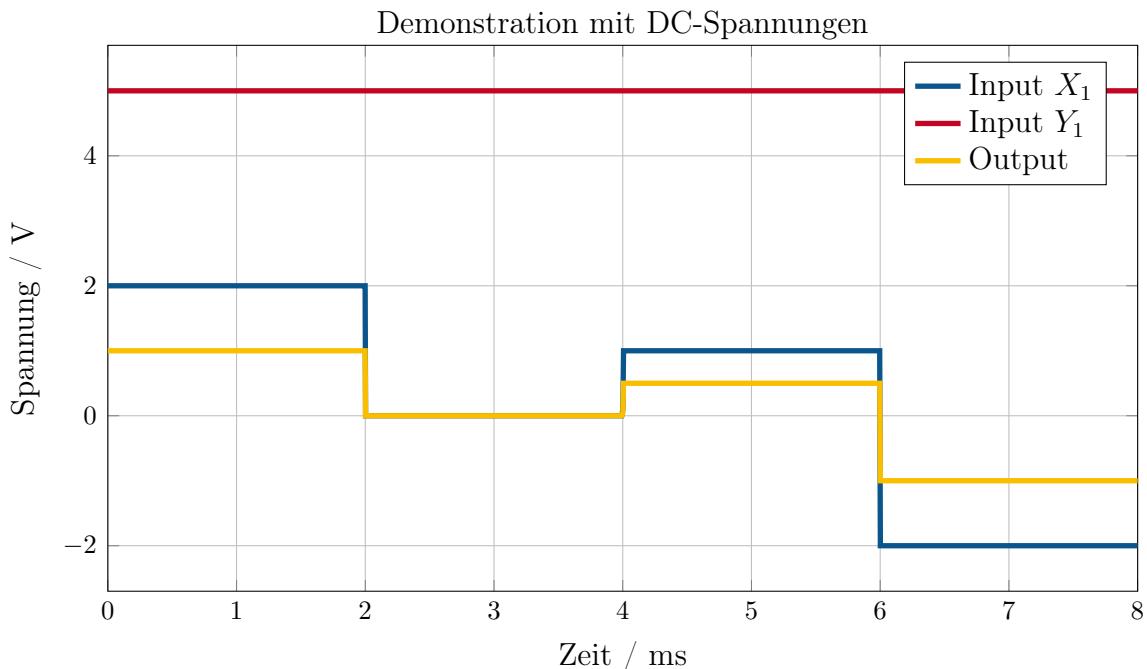


Abbildung 1.5: Demonstration des analogen Multipliziers mit DC-Spannungen

Die Grafik ?? zeigt, dass die oben beschriebene Gleichung 1.6 mit der Simulation übereinstimmt. Es können zudem nicht nur positive, sondern auch negative Spannungen korrekt multipliziert werden.

1.3 Multiplizierer als Phasendetektor

Nach der Analyse des analogen Multiplizierers kann nun der erste Baustein des PLL untersucht werden. Der PD baut auf einem Multiplizierer auf, der die Phasendifferenz zwischen zwei Signalen detektieren soll.

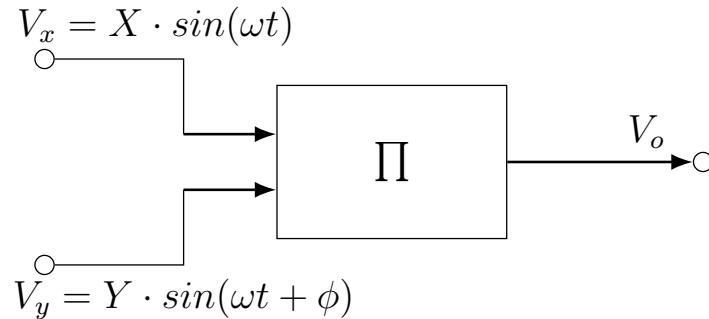


Abbildung 1.6: Reaktion des Multiplizierers auf phasenverschobene Eingangssignale

In Abbildung 1.6 ist zu erkennen, wie zwei um den Phasenwinkel ϕ versetzte Signale auf die Eingänge des Multiplizierers gelegt werden. Dadurch lässt sich der Ausgang des Multiplizierers V_o durch folgende Gleichung beschreiben

$$V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(2\omega t + \phi)]$$

wobei

- X und Y die Amplituden der Eingangssignale sind,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10$ V),
- ϕ die Phasendifferenz zwischen den beiden Eingangssignalen beschreibt.

Hinweis: Im ASLK Manual steht hier $V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(\omega t + \phi)]$ was nicht korrekt ist.

Die Multiplikation zweier sinusförmiger Signale ergibt demnach ein Signal mit zwei Frequenzkomponenten. Eine Frequenz ist hierbei eine Gleichspannungskomponente $\cos(\phi)$, die sich proportional zur Phasendifferenz verhält. Zusätzlich gibt es noch eine hochfrequente Mischkomponente, die mit der doppelten Frequenz des Eingangssignals schwingt. Wenn der Multiplizierer nicht komplett im linearen Bereich operiert werden zudem noch weitere Hochfrequenzkomponenten als Vielfaches der Ausgangsfrequenz generiert. [1]

Der zweite Block innerhalb des PLL ist der Loopfilter. Dieser hat die Aufgabe, die hochfrequenten Anteile der Multiplikation zu unterdrücken. So kann für den Loopfilter beispielsweise ein einfacher RC-Tiefpass verwendet werden. Nach der idealen Tiefpass-Filterung des Ausgangssignals reduziert sich der Ausdruck auf

$$V_o = \frac{XY}{2V_r} \cdot \cos(\phi) \quad (1.7)$$

Diese Gleichung zeigt die direkte Abhängigkeit zwischen Ausgangsspannung des Multiplizierers und der Phasendifferenz der beiden Eingangssignale. Durch diese Verschaltung wird aus dem Multiplizierer ein PD, der bei einer Phasendifferenz von 90° eine Durchschnittsspannung von 0 V ausgibt.[4]

Die Abbildung 1.7 veranschaulicht die Phasencharakteristik des Multiplizierers.

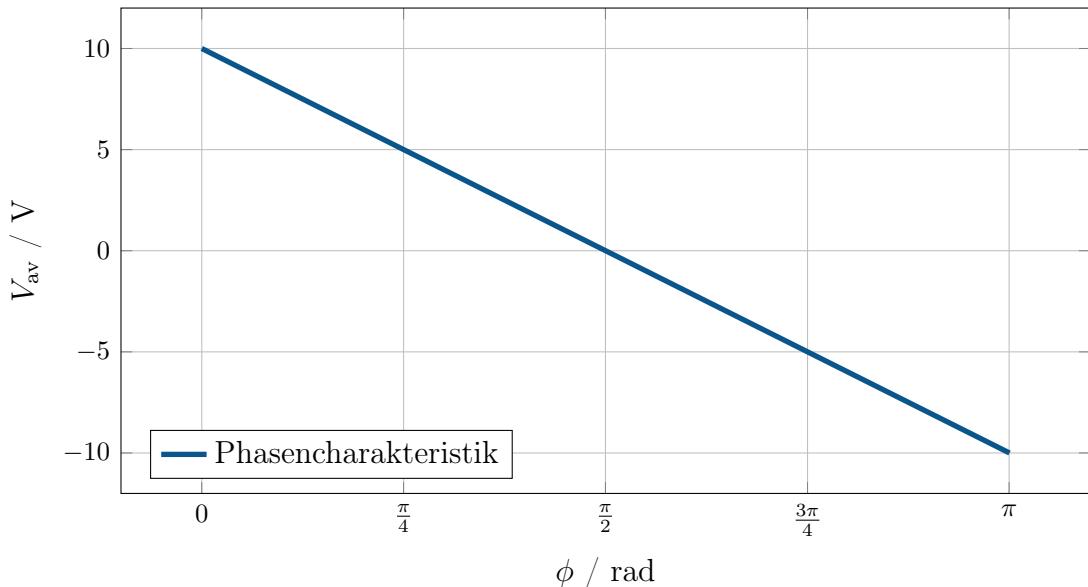


Abbildung 1.7: Phasencharakteristik des Multiplizierers

kann es sein dass die y-Achse von den Werten her falsch beschriftet ist? Das Maximum dieser Kennlinie sollte doch von $\frac{\max_x \cdot \max_y}{V_r}$ abhängen.

Für den alleinstehenden Multiplizierer führt eine Phasendrehung von 0° zu einer positiven Spannung am Ausgang. Bei einer Phasendrehung von 180° sollte die Ausgangsspannung negativ sein. [5]

Damit bleibt das Problem, dass der Detektor nur eine Phasendifferenz von genau 90° erkennen kann, da der Gleichspannungsanteil des Ausgangssignals an dieser Stelle 0 V beträgt. Einer andere konstante Phasenverschiebung kann zwar detektiert werden, jedoch nicht als Arbeitspunkt für die Regelung fungieren, sodass sich das System auf diesen Punkt einpendelt/lockt. Die Verschiebung zwischen dem Referenzsignal und dem internen Signal muss also zwangsläufig 90° betragen. Dafür wird nun innerhalb des Biquads nach einem solchen Signal gesucht.

Bei der Auswahl des internen Signals soll sich die Phase um die Mittenfrequenz $\omega = \omega_0$ um 90° gegenüber dem Eingangssignal unterscheiden. In Frage kommen daher sowohl eine Phasenverschiebung von 90° als auch von -90° , wobei -90° auch als 270° interpretiert werden kann. Das Eingangssignal dient dabei als Bezugssignal und definiert die Referenzphase von 0° .

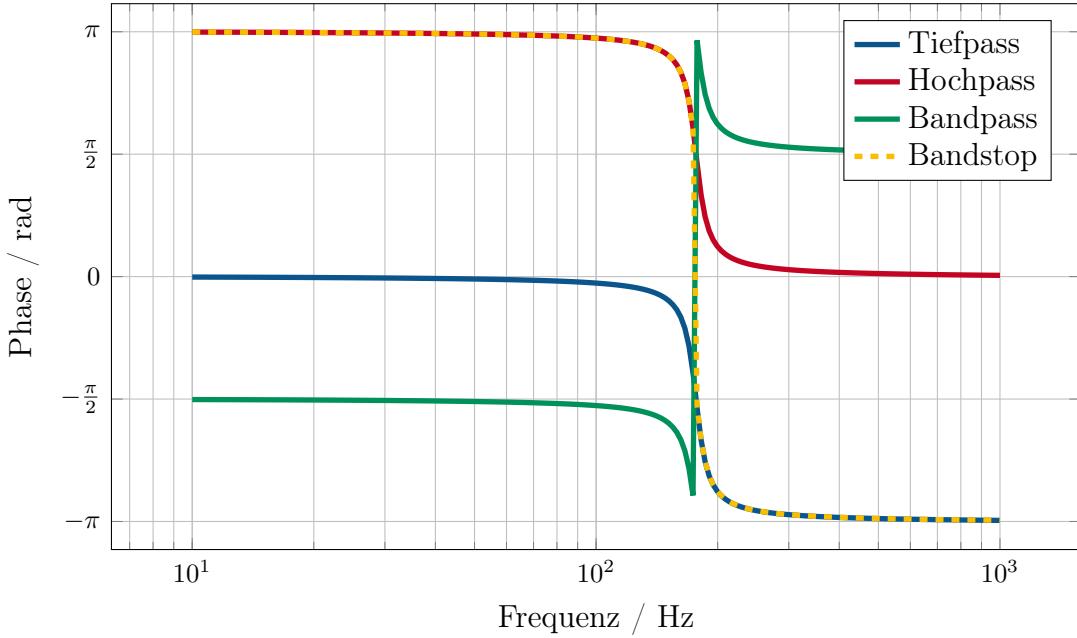


Abbildung 1.8: Phasengang der vier Ausgänge des Biquads

Der Biquad besteht aus vier Filtertypen deren Phasengänge sich deutlich von einander unterscheiden. Bei genauerer Betrachtung der Phasenverläufe in Abbildung 1.8 der Filtertypen fällt auf, dass Hoch- und Tiefpass um ω_0 eine Phasenverschiebung von 90° bzw. -90° gegenüber dem Eingangssignal aufweisen. Der Bandpassfilter hat in dieser Umgebung eine Phasenverschiebung von 180° und die Bandsperre hat einen Phasensprung. Damit erfüllen sowohl Tiefpass- als auch Hochpassausgang die Bedingung einer konstanten 90° -Phasendifferenz, sodass der PD bei richtiger Abstimmung in beiden Fällen einen Mittelwert von 0 V am Ausgang liefern sollte.

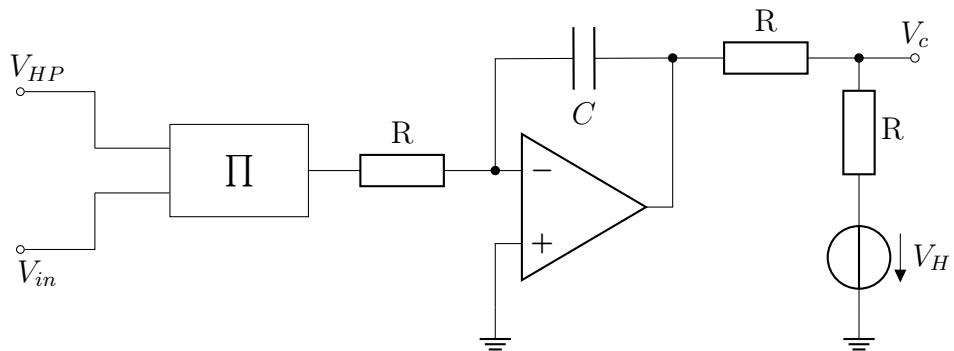


Abbildung 1.9: Teilschaltung: Phasendetektor (PD)

Hinter dem Multiplizierer befindet sich, wie in Abbildung 1.9 zusehen, ein Integrator. Dieser hat zum einen die Aufgabe, die hochfrequenten Anteile des Multiplizierter durch seine Tiefpasscharakteristik herauszufiltern. Zum anderen integriert dieser das eingehende DC-Signal, sodass die Ausgangsspannung bei langanhaltender, großer Phasendifferenz im Bezug zu $\pm 90^\circ$ immer größer wird.

Nach dem OPV befindet sich im Schaltplan des ALSK-PRO Manuals noch eine Teilschaltung bestehend aus Spannungsquelle V_H und zwei Widerständen. Leider wird dabei weder

der Zweck noch die Höhe der Hilfsspannung genauer erläutert, wodurch es schwerer fällt diesen Schaltungsteil zu verstehen.

Zu den anfänglichen Überlegungen bezüglich der Funktion von V_H gehörte die Annahme, dass die Ausgangsspannung des Integrators zur Verwendung als Steuerspannung für den VCO auf ein geeignetes Potential angehoben werden muss. Diese Vermutung begründet sich durch die Verschaltung der internen Integratoren da der Rückführungspfad dieser durch einen Multiplizierer erweitert wird. Dadurch wird aus der ursprünglichen Beziehung

$$V_{cap} = V_{out}$$

durch den Multiplizierer die Beziehung

$$V_{cap} = \frac{V_{out} \cdot V_c}{V_r}$$

Soll nun also der ursprüngliche Zustand wieder hergestellt werden, müsste die Steuerspannung V_c **im Durchschnitt?** auf das bekannte Referenzpotential $V_r = 10\text{ V}$ angehoben werden, um den Bruch zu kompensieren.

Aus dieser Überlegung ergeben sich mehrere Probleme. Zum einen liegt die Ausgangsspannung des Integrators bei etwa 2.5 V . Um diesen Wert über die gezeigte Schaltung anzuheben, müsste V_H eine sehr hohe Spannung (deutlich über 10 V) haben, da die Widerstände einen Spannungsteiler bilden. Zum anderen stellt sich die Frage, ob die Phaseninformation noch erhalten bleibt oder ob ein Teil des Stroms zurück in den PD fließt und so die Ausgangsspannung beeinflusst. Um die Steuerspannung auf das gewünschte Potential anzuheben, ist diese Verschaltung daher eher ungeeignet.

Auf die tatsächliche Funktion der Steuerspannung im VCF wird im Kapitel 1.4 genauer eingegangen. Der tatsächliche Nutzen der Hilfsspannungsquelle wird wahrscheinlich die Stromverstärkung des Kontrollsinalen sein. Dabei muss V_H selbst keinen hohen Wert besitzen, was besser zu der Charakteristik einer Hilfsspannungsquelle passt. Auf diese Weise können die internen Multiplizierer das Steuersignal besser verarbeiten.

So steht im nächsten Schritt eine geeingete DC-Steuerspannung V_c für die internen Multiplizierer im VCF zur Verfügung, die das Signal durch die Stromverstärkung besser erfassen können.

1.3.1 Simulation von Eingangssignalen mit Phasenverschiebung

Im folgenden Abschnitt werden die zuvor beschriebenen Zusammenhänge durch Simulationen überprüft. Hierfür werden dem System Wechselspannungen mit unterschiedlichen Phasenlagen zugeführt.

Am Eingang Y_1 liegt immer ein Sinussignal an. Am Eingang X_1 wird das gleiche Signal mit einer veränderten Phase eingespeist. Im ersten Fall bleibt die Phase unverändert ($\phi = 0^\circ$), im zweiten Fall wird sie um 90° und im dritten Fall um 180° verschoben. Da der Arbeitsbereich der Schaltung bei einem Phasenversatz von 90° liegt und das Sinussignal periodisch ist, stellen Phasenverschiebungen von 0° und 180° die maximal möglichen Abweichungen dar. Der Idealwert wird bei $\phi = 90^\circ$ bzw. 270° erreicht. Die real auftretenden Werte sollten daher zwischen oder auf diesen Extrempunkten liegen.

Im linken Teil der Abbildung 1.10 sind die drei untersuchten Eingangssignale als Zeitverläufe dargestellt. Der rechte Teil zeigt die zugehörigen Ausgangssignale des Multiplizierers.

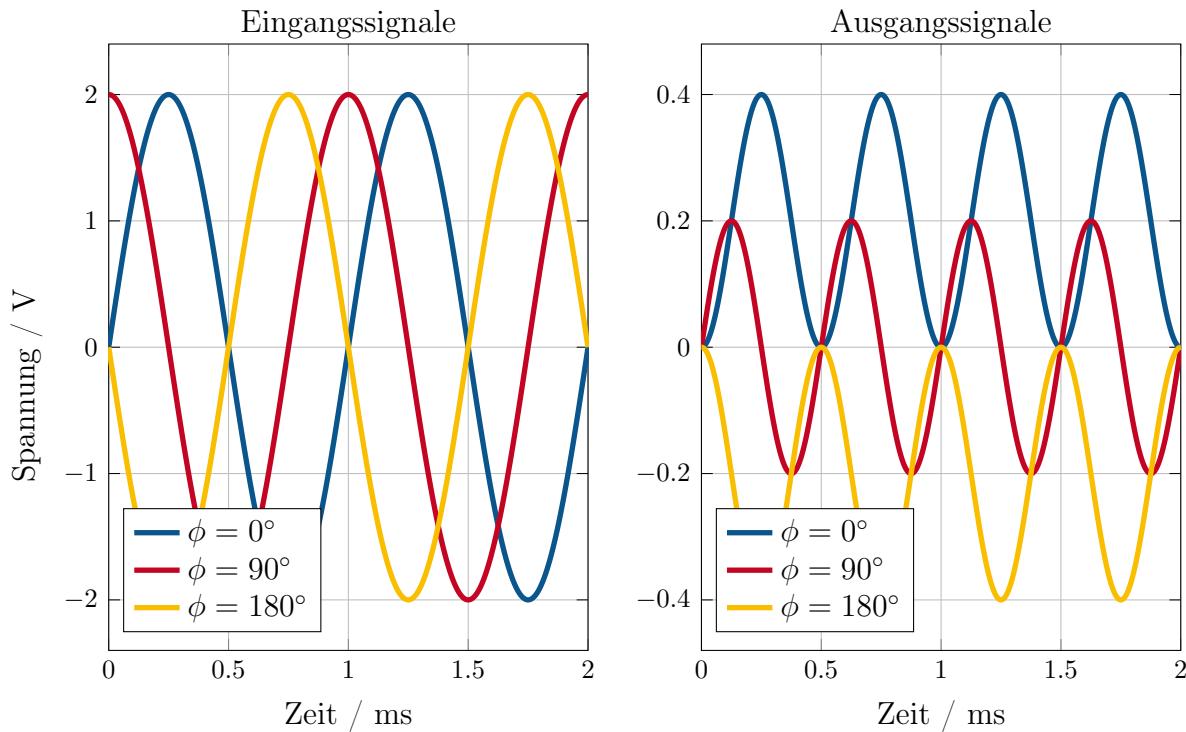


Abbildung 1.10: Signalverhalten bei unterschiedlichen Phasenlagen zwischen den Eingangssignalen X_1 und Y_1

Wie erwartet weist das Signal mit einer Phasenverschiebung von 90° nach der Multiplikation einen Mittelwert von 0 V auf. Das unverschobene Signal zeigt einen Offset von etwa 0.2 V, während das um 180° verschobene Signal einen Offset von -0.2 V besitzt. Die in Abbildung 1.7 gezeigte Kennlinie kann somit von der allgemeinen Form her, 0° Phasenverzug ergibt positive durchschnittliche Ausgangsspannung, 90° hat keinen Offset und 180° ergibt einen negativen Offset, bestätigt werden. Bei allen drei Signalen enthält das Ausgangssignal einen hochfrequenten Anteil mit der doppelten Frequenz des Eingangssignals.

Laut Datenblatt des MPY634 ergibt sich eine Phasendetektorschaltung, wenn am Ausgang des Multiplizierers ein einfacher RC-Tiefpass nachgeschaltet wird. In anderen Schaltungsvarianten wird am Multipliziererausgang ein Tiefpass mit anschließendem OPV in Komparatorschaltung verwendet. Bei alleiniger Nutzung des RC-Tiefpass wird allein die Restwelligkeit unterdrückt, sodass der Mittelwert des Ausgangssignals die Ausgangsspannung bildet. **Überarbeiten**

Der Schaltungsaufbau im ALSK-Manual sieht hingegen vor, dass am Ausgang des Multiplizierers ein Integrator nachgeschaltet wird, der den Schleifenfilter darstellt. Dieser verhält sich ebenfalls wie ein Tiefpass. So entstehen aus den in Abbildung 1.10 sichtbaren Signalen nach der Integration die in Abbildung 1.11 dargestellten Signalverläufe.

Die Abbildung 1.11 zeigt den zeitlichen Verlauf des Integratorausgangs für die verschiedenen Phasenverschiebungen. Zu beachten ist hierbei, dass die Phasenlage der Eingangssignale unter realen Bedingungen nicht über längere Zeit auf den Maximalwerten $\phi = 0^\circ$ bzw. $\phi = 180^\circ$ bleibt, sondern sich dynamisch verändert. Für $\phi = 90^\circ$ wird die Amplitude der hochfrequenten Komponente nach der Integration deutlich gedämpft, dennoch bleibt eine Restschwingung sichtbar. Die Mittelwertspannung bleibt in diesem Fall über die Zeit gleich, da die Summation der positiven und negativen Halbwellen des Eingangssignals

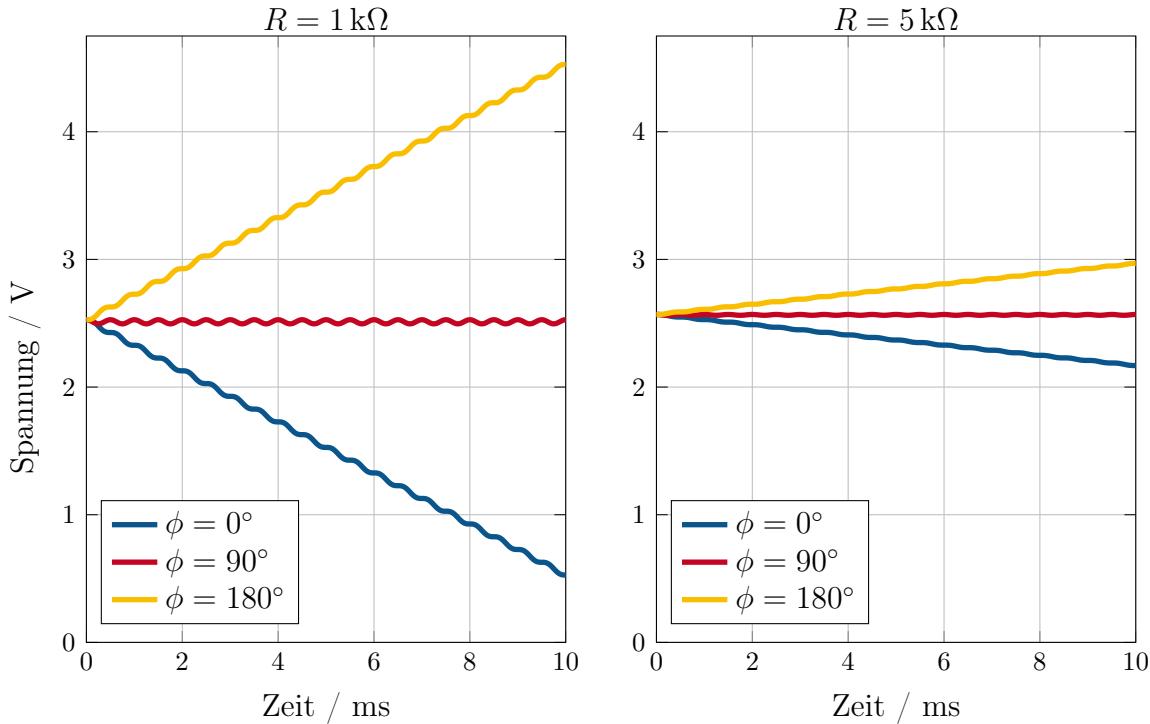


Abbildung 1.11: Signalverhalten bei unterschiedlicher Verschaltung des Integrators

zu 0 verläuft. Auffällig ist, dass dem Signal eine Gleichspannungskomponente von etwa 2.51 V hinzugefügt wurde. Dies ist auf das Integrationsverhalten und die Verschaltung des Integrators zurückzuführen.

Diese Gleichspannungskomponente kann auf verschiedene Ursachen zurückgeführt werden. Beispielsweise enthält das Simulationsmodell des TL082 Startbedingungen (Initial Bias), die an internen Transistorknoten VC und VE ein Potential von 2.2 V als Startwert definiert. Dadurch lässt sich bereits ein großer Teil des Offsets erklären. Die restlichen 0.3 V könnten durch eine Standard-Eingangsoffsetspannung kommen. Diese wird sofort in der Integration berücksichtigt und führt zu einer Gleichspannung am Ausgang, obwohl rein mathematisch kein Offset vorhanden sein sollte. Die Simulation mit einem idealen OPV sollte diese zusätzliche Verstärkung also nicht zeigen. Bei den Extremwerten der

Phasenverschiebung $\phi = 0^\circ$ und $\phi = 180^\circ$ zeigt sich ebenfalls eine Erhöhung des DC-Anteils und eine gedämpfte Amplitude der AC-Komponente. Da das Sinussignal für beide Fälle nicht mehr um 0 V zentriert ist, summieren sich die Schwingungen beim integrieren immer weiter auf. Für $\phi = 0^\circ$ steigt das Ausgangssignal linear mit einer Steigung von 0.2 V/ms an, für $\phi = 180^\circ$ fällt die Spannung mit gleicher negativer Steigung ab. Zusammenfassend lässt sich festhalten, dass der Integrator durch seine Tiefpass-Charakteristik ebenfalls die Welligkeit unterdrückt. Durch die Integration wird allerdings zudem der Phasenfehler aufsummiert, was, wie in Abbildung 1.11 zusehen, dazu führen kann, dass das Ausgangssignal bei einem konstanten Phasenfehler driftet.

Ausgehend davon, dass die AC-Komponente noch deutlich sichtbar ist, kann die Amplitude durch Reduzierung der Filter-Mittenfrequenz über den Vorwiderstand weiter verringert werden. Dies führt, wie im rechten Bild zusehen, zu einer weiteren Reduktion der Restwelligkeit. Bei genauer Betrachtung ist jedoch zu erkennen, dass immer noch eine gewisse Restwelligkeit vorhanden ist. Eine kurze Berechnung in Python bestätigt, dass die Restwel-

ligkeit des Signals um einen Faktor von 4.97 reduziert wird. Außerdem fällt auf, dass die Steigung bei einer niedrigen Mittenfrequenz des Filters deutlich geringer ausfällt als bei einer hohen Mittenfrequenz. Diese liegt mit 0.04 V/ms genau um den Faktor 5 geringer als die Vergleichs-Ausgangsspannung. Damit beeinflusst die Mittenfrequenz des Integrators maßgeblich die Genauigkeit (Sensitivität) des PD.

Zusätzlich lässt sich beobachten, dass sich bei sinkender Mittenfrequenz des Tiefpassfilters auch die zuvor erwähnte Gleichspannungs-Komponente ändert. In den vorliegenden Messungen steigt dieser Wert leicht auf 2.565 V. **Dieser Effekt ist so zu beschreiben. Der Spannungsabfall über den Vorwiderstand ist mit $V = I_{Bias} \cdot R$ zu beschreiben.** Dabei ist der Eingangsbiasstrom vom OPV abhängig und immer gleich groß. Je größer also der Vorwiderstand R wird, desto größer ist der Spannungsabfall über diesen, was ebenfalls zu einem höheren Offset am ausgang führt. Zudem ist die Gesamtverstärkung des OPVs $\frac{1}{RC}$, wenn R nun größer wird, wird der Offset größer???

1.3.2 Simulation von Eingangssignalen mit unterschiedlichen Frequenzen

Ziel dieser Simulation ist, das Verhalten der Steuerspannung V_c bei unterschiedlichen Phasendifferenzen am Eingang des PD zu untersuchen. Dafür werden zwei Signale ähnlicher Frequenz auf das System gegeben. Das Referenzsignal schwingt mit 1000 Hz, dazu kommt ein Eingangssignal mit 1100 Hz.

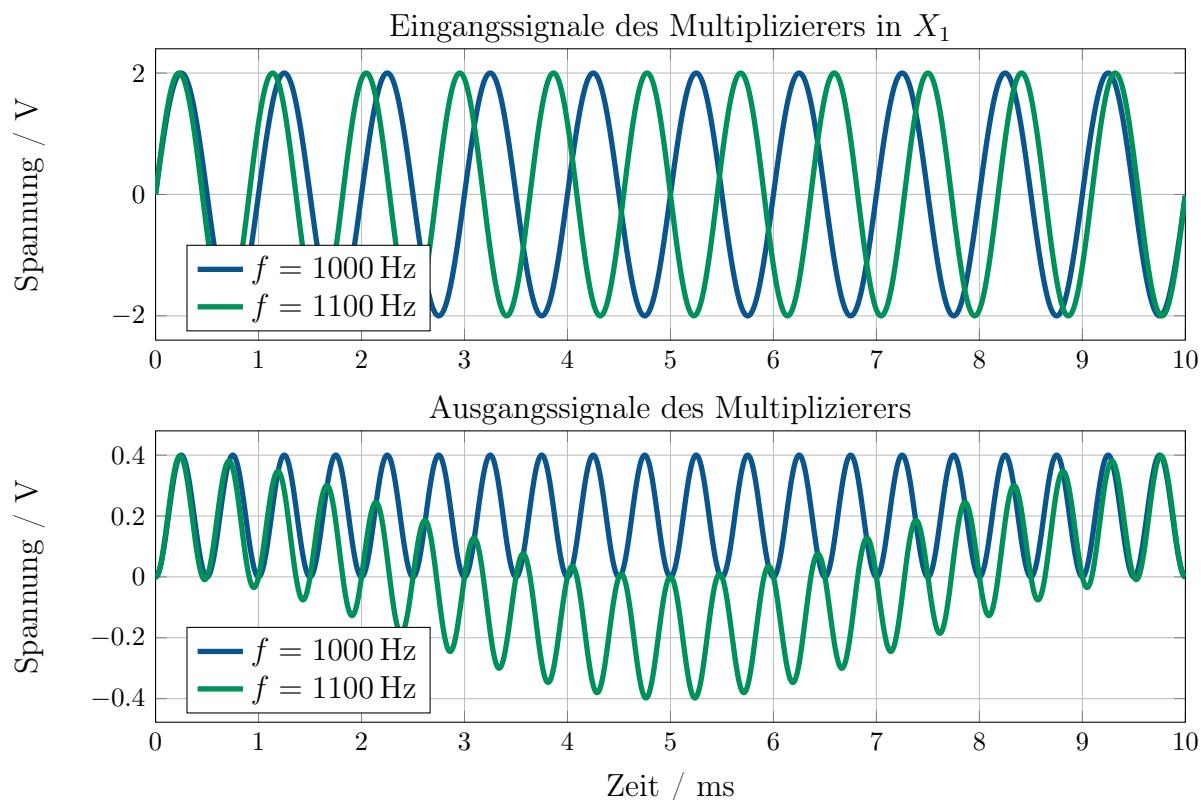


Abbildung 1.12: Signalverhalten bei unterschiedlichen Eingangsfrequenzen

Zu Beginn der Simulation beträgt die Phasendrehung des 1100 Hz-Signals 0° relativ zum Referenzsignal. Da das Eingangssignal schneller schwingt, verändert sich das Phasenverhältnis in kurzer Zeit (etwa 2.5 ms) auf 90° . Das ist unter anderem auch daran zu erkennen, dass der Gleichspannungsanteil im Ausgangssignal des Multiplizierers zu 0 V abfällt. Aus Abbildung 1.10 ist bekannt, dass bei einer Gleichspannung von 0 V die Phasenverschiebung $\pm 90^\circ$ beträgt. Da in diesem Simualtionszenario noch keine Anpassung erfolgt, verschiebt sich der Phasenwinkel zwischen den Signalen weiter bis diese bei 5 ms 180° zu einander stehen. An diesem Punkt ist der maximale negative Gleichspannungsanteil erreicht. Im weiteren Verlauf bewegt sich das Ausgangssignal wieder auf eine 0° Phasendifferenz zu.

Ähnlich verhält sich ein langsameres 900 Hz-Signal. Einziger großer Unterschied ist, dass das Eingangssignal dem Ausgangssignal nicht voraus läuft, sondern hinterher. Die Phasenverschiebung ist demnach negativ. Das bewirkt auch, dass zwischen dem Kreislauf von 0° zu 0° (Periode des niederfrequenten Signal) eine Periode des höherfrequenten Signal weniger im Vergleich zu zweifach multiplizierten Ref-Signals bzw. zwei Perioden weniger als das 1100 Hz-Signal. Außerdem ist durch die negative Phasenverschiebung die Richtung der Phasenverschiebung umgekehrt.(von 0° nach 270° nach 180° nach 90° nach 0°)

Aus Abbildung 1.7 geht hervor, dass sich die durchschnittliche Ausgangsspannung über einen Phasenverlauf linear verändert. Bei Betrachtung von 1.12 fällt allerdings auf, dass dieser Verlauf eher leicht sinusförmig zu sein scheint, anstatt linear zu verlaufen.

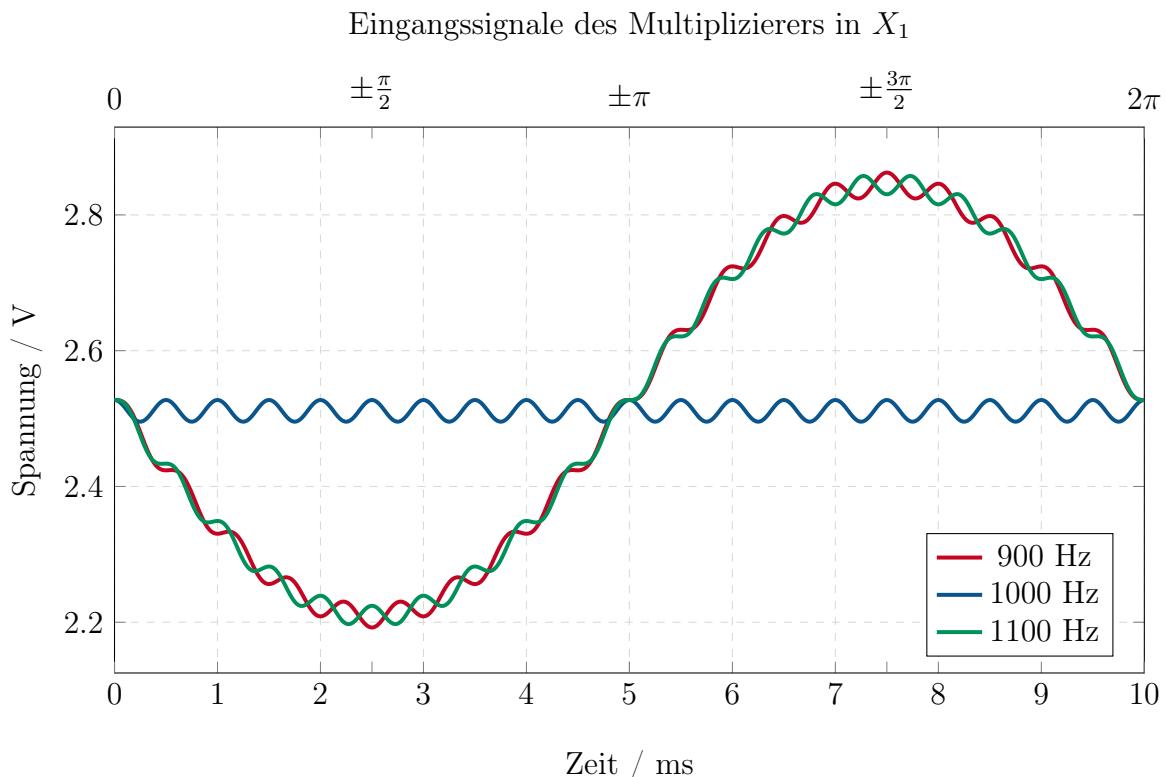


Abbildung 1.13: Abhängigkeit zwischen der Steuerspannung V_c und der Phasendifferenz

Da nun bekannt ist, bei welchem Zeitpunkt welche Phaselage zu erwarten ist, kann die x-Achsenbeschriftung durch diese Phasenlagen ersetzt werden. Nach der Integration der Ausgangssignale aus Abbildung 1.12, dass V_c zwischen der Phasenlage von 90° über 180° bis 270° vom Potential her steigt. (also um 180° , 90° und 270° sind die Grenzwerte). Wenn

sich die Phase des Eingangssignals aber zwischen 270° und 90° bewegt, sinkt die Spannung V_c .

1.4 Aufbau und Steuerung des Voltage Controlled Filters

1.4.1 Abbinder zu Phasenregelschleifen

weiß noch nicht wo das hinsoll Wie zuvor in Abbildung 1.1 zu sehen besteht der klassische PLL aus einem PD, einem Schleifenfilter und einem VCO. Das Schaltbild in Abbildung 1.9 zeigt dabei die ersten zwei Teilmodule. Die Phasendifferenz wird durch den analogen Multiplizierer detektiert und der anschließende Integator filtert die hochfrequente Komponente heraus. Normalerweise würde als nächstes der VCO folgen. In dieser Arbeit wird allerdings kein VCO an die Kontrollspannung V_c angeschlossen, sondern ein VCF. Also wird im Experiment 5 des ASLK-PRO Manuals kein klassischer PLL aufgebaut, sondern eine selbstabstimmende Filterstruktur, bei der die Mittenfrequenz des Filters dynamisch an die Frequenz des Eingangssignals angepasst wird.

Zusammengefasst besteht der Unterschied darin, dass nicht die Frequenz des Oszillators, sondern das Filterverhalten geregelt wird. Trotzdem ähneln sich die Rückkopplungslogik und die mathematische Grundstruktur des PLL sehr. Die Schaltung basiert somit auf PLL-Prinzipien, regelt jedoch einen VCF anstatt eines VCO.

1.4.2 Voltage Controlled Filter

Der spannungsgesteuerte Filter ist ein Filter, bei dem sich die Grenzfrequenz oder andere Filterparameter über eine Steuerspannung verändern lassen. Dadurch ist es möglich, besonders schnell und flexibel auf unterschiedliche Eingangssignale zu reagieren. In der Audiotechnik werden solche Filter häufig in Synthesizern verwendet, um den Klangcharakter von Signalen dynamisch zu verändern. [Wikipedia englisch](#)

Der Voltage Controlled Filter basiert auf dem Biquad aus Kapitel ??, zu sehen in Abbildung ???. Neben dem im vorherigen Unterkapitel besprochenen PD wird die Biquad-Schaltung so verändert, dass sich die Mittenfrequenz, und darüber auch die Grenzfrequenz, über die Steuerspannung V_c verändern lässt. Dafür wird der Schaltplan um die frequenzbestimmenden Integratoren verändert.

Im Rückkopplungspfad der Integratoren wird jeweils ein Multiplizierer eingefügt, der die Ausgangsspannung des OPVs mit der Steuerspannung V_c multipliziert. Wie schon in bei der Standard-Integratorschaltung wird auch für diese Schaltung die Übertragungsfunktion hergeleitet. Da der Strom durch den Widerstand vollständig durch den Kondensator in der Rückführungsschleife fließen muss, ergibt sich folgender Zusammenhang

$$I_R = \frac{V_{in}}{R} = -I_C = -C \cdot \frac{dV_{cap}}{dt} \quad (1.8)$$

Daraus folgt

$$\frac{V_{in}}{R} = -C \cdot \frac{dV_{cap}}{dt} \quad (1.9)$$

Mit $V_{cap} = \frac{V_{out} \cdot V_c}{V_r}$ ergibt sich

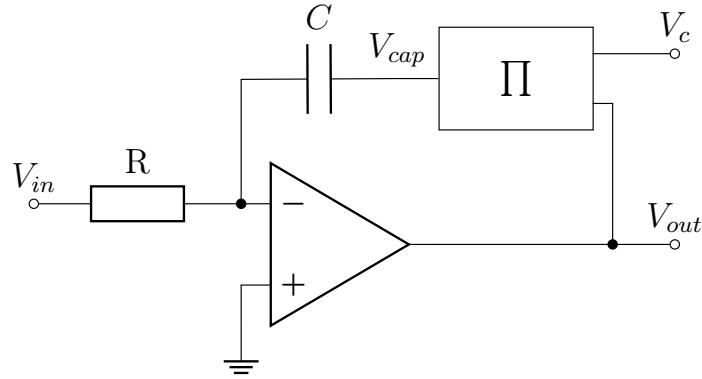


Abbildung 1.14: Teilschaltung: Spannungsgesteuerter Integrator (VCI)

$$\frac{V_{in}}{R} = -C \cdot \frac{d}{dt} \left(\frac{V_{out} \cdot V_c}{V_r} \right) \quad (1.10)$$

Durch Integration erhält man den Zusammenhang im Zeitbereich

$$V_{out}(t) = -\frac{V_r}{V_c} \cdot \frac{1}{RC} \int V_{in}(t) dt \quad (1.11)$$

Im Laplace-Bereich ergibt sich entsprechend

$$V_{out}(s) = -\frac{V_r}{V_c R C s} V_{in}(s) \quad (1.12)$$

Somit zeigt die Schaltung das Verhalten eines invertierenden Integrators mit einem Verstärkungsfaktor von $-\frac{V_r}{V_c R C}$. Wegen des zusätzlichen Faktors V_r/V_c mit der variablen Spannung V_c wird ein Aufbau wie dieser auch Voltage Controlled Integrator (VCI) genannt.

1.4.3 Mittenfrequenzbestimmung des spannungsgesteuerten Filters

Die Mittenfrequenz ist ein zentraler Parameter zur Charakterisierung von Filtern. Für einen Bandpass gibt sie an, wo sich der Durchlassbereich im Frequenzspektrum befindet. Dabei entspricht ω_0 der Resonanzfrequenz des Filters und beschreibt somit, wo der Filter seine maximale Übertragungsamplitude erreicht.

Aus der im letzten Abschnitt hergeleiteten Übertragungsfunktion im Laplace-Bereich (1.12) kann nun über die systemtheoretische Betrachtung des Filters auf die Gesamtübertragungsfunktion geschlossen werden. Aus den Übertragungsfunktionen der einzelnen OpAmps lässt sich das in Abbildung 1.15 zu sehende Blockschaltbild erschließen.

Die daraus hervorgehende Übertragungsfunktion lautet

$$\frac{V_2}{V_{in}} = \frac{-H_0 s R C \frac{V_c}{V_r}}{\left(s R C \frac{V_c}{V_r} \right)^2 + \frac{s R C}{Q} \frac{V_c}{V_r} + 1} \quad (1.13)$$

Die Übertragungsfunktion des einfachen Biquads in der Standardform lautet

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

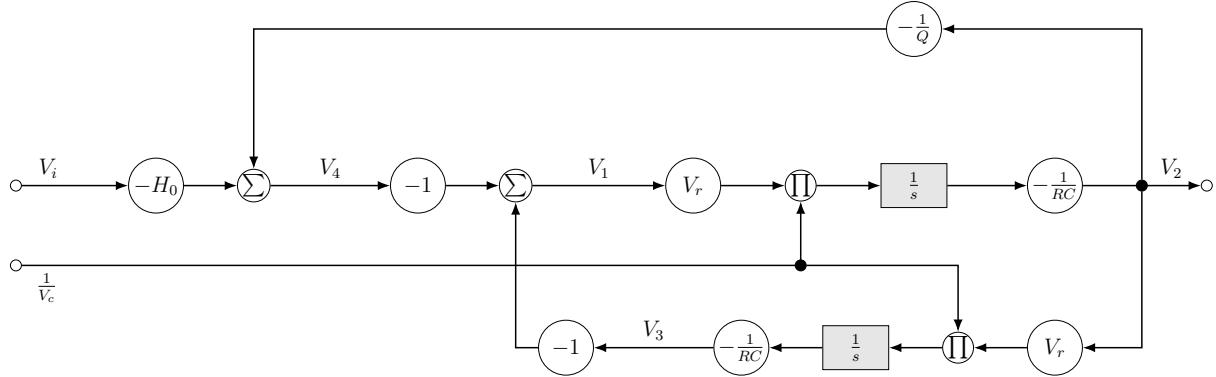


Abbildung 1.15: Systemtheoretische Darstellung des VCF ohne Phasendetektor (PD)

$$\text{mit } \omega_0 = \frac{1}{RC}$$

Um nun auf die Gleichung für die Mittenfrequenz zu kommen muss die Übertragungsfunktion so normiert werden, dass der Nenner dem Nenner der Standardform entspricht. Bei Gleichsetzung der beiden höchsten Exponenten ergibt sich

$$\left(\frac{s}{\omega_0}\right)^2 = \left(sRC \frac{V_c}{V_r}\right)^2$$

Durch Herauskürzen von s, dem Exponenten und anschließender Termumformung nach ω_0 ergibt sich

$$\omega_0 = \frac{V_r}{V_c RC} \quad (1.14)$$

Berechnung der Grenzfrequenz aus dem Video

Laut ASLK-PRO Manual sollten V_c und V_r vertauscht sein. a die Mittenfrequenz jedoch eine physikalische Größe ist, die unabhängig von der Normierung sein sollte, könnte die im Manual vorgeschlagene Lösung entweder fehlerhaft sein oder auf einer anderen Normierungskonvention basieren (zweiteres ist unwahrscheinlicher, da der Rechenweg dadurch deutlich komplizierter zu sein scheint) YT vid [6] sagt aber auch was anderes!!!

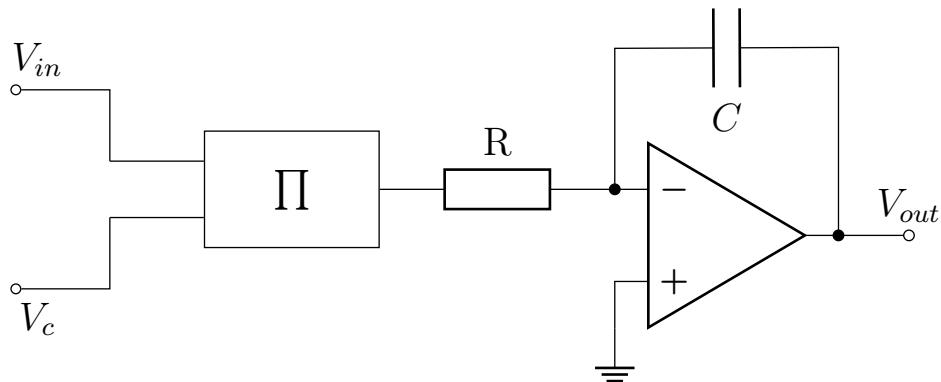


Abbildung 1.16: Vereinfachter Schaltplan zur Herleitung von ω_0

Laut Quelle (begleitendem YouTube Video zu diesem Experiment) [6] kann die Formel für die Mittenfrequenz anhand dieser vereinfachten Schaltung abgeleitet werden. Die bekannte Formel für den Integrator lautet

$$V_{out} = -\frac{V_i}{sCR} \quad (1.15)$$

Da V_i gleich dem Ausgang des Multiplizierers ist, ergibt sich für die Multiplizierergleichung

$$V_i = \frac{V_{in} \cdot V_c}{V_r} \quad (1.16)$$

Wird (1.16) nun in (1.15) eingesetzt, ergibt sich

$$V_{out} = -\frac{\frac{V_{in} \cdot V_c}{V_r}}{sCR} = -\frac{V_{in} \cdot V_c}{V_r \cdot sRC}$$

Um die Übertragungsfunktion zu erlangen, muss nun durch V_{in} geteilt werden

$$\frac{V_{out}}{V_{in}} = -\frac{V_c}{V_r \cdot sRC} = -\frac{V_c}{V_r} \cdot \frac{1}{sRC}$$

Aus dem Term $\frac{1}{sRC}$ ergibt sich die Standardform $\omega_0 = \frac{1}{RC}$ mit einem zusätzlichen Faktor von $\frac{V_c}{V_r}$, sodass sich die Mittenfrequenz wie folgt ergibt

$$\omega_0 = \frac{V_c}{V_r \cdot RC} \quad (1.17)$$

wobei

- ω_0 die Durchlassfrequenz des Filters ist,
- V_c die Steuerspannung des VCF ist,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10 \text{ V}$),
- RC die Zeitkonstante des Filters beschreibt.

Herleitung der Funktionsweise des spannungsgesteuerten Filter

Im letzten Unterkapitel wurde die Beziehung zwischen der Phasendifferenz ϕ und der Steuerspannung V_c hergeleitet. Nun ist von Interesse, welche Funktion diese Steuerspannung innerhalb des VCF übernimmt und auf welche Weise die Phasendifferenz das Systemverhalten beeinflusst.

Aus Abbildung 1.13 geht hervor, dass bei einer Phasenverschiebung zwischen 90° und 270° die DC-Ausgangsspannung des Multiplizierers negativ wird. Dadurch steigt die Steuerspannung V_c nach der Integration mit positivem Vorzeichen an. Über die hergeleitete Gleichung 1.14 lässt sich ein Zusammenhang zwischen V_c und der Mittenfrequenz des Filters herstellen.

Wird der ansteigende Wert für V_c in Gleichung $\omega_0 = \frac{V_r}{V_c RC}$ eingesetzt, wird deutlich, dass die Zunahme von V_c zu einer Verringerung von ω_0 führt. Somit bewirken alle Phasenverschiebungen im Bereich von 90° bis 270° eine Verringerung der Mittenfrequenz. Für Phasendifferenzen in der Umgebung von 0° tritt der umgekehrte Effekt ein: Das Potential von V_c sinkt, wodurch die Mittenfrequenz des Systems ansteigt.

Um das resultierende Verhalten anschaulich zu untersuchen, wird der analytische Zusammenhang des Systems in Python umgesetzt. Die Phasendifferenz wird dabei nur am

Nulldurchgang des internen Signal ermittelt um daraufhin die Frequenz des Signals um jeweils einen festen Betrag zu korrigieren. Bei Betrachtung der Simulation in Abbildung 1.17 fällt auf, dass dieses vereinfachte System niemals eine Anpassung über nur ein paar Perioden erreicht, unabhängig von den Startwerten. Zudem scheint es, dass diese Anpassungen weder dafür sorgen, dass die Frequenz auf den Referenzwert konvergiert, noch dass sich die Phasenlage dem stabilen Arbeitspunkt von 90° annähert.

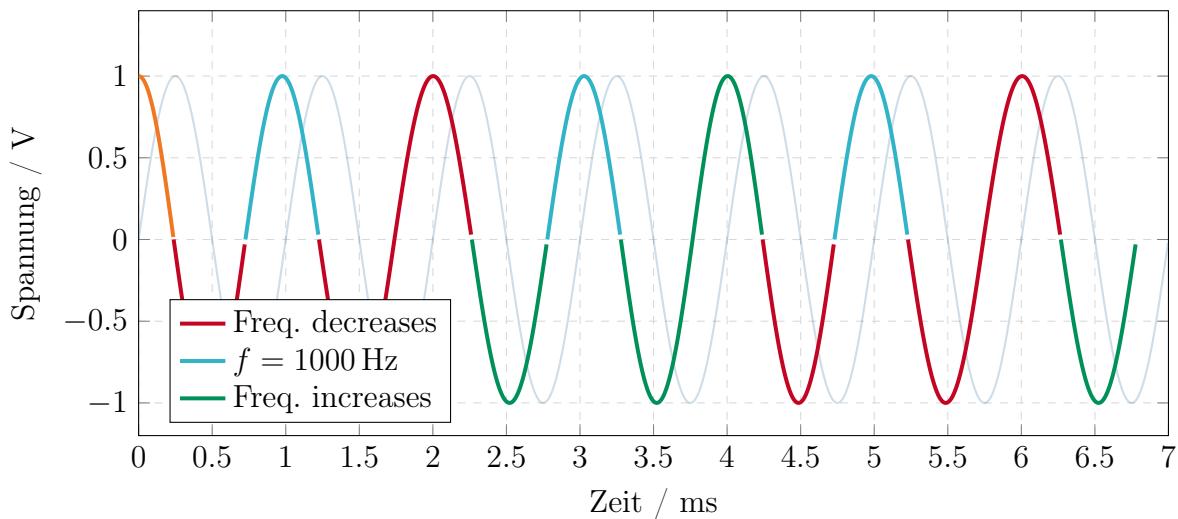


Abbildung 1.17: Signalverhalten bei diskreter Änderung der Frequenz anhand der Phasenlage

Gut zu erkennen ist dieses Verhalten bei Betrachtung der ersten und dritten türkisen Halbwelle. Die Phasenlage verbessert sich nicht im geringsten gegenüber der ersten Halbwelle. Das legt den Verdacht nahe, dass das System (sowohl Phasenlage als auch Frequenz) ungedämpft schwingt. Um diesen Verdacht genauer zu überprüfen wird die weitere Programmierung mithilfe eines KI-Sprachmodells entwickelt, wobei immer wieder darauf geachtet werden muss, dass alle Vorgaben eingehalten werden und das System in der Realität auch so funktioniert.

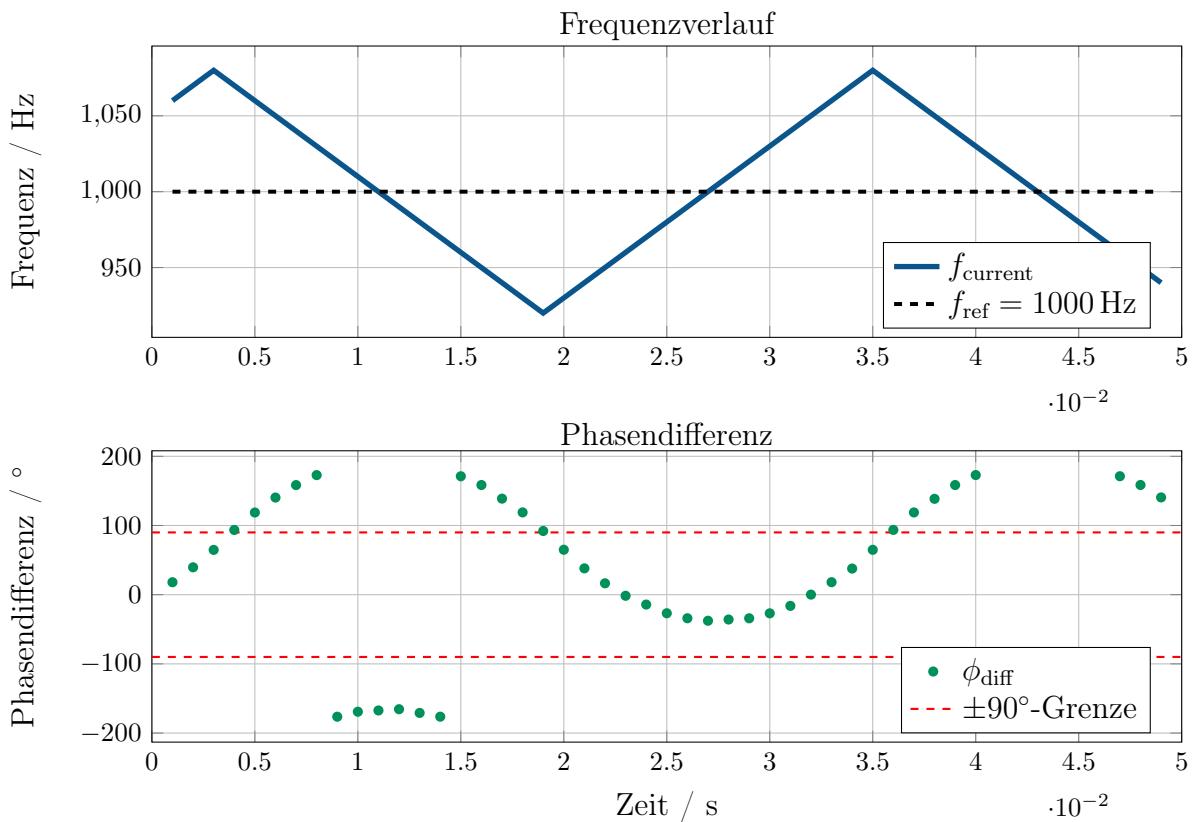


Abbildung 1.18: Frequenz- und Phasendifferenzverlauf des Algorithmus mit Stufenregelung

Aus Abbildung 1.18 ist deutlich zu erkennen, dass sowohl die Frequenz als auch die Phasenlage ungedämpft schwingen. Dieses Verhalten lässt sich durch die Form der Phasenkennlinie des Systems (vgl. Abbildung 1.13) erklären. Die Steuerspannung reagiert besonders empfindlich auf Phasenänderungen im Bereich um 180° , da dort die Steigung der Kennlinie am größten ist. Schon kleine Abweichungen führen in diesem Bereich zu starken Änderungen der Mittenfrequenz, (was das System zusätzlich antreibt und damit die ungedämpfte Schwingung begünstigt.) **gefällt mir noch nicht**

An den beiden Extremstellen der Kennlinie, bei 90° und 270° , ist die Steigung hingegen nahezu null. Diese Punkte bilden die beiden Gleichgewichtspunkte des Systems. Der Punkt bei 90° entspricht einem stabilen Arbeitspunkt, da kleine Phasenabweichungen nur geringe und ausgleichende Änderungen an der Mittenfrequenz bewirken. Der Punkt bei 270° stellt dagegen einen instabilen Arbeitspunkt dar: Bereits geringe Abweichungen führen zu Verstärkungen in die falsche Richtung, weshalb das System diesen Zustand nicht halten kann und sich davon weg bewegt.

Um das Regelverhalten zu verbessern wird die Frequenz proportional zur Phasenänderung korrigiert. Bei großen Phasenabweichungen im Bezug auf die Gleichgewichtspunkte folgt eine starke Korrektur der Frequenz, kleine Abweichungen führen zu kleinen Korrekturen. Diese proportionale Regelung wird ebenfalls in den Code übernommen. Zu Vereinfachungs- zwecken wird die Phasencharakteristik des PD nicht Sinusförmig abgebildet, sondern nur angehähert stufenförmig. So erfolgt bei großer Phasendifferenz eine große Korrektur der Frequenz und bei kleiner eine geringe.

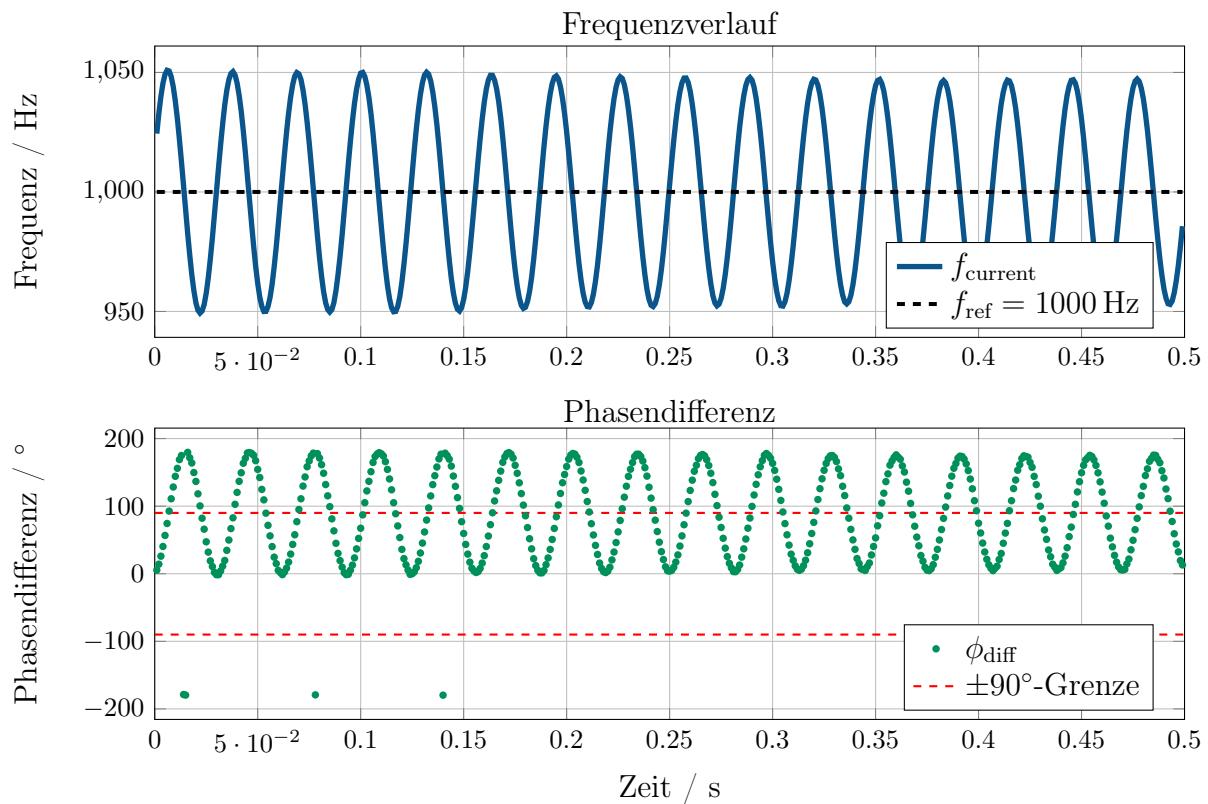


Abbildung 1.19: Frequenz- und Phasendifferenzverlauf des Algorithmus mit proportionaler Regelung

Leider ergibt sich durch das proportionale Frequenzanpassung nicht der gewünschte Dämpfungseffekt. Sogenannte PI-Regler haben in der Regelungstechnik häufiger dieses Problem. Zur Lösung diesen kann der Ausgang tiefpassgefiltert werden, danach könnte die Konvergierung zum gewollten Wert besser funktionieren. [7]

ich bekomme den algorithmus nicht mit dämpfung (TP) zum laufen. falls das noch passiert, hier die geschichte mit der Fallhöhe: Code wird nicht Stabil. Frequenz des Systems haut immer nach 970 Hz bzw. 1030 Hz und weiter ab.

Abbildung PIT Regler

(noch hypothese:) kann es sein, dass die Einschwingzeit davon abhängig ist, wie groß die Phasen- und Frequenzdifferenz ist? Die Simulationsergebnisse zeigen zudem, dass die Einschwingzeit stark von der anfänglichen Phasen- und Frequenzabweichung abhängt: Je größer die Differenz zum Zielwert ist, desto länger dauert es, bis das System sich in die Nähe des stabilen Arbeitspunktes hineinbewegt. diese Überlegungen könnten auch gut als hypothese im mess bzw auswertungsteil rein, die mam dann widerlegt oder bestätigt

1.5 Sensitivitätsanalyse von Filter und Detektor

Was zeigt die Sensitivität im allgemeinen

Im Allgemeinen beschreibt die Sensitivität die Änderung einer Ausgangsgröße im Bezug auf die Änderung einer Eingangsgröße. Bei dem schon bekannten VCO beschreibt die Sensitivität beispielsweise, wie stark die Frequenz auf eine Änderung der Steuerspannung

reagiert. Dabei vergrößert eine hohe Sensitivität die Tuningrange und Genauigkeit des Oszillators, jedoch wird dieser auch schwieriger zu kontrollieren, da kleine Änderungen der Steuerspannung große Änderungen der Frequenz bewirken und Rauschen leichter eingefangen werden kann. Eine geringere Sensitivität verbessert die Stabilität des Systems.

1.5.1 Sensitivität des Phasendetektors

Die Sensitivität des PD K_{pd} kann durch folgende Gleichung beschrieben werden:

$$K_{pd} = \frac{dV_{av}}{d\phi} \text{ in V/rad} \quad (1.18)$$

Wobei V_{av} den durchschnittlichen Spannungswert des Ausgangs des Detektors V_o ? (**Müsste V_c sein!**) beschreibt. Die Ableitung des Ausgangssignals im Durchschnitt nach der Phasendifferenz gibt an, wie stark sich die Ausgangsspannung bei Änderung der Phasendifferenz verändert. Für $\phi = 90^\circ$ hat V_{av} einen Wert von 0 V.[4]

In Anlehnung an den Abhängigkeits- bzw. Sensitivitätsverlauf aus Abbildung 1.13 wird der Verlauf vereinfacht als Sinusfunktion dargestellt. Darauf wird die Funktion nach ϕ abgeleitet um die Sensitivität zu ermitteln.

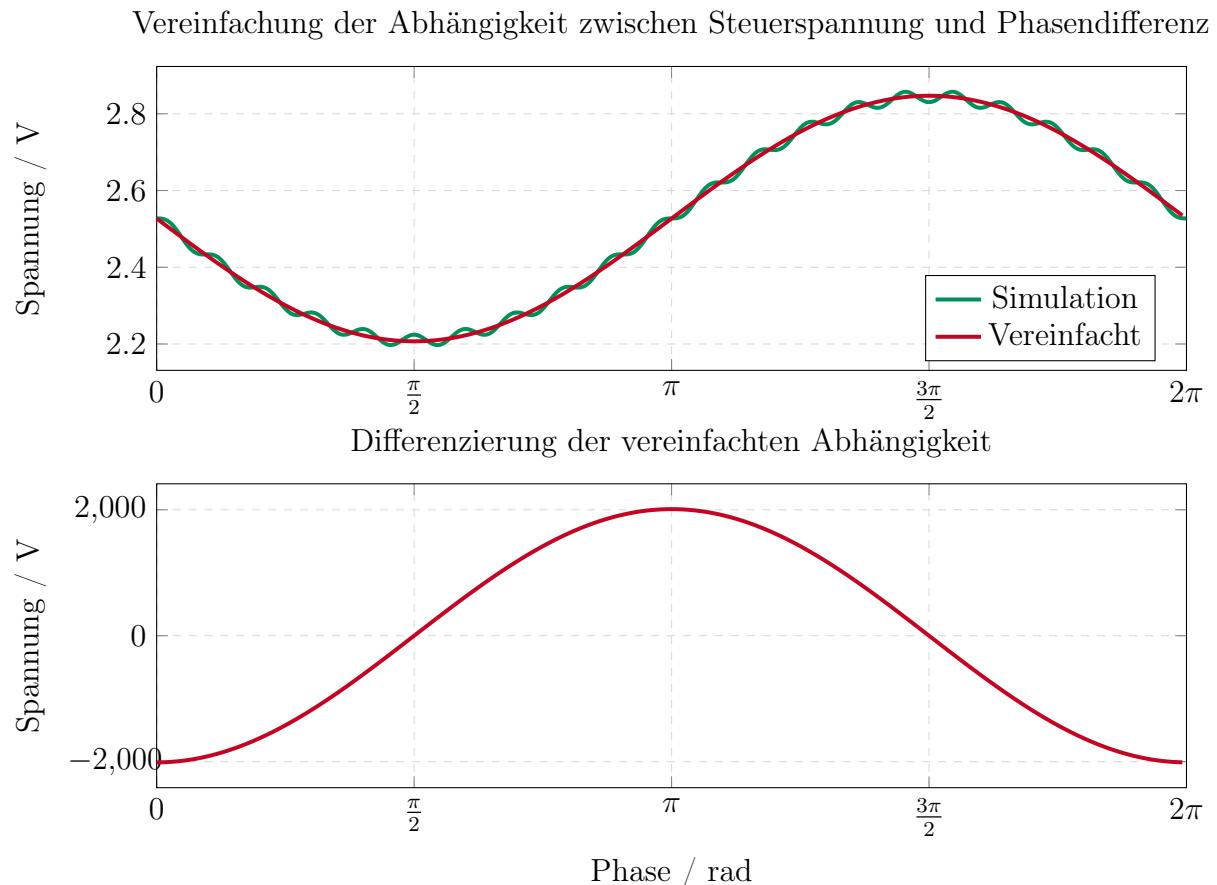


Abbildung 1.20: Vereinfachung und Differenzierung der Steuerspannungs-Phasendifferenz-Abhängigkeit

Diese vereinfachte Simulation stimmt an den durch das Manual bekannten Punkten (90° und 270°) überein. Die Amplitude der Funktion ist allerdings deutlich größer als erwartet.

Mit einem Maximalwert von 2000 V würde die Regelung sehr früh um den Arbeitspunkt stagnieren, da die Verstärker nur bis zu 15 V ausgeben können.

Diese Amplitude ergibt sich in diesem Fall durch die Ableitung der hohen Frequenz. In diesem Fall ändert die Frequenz also die Sensitivität des PD. eine geringere Frequenz führt über die Ableitung zu einer geringeren Amplitude und somit zu einer geringeren Sensitivität.

Kann man hier noch irgendwas rechnen? z.B. für eine bestimmte Frequenz? oder ist das immer 20V/pi wie in der Abbildung weiter oben? was sagt die Sensitivität in diesem Fall aus? kann dazu noch etwas gemessen/ simuliert werden?

1.5.2 Sensitivität des spannungsgesteuerten Filter

Achtung: Dieser Teil wird über die im Buch beschriebene Formel der Mittenfrequenz bestimmt

Bei Ableitung der Gleichung für die Mittenfrequenz (1.17) nach der Steuerspannung V_c ist zu erkennen, wie empfindlich die Filterfrequenz auf die anliegende Steuerspannung reagiert.

$$\frac{d\omega_0}{dV_c} = \frac{1}{V_r \cdot RC}$$

Durch einfaches Umstellen der selben Gleichung (1.17) ergibt sich

$$\frac{\omega_0}{V_c} = \frac{1}{V_r \cdot RC}$$

So ergibt sich ein Gesamtzusammenhang, der die Empfindlichkeit der Filterfrequenz gegenüber der Änderung der Steuerspannung beschreibt.

$$\frac{d\omega_0}{dV_c} = \frac{\omega_0}{V_c} \quad (1.19)$$

Die Größen der Mittenfrequenz und der Steuerspannung verhalten sich direkt proportional zu einander. So entspricht die relative Änderung der Frequenz der relativen Änderung der Steuerspannung. Mit anderen Worten: Verdoppelt sich die Steuerspannung verdoppelt sich auch die Mittenfrequenz. (bei linearer Abhängigkeit)

Die Sensitivität des gesamten VCF lässt sich durch folgende Gleichung beschreiben

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} \quad (1.20)$$

Hierbei zeigt diese Gleichung, wie stark die Phasendifferenz auf eine Änderung der Steuerspannung reagiert (unter Berücksichtigung der Sensitivität des Filters und des PD).

Der hintere Teil der Gleichung wird in (1.19) beschrieben. Nun muss nur noch $\frac{d\phi}{d\omega}$ ermittelt werden.

Dafür kann eine Übertragungsfunktion des Filters verwendet werden. Hierbei bietet sich die Tiefpass-Übertragungsfunktion an, da diese einen Phasengang zeigt, der seinen Startwert bei 0° hat.

$$H(s) = \frac{V_{o_{TP}}}{V_i} = \frac{H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (1.21)$$

$$H(s) = H(j\omega_r) = \frac{H_0}{1 + \frac{j\omega_r}{\omega_0 Q} + \frac{(j\omega_r)^2}{\omega_0^2}} = \frac{H_0}{1 - \frac{\omega_r^2}{\omega_0^2} + j \frac{\omega_r}{\omega_0 Q}}$$

Der Phasenwinkel einer Übertragungsfunktion wird berechnet, indem Zähler und Nenner jeweils als komplexe Zahlen betrachtet werden und für beide die Argumente ermittelt werden, also der Winkel ihrer komplexen Werte im Frequenzbereich. Der Phasenwinkel der gesuchten Übertragungsfunktion ergibt sich durch

$$\phi = \arg(Zhler) - \arg(Nenner) \quad (1.22)$$

wobei $\arg(z)$ der Winkel der komplexen Zahl z ist. Für diese Übertragungsfunktion ergibt sich also ein ϕ von

$$\phi = -\tan^{-1} \left(\frac{\frac{\omega_r}{\omega_0 Q}}{1 - (\frac{\omega_r}{\omega_0})^2} \right) \quad (1.23)$$

Da der Zähler der Übertragungsfunktion 0° hat fällt dieser aus der Rechnung heraus.

Hinweis: im Manual steht im Nenner der tan funktion nur ein ω_0 ohne quadrat! Zudem fehlt das - Zeichen.

ω_r ist die Eingangskreisfrequenz. Die gesammte Formel beschreibt die Phasenverschiebung des Filters zum Eingangssignal.

An dieser Stelle könnte nun eine Lange rechnung stehen wie man zu diesem Ergebniss kommt. Hier die Kurzfassung

$$\frac{d\phi}{d\omega_0} = -\frac{2Q}{\omega_0} \quad (1.24)$$

Eingesetzt in die Gleichung (1.20) ergibt sich daraus die Sensitivität:

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} = -\frac{2Q}{\omega_0} \cdot \frac{\omega_0}{V_c} = -\frac{2Q}{V_c} \quad (1.25)$$

schreiben was das genau besagt, damit man das vielleicht später in einer messung validieren kann

Im enteffekt beschreibt die Sensitivität des self-Tuned Filters also, wie stark sich die Phasenabweichung ϕ bei varierung der Steuerspannung V_c ändert. Dabei ist zu sehen, dass die Sensitivität direkt Porportional zur Güte Q des Filters ist. Je höher die Güte, desto empfindlicher reagiert das System auf die Eingangssteuergröße.

1.6 Begrenzungen des Self-Tuning-Bereichs eines aktiven Filters

1.6.1 Bestimmung der maximalen Mittenfrequenz eines aktiven Filters

Wie zuvor schon besprochen lässt sich die bauteilbedingte Mittenfrequenz eines aktiven Filters über die Gleichung $\omega_0 = \frac{1}{RC}$ beschreiben. Durch Variation der Werte von R und C

lässt sich diese Frequenz in der Theorie beliebig verändern. In der Praxis können parasitäre Kapazitäten sowie weitere nichtideale Bauteileigenschaften das Filterverhalten beeinflussen, besonders wenn Standardbauteile mit größeren Toleranzen verwendet werden.

Auch die Wahl des verwendeten OPV spielt für die maximal erreichbare Mittenfrequenz eine wichtige Rolle. So sind vor allem die Parameter für das Verstärkungs-Bandbreite-Produkt (eng. Gain-Bandwidth-Product, GBW) und die Slew-Rate (SR) entscheidend. Das GBW gibt an, bis zu welcher Frequenz der OpAmp eine Verstärkung von 1 stabil liefern kann. Die Slew-Rate beschreibt die maximale Anstiegsrate der Ausgangsspannung (maximale Änderungsrate der Ausgangsspannung) des OpAmps.[3]

Zusätzlich beeinflusst die gewählte Filtertopologie die maximal erreichbare Mittenfrequenz. Höhere Filterordnungen oder Kaskaden mehrerer Stufen beanspruchen jeweils einen Teil der verfügbaren Verstärkungsbandbreite, sodass die Mittenfrequenz insgesamt weiter sinkt.

In der Praxis wird zunächst die maximal benötigte Mitten- bzw. Grenzfrequenz des Filters bestimmt. Anschließend wird ein OPV ausgewählt, dessen GBW im Regelfall mindestens um den Faktor 10 bis 100 höher liegt als die angestrebte Grenzfrequenz. Darauf basierend werden die Werte für R und C so dimensioniert, dass die gewünschte Mitten/Grenzfrequenz erreicht wird.[8], [9]

Hier kann einmal auf die Werte der eigenen Bauteile eingegangen werden und was das für das gesamtsystem bedeutet. z.b. (aus gedanken) der OP hat ein GBW von 4 MHz, der Multiplizierer von 10 MHz, also bestimmt der OP die maximal verwendbare Frequenz. Diese sollte nach Daumenregel von oben bei ca ... liegen. Um das System dahingehend zu verbessern kann nun ein anderer OPV herausgesucht werden. (Wird vielleicht in Version 2 so gemacht)

(Farnell beschreibt auch unterschied aktiv und passiv filter)

1.6.2 Bestimmung des maximalen Tune-Bereich des hier verwendeten Filter

Eine weitere interessante Frage ist, über welchen Bereich die Mittenfrequenz des Filters durch die self-Tune-Funktion verstellt werden kann, ohne die physischen Bauelemente zu verändern. (Zudem ist wichtig herauszufinden wie ich das messen kann)

Die Mindestanforderung an den Tune-Bereich ist, die entstehenden Bauteiltolleranzen auszugleichen. Standardbauteile besitzen meist eine Toleranz von etwa 5 %. Da sowohl R also auch C diese Abweichungen besitzen können, kann die Mittenfrequenz ω_0 allein schon durch diese um bis zu 10 % variieren. Der designete Self-Tuned Filter sollte also mindestens diesen Bereich vollständig abdecken können.

Der Tune-Bereich sollte also bei mindestens $\pm 10\%$ um die Bauteilbedingte Mittenfrequenz liegen. Andernfalls wäre der Filter nicht in der Lage, allein die üblichen Fertigungs- und Bauteiltoleranzen auszugleichen.

In der Literatur finden sich nur wenige direkte Angaben zum real erreichbaren Tune-Bereich self-tuned aktiver Filter. Daher sollte dies besser durch eine Simulation oder Messung ermittelt werden.

1.7 Frequenzdetektion des Eingangssignals

Wie im oberen Teil beschrieben, kann ein Self-Tuned Filter präzise auf die Frequenz des empfangenden Signals abgestimmt werden. Daher bietet es sich an, die eingehende Frequenz über die Micro Controller Unit (MCU) auszuwerten, um ohne Messgeräte wie dem RedPitaya die eingestellte Mittenfrequenz des Filters zu bestimmen. Dabei wird davon ausgegangen dass das self-tuning funktioniert und der Filter die Eingangs frequenz als Mittenfrequenz angenommen hat.

Die Umsetzung der Frequenzmessung kann analog oder digital erfolgen. Als analoge Option könnte ein Frequenz-Spannungs-Wandler (F/V-Converter) verwendet werden, der die Frequenz des Eingangssignals in eine proportionale Gleichspannung umwandelt. Diese Spannung kann anschließend über einen Analog Digital Converter (ADC) an der MCU ausgelesen werden. Der große Vorteil liegt hierbei in der schnellen Reaktionszeit. Nachteilig ist, dass das Eingangssignal vorverarbeitet werden muss, um einem Rechtecksignal zu entsprechen. Zudem ist der Dynamikbereich begrenzt, da sehr hohe oder niedrige Frequenzen spezielle Anpassungen erfordern. Für die Realisierung dieses Verfahrens wären daher mehrere externe Komponenten notwendig. Diese führen nach der Installation zu Einschränkungen in der Flexibilität, da sie nicht mehr so leicht verändert werden können.

Demgegenüber spricht der digitale Ansatz dafür, dass deutlich weniger externe Bauteile erforderlich sind und durch die Softwareprogrammierung eine höhere Flexibilität gegeben ist. So kann die Frequenz beispielsweise mit einem Nulldurchgangszähler ermittelt werden. Dieser zählt die Anzahl der Nulldurchgänge oder Pulse pro Sekunde und teilt diesen Wert durch 2, sodass die Frequenz in Hertz ermittelt werden kann. Der begrenzende Faktor ist hierbei die Abtastrate der MCU. Da die MCU Rechteck- bzw Tacktsignale erwartet, müssen analoge Signale wie Sinus, Dreieck und Sägezahn zuvor ebenfalls vorverarbeitet werden. Dafür eignet sich beispielsweise ein Komparator, der die analogen Signale in saubere Rechteckimpulse umwandelt und auch bei kleinen Pegeln zuverlässig arbeitet. Eine zusätzliche Vorverarbeitung kann auch bei diesem Verfahren dazu verwendet werden, stabilere Messergebnisse zu erhalten.

Ein verbleibendes Problem besteht darin, dass diese Methode keine Mischsignale mit mehreren Frequenzanteilen analysieren kann. In solchen Fällen bietet sich die Verwendung einer schnellen Fourier-Transformation (FFT) an, um das Spektrum des Eingangssignals auszuwerten und die einzelnen Frequenzkomponenten zu identifizieren.

Brauche ich das Überhaupt? kommen überhaupt mischsignale auf mein system drauf? Wie verhält sich das system wenn mischsignale auf dieses gebracht werden?