



Implementierung eines selbsteinstellenden Filters auf Basis eines spannungsgesteuerten Biquad-Filters

Implementation of a Self-Tuned Filter Based on a
Voltage-Controlled Biquad Filter

Bachelor Thesis

Presented for Attainment of the Academic Degree of
Bachelor of Engineering at the City University of Applied Sciences Bremen

Autor: Nils Renner, Wulfhoopstraße 34a, 28201 Bremen

Matr.-Nr.: 5197659

Abgabetermin: 2. März, 2026

Prüfer: Prof. Dr.-Ing. Mirco Meiners,
Hochschule Bremen,
Concept Engineering SoCs and Design

Prof. Dr. Sören Peik,
Hochschule Bremen,
Microwave Technology and Satellite Communications

Erklärung zur selbstständigen Arbeit

Acknowledgements

Danksagung

Abstract

englisches Abstract

Inhaltsverzeichnis

Erklärung zur selbstständigen Arbeit	iii
Danksagung	v
Abstract	vii
Abbildungsverzeichnis	xi
Tabellenverzeichnis	xiii
Abkürzungsverzeichnis	xv
1 Einleitung	1
1.1 Vorbetrachtung	1
1.2 Beschreibung der Bachelorarbeit	1
1.3 Aus dem Exposé	2
1.3.1 Forschungsthema	2
1.3.2 Zielsetzung	2
2 Tools	5
3 Theoretische Grundlagen	7
3.1 Grenzfrequenz und Mittenfrequenz	10
3.1.1 Ermittlung der Grenz-/ Mittenfrequenz bei unbekannten Parametern	10
3.2 Einfluss der Bauteilgrößen und Parameter auf das Filterverhalten	11
4 Weiterführende Theorie	13
4.1 Einführung in den Phasenregelkreis	13
4.2 Analoger Multiplizierer	14
4.2.1 Simulation	17
4.3 Multiplizierer als Phasendetektor	18
4.3.1 Simulation von Eingangssignalen mit Phasenverschiebung	21
4.3.2 Simulation von Eingangssignalen mit unterschiedlichen Frequenzen	24
4.4 Aufbau und Steuerung des Voltage Controlled Filters	26
4.4.1 Abbinder zu Phasenregelschleifen	26
4.4.2 Voltage Controlled Filter	26
4.4.3 Mittenfrequenzbestimmung des spannungsgesteuerten Filters	27
4.5 Sensitivitätsanalyse von Filter und Detektor	32
4.5.1 Sensitivität des Phasendetektors	33
4.5.2 Sensitivität des spannungsgesteuerten Filter	34
4.6 Begrenzungen des Self-Tuning-Bereichs eines aktiven Filters	35

4.6.1	Bestimmung der maximalen Mittenfrequenz eines aktiven Filters	35
4.6.2	Bestimmung des maximalen Tune-Bereich des hier verwendeten Filter	36
4.7	Frequenzdetektion des Eingangssignals	37
5	Simulation	39
5.1	Frequenzsweep	39
5.2	Ermittlung der Grenzfrequenz	39
5.3	Filterbereich des Filters	39
6	Schaltungsentwurf/ Design des Systems	41
6.1	Design des Schaltplans	41
6.2	Design der Leiterplatte (PCB)	45
6.3	Design des Skripts für die Steuerung	46
6.3.1	Frequenzdetektion über Nulldurchgangszähler	47
7	Aufnahme der Messergebnisse	49
7.1	Test der Leiterplatte (PCB)	49
7.1.1	Nachtunen der Widerstandswerte der Digitalpotentiometer	49
7.2	Messverfahren	51
7.2.1	Frequenzsweep/ Bode Analyser/ ac analyse	51
7.2.2	Erste Messungen am Gesamtsystem	51
7.2.3	Transient ananyse	54
7.2.4	Spektrum Analysator	55
8	Auswertung	57
9	Fazit und Ausblick	59

Abbildungsverzeichnis

3.1	Biquadratische Filterstruktur [2]	7
3.2	Invertierender Integrator	8
3.3	Invertierender Addierer	8
4.1	Einfacher Aufbau eines Phase-Locked Loop (PLL) [6]	14
4.2	Blockschaltbild des analogen Multipliziers	14
4.3	Funktionelle Realisierung eines Analogmultiplizierers Quelle: Wikipedia	15
4.4	Vom Einquadranten- zum Vierquadranten-Multiplizierer[7]	16
4.5	Demonstration des analogen Multipliziers mit DC-Spannungen	17
4.6	Reaktion des Multiplizierers auf phasenverschobene Eingangssignale	18
4.7	Phasencharakteristik des Multiplizierers	19
4.8	Phasengang der vier Ausgänge des Biquads	20
4.9	Teilschaltung: Phasendetektor (PD)	20
4.10	Signalverhalten bei unterschiedlichen Phasenlagen zwischen den Eingangssignalen X_1 und Y_1	22
4.11	Signalverhalten bei unterschiedlicher Verschaltung des Integrators	23
4.12	Signalverhalten bei unterschiedlichen Eingangsfrequenzen	24
4.13	Abhängigkeit zwischen der Steuerspannung V_c und der Phasendifferenz . .	25
4.14	Teilschaltung: Spannungsgesteuerter Integrator (VCI)	26
4.15	Systemtheoretische Darstellung des Voltage-Controlled Filter (VCF) ohne Phasendetektor (PD)	28
4.16	Vereinfachter Schaltplan zur Herleitung von ω_0	28
4.17	Signalverhalten bei diskreter Änderung der Frequenz anhand der Phasenlage	30
4.18	Frequenz- und Phasendifferenzverlauf des Algorithmus mit Stufenregelung .	31
4.19	Frequenz- und Phasendifferenzverlauf des Algorithmus mit proportionaler Regelung	32
4.20	Vereinfachung und Differenzierung der Steuerspannungs-Phasendifferenz-Abhängigkeit	33
6.1	Darstellung des VCF ohne Peripherie	41
6.2	Verschaltung des Analog-Multiplizierers MPY634	42
6.3	Darstellung der Ein- und Ausgänge der Digitalpotentiometer	42
6.4	Verschaltung der Digitalpotentiometer MCP4261	43
6.5	Implementierung der einstellbaren Hilfsspannung V_H	43
6.6	Verschaltung des Raspberry Pico 2 W	44
6.7	Aufbau des Buck-Converters	45

Tabellenverzeichnis

7.1	Vergleich der Ist-, Soll- und Realwiderstandswerte (Poti 1)	50
7.2	Messwerte des Digitalpotentiometers nach Anpassung	51
7.3	Mittenfrequenzen und Abweichungen der verschiedenen Widerstände.	53
7.4	Mittenfrequenzen und Abweichungen der verschiedenen Widerstände.	54
7.5	Vergleich der Mittenfrequenz bei Variation von V_c	54

Abkürzungsverzeichnis

ADC Analog Digital Converter

EEPROM Electrically Erasable Programmable Read-Only Memory

GBW Gain Bandwidth Product

GPIO General Purpose Input Output

HTML Hypertext Markup Language

HTTP Hypertext Transfer Protocol

MCU Microcontroller Unit

OPV Operationsverstärker

PCB Printed Circuit Board

PD Phasendetektor

PLL Phase-Locked Loop

RAM Random Access Memory

SPI Serial Peripheral Interface

UI User Interface

VCF Voltage-Controlled Filter

VCO Voltage-Controlled Oscillator

WLAN Wireless Local Area Network

Kapitel 1

Einleitung

1.1 Vorbetrachtung

Durch das Modul ANS im letzten Semester wurde das arbeiten mit klassischen Analogen Filtern durch das Experiment 4 aus dem ASLK-Manual erlernt

Durch Berechnungen und Ausprobieren wurden analoge Filter entworfen und an die gewollten werte angepasst.

So ergaben sich Filter mit fester Freqenz, da die Bauteilgrößen einmal angenommen wurden (mit ausnahme der zwei Potis) und sich daraus die Frequenz ergab

In Experiment 5 des ASLK-Manuals soll es um selfe tuned Filter, also sich selbst automatisch anpassende/einstellende Filter gehen.

1.2 Beschreibung der Bachelorarbeit

In der Praxis schanken Bauteile (Temperatur, Alterung, Toleranzen).

Diese Probleme haben Filter die sich selbst einstellen nicht, da sie nicht rein von den physischen Paramentern der eingebauten Bauteile abhängen sondern einen gewissen Spielraum bieten, diese Inperfektionen auszugleichen.

Ziel ist es, dass der Filter selbstständig seine Mittenfrequenz nachstimmen kann. Dafür braucht er eine Referenzfrequenz und einen Mechanismus, der Prüft, ob der Filter noch auf der richtigen Frequenz liegt, oder weggedriftet ist.

Vorgehen: lernen wie man einen geregelten osz verwendet um Ref-Frequenz zu erzeugen. Ref-Frequenz wird verwendet um filter automatisch auf die Sollfrequenz einzustellen. Experiment ist also eine Kombination aus REgelungstechnik und Exp 4 (klassische Filtertheorie)

selbst anpassende Filter sind ein wichtiger Bestandteil der Filterungstechnik heutzutage, da da immer vorhandene Bauteiltolleranzen eine geringere Rolle spielen und aufgrund des Schaltungsdesigns weniger stark ins Gewicht fallen. Vieles innerhalb des Controll Loop kann heutzutage durch einen digitalen Microcontroller durchgeführt werden, während der Filter immernoch analog bleibt. So kann die Frequenz sehr präzise auf den exakt eingestellten wert abgestimmt werden (ohne auf Auswirkungen durch Bauteiltolleranzen zu achten). Wichitg: unsere schaltung ist bissher nur zum detektiern der Frequenz. Also wird einfach auf die einkommende Frequenz abgestimmt. Vielleicht kommt noch ein modus für gezielte Frequenzen dazu? ist das sinnvoll?

1.3 Aus dem Exposé

1.3.1 Forschungsthema

Frequenzadaptive Filter werden in der heutigen Zeit immer wichtiger, da sie durch ihr Design die Auswirkungen von Bauteiltoleranzen in der Praxis deutlich reduzieren. Das trägt dazu bei, den Einsatz von teuren Spezialkomponenten zu minimieren und zeitgleich die Flexibilität von Systemen erheblich zu erhöhen. Auch die Entwicklungen im Bereich 5G und Industrie 4.0 tragen zur Bedeutung dieser Technologie bei, da das Datenaufkommen und zugleich die Anforderungen an Verlässlichkeit stetig steigen. Noch nie war das Datenaufkommen höher, sodass nach günstigen, verlässlichen Lösungen gesucht wird. Self-Tuned Filter bieten hier eine vielversprechende Lösung, um kostengünstige und belastbare Systeme zu realisieren.

Auch im Kontext der geopolitischen und wirtschaftlichen Veränderungen spielt diese Arbeit eine Rolle. Lieferkettenprobleme und politische Unsicherheiten der letzten Jahre verdeutlichen, wie wichtig europäische Unabhängigkeit ist. Durch den Einsatz von Open-Source-Software und europäischer Hardware (wie dem RP2350) wird die Souveränität von Europa als Wirtschaftszentrum gestärkt.

Diese Bachelorarbeit untersucht die Entwicklung und Implementierung eines selbststellenden Filters auf Basis eines spannungsgesteuerten Biquad-Filters (VCF). Ziel ist es, die automatische Anpassung der Grenzfrequenz mithilfe eines Mikrocontrollers und digitaler Steuerung zu realisieren, um die praktischen Auswirkungen von Bauteiltoleranzen zu minimieren. Der Entwurf umfasst Schaltungsdesign, Hard- und Softwareentwicklung sowie Evaluierung mit Messungen. Das Projekt orientiert sich an Referenzdesigns aus dem ASLK PRO-Manual und setzt aktuelle Methoden der digitalen Signalverarbeitung zur Grenzfrequenzanalyse ein.

1.3.2 Zielsetzung

Die zentrale Fragestellung dieser Arbeit lautet: „Wie kann ein spannungsgesteuerter Biquad-Filter selbstständig und robust an wechselnde Eingangssignal-Frequenzen angepasst werden?“ Im Rahmen dieser Bachelorarbeit soll durch simulationstechnische und messtechnische Untersuchungen aufgezeigt werden, welche Funktionen und Bausteine im System dafür verantwortlich sind. Dadurch wird ein vertieftes Verständnis für Phasenschleifen (PLLs) und Self-Tuned Filter geschaffen.

Die Aufgaben werden gemäß der MoSCoW-Methode priorisiert, um eine klare Strukturierung und Fokussierung zu gewährleisten:

Must have:

- Entwicklung einer funktionsfähigen Schaltung inklusive passendem PCB auf Basis des im ASLK-PRO Manual beschriebenen Self-Tuned Biquad
- Programmierung des Mikrocontrollers zur Steuerung der bauteilbedingten Grenzfrequenz, der Güte und der Verstärkung des Filters

Should have:

- Entwicklung einer App oder webbasierten Oberfläche zur Visualisierung und komfortablen Steuerung des Filters

Could have:

- Einfache Frequenzbestimmung des Eingangssignals über einen Nulldurchgangszähler zur schnellen Übersicht über die getune Frequenz
- Erweiterte Frequenzanalyse mittels FFT, voraussichtlich mit Einsatz eines vorprogrammierten FFT-Moduls
- Design und Konstruktion eines Gehäuses für das Gesamtsystem

Kapitel 2

Tools

Im Rahmen dieser Bachelorarbeit kommen viele verschiedene Softwerkzeuge für Simulation, Messung, Schaltungsdesign und Darstellung von Messergebnissen zum Einsatz.

Zu den wichtigsten Tools zählt die ECAD-Software KiCad 9. Dieses Open-Source-Programm wird unter anderem vom CERN und einer internationalen Entwicklergemeinschaft weiterentwickelt. Es umfasst eine umfangreiche Komponentenbibliothek, einen integrierten Schaltplan- und PCB-Editor, 3D-Visualisierung, zahlreiche Exportformate sowie einen eingebetteten ngspice-Simulator für die Analyse analoger Schaltungen.

KiCad wird in dieser Thesis hauptsächlich für den Schaltplanentwurf, den Platinenentwurf sowie für die Simulation der Gesamt- und Teilsysteme verwendet. Der integrierte ngspice-Simulator bietet alle Analysetypen, die auch in LTspice verfügbar sind. Allerdings kann LTspice bei komplexeren Bauteilen robuster funktionieren. Daher wird für die Gesamtsimulation in Einzelfällen auf LTspice zurückgegriffen.

Die Datenaufnahme der realen Messwerte erfolgt mithilfe des RedPitaya STEMlab. Dies ist ein in Europa entwickeltes, vielseitiges Messgerät, das unter anderem die Funktion eines Oszilloskops, Signalgenerators und Spektrumanalysators in sich vereint. Nach Abschluss einer Messung können die Daten als .csv-Datei exportiert und anschließend für die weitere Auswertung verwendet werden.

Zur visuellen Aufbereitung und Analyse der Messergebnisse wird Python 3.12 in der Open-Source Entwicklungsumgebung Spyder eingesetzt. Die Funktionalität von Python ist für diese Zwecke in der Regel ausreichend, sodass auf MATLAB/Simulink nur im Ausnahmefall zurückgegriffen werden muss.

Die Programmierung des Mikrocontrollers erfolgt im Editor Thonny, einer kostenlosen Open-Source Plattform für Python. Alternativ kann auch auf die Arduino IDE in der Programmiersprache C ausgewichen werden.

Für den Entwurf von 3D-Modellen wird die Open-Source-CAD-Software FreeCAD verwendet. In erster Linie soll mit FreeCad ohne viel Aufwand eine Halterung oder ein Gehäuse für die Platine entworfen und 3D gedruckt werden.

Die Dokumentation dieser Arbeit erfolgt in L^AT_EX. Die enthaltenen Blockschaltbilder, elektronischen Schaltpläne und Plots zur Visualisierung der Ergebnisse werden ebenfalls in L^AT_EX TikZ/PGF realisiert. DAs soll schlussendlich für ein einheitlicheres Dokument sorgen.

Zur Versionsverwaltung und Datensicherung werden Git und GitHub eingesetzt.

Kapitel 3

Theoretische Grundlagen

In diesem Teil werden die bislang im Studium erlangten Kenntnisse noch einmal aufgegriffen. Bei der Dokumentation dieser Erkenntnisse wurden allerdings auch immer wieder neue Erkenntnisse gewonnen.

Konventionelle Filterschaltungen basieren meist auf Kondensatoren und Induktivitäten. Während Kondensatoren sehr kompakt aufgebaut und problemlos in integrierten Schaltungen realisiert werden können, stellen Induktivitäten in dieser Hinsicht eine Herausforderung dar. Induktivitäten sind groß und lassen sich nur schwer miniaturisieren, was den Einsatz in modernen elektronischen Systemen erschwert. Zudem weisen Induktivitäten parasitäre Eigenschaften auf, die das Filterverhalten insbesondere bei höheren Frequenzen negativ beeinflussen können.

Eine gute Lösung für diese Problematik sind Operationsverstärker (OPVs), die durch die externe Verschaltung von Kondensatoren und Widerständen die Funktion von Induktivitäten übernehmen können. Durch die geschickte Kombination dieser drei Bauelemente lassen sich vielfältige Filterstrukturen auf kleinem Raum realisieren. Filter auf Basis von OPVs werden als aktive Filter bezeichnet, da sie im Gegensatz zu passiven Filtern eingehende Signale verstärken können und deshalb eine externe Spannungsversorgung benötigen, um den OPV mit Energie zu versorgen.[1]

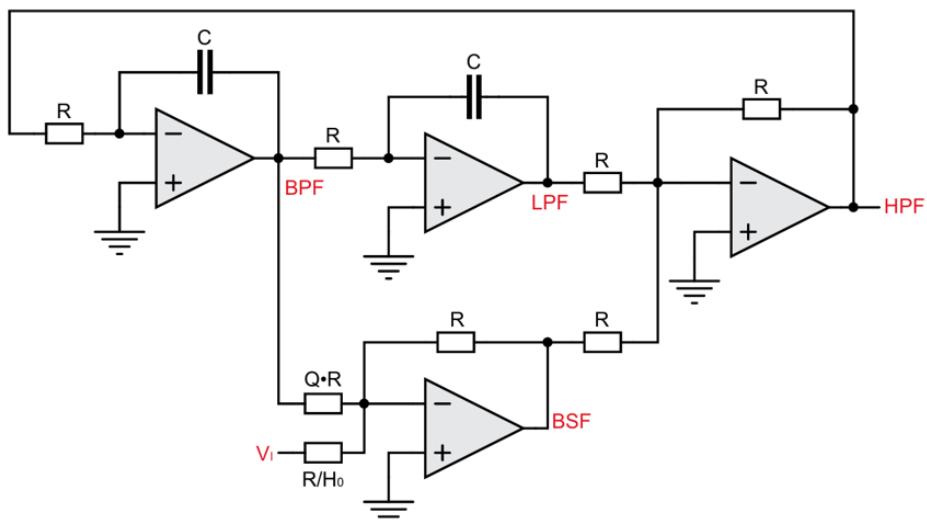


Abbildung 3.1: Biquadratische Filterstruktur [2]

Eine dieser aktiven Filterstrukturen ist der sogenannte Biquad-Filter, der in der Lage ist, verschiedene Filtertypen wie Tiefpass, Hochpass, Bandpass und Bandsperre innerhalb einer Schaltung bereitzustellen.

Der Biquad-Filter ist, wie der Name schon andeutet, ein Filter zweiter Ordnung, der aus zwei Integratoren und zwei Addierern besteht. Durch die Verschaltung dieser OPVs wie in Abbildung 3.1 zu erkennen, liegt am Ausgang jedes OPVs ein Signal vor, was eine andere Filtercharakteristik aufweist. Durch die Wahl des Ausgangs kann somit die gewünschte Filterung ausgegeben werden.

Zur mathematischen Beschreibung des Systems werden die Übertragungsfunktionen der einzelnen Filtertypen mittels der Laplace-Transformation, unter Verwendung des idealisierten OPV-Modells, hergeleitet. Damit gilt für den Integrierer:

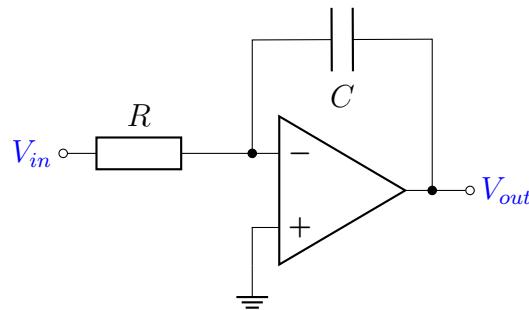


Abbildung 3.2: Invertierender Integrator

$$V_{out}(s) = -\frac{V_{in}(s)}{sRC} \quad (3.1)$$

Und für den invertierenden Addierer:

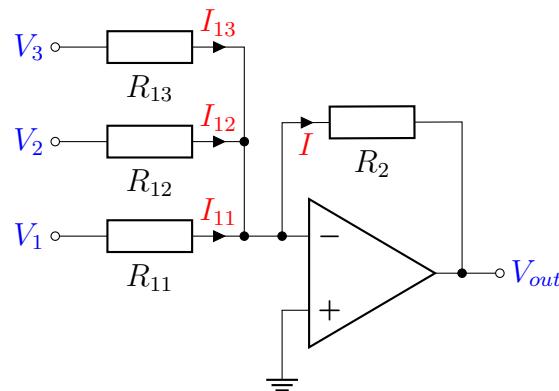


Abbildung 3.3: Invertierender Addierer

$$V_{out} = -R_2 \left(\frac{V_1}{R_{11}} + \frac{V_2}{R_{12}} + \frac{V_3}{R_{13}} \right) \quad (3.2)$$

Durch die Kombination dieser Teilschaltungen lassen sich die Übertragungsfunktionen der einzelnen glsopv-Ausgänge herleiten. Dabei steht Q für den Gütefaktor und der Verstärkungsfaktor wird durch H_0 repräsentiert.

$$V_1 = -(V_3 + V_4) \quad (3.3)$$

$$V_2 = -\left(\frac{1}{s}\omega_0 \cdot V_1\right) \quad (3.4)$$

$$V_3 = -\left(\frac{1}{s}\omega_0 \cdot V_2\right) \quad (3.5)$$

$$V_4 = -\left(\frac{V_2}{Q} + H_0 \cdot V_i\right) \quad (3.6)$$

Werden diese Gleichungen so ineinander eingesetzt, dass sie dem Schaltbild des Biquad-Filters (3.1) entsprechen, lassen sich die Übertragungsfunktionen der vier Filtertypen herleiten. Die einzelnen Schritte der Herleitung werden im Abschlussbericht des Moduls ANS [3] ausführlicher besprochen.

- Tiefpass:

$$\frac{V_3}{V_i} = \frac{H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (3.7)$$

- Hochpass:

$$\frac{V_1}{V_i} = \frac{H_0 \frac{s^2}{\omega_0^2}}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (3.8)$$

- Bandpass:

$$\frac{V_2}{V_i} = \frac{-H_0 \frac{s}{\omega_0}}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (3.9)$$

- Bandsperre:

$$\frac{V_4}{V_i} = \frac{-H_0 \left(1 + \frac{s^2}{\omega_0^2}\right)}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (3.10)$$

Gut zu erkennen ist hierbei, dass alle Übertragungsfunktionen den gleichen Nenner besitzen. Der Zähler unterscheidet sich je nach Filterart.

3.1 Grenzfrequenz und Mittenfrequenz

In der Vorbereitungsphase dieser Arbeit ist aufgefallen, dass die Begriffe Grenzfrequenz ω_c und Mittenfrequenz ω_0 in der Vorarbeit nicht immer eindeutig verwendet wurden. Beide Begriffe beziehen sich auf charakteristische Frequenzen von Filtern, werden jedoch in unterschiedlichen Kontexten verwendet. Im ALSK-Pro-Manual werden für die Übertragungsfunktionen immer die Kreisfrequenzen verwendet, weswegen auch in dieser Arbeit hauptsächlich Kreisfrequenzen verwendet. Im Folgenden werden beide Begriffe kurz erläutert.

Die Grenzfrequenz ω_c beschreibt die Kreisfrequenz, bei der der Betrag der Übertragungsfunktion eines Filters auf $\frac{1}{\sqrt{2}}$ des Maximalwerts abgefallen (bzw. bei Bandsperren auf $\frac{1}{\sqrt{2}}$ des Minimalwerts angestiegen) ist. Dies entspricht dem -3 dB -Punkt (bzw. 3 dB -Punkt bei Bandsperren) des Amplitudengangs.

Die Mittenfrequenz ω_0 entspricht der Resonanzfrequenz des Filters. Bei Bandpassfiltern entspricht sie dem Maximum des Amplitudengangs, bei Bandsperren dem Minimum. Bei Hoch- und Tiefpass sind Grenz- und Mittenfrequenz im Allgemeinen nicht identisch. Ausgenommen davon ist der Butterworth-Filter, für den $\omega_0 = \omega_c$ gilt. Für Filter mit einer Güte $Q > \frac{1}{\sqrt{2}}$ tritt eine Resonanzüberhöhung im Amplitudengang auf. So ist die Mittenfrequenz auch bei Hoch- und Tiefpass erkennbar, da sie dem Maximum der Resonanzüberhöhung entspricht.

Beim Bandpass liegt ω_0 im Zentrum des Durchlassbereichs, während die untere und obere Grenzfrequenz (ω_{c1} und ω_{c2}) die Bandbreite des Übertragungsbereichs begrenzen.

3.1.1 Ermittlung der Grenz-/ Mittenfrequenz bei unbekannten Parametern

Bei der Einstellung (Tuning) eines Filters ist das Ziel, möglichst Nahe an der Grenzfrequenz zu liegen. Für das Beispiel eines Bandpasses wird die Grenzfrequenz durch den Peak der Amplitude gekennzeichnet. Da sich die Amplitude an diesem Punkt nicht mit der Frequenz ändert, besitzt diese am Peak eine Steigung von Null.

Bild BP

Dies ist eine Möglichkeit die Grenzfrequenz zu ermitteln, wird nun jedoch bei einem Tiefpass die Grenzfrequenz gesucht funktioniert diese nicht mehr. Stattdessen liegt die Grenzfrequenz nun bei einem Wert von -3 dB . Bei Veränderung der Güte auf einen Wert von $Q = 5$ sieht man, dass keiner der vorgestellten Ansätze zur Bestimmung der Grenzfrequenz funktioniert.

Bild TP Q=1 und 5, -3 db linie einzeichnen.

Eine alternative Methode zur Bestimmung der Grenzfrequenz führt über die Phase. Hierbei kann die im ersten Theorieteil hergeleitete Übertragungsfunktion des Bandpasses als Anhaltspunkt genommen werden, um den Phasengang zu ermitteln.

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

Im Allgemeinen zeigt der Zähler wo der Phasenverlauf startet, in diesem Fall beispielsweise bei $\phi(\omega = 0) = -90^\circ$ durch den Nenner erhält man nun die Phasendrehung in Abhängigkeit der Frequenz.

sollte hier einmal $W = 0, w = w_0$ und $w = \text{unendlich}$ ausgerechnet werden?

Bild der Phase und Mag untereinander:

In diesem Bild ist zu erkennen, dass die Phase stets die größte Steigung an der Grenzfrequenz hat. So kann die Grenzfrequenz durch Maximierung der Ableitung der Phase berechnet werden ohne das die Güte dieses Ergebnis manipulieren kann. Da die Güte auch die Steilheit der Flanken bestimmt ergibt sich zudem eine Abhängigkeit zwischen der Steigung und der Güte, diese sind nämlich Proportional zu einander, je größer die Güte desto steiler der Übergang um die Mittenfrequenz. So kann festgehalten werden das zur Bestimmung der Grenzfrequenz statt eines magnitude Detektors besser ein Phasedetektor verwendet wird. So sollte man immer die Phase ansehen und nicht die Magnitude, da die Phase an der Grenzfrequenz immer am steilsten ist, während nicht immer gewährleistet werden kann, dass die Magnitude dort am höchsten oder -3 dB erreicht, da der Gütefaktor dies verzerrt.

was bringt mir das jetzt? verknüpfung zu meinem thema, grenz un mittenfreq in diesem unterkapitel nochmal durchgehen, falls das mitrein kommt

3.2 Einfluss der Bauteilgrößen und Parameter auf das Filterverhalten

Die Werte der im Biquad verwendeten Widerstände und Kondensatoren bestimmen die charakteristischen Größen des Filters. Insbesondere beeinflussen sie die Mittenfrequenz ω_0 , die Filtergüte Q und die maximale Verstärkung H_0 . Durch die gezielte Auswahl der Bauteilwerte lässt sich das Filterverhalten auf die spezifischen Anforderungen einer Anwendung abstimmen.

Die Mittenfrequenz ω_0 ergibt sich bei idealisierten Schaltungen nach folgender Formel:

$$\omega_0 = \frac{1}{RC} \quad (3.11)$$

Durch genauere Betrachtung in der Vorbereitungsphase auf diese Thesis fiel auf, dass R sich nur durch den Wert der beiden Vorwiderstände der Integratoren ergibt, nicht aber durch die Widerstände der Addierer. Dieser Zusammenhang war vorher nicht klar, weswegen im damaligen Schaltungsdesign die Kondensatoren geändert wurden (Anstatt 8 Widerstände) um die Mittenfrequenz zu verschieben. C beschreibt die Kapazität der beiden Kondensatoren in den Integratoren. Der durch die Gleichung 3.11 gezeigte Zusammenhang kann nun dafür verwendet werden, die Mittenfrequenz auf den gewünschten Wert einzustellen.

Der Gütefaktor beeinflusst im Zeitbereich die Resonanz und Dämpfung des Filters. Je nach Wert von Q lassen sich drei unterschiedliche Dämpfungsfälle anhand der Impulsantwort unterscheiden:

- **Schwingfall ($Q > \frac{1}{2}$)**: Konjugiert-komplexe Pole, gedämpftes Schwingungsverhalten:

$$s_{1,2} = -\frac{\omega_0}{2Q} \pm j\omega_0 \sqrt{1 - \frac{1}{4Q^2}}$$

- **Aperiodischer Grenzfall ($Q = \frac{1}{2}$)**: Doppelter reeller Pol, kritische Dämpfung:

$$s_{1,2} = -\omega_0$$

- **Kriechfall ($Q < \frac{1}{2}$)**: Zwei reelle Pole, trüges (überdämpftes) Verhalten:

$$s_{1,2} = -\frac{\omega_0}{2Q} \pm \omega_0 \sqrt{\frac{1}{4Q^2} - 1}$$

Die Filtergüte Q beeinflusst ebenfalls das Frequenzverhalten des Filters. Dabei unterscheidet sich der Zusammenhang zwischen Güte und Bandbreite je nach Filtertyp.

Bei Hoch- und Tiefpassfiltern charakterisiert Q die Flankensteilheit im Übergangsbereich um die Grenzfrequenz ω_c . Eine Erhöhung des Gütfaktors führt zu einer steileren Filterflanke und zu einer stärkeren Dämpfung außerhalb des Durchlassbereichs. Zudem ergibt sich ab einer Güte von $Q > \frac{1}{\sqrt{2}}$ eine Resonanzüberhöhung (Überschwinger) an der Mittenfrequenz.

Im Gegensatz dazu verfügen Bandpass- und Bandsperrfilter über eine deutlich ausgeprägte Mittenfrequenz ω_0 , welche das Zentrum des Durchlass- bzw. Sperrbereichs markiert. Die Bandbreite $\Delta\omega$ beschreibt den Abstand zwischen den beiden 3 dB-Grenzfrequenzen. Die folgende Gleichung beschreibt den Zusammenhang zwischen Güte, Bandbreite und Mittenfrequenz.[4]

$$\Delta\omega = \frac{\omega_0}{Q} \quad (3.12)$$

Eine größere Güte Q führt also zu einer schmaleren Bandbreite und einer stärker ausgeprägten Verstärkung bzw. Dämpfung um die Mittenfrequenz.

**hier könnte noch eine schöne Überleitung zur NS und PS in der s-Ebene hinein.
-> gehe ich darauf später noch mal ein?**

Der Verstärkungsfaktor H_0 wirkt sich hingegen nur auf die Amplitude des Filters aus, ohne die Frequenzcharakteristik zu verändern. Ein höherer Verstärkungsfaktor führt zu einer höheren Signalverstärkung im Durchlassbereich des Filters.

sollte hier die bestimmung der Grenzfrequenz hin? => habe das allerdings zur vorbereitung gemacht und nicht im 6. Semester

Kapitel 4

Weiterführende Theorie

In der bisherigen Analyse des Biquad-Filters stand das Amplitudenverhalten im Vordergrund, während die Phase nur eine untergeordnete Rolle bei Aufnahme der Filtercharakteristik spielte. Für die folgende Analyse des selbsteinstellenden Filters ist die Phase jedoch von zentraler Bedeutung, da sie zur automatischen Einstellung der Filterparameter verwendet wird. Ziel dieses Kapitels ist, die theoretischen Grundlagen und Funktionsprinzipien des selbsteinstellenden (Self-Tuned) Filters zu erarbeiten und dessen Funktionsprinzipien zu analysieren. (Dafür wird zunächst die Funktion der einzelnen Bausteine analysiert und mittels Simulationen verifiziert. Anschließend werden die einzelnen Bausteine zusammengefügt und das Gesamtsystem betrachtet.)

Da der Self-Tuned Filter in seiner Struktur und Funktion starke Parallelen zu einem Phase-Locked Loop (PLL) aufweist, werden Anfangs die Grundkonzepte des PLL erläutert. Aufbauend darauf wird der analoge Multiplizierer als Phasendetektor (PD) eingeführt und dessen Verhalten sowohl analytisch als auch simulativ untersucht. Anschließend erfolgt die Betrachtung des Voltage-Controlled Filter (VCF), dessen Steuerung über die detektierte Phaseninformation die Grundlage für die automatische Anpassung der Filtergrenzfrequenz bildet.

Ein weiterer Schwerpunkt dieses Kapitels liegt auf der Sensitivitätsanalyse der beteiligten Komponenten sowie auf der Untersuchung theoretischer und praktischer Grenzen des Selbstabstimmbereichs. Abschließend wird die Fähigkeit des Gesamtsystems zur Frequenzdetektion des Eingangssignals analysiert und bewertet.

Da zum Thema selbstabstimmender analoger Filter nur begrenzt wissenschaftliche Literatur verfügbar ist, dient der etablierte PLL im Verlauf dieses Kapitels wiederholt als Referenzmodell zur Einordnung und Erklärung der zugrunde liegenden Funktionsprinzipien.

4.1 Einführung in den Phasenregelkreis

Bei einem PLL handelt es sich um eine geschlossene Rückkopplungsschleife, in der die Phase eines internen Signals, wie z.B. dem Ausgang eines Voltage-Controlled Oscillator (VCO), an die Phase eines stabilen, externen Referenzsignals angepasst wird. Sobald die Signale synchron zueinander verlaufen (locked), besitzen das interne Signal und das Referenzsignal die gleiche Frequenz. Wenn die Frequenz des Referenzsignals verändert wird, versucht die elektronische Schaltung die Synchronisation aufrecht zu erhalten bzw. wieder zu erlangen. Das Ausgangssignal des VCO kann dem eingehenden Steuersignal also über einen gewissen Frequenzbereich folgen.[5]

Der einfache Aufbau eines PLL besteht aus einem Phasen Detektor, einem Loopfilter und einem VCO. Diese werden wie in der folgenden Abbildung 4.1 dargestellt.

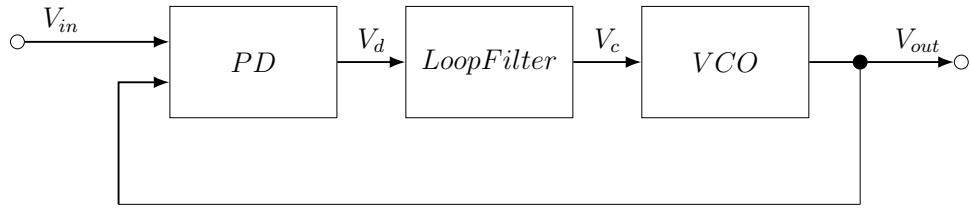


Abbildung 4.1: Einfacher Aufbau eines PLL [6]

Dabei bestimmt der PD die Phasendifferenz zwischen dem Referenzsignal und dem Ausgangssignal des VCO. Dieses Signal wird im darauffolgenden Schleifenfilter geglättet, sodass die bei der Phasendetektion entstehenden Obertöne (hochfrequente Signalanteile) unterdrückt werden. Der anschließende VCO gibt anhand seiner Eingangsspannung eine Frequenz aus, die proportional zu seiner Eingangsspannung ist. Stimmt diese Ausgangsfrequenz nun mit der Frequenz des Referenzsignals überein ist der PLL locked.[5]

Im Folgenden werden die ersten beiden Bausteine des PLL genauer betrachtet. Um jedoch den PD zu verstehen, muss zunächst die Funktionsweise des analogen Multiplizierers erläutert werden.

4.2 Analoger Multiplizierer

Der zentrale Baustein des Phasendetektors ist der analoge Multiplizierer. Wie der Name bereits andeutet, bildet ein analoger Multiplizierer das Produkt aus zwei Eingangssignalen nach dem Schema: $V_{out} = V_x \cdot V_y$.

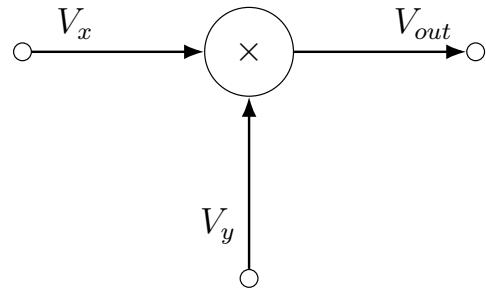


Abbildung 4.2: Blockschaltbild des analogen Multipliziers

Wie bereits durch das bisherige Studium bekannt ist, können arithmetische Operationen wie Addition, Subtraktion und Integration über einen Operationsverstärker (OPV) mit entsprechender Verschaltung durchgeführt werden. Die Multiplikation zweier Signale lässt sich hingegen nicht so einfach über eine einfache analoge Schaltung realisieren. Eine mögliche Lösung dieses Problems ist der Umweg über den natürlichen Logarithmus und die Exponentialfunktion e^x . Über diesen Umweg kann die Multiplikation als einfache Addition durchgeführt werden.

$$V_{out} = V_x \cdot V_y = e^{\ln(V_x \cdot V_y)} = e^{\ln(V_x) + \ln(V_y)}$$

Dieser Zusammenhang wird durch folgendes Blockschaltbild verdeutlicht:

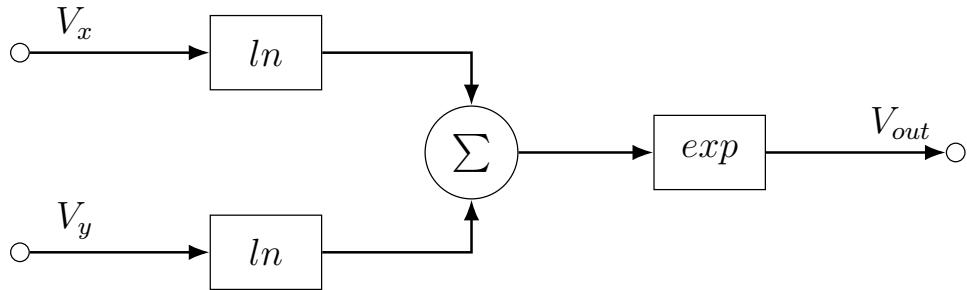


Abbildung 4.3: Funktionelle Realisierung eines Analogmultiplizierers **Quelle: Wikipedia**

Da der Logarithmus nicht für negative Zahlen definiert ist, können nur positive Eingangssignale multipliziert werden. Aus diesem Grund werden Multiplizierer dieses Typs auch Ein-Quadranten-Multiplizierer genannt.

In vielen Anwendungen sollen allerdings auch negative Eingangsspannungen zu einem korrekten Ergebnis führen. Eine Methode um negative Eingangsspannungen verarbeiten zu können funktioniert, indem das Vorzeichen am Ein- und Ausgang des Multiplizierers umgekehrt wird. Leider ist diese Methode schaltungstechnisch aufwendig und relativ langsam, was sie für höherfrequente Anwendungen ungeeignet macht. In einer anderen Methode wird zu den Eingangsspannungen eine konstante Gleichspannung hinzugefügt. Dadurch wird sichergestellt, dass das Potential an den Eingängen immer im positiven Bereich liegt. Die Gleichung für die Ausgangsspannung dieser Methode lautet dann

$$V_{out} = \frac{(V_x + V_{xk})(V_y + V_{yk})}{E} \quad (4.1)$$

wobei

- V_x und V_y die Eingangssignale darstellen,
- V_{xk} und V_{yk} die konstanten Gleichspannungen sind,
- E die Proportionalitätskonstante beschreibt, in der Praxis häufig als 10 V angewendet.

Die Proportionalitätskonstante E findet sich in den meisten Gleichungen zur Beschreibung des Ausgangs eines Multiplizierers. Sie sorgt dafür, dass das Ausgangssignal innerhalb des gewünschten Spannungsbereich bleibt und auch starke Verstärkungen korrekt im Pegel der Ausgangsspannung zu sehen sind. Das gewünschte Ausgangssignal $\frac{V_x V_y}{E}$ ergibt sich also aus

$$\frac{V_x V_y}{E} = V_{out} - V_x \frac{V_{yk}}{E} - V_y \frac{V_{xk}}{E} - \frac{V_{xk} V_{yk}}{E} \quad (4.2)$$

Liegt die Eingangsspannung V_x im Bereich $-E \leq V_x \leq +E$ kann keine negative Spannung am Eingang des Multiplizierer anliegen, wenn die konstante Spannung $V_{xk} = E$ gesetzt wird. Gleichermaßen gilt dies für den zweiten Eingang. Bei Anwendung dieser Zusammenhänge auf die bekannten Gleichungen ergibt sich für den Ausgang eines Vier-Quadranten-Multiplizierers folgende Gleichung

$$V_{out} = \frac{V_x V_y}{E} = \frac{(V_x + E)(V_y + E)}{E} - V_x - V_y - E \quad (4.3)$$

Wobei sie sich für die Umsetzung als Blockschaltbild so erweitert

$$V_{out} = \frac{V_x V_y}{E} = 4 \cdot \frac{\frac{1}{2}(V_x + E) \cdot \frac{1}{2}(V_y + E)}{E} - V_x - V_y - E \quad (4.4)$$

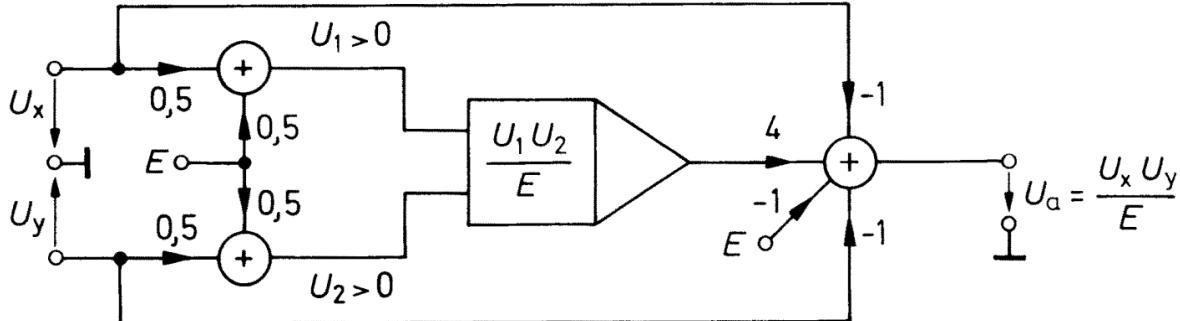


Abbildung 4.4: Vom Einquadranten- zum Vierquadranten-Multiplizierer[7]

In der Realität entstehen bei der Multiplikation zweier Signale immer kleine Abweichungen und Fehler vom idealen Verhalten. Das ALSK-PRO-Manual zeigt, wie diese Abweichungen zusammengesetzt sind

$$V_o = V_{offset} + K_x \cdot V_x + K_y \cdot V_y + K_o \cdot V_x \cdot V_y \cdot \xi$$

wobei

- V_{offset} den konstanten Offset beschreibt,
- $K_x V_x, K_y V_y$ die linearen Anteile (Störgrößen) sind, die in einem idealen Multiplizierer nicht vorkommen,
- $K_o V_x V_y$ den eigentlichen Multiplikationsterm darstellt,
- ξ der Rausch- oder Restfehler ist.

Trotz möglicher Abweichungen in der Durchführung wird im Weiteren erst einmal ideal weitergerechnet. Diese kleine Einführung in die Ungenauigkeiten bei der Simulation wird **vielleicht** später nochmals in der Messung aufgegriffen.

In dieser Bachelorarbeit wird ein MPY634 von Texas Instruments (TI) verwendet. Die allgemeine Übertragungsfunktion des MPY634 lautet wie folgt:

$$V_{out} = A \left[\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (Z_1 - Z_2) \right], \quad (4.5)$$

wobei

- A die offene Verstärkung (open-loop gain) des internen Verstärkers darstellt (typisch 85 dB),
- SF der Skalierungsfaktor (scale factor) ist, der ab Werk auf 10 V lasergetrimmt ist, aber durch Anschluss eines Potentiometers zwischen Pin SF und $-V_S$ im Bereich von 3 V bis 10 V einstellbar bleibt,

- X , Y und Z jeweils differenzielle Eingangsspannungen sind.

Die maximale Eingangsspannung sollte das 1.25-fache des eingestellten Skalierungsfaktors nicht überschreiten.

Um eine stabile, geschlossene Übertragungsfunktion zu erhalten, ist eine negative Rückkopplung erforderlich. Ohne diese würde die große Verstärkung A schon bei kleinsten Abweichungen innerhalb der Klammer den Ausgang bis zum Maximalwert treiben. Wird nun Z_1 mit V_{out} verbunden und Z_2 auf Masse gelegt, so ergibt sich durch Einsetzen in (4.5) die Näherung

$$\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (V_{out} - 0) \approx 0.$$

Daraus folgt die geschlossene Übertragungsfunktion

$$V_{out} = \frac{(X_1 - X_2)(Y_1 - Y_2)}{SF}. \quad (4.6)$$

Da die Analyse im ASLK-PRO-Manual immer von der Spannung V_r als interne Referenz des Multiplizierers ausgeht, wird im Folgenden nur noch V_r anstatt SF verwendet. Beide beschreiben dieselbe Spannung, V_r ist somit werksseitig auf 10 V eingestellt, kann aber extern verändert werden.

4.2.1 Simulation

Um ein besseres Verständnis für den Multiplizierer zu gewinnen, wird dieser in KiCad mit ngspice simuliert. Als erster Test werden als Input-Quellen zwei Gleichspannungen verwendet. Diese werden mit den Pins X_1 und Y_1 verbunden. Für die spätere Funktion des PD werden die Pins X_2 und Y_2 an Ground angeschlossen. In KiCad können die Simulationsdaten in eine .raw-Datei exportiert werden, die es möglich macht, die Ergebnisse in Python zu plotten.

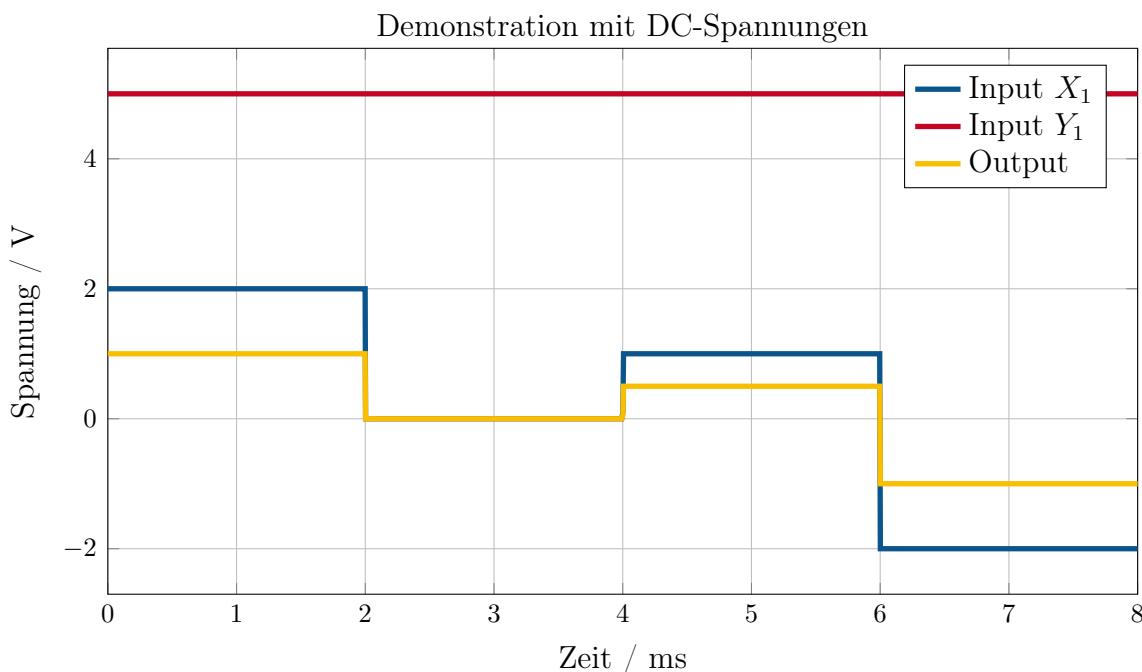


Abbildung 4.5: Demonstration des analogen Multipliziers mit DC-Spannungen

Die Grafik 4.5 zeigt, dass die oben beschriebene Gleichung 4.6 mit der Simulation übereinstimmt. Es können zudem nicht nur positive, sondern auch negative Spannungen korrekt multipliziert werden.

4.3 Multiplizierer als Phasendetektor

Nach der Analyse des analogen Multiplizierers kann nun der erste Baustein des PLL untersucht werden. Der PD baut auf einem Multiplizierer auf, der die Phasendifferenz zwischen zwei Signalen detektieren soll.

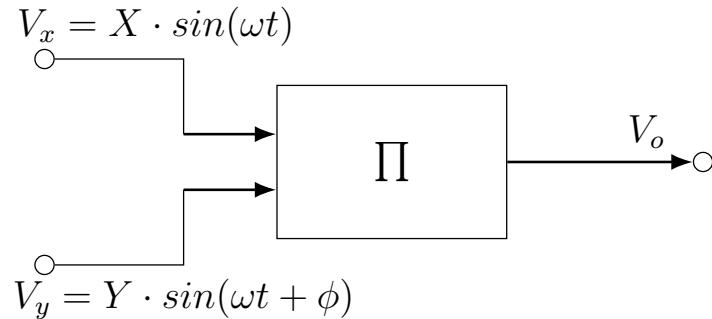


Abbildung 4.6: Reaktion des Multiplizierers auf phasenverschobene Eingangssignale

In Abbildung 4.6 ist zu erkennen, wie zwei um den Phasenwinkel ϕ versetzte Signale auf die Eingänge des Multiplizierers gelegt werden. Dadurch lässt sich der Ausgang des Multiplizierers V_o durch folgende Gleichung beschreiben

$$V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(2\omega t + \phi)]$$

wobei

- X und Y die Amplituden der Eingangssignale sind,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10$ V),
- ϕ die Phasendifferenz zwischen den beiden Eingangssignalen beschreibt.

Hinweis: Im ASLK Manual steht hier $V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(\omega t + \phi)]$ was nicht korrekt ist.

Die Multiplikation zweier sinusförmiger Signale ergibt demnach ein Signal mit zwei Frequenzkomponenten. Eine Frequenz ist hierbei eine Gleichspannungskomponente $\cos(\phi)$, die sich proportional zur Phasendifferenz verhält. Zusätzlich gibt es noch eine hochfrequente Mischkomponente, die mit der doppelten Frequenz des Eingangssignals schwingt. Wenn der Multiplizierer nicht komplett im linearen Bereich operiert werden zudem noch weitere Hochfrequenzkomponenten als Vielfaches der Ausgangsfrequenz generiert. [5]

Der zweite Block innerhalb des PLL ist der Loopfilter. Dieser hat die Aufgabe, die hochfrequenten Anteile der Multiplikation zu unterdrücken. So kann für den Loopfilter beispielsweise ein einfacher RC-Tiefpass verwendet werden. Nach der idealen Tiefpass-Filterung des Ausgangssignals reduziert sich der Ausdruck auf

$$V_o = \frac{XY}{2V_r} \cdot \cos(\phi) \quad (4.7)$$

Diese Gleichung zeigt die direkte Abhängigkeit zwischen Ausgangsspannung des Multiplizierers und der Phasendifferenz der beiden Eingangssignale. Durch diese Verschaltung wird aus dem Multiplizierer ein PD, der bei einer Phasendifferenz von 90° eine Durchschnittsspannung von 0 V ausgibt.[2]

Die Abbildung 4.7 veranschaulicht die Phasencharakteristik des Multiplizierers.

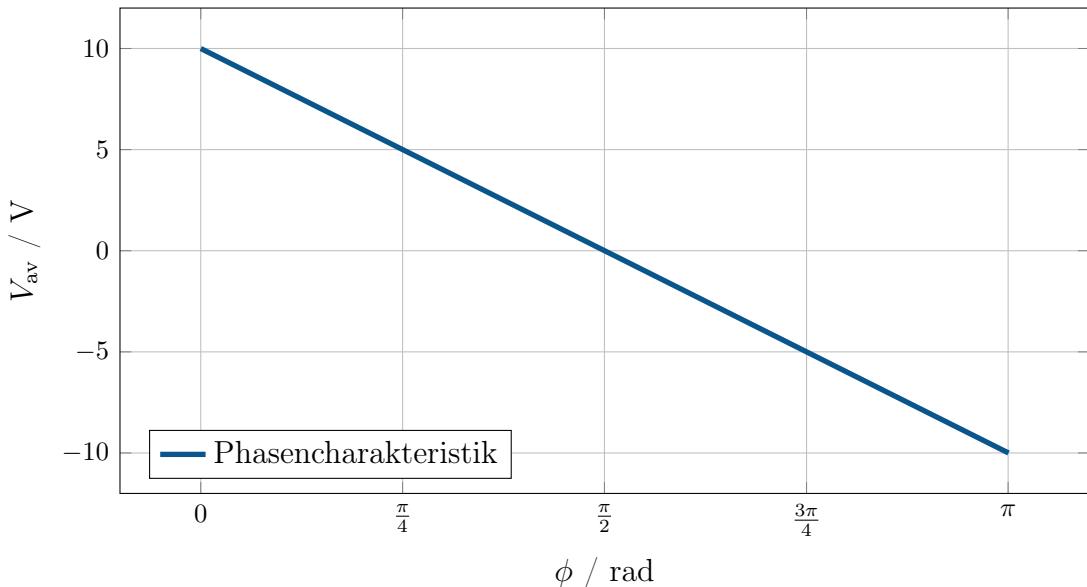


Abbildung 4.7: Phasencharakteristik des Multiplizierers

kann es sein dass die y-Achse von den Werten her falsch beschriftet ist? Das Maximum dieser Kennlinie sollte doch von $\frac{\max_x \cdot \max_y}{V_r}$ abhängen.

Für den alleinstehenden Multiplizierer führt eine Phasendrehung von 0° zu einer positiven Spannung am Ausgang. Bei einer Phasendrehung von 180° sollte die Ausgangsspannung negativ sein. [8]

Damit bleibt das Problem, dass der Detektor nur eine Phasendifferenz von genau 90° erkennen kann, da der Gleichspannungsanteil des Ausgangssignals an dieser Stelle 0 V beträgt. Einer andere konstante Phasenverschiebung kann zwar detektiert werden, jedoch nicht als Arbeitspunkt für die Regelung fungieren, sodass sich das System auf diesen Punkt einpendelt/lockt. Die Verschiebung zwischen dem Referenzsignal und dem internen Signal muss also zwangsläufig 90° betragen. Dafür wird nun innerhalb des Biquads nach einem solchen Signal gesucht.

Bei der Auswahl des internen Signals soll sich die Phase um die Mittenfrequenz $\omega = \omega_0$ um 90° gegenüber dem Eingangssignal unterscheiden. In Frage kommen daher sowohl eine Phasenverschiebung von 90° als auch von -90° , wobei -90° auch als 270° interpretiert werden kann. Das Eingangssignal dient dabei als Bezugssignal und definiert die Referenzphase von 0° .

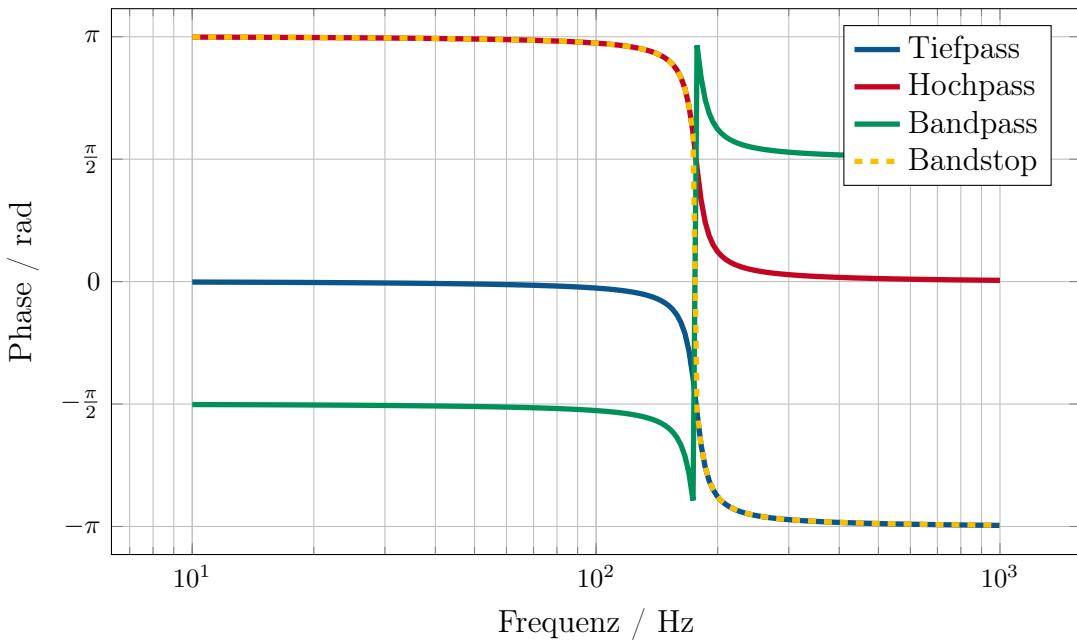


Abbildung 4.8: Phasengang der vier Ausgänge des Biquads

Der Biquad besteht aus vier Filtertypen deren Phasengänge sich deutlich von einander unterscheiden. Bei genauerer Betrachtung der Phasenverläufe in Abbildung 4.8 der Filtertypen fällt auf, dass Hoch- und Tiefpass um ω_0 eine Phasenverschiebung von 90° bzw. -90° gegenüber dem Eingangssignal aufweisen. Der Bandpassfilter hat in dieser Umgebung eine Phasenverschiebung von 180° und die Bandsperre hat einen Phasensprung. Damit erfüllen sowohl Tiefpass- als auch Hochpassausgang die Bedingung einer konstanten 90° -Phasendifferenz, sodass der PD bei richtiger Abstimmung in beiden Fällen einen Mittelwert von 0 V am Ausgang liefern sollte.

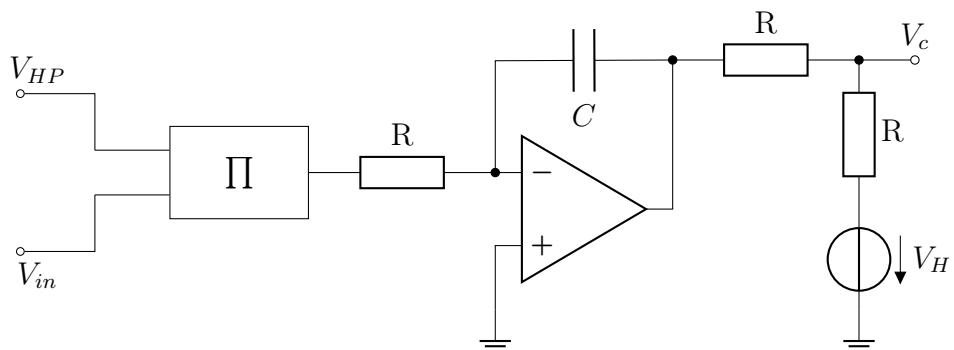


Abbildung 4.9: Teilschaltung: Phasendetektor (PD)

Hinter dem Multiplizierer befindet sich, wie in Abbildung 4.9 zusehen, ein Integrator. Dieser hat zum einen die Aufgabe, die hochfrequenten Anteile des Multiplizierter durch seine Tiefpasscharakteristik herauszufiltern. Zum anderen integriert dieser das eingehende DC-Signal, sodass die Ausgangsspannung bei langanhaltender, großer Phasendifferenz im Bezug zu $\pm 90^\circ$ immer größer wird.

Nach dem OPV befindet sich im Schaltplan des ALSK-PRO Manuals noch eine Teilschaltung bestehend aus Spannungsquelle V_H und zwei Widerständen. Leider wird dabei weder

der Zweck noch die Höhe der Hilfsspannung genauer erläutert, wodurch es schwerer fällt diesen Schaltungsteil zu verstehen.

Zu den anfänglichen Überlegungen bezüglich der Funktion von V_H gehörte die Annahme, dass die Ausgangsspannung des Integrators zur Verwendung als Steuerspannung für den VCO auf ein geeignetes Potential angehoben werden muss. Diese Vermutung begründet sich durch die Verschaltung der internen Integratoren da der Rückführungspfad dieser durch einen Multiplizierer erweitert wird. Dadurch wird aus der ursprünglichen Beziehung

$$V_{cap} = V_{out}$$

durch den Multiplizierer die Beziehung

$$V_{cap} = \frac{V_{out} \cdot V_c}{V_r}$$

Soll nun also der ursprüngliche Zustand wieder hergestellt werden, müsste die Steuerspannung V_c **im Durchschnitt?** auf das bekannte Referenzpotential $V_r = 10\text{ V}$ angehoben werden, um den Bruch zu kompensieren.

Aus dieser Überlegung ergeben sich mehrere Probleme. Zum einen liegt die Ausgangsspannung des Integrators bei etwa 2.5 V . Um diesen Wert über die gezeigte Schaltung anzuheben, müsste V_H eine sehr hohe Spannung (deutlich über 10 V) haben, da die Widerstände einen Spannungsteiler bilden. Zum anderen stellt sich die Frage, ob die Phaseninformation noch erhalten bleibt oder ob ein Teil des Stroms zurück in den PD fließt und so die Ausgangsspannung beeinflusst. Um die Steuerspannung auf das gewünschte Potential anzuheben, ist diese Verschaltung daher eher ungeeignet.

Auf die tatsächliche Funktion der Steuerspannung im VCF wird im Kapitel 4.4 genauer eingegangen. Der tatsächliche Nutzen der Hilfsspannungsquelle wird wahrscheinlich die Stromverstärkung des Kontrollsinalen sein. Dabei muss V_H selbst keinen hohen Wert besitzen, was besser zu der Charakteristik einer Hilfsspannungsquelle passt. Auf diese Weise können die internen Multiplizierer das Steuersignal besser verarbeiten.

So steht im nächsten Schritt eine geeingete DC-Steuerspannung V_c für die internen Multiplizierer im VCF zur Verfügung, die das Signal durch die Stromverstärkung besser erfassen können.

4.3.1 Simulation von Eingangssignalen mit Phasenverschiebung

Im folgenden Abschnitt werden die zuvor beschriebenen Zusammenhänge durch Simulationen überprüft. Hierfür werden dem System Wechselspannungen mit unterschiedlichen Phasenlagen zugeführt.

Am Eingang Y_1 liegt immer ein Sinussignal an. Am Eingang X_1 wird das gleiche Signal mit einer veränderten Phase eingespeist. Im ersten Fall bleibt die Phase unverändert ($\phi = 0^\circ$), im zweiten Fall wird sie um 90° und im dritten Fall um 180° verschoben. Da der Arbeitsbereich der Schaltung bei einem Phasenversatz von 90° liegt und das Sinussignal periodisch ist, stellen Phasenverschiebungen von 0° und 180° die maximal möglichen Abweichungen dar. Der Idealwert wird bei $\phi = 90^\circ$ bzw. 270° erreicht. Die real auftretenden Werte sollten daher zwischen oder auf diesen Extrempunkten liegen.

Im linken Teil der Abbildung 4.10 sind die drei untersuchten Eingangssignale als Zeitverläufe dargestellt. Der rechte Teil zeigt die zugehörigen Ausgangssignale des Multiplizierers.

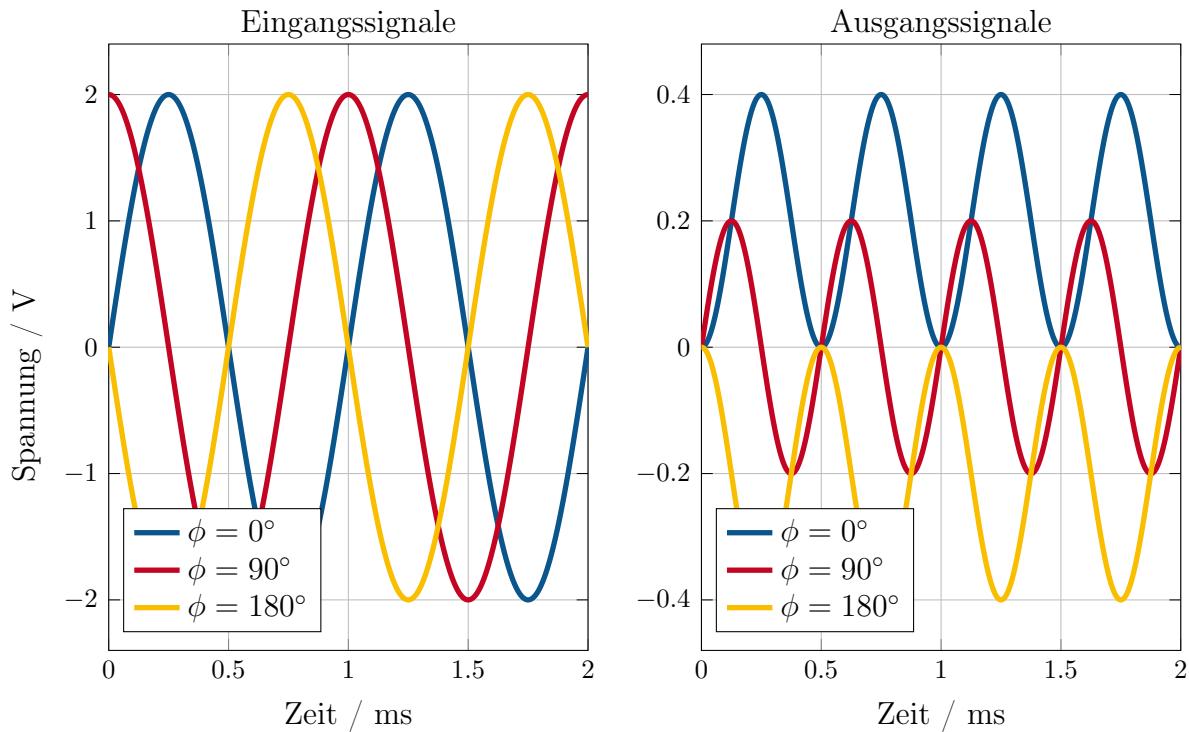


Abbildung 4.10: Signalverhalten bei unterschiedlichen Phasenlagen zwischen den Eingangssignalen X_1 und Y_1

Wie erwartet weist das Signal mit einer Phasenverschiebung von 90° nach der Multiplikation einen Mittelwert von 0 V auf. Das unverschobene Signal zeigt einen Offset von etwa 0.2 V, während das um 180° verschobene Signal einen Offset von -0.2 V besitzt. Die in Abbildung 4.7 gezeigte Kennlinie kann somit von der allgemeinen Form her, 0° Phasenverzug ergibt positive durchschnittliche Ausgangsspannung, 90° hat keinen Offset und 180° ergibt einen negativen Offset, bestätigt werden. Bei allen drei Signalen enthält das Ausgangssignal einen hochfrequenten Anteil mit der doppelten Frequenz des Eingangssignals.

Laut Datenblatt des MPY634 ergibt sich eine Phasendetektorschaltung, wenn am Ausgang des Multiplizierers ein einfacher RC-Tiefpass nachgeschaltet wird. In anderen Schaltungsvarianten wird am Multipliziererausgang ein Tiefpass mit anschließendem OPV in Komparatorschaltung verwendet. Bei alleiniger Nutzung des RC-Tiefpass wird allein die Restwelligkeit unterdrückt, sodass der Mittelwert des Ausgangssignals die Ausgangsspannung bildet. **Überarbeiten**

Der Schaltungsaufbau im ALSK-Manual sieht hingegen vor, dass am Ausgang des Multiplizierers ein Integrator nachgeschaltet wird, der den Schleifenfilter darstellt. Dieser verhält sich ebenfalls wie ein Tiefpass. So entstehen aus den in Abbildung 4.10 sichtbaren Signalen nach der Integration die in Abbildung 4.11 dargestellten Signalverläufe.

Die Abbildung 4.11 zeigt den zeitlichen Verlauf des Integratorausgangs für die verschiedenen Phasenverschiebungen. Zu beachten ist hierbei, dass die Phasenlage der Eingangssignale unter realen Bedingungen nicht über längere Zeit auf den Maximalwerten $\phi = 0^\circ$ bzw. $\phi = 180^\circ$ bleibt, sondern sich dynamisch verändert. Für $\phi = 90^\circ$ wird die Amplitude der hochfrequenten Komponente nach der Integration deutlich gedämpft, dennoch bleibt eine Restschwingung sichtbar. Die Mittelwertspannung bleibt in diesem Fall über die Zeit gleich, da die Summation der positiven und negativen Halbwellen des Eingangssignals

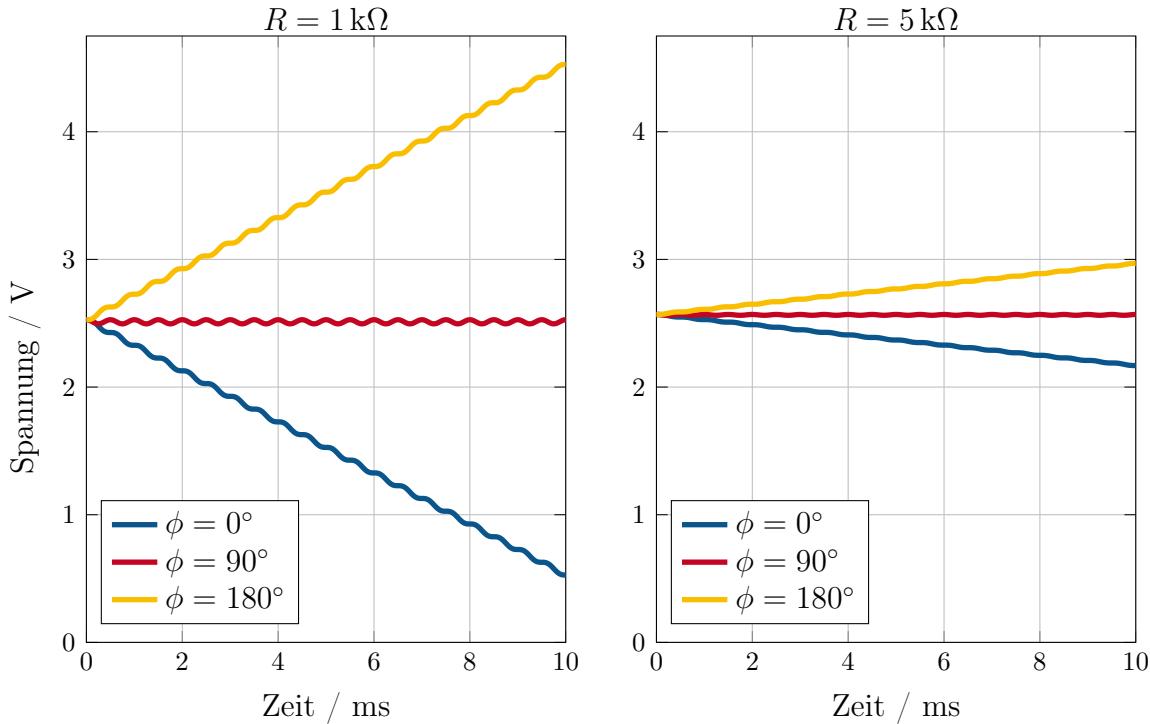


Abbildung 4.11: Signalverhalten bei unterschiedlicher Verschaltung des Integrators

zu 0 verläuft. Auffällig ist, dass dem Signal eine Gleichspannungskomponente von etwa 2.51 V hinzugefügt wurde. Dies ist auf das Integrationsverhalten und die Verschaltung des Integrators zurückzuführen.

Diese Gleichspannungskomponente kann auf verschiedene Ursachen zurückgeführt werden. Beispielsweise enthält das Simulationsmodell des TL082 Startbedingungen (Initial Bias), die an internen Transistorknoten VC und VE ein Potential von 2.2 V als Startwert definiert. Dadurch lässt sich bereits ein großer Teil des Offsets erklären. Die restlichen 0.3 V könnten durch eine Standard-Eingangsoffsetspannung kommen. Diese wird sofort in der Integration berücksichtigt und führt zu einer Gleichspannung am Ausgang, obwohl rein mathematisch kein Offset vorhanden sein sollte. Die Simulation mit einem idealen OPV sollte diese zusätzliche Verstärkung also nicht zeigen. Bei den Extremwerten der

Phasenverschiebung $\phi = 0^\circ$ und $\phi = 180^\circ$ zeigt sich ebenfalls eine Erhöhung des DC-Anteils und eine gedämpfte Amplitude der AC-Komponente. Da das Sinussignal für beide Fälle nicht mehr um 0 V zentriert ist, summieren sich die Schwingungen beim integrieren immer weiter auf. Für $\phi = 0^\circ$ steigt das Ausgangssignal linear mit einer Steigung von 0.2 V/ms an, für $\phi = 180^\circ$ fällt die Spannung mit gleicher negativer Steigung ab. Zusammenfassend lässt sich festhalten, dass der Integrator durch seine Tiefpass-Charakteristik ebenfalls die Welligkeit unterdrückt. Durch die Integration wird allerdings zudem der Phasenfehler aufsummiert, was, wie in Abbildung 4.11 zusehen, dazu führen kann, dass das Ausgangssignal bei einem konstanten Phasenfehler driftet.

Ausgehend davon, dass die AC-Komponente noch deutlich sichtbar ist, kann die Amplitude durch Reduzierung der Filter-Mittenfrequenz über den Vorwiderstand weiter verringert werden. Dies führt, wie im rechten Bild zusehen, zu einer weiteren Reduktion der Restwelligkeit. Bei genauer Betrachtung ist jedoch zu erkennen, dass immer noch eine gewisse Restwelligkeit vorhanden ist. Eine kurze Berechnung in Python bestätigt, dass die Restwel-

ligkeit des Signals um einen Faktor von 4.97 reduziert wird. Außerdem fällt auf, dass die Steigung bei einer niedrigen Mittenfrequenz des Filters deutlich geringer ausfällt als bei einer hohen Mittenfrequenz. Diese liegt mit 0.04 V/ms genau um den Faktor 5 geringer als die Vergleichs-Ausgangsspannung. Damit beeinflusst die Mittenfrequenz des Integrators maßgeblich die Genauigkeit (Sensitivität) des PD.

Zusätzlich lässt sich beobachten, dass sich bei sinkender Mittenfrequenz des Tiefpassfilters auch die zuvor erwähnte Gleichspannungs-Komponente ändert. In den vorliegenden Messungen steigt dieser Wert leicht auf 2.565 V. **Dieser Effekt ist so zu beschreiben. Der Spannungsabfall über den Vorwiderstand ist mit $V = I_{Bias} \cdot R$ zu beschreiben.** Dabei ist der Eingangsbiasstrom vom OPV abhängig und immer gleich groß. Je größer also der Vorwiderstand R wird, desto größer ist der Spannungsabfall über diesen, was ebenfalls zu einem höheren Offset am ausgang führt. Zudem ist die Gesamtverstärkung des OPVs $\frac{1}{RC}$, wenn R nun größer wird, wird der Offset größer???

4.3.2 Simulation von Eingangssignalen mit unterschiedlichen Frequenzen

Ziel dieser Simulation ist, das Verhalten der Steuerspannung V_c bei unterschiedlichen Phasendifferenzen am Eingang des PD zu untersuchen. Dafür werden zwei Signale ähnlicher Frequenz auf das System gegeben. Das Referenzsignal schwingt mit 1000 Hz, dazu kommt ein Eingangssignal mit 1100 Hz.

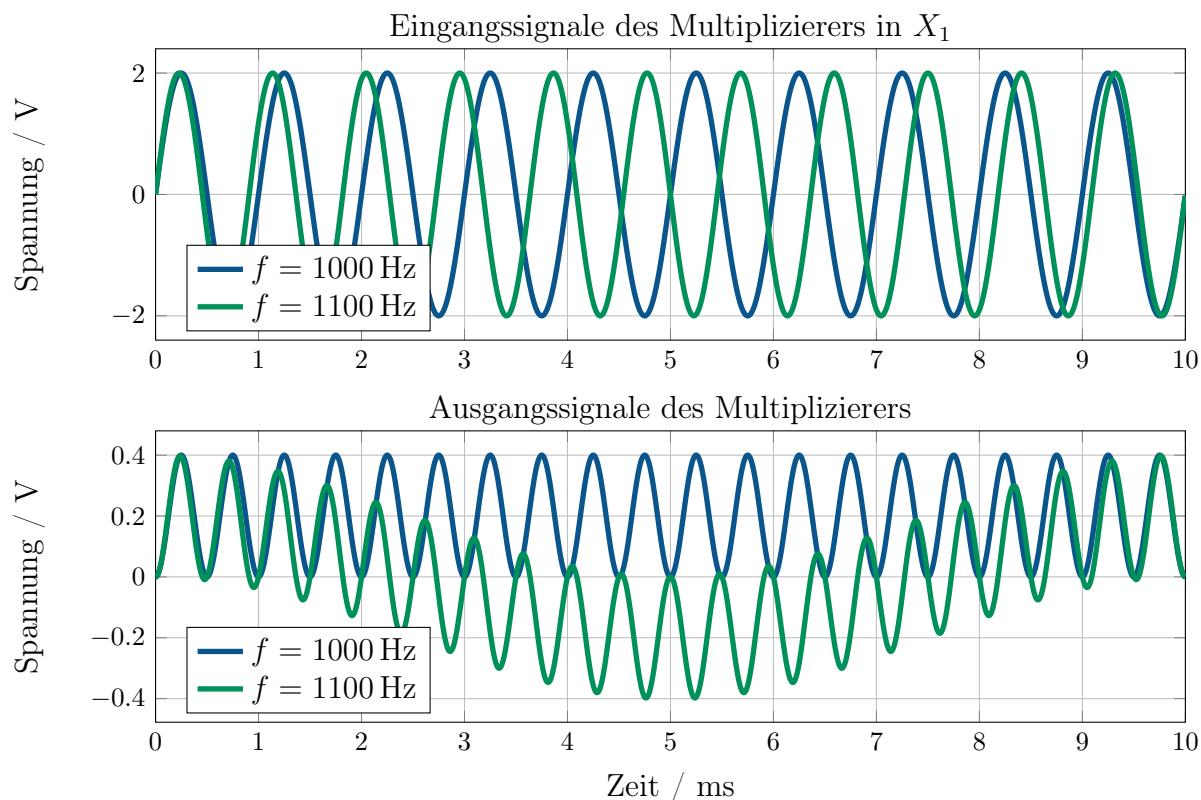


Abbildung 4.12: Signalverhalten bei unterschiedlichen Eingangsfrequenzen

Zu Beginn der Simulation beträgt die Phasendrehung des 1100 Hz-Signals 0° relativ zum Referenzsignal. Da das Eingangssignal schneller schwingt, verändert sich das Phasenverhältnis in kurzer Zeit (etwa 2.5 ms) auf 90° . Das ist unter anderem auch daran zu erkennen, dass der Gleichspannungsanteil im Ausgangssignal des Multiplizierers zu 0 V abfällt. Aus Abbildung 4.10 ist bekannt, dass bei einer Gleichspannung von 0 V die Phasenverschiebung $\pm 90^\circ$ beträgt. Da in diesem Simualtionszenario noch keine Anpassung erfolgt, verschiebt sich der Phasenwinkel zwischen den Signalen weiter bis diese bei 5 ms 180° zu einander stehen. An diesem Punkt ist der maximale negative Gleichspannungsanteil erreicht. Im weiteren Verlauf bewegt sich das Ausgangssignal wieder auf eine 0° Phasendifferenz zu.

Ähnlich verhält sich ein langsameres 900 Hz-Signal. Einziger großer Unterschied ist, dass das Eingangssignal dem Ausgangssignal nicht voraus läuft, sondern hinterher. Die Phasenverschiebung ist demnach negativ. Das bewirkt auch, dass zwischen dem Kreislauf von 0° zu 0° (Periode des niederfrequenten Signal) eine Periode des höherfrequenten Signal weniger im Vergleich zu zweifach multiplizierten Ref-Signals bzw. zwei Perioden weniger als das 1100 Hz-Signal. Außerdem ist durch die negative Phasenverschiebung die Richtung der Phasenverschiebung umgekehrt.(von 0° nach 270° nach 180° nach 90° nach 0°)

Aus Abbildung 4.7 geht hervor, dass sich die durchschnittliche Ausgangsspannung über einen Phasenverlauf linear verändert. Bei Betrachtung von 4.12 fällt allerdings auf, dass dieser Verlauf eher leicht sinusförmig zu sein scheint, anstatt linear zu verlaufen.

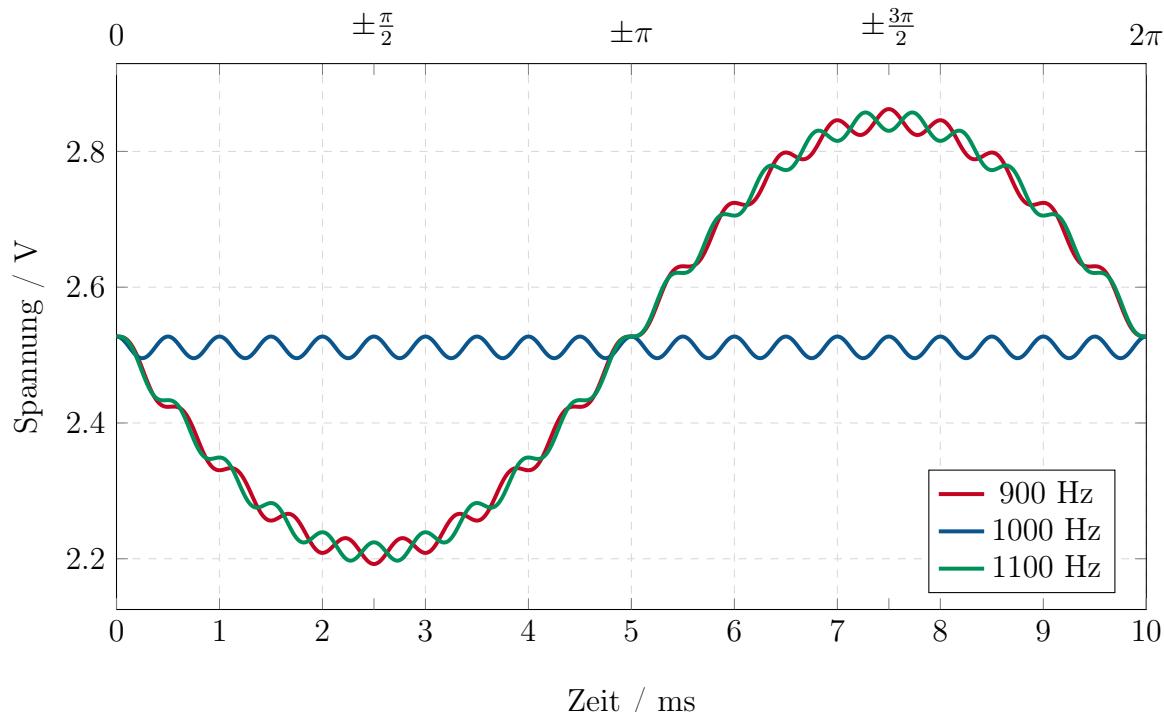


Abbildung 4.13: Abhängigkeit zwischen der Steuerspannung V_c und der Phasendifferenz

Da nun bekannt ist, bei welchem Zeitpunkt welche Phasenlage zu erwarten ist, kann die x-Achsenbeschriftung durch diese Phasenlagen ersetzt werden. Nach der Integration der Ausgangssignale aus Abbildung 4.12, dass V_c zwischen der Phasenlage von 90° über 180° bis 270° vom Potential her steigt. (also um 180° , 90° und 270° sind die Grenzwerte). Wenn sich die Phase des Eingangssignals aber zwischen 270° und 90° bewegt, sinkt die Spannung V_c .

4.4 Aufbau und Steuerung des Voltage Controlled Filters

4.4.1 Abbinder zu Phasenregelschleifen

weiß noch nicht wo das hinsoll Wie zuvor in Abbildung 4.1 zu sehen besteht der klassische PLL aus einem PD, einem Schleifenfilter und einem VCO. Das Schaltbild in Abbildung 4.9 zeigt dabei die ersten zwei Teilmodule. Die Phasendifferenz wird durch den analogen Multiplizierer detektiert und der anschließende Integator filtert die hochfrequente Komponente heraus. Normalerweise würde als nächstes der VCO folgen. In dieser Arbeit wird allerdings kein VCO an die Kontrollspannung V_c angeschlossen, sondern ein VCF. Also wird im Experiment 5 des ASLK-PRO Manuals kein klassischer PLL aufgebaut, sondern eine selbstabstimmende Filterstruktur, bei der die Mittenfrequenz des Filters dynamisch an die Frequenz des Eingangssignals angepasst wird.

Zusammengefasst besteht der Unterschied darin, dass nicht die Frequenz des Oszillators, sondern das Filterverhalten geregelt wird. Trotzdem ähneln sich die Rückkopplungslogik und die mathematische Grundstruktur des PLL sehr. Die Schaltung basiert somit auf PLL-Prinzipien, regelt jedoch einen VCF anstatt eines VCO.

4.4.2 Voltage Controlled Filter

Der spannungsgesteuerte Filter ist ein Filter, bei dem sich die Grenzfrequenz oder andere Filterparameter über eine Steuerspannung verändern lassen. Dadurch ist es möglich, besonders schnell und flexibel auf unterschiedliche Eingangssignale zu reagieren. In der Audiotechnik werden solche Filter häufig in Synthesizern verwendet, um den Klangcharakter von Signalen dynamisch zu verändern. [Wikipedia englisch](#)

Der Voltage Controlled Filter basiert auf dem Biquad aus Kapitel 3, zu sehen in Abbildung 3.1. Neben dem im vorherigen Unterkapitel besprochenen PD wird die Biquad-Schaltung so verändert, dass sich die Mittenfrequenz, und darüber auch die Grenzfrequenz, über die Steuerspannung V_c verändern lässt. Dafür wird der Schaltplan um die frequenzbestimmenden Integratoren verändert.

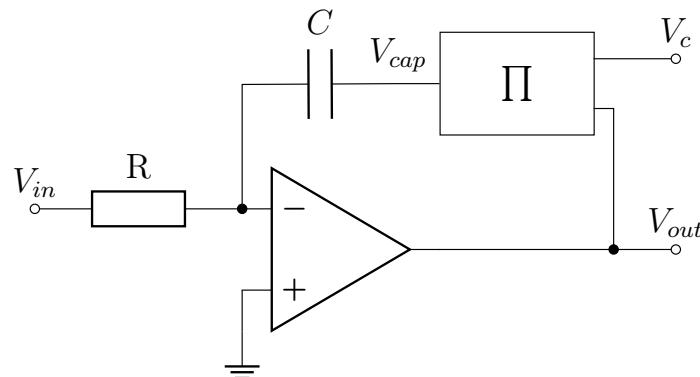


Abbildung 4.14: Teilschaltung: Spannungsgesteuerter Integrator (VCI)

Im Rückkopplungspfad der Integratoren wird jeweils ein Multiplizierer eingefügt, der die Ausgangsspannung des OPVs mit der Steuerspannung V_c multipliziert. Wie schon in bei

der Standard-Integratorschaltung wird auch für diese Schaltung die Übertragungsfunktion hergeleitet. Da der Strom durch den Widerstand vollständig durch den Kondensator in der Rückführungsschleife fließen muss, ergibt sich folgender Zusammenhang

$$I_R = \frac{V_{in}}{R} = -I_C = -C \cdot \frac{dV_{cap}}{dt} \quad (4.8)$$

Daraus folgt

$$\frac{V_{in}}{R} = -C \cdot \frac{dV_{cap}}{dt} \quad (4.9)$$

Mit $V_{cap} = \frac{V_{out} \cdot V_c}{V_r}$ ergibt sich

$$\frac{V_{in}}{R} = -C \cdot \frac{d}{dt} \left(\frac{V_{out} \cdot V_c}{V_r} \right) \quad (4.10)$$

Durch Integration erhält man den Zusammenhang im Zeitbereich

$$V_{out}(t) = -\frac{V_r}{V_c} \cdot \frac{1}{RC} \int V_{in}(t) dt \quad (4.11)$$

Im Laplace-Bereich ergibt sich entsprechend

$$V_{out}(s) = -\frac{V_r}{V_c R C s} V_{in}(s) \quad (4.12)$$

Somit zeigt die Schaltung das Verhalten eines invertierenden Integrators mit einem Verstärkungsfaktor von $-\frac{V_r}{V_c R C}$. Wegen des zusätzlichen Faktors V_r/V_c mit der variablen Spannung V_c wird ein Aufbau wie dieser auch Voltage Controlled Integrator (VCI) genannt.

4.4.3 Mittenfrequenzbestimmung des spannungsgesteuerten Filters

Die Mittenfrequenz ist ein zentraler Parameter zur Charakterisierung von Filtern. Für einen Bandpass gibt sie an, wo sich der Durchlassbereich im Frequenzspektrum befindet. Dabei entspricht ω_0 der Resonanzfrequenz des Filters und beschreibt somit, wo der Filter seine maximale Übertragungsamplitude erreicht.

Aus der im letzten Abschnitt hergeleiteten Übertragungsfunktion im Laplace-Bereich (4.12) kann nun über die systemtheoretische Betrachtung des Filters auf die Gesamtübertragungsfunktion geschlossen werden. Aus den Übertragungsfunktionen der einzelnen OpAmps lässt sich das in Abbildung 4.15 zu sehende Blockschaltbild erschließen.

Die daraus hervorgehende Übertragungsfunktion lautet

$$\frac{V_2}{V_{in}} = \frac{-H_0 s R C \frac{V_c}{V_r}}{\left(s R C \frac{V_c}{V_r} \right)^2 + \frac{s R C}{Q} \frac{V_c}{V_r} + 1} \quad (4.13)$$

Die Übertragungsfunktion des einfachen Biquads in der Standardform lautet

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

mit $\omega_0 = \frac{1}{RC}$

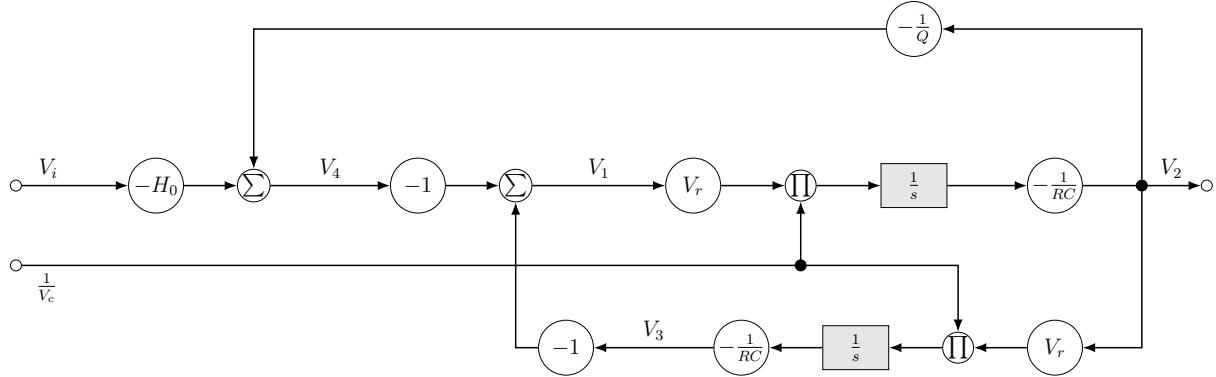


Abbildung 4.15: Systemtheoretische Darstellung des VCF ohne Phasendetektor (PD)

Um nun auf die Gleichung für die Mittenfrequenz zu kommen muss die Übertragungsfunktion so normiert werden, dass der Nenner dem Nenner der Standardform entspricht. Bei Gleichsetzung der beiden höchsten Exponenten ergibt sich

$$\left(\frac{s}{\omega_0}\right)^2 = \left(sRC \frac{V_c}{V_r}\right)^2$$

Durch Herauskürzen von s, dem Exponenten und anschließender Termumformung nach ω_0 ergibt sich

$$\omega_0 = \frac{V_r}{V_c RC} \quad (4.14)$$

Berechnung der Grenzfrequenz aus dem Video

Laut ASLK-PRO Manual sollten V_c und V_r vertauscht sein. a die Mittenfrequenz jedoch eine physikalische Größe ist, die unabhängig von der Normierung sein sollte, könnte die im Manual vorgeschlagene Lösung entweder fehlerhaft sein oder auf einer anderen Normierungskonvention basieren (zweiteres ist unwahrscheinlicher, da der Rechenweg dadurch deutlich komplizierter zu sein scheint) YT vid [9] sagt aber auch was anderes!!!

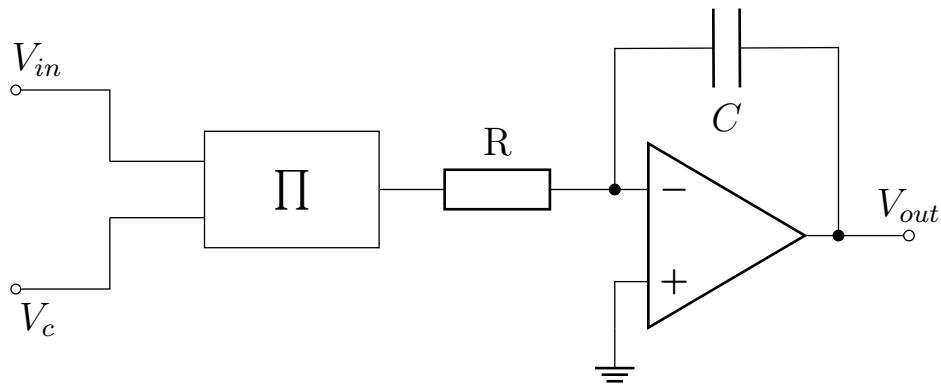


Abbildung 4.16: Vereinfachter Schaltplan zur Herleitung von ω_0

Laut Quelle (begleitendem YouTube Video zu diesem Experiment) [9] kann die Formel für die Mittenfrequenz anhand dieser vereinfachten Schaltung abgeleitet werden. Die bekannte Formel für den Integrator lautet

$$V_{out} = -\frac{V_i}{sCR} \quad (4.15)$$

Da V_i gleich dem Ausgang des Multiplizierers ist, ergibt sich für die Multiplizierergleichung

$$V_i = \frac{V_{in} \cdot V_c}{V_r} \quad (4.16)$$

Wird (4.16) nun in (4.15) eingesetzt, ergibt sich

$$V_{out} = -\frac{\frac{V_{in} \cdot V_c}{V_r}}{sCR} = -\frac{V_{in} \cdot V_c}{V_r \cdot sRC}$$

Um die Übertragungsfunktion zu erlangen, muss nun durch V_{in} geteilt werden

$$\frac{V_{out}}{V_{in}} = -\frac{V_c}{V_r \cdot sRC} = -\frac{V_c}{V_r} \cdot \frac{1}{sRC}$$

Aus dem Term $\frac{1}{sRC}$ ergibt sich die Standardform $\omega_0 = \frac{1}{RC}$ mit einem zusätzlichen Faktor von $\frac{V_c}{V_r}$, sodass sich die Mittenfrequenz wie folgt ergibt

$$\omega_0 = \frac{V_c}{V_r \cdot RC} \quad (4.17)$$

wobei

- ω_0 die Durchlassfrequenz des Filters ist,
- V_c die Steuerspannung des VCF ist,
- V_r der Referenzwert des Multiplizierers ist (laut Datenblatt: $V_r = 10 \text{ V}$),
- RC die Zeitkonstante des Filters beschreibt.

Herleitung der Funktionsweise des spannungsgesteuerten Filter

Im letzten Unterkapitel wurde die Beziehung zwischen der Phasendifferenz ϕ und der Steuerspannung V_c hergeleitet. Nun ist von Interesse, welche Funktion diese Steuerpannung innerhalb des VCF übernimmt und auf welche Weise die Phasendifferenz das Systemverhalten beeinflusst.

Aus Abbildung 4.13 geht hervor, dass bei einer Phasenverschiebung zwischen 90° und 270° die DC-Ausgangsspannung des Multiplizierers negativ wird. Dadurch steigt die Steuerspannung V_c nach der Integration mit positivem Vorzeichen an. Über die hergeleitete Gleichung 4.14 lässt sich ein Zusammenhang zwischen V_c und der Mittenfrequenz des Filters herstellen.

Wird der ansteigende Wert für V_c in Gleichung $\omega_0 = \frac{V_r}{V_c RC}$ eingesetzt, wird deutlich, dass die Zunahme von V_c zu einer Verringerung von ω_0 führt. Somit bewirken alle Phasenverschiebungen im Bereich von 90° bis 270° eine Verringerung der Mittenfrequenz. Für Phasendifferenzen in der Umgebung von 0° tritt der umgekehrte Effekt ein: Das Potential von V_c sinkt, wodurch die Mittenfrequenz des Systems ansteigt.

Um das resultierende Verhalten anschaulich zu untersuchen, wird der analytische Zusammenhang des Systems in Python umgesetzt. Die Phasendifferenz wird dabei nur am Nulldurchgang des internen Signal ermittelt um daraufhin die Frequenz des Signals um jeweils einen festen Betrag zu korregieren. Bei Betrachtung der Simulation in Abbildung 4.17

fällt auf, dass dieses vereinfachte System niemals eine Anpassung über nur ein paar Perioden erreicht, unabhängig von den Startwerten. Zudem scheint es, dass diese Anpassungen weder dafür sorgen, dass die Frequenz auf den Referenzwert konvergiert, noch dass sich die Phasenlage dem stabilen Arbeitspunkt von 90° annähert.

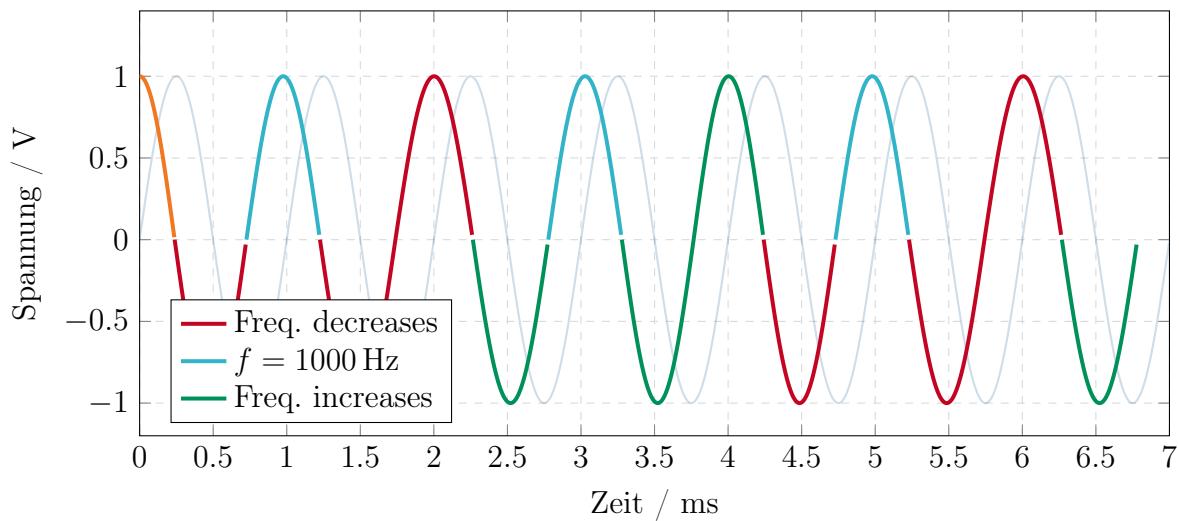


Abbildung 4.17: Signalverhalten bei diskreter Änderung der Frequenz anhand der Phasenlage

Gut zu erkennen ist dieses Verhalten bei Betrachtung der ersten und dritten türkisen Halbwelle. Die Phasenlage verbessert sich nicht im geringsten gegenüber der ersten Halbwelle. Das legt den Verdacht nahe, dass das System (sowohl Phasenlage als auch Frequenz) ungedämpft schwingt. Um diesen Verdacht genauer zu überprüfen wird die weitere Programmierung mithilfe eines KI-Sprachmodells entwickelt, wobei immer wieder darauf geachtet werden muss, dass alle Vorgaben eingehalten werden und das System in der Realität auch so funktioniert.

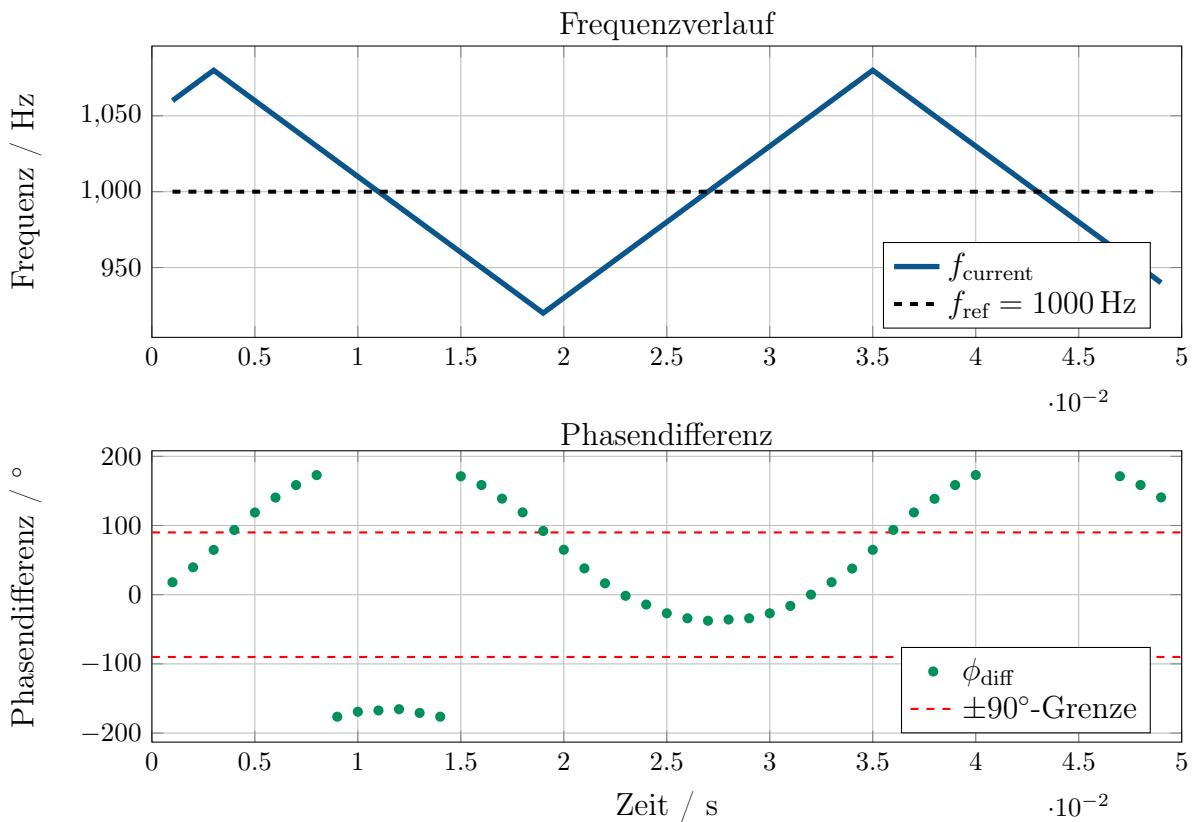


Abbildung 4.18: Frequenz- und Phasendifferenzverlauf des Algorithmus mit Stufenregelung

Aus Abbildung 4.18 ist deutlich zu erkennen, dass sowohl die Frequenz als auch die Phasenlage ungedämpft schwingen. Dieses Verhalten lässt sich durch die Form der Phasenkennlinie des Systems (vgl. Abbildung 4.13) erklären. Die Steuerspannung reagiert besonders empfindlich auf Phasenänderungen im Bereich um 180° , da dort die Steigung der Kennlinie am größten ist. Schon kleine Abweichungen führen in diesem Bereich zu starken Änderungen der Mittenfrequenz, (was das System zusätzlich antreibt und damit die ungedämpfte Schwingung begünstigt.) **gefällt mir noch nicht**

An den beiden Extremstellen der Kennlinie, bei 90° und 270° , ist die Steigung hingegen nahezu null. Diese Punkte bilden die beiden Gleichgewichtspunkte des Systems. Der Punkt bei 90° entspricht einem stabilen Arbeitspunkt, da kleine Phasenabweichungen nur geringe und ausgleichende Änderungen an der Mittenfrequenz bewirken. Der Punkt bei 270° stellt dagegen einen instabilen Arbeitspunkt dar: Bereits geringe Abweichungen führen zu Verstärkungen in die falsche Richtung, weshalb das System diesen Zustand nicht halten kann und sich davon weg bewegt.

Um das Regelverhalten zu verbessern wird die Frequenz proportional zur Phasenänderung korrigiert. Bei großen Phasenabweichungen im Bezug auf die Gleichgewichtspunkte folgt eine starke Korrektur der Frequenz, kleine Abweichungen führen zu kleinen Korrekturen. Diese proportionale Regelung wird ebenfalls in den Code übernommen. Zu Vereinfachungs- zwecken wird die Phasencharakteristik des PD nicht Sinusförmig abgebildet, sondern nur angehähert stufenförmig. So erfolgt bei großer Phasendifferenz eine große Korrektur der Frequenz und bei kleiner eine geringe.

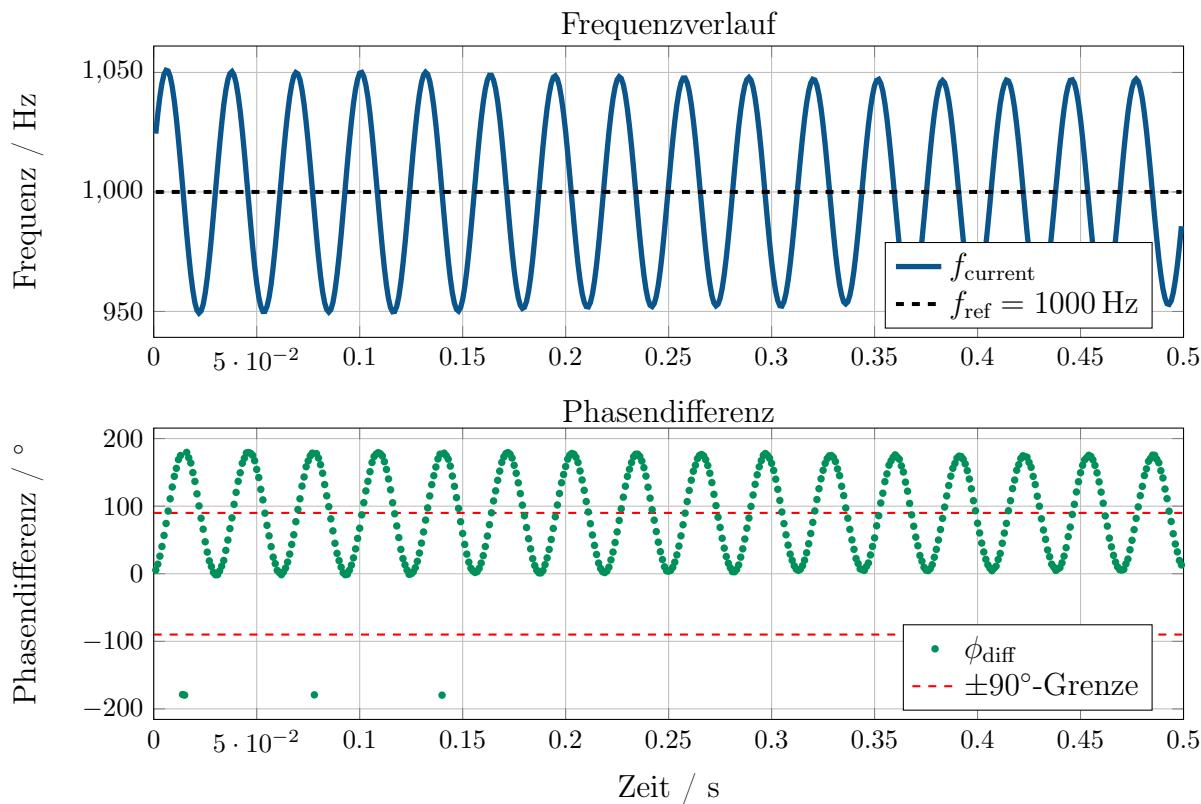


Abbildung 4.19: Frequenz- und Phasendifferenzverlauf des Algorithmus mit proportionaler Regelung

Leider ergibt sich durch das proportionale Frequenzanpassung nicht der gewünschte Dämpfungseffekt. Sogenannte PI-Regler haben in der Regelungstechnik häufiger dieses Problem. Zur Lösung diesen kann der Ausgang tiefpassgefiltert werden, danach könnte die Konvergierung zum gewollten Wert besser funktionieren. [10]

ich bekomme den algorithmus nicht mit dämpfung (TP) zum laufen. falls das noch passiert, hier die geschichte mit der Fallhöhe: Code wird nicht Stabil. Frequenz des Systems haut immer nach 970 Hz bzw. 1030 Hz und weiter ab.

Abbildung PIT Regler

(noch hypothese:) kann es sein, dass die Einschwingzeit davon abhängig ist, wie groß die Phasen- und Frequenzdifferenz ist? Die Simulationsergebnisse zeigen zudem, dass die Einschwingzeit stark von der anfänglichen Phasen- und Frequenzabweichung abhängt: Je größer die Differenz zum Zielwert ist, desto länger dauert es, bis das System sich in die Nähe des stabilen Arbeitspunktes hineinbewegt. diese Überlegungen könnten auch gut als hypothese im mess bzw auswertungsteil rein, die mam dann widerlegt oder bestätigt

4.5 Sensitivitätsanalyse von Filter und Detektor

Was zeigt die Sensitivität im allgemeinen

Im Allgemeinen beschreibt die Sensitivität die Änderung einer Ausgangsgröße im Bezug auf die Änderung einer Eingangsgröße. Bei dem schon bekannten VCO beschreibt die Sensitivität beispielsweise, wie stark die Frequenz auf eine Änderung der Steuerspannung

reagiert. Dabei vergrößert eine hohe Sensitivität die Tuningrange und Genauigkeit des Oszillators, jedoch wird dieser auch schwieriger zu kontrollieren, da kleine Änderungen der Steuerspannung große Änderungen der Frequenz bewirken und Rauschen leichter eingefangen werden kann. Eine geringere Sensitivität verbessert die Stabilität des Systems.

4.5.1 Sensitivität des Phasendetektors

Die Sensitivität des PD K_{pd} kann durch folgende Gleichung beschrieben werden:

$$K_{pd} = \frac{dV_{av}}{d\phi} \text{ in V/rad} \quad (4.18)$$

Wobei V_{av} den durchschnittlichen Spannungswert des Ausgangs des Detektors V_o ? (**Müsste V_c sein!**) beschreibt. Die Ableitung des Ausgangssignals im Durchschnitt nach der Phasendifferenz gibt an, wie stark sich die Ausgangsspannung bei Änderung der Phasendifferenz verändert. Für $\phi = 90^\circ$ hat V_{av} einen Wert von 0 V.[2]

In Anlehnung an den Abhängigkeits- bzw. Sensitivitätsverlauf aus Abbildung 4.13 wird der Verlauf vereinfacht als Sinusfunktion dargestellt. Darauf wird die Funktion nach ϕ abgeleitet um die Sensitivität zu ermitteln.

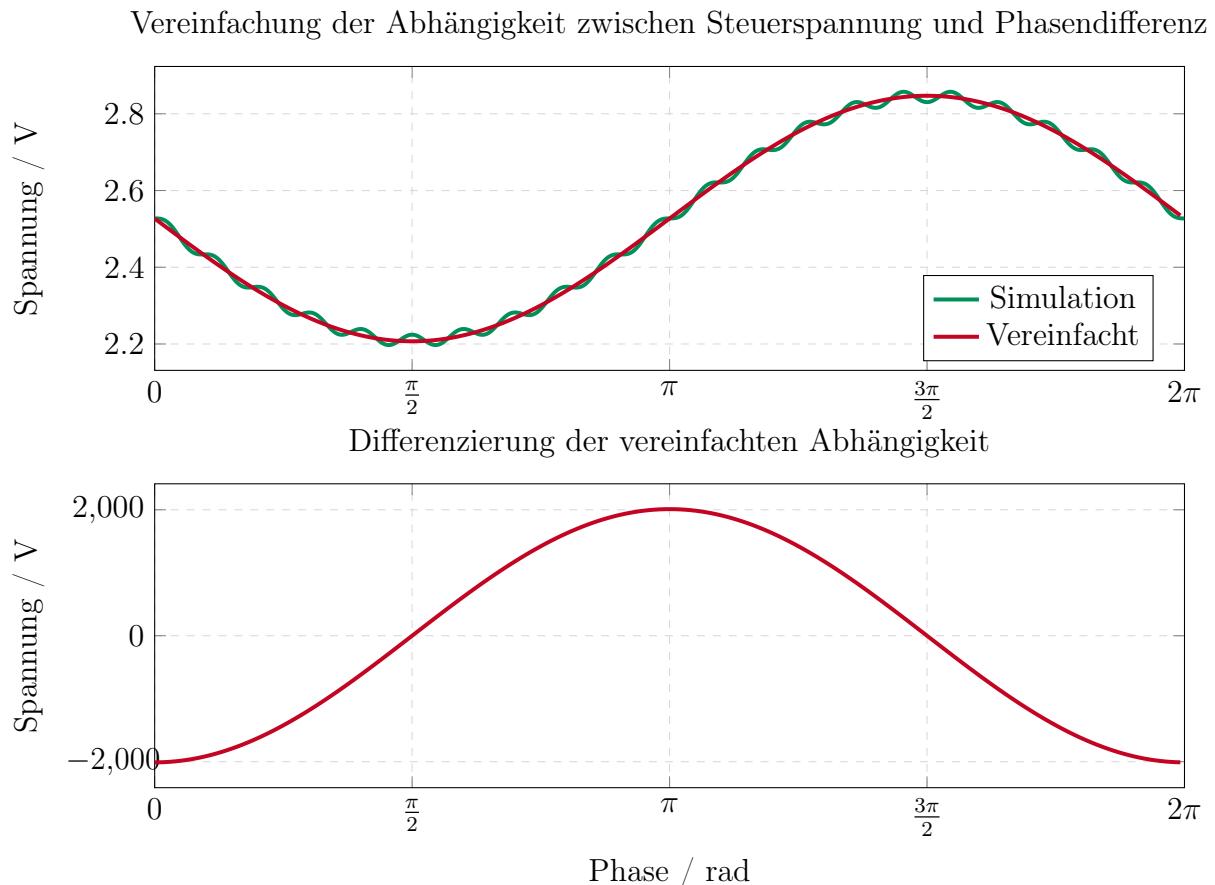


Abbildung 4.20: Vereinfachung und Differenzierung der Steuerspannungs-Phasendifferenz-Abhängigkeit

Diese vereinfachte Simulation stimmt an den durch das Manual bekannten Punkten (90° und 270°) überein. Die Amplitude der Funktion ist allerdings deutlich größer als erwartet.

Mit einem Maximalwert von 2000 V würde die Regelung sehr früh um den Arbeitspunkt stagnieren, da die Verstärker nur bis zu 15 V ausgeben können.

Diese Amplitude ergibt sich in diesem Fall durch die Ableitung der hohen Frequenz. In diesem Fall ändert die Frequenz also die Sensitivität des PD. eine geringere Frequenz führt über die Ableitung zu einer geringeren Amplitude und somit zu einer geringeren Sensitivität.

Kann man hier noch irgendwas rechnen? z.B. für eine bestimmte Frequenz? oder ist das immer 20V/pi wie in der Abbildung weiter oben? was sagt die Sensitivität in diesem Fall aus? kann dazu noch etwas gemessen/ simuliert werden?

4.5.2 Sensitivität des spannungsgesteuerten Filter

Achtung: Dieser Teil wird über die im Buch beschriebene Formel der Mittenfrequenz bestimmt

Bei Ableitung der Gleichung für die Mittenfrequenz (4.17) nach der Steuerspannung V_c ist zu erkennen, wie empfindlich die Filterfrequenz auf die anliegende Steuerspannung reagiert.

$$\frac{d\omega_0}{dV_c} = \frac{1}{V_r \cdot RC}$$

Durch einfaches Umstellen der selben Gleichung (4.17) ergibt sich

$$\frac{\omega_0}{V_c} = \frac{1}{V_r \cdot RC}$$

So ergibt sich ein Gesamtzusammenhang, der die Empfindlichkeit der Filterfrequenz gegenüber der Änderung der Steuerspannung beschreibt.

$$\frac{d\omega_0}{dV_c} = \frac{\omega_0}{V_c} \quad (4.19)$$

Die Größen der Mittenfrequenz und der Steuerspannung verhalten sich direkt proportional zu einander. So entspricht die relative Änderung der Frequenz der relativen Änderung der Steuerspannung. Mit anderen Worten: Verdoppelt sich die Steuerspannung verdoppelt sich auch die Mittenfrequenz. (bei linearer Abhängigkeit)

Die Sensitivität des gesamten VCF lässt sich durch folgende Gleichung beschreiben

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} \quad (4.20)$$

Hierbei zeigt diese Gleichung, wie stark die Phasendifferenz auf eine Änderung der Steuerspannung reagiert (unter Berücksichtigung der Sensitivität des Filters und des PD).

Der hintere Teil der Gleichung wird in (4.19) beschrieben. Nun muss nur noch $\frac{d\phi}{d\omega}$ ermittelt werden.

Dafür kann eine Übertragungsfunktion des Filters verwendet werden. Hierbei bietet sich die Tiefpass-Übertragungsfunktion an, da diese einen Phasengang zeigt, der seinen Startwert bei 0° hat.

$$H(s) = \frac{V_{o_{TP}}}{V_i} = \frac{H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (4.21)$$

$$H(s) = H(j\omega_r) = \frac{H_0}{1 + \frac{j\omega_r}{\omega_0 Q} + \frac{(j\omega_r)^2}{\omega_0^2}} = \frac{H_0}{1 - \frac{\omega_r^2}{\omega_0^2} + j \frac{\omega_r}{\omega_0 Q}}$$

Der Phasenwinkel einer Übertragungsfunktion wird berechnet, indem Zähler und Nenner jeweils als komplexe Zahlen betrachtet werden und für beide die Argumente ermittelt werden, also der Winkel ihrer komplexen Werte im Frequenzbereich. Der Phasenwinkel der gesuchten Übertragungsfunktion ergibt sich durch

$$\phi = \arg(Zhler) - \arg(Nenner) \quad (4.22)$$

wobei $\arg(z)$ der Winkel der komplexen Zahl z ist. Für diese Übertragungsfunktion ergibt sich also ein ϕ von

$$\phi = -\tan^{-1} \left(\frac{\frac{\omega_r}{\omega_0 Q}}{1 - (\frac{\omega_r}{\omega_0})^2} \right) \quad (4.23)$$

Da der Zähler der Übertragungsfunktion 0° hat fällt dieser aus der Rechnung heraus.

Hinweis: im Manual steht im Nenner der tan funktion nur ein ω_0 ohne quadrat! Zudem fehlt das - Zeichen.

ω_r ist die Eingangskreisfrequenz. Die gesammte Formel beschreibt die Phasenverschiebung des Filters zum Eingangssignal.

An dieser Stelle könnte nun eine Lange rechnung stehen wie man zu diesem Ergebniss kommt. Hier die Kurzfassung

$$\frac{d\phi}{d\omega_0} = -\frac{2Q}{\omega_0} \quad (4.24)$$

Eingesetzt in die Gleichung (4.20) ergibt sich daraus die Sensitivität:

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} = -\frac{2Q}{\omega_0} \cdot \frac{\omega_0}{V_c} = -\frac{2Q}{V_c} \quad (4.25)$$

schreiben was das genau besagt, damit man das vielleicht später in einer messung validieren kann

Im enteffekt beschreibt die Sensitivität des self-Tuned Filters also, wie stark sich die Phasenabweichung ϕ bei varierung der Steuerspannung V_c ändert. Dabei ist zu sehen, dass die Sensitivität direkt Porportional zur Güte Q des Filters ist. Je höher die Güte, desto empfindlicher reagiert das System auf die Eingangssteuergröße.

4.6 Begrenzungen des Self-Tuning-Bereichs eines aktiven Filters

4.6.1 Bestimmung der maximalen Mittenfrequenz eines aktiven Filters

Wie zuvor schon besprochen lässt sich die bauteilbedingte Mittenfrequenz eines aktiven Filters über die Gleichung $\omega_0 = \frac{1}{RC}$ beschreiben. Durch Variation der Werte von R und C

lässt sich diese Frequenz in der Theorie beliebig verändern. In der Praxis können parasitäre Kapazitäten sowie weitere nichtideale Bauteileigenschaften das Filterverhalten beeinflussen, besonders wenn Standardbauteile mit größeren Toleranzen verwendet werden.

Auch die Wahl des verwendeten OPV spielt für die maximal erreichbare Mittenfrequenz eine wichtige Rolle. So sind vor allem die Parameter für das Verstärkungs-Bandbreite-Produkt (eng. Gain-Bandwidth-Product, GBW) und die Slew-Rate (SR) entscheidend. Das GBW gibt an, bis zu welcher Frequenz der OpAmp eine Verstärkung von 1 stabil liefern kann. Die Slew-Rate beschreibt die maximale Anstiegsrate der Ausgangsspannung (maximale Änderungsrate der Ausgangsspannung) des OpAmps.[7]

Zusätzlich beeinflusst die gewählte Filtertopologie die maximal erreichbare Mittenfrequenz. Höhere Filterordnungen oder Kaskaden mehrerer Stufen beanspruchen jeweils einen Teil der verfügbaren Verstärkungsbandbreite, sodass die Mittenfrequenz insgesamt weiter sinkt.

In der Praxis wird zunächst die maximal benötigte Mitten- bzw. Grenzfrequenz des Filters bestimmt. Anschließend wird ein OPV ausgewählt, dessen GBW im Regelfall mindestens um den Faktor 10 bis 100 höher liegt als die angestrebte Grenzfrequenz. Darauf basierend werden die Werte für R und C so dimensioniert, dass die gewünschte Mitten/Grenzfrequenz erreicht wird.[11], [12]

Hier kann einmal auf die Werte der eigenen Bauteile eingegangen werden und was das für das gesamtsystem bedeutet. z.b. (aus gedanken) der OP hat ein GBW von 4 MHz, der Multiplizierer von 10 MHz, also bestimmt der OP die maximal verwendbare Frequenz. Diese sollte nach Daumenregel von oben bei ca ... liegen. Um das System dahingehend zu verbessern kann nun ein anderer OPV herausgesucht werden. (Wird vielleicht in Version 2 so gemacht)

(Farnell beschreibt auch unterschied aktiv und passiv filter)

4.6.2 Bestimmung des maximalen Tune-Bereich des hier verwendeten Filter

Eine weitere interessante Frage ist, über welchen Bereich die Mittenfrequenz des Filters durch die self-Tune-Funktion verstellt werden kann, ohne die physischen Bauelemente zu verändern. (Zudem ist wichtig herauszufinden wie ich das messen kann)

Die Mindestanforderung an den Tune-Bereich ist, die entstehenden Bauteiltolleranzen auszugleichen. Standardbauteile besitzen meist eine Toleranz von etwa 5 %. Da sowohl R also auch C diese Abweichungen besitzen können, kann die Mittenfrequenz ω_0 allein schon durch diese um bis zu 10 % variieren. Der designete Self-Tuned Filter sollte also mindestens diesen Bereich vollständig abdecken können.

Der Tune-Bereich sollte also bei mindestens $\pm 10\%$ um die Bauteilbedingte Mittenfrequenz liegen. Andernfalls wäre der Filter nicht in der Lage, allein die üblichen Fertigungs- und Bauteiltoleranzen auszugleichen.

In der Literatur finden sich nur wenige direkte Angaben zum real erreichbaren Tune-Bereich self-tuned aktiver Filter. Daher sollte dies besser durch eine Simulation oder Messung ermittelt werden.

4.7 Frequenzdetektion des Eingangssignals

Wie im oberen Teil beschrieben, kann ein Self-Tuned Filter präzise auf die Frequenz des empfangenden Signals abgestimmt werden. Daher bietet es sich an, die eingehende Frequenz über die Microcontroller Unit (MCU) auszuwerten, um ohne Messgeräte wie dem RedPitaya die eingestellte Mittenfrequenz des Filters zu bestimmen. Dabei wird davon ausgegangen dass das self-tuning funktioniert und der Filter die Eingangs frequenz als Mittenfrequenz angenommen hat.

Die Umsetzung der Frequenzmessung kann analog oder digital erfolgen. Als analoge Option könnte ein Frequenz-Spannungs-Wandler (F/V-Converter) verwendet werden, der die Frequenz des Eingangssignals in eine proportionale Gleichspannung umwandelt. Diese Spannung kann anschließend über einen Analog Digital Converter (ADC) an der MCU ausgelesen werden. Der große Vorteil liegt hierbei in der schnellen Reaktionszeit. Nachteilig ist, dass das Eingangssignal vorverarbeitet werden muss, um einem Rechtecksignal zu entsprechen. Zudem ist der Dynamikbereich begrenzt, da sehr hohe oder niedrige Frequenzen spezielle Anpassungen erfordern. Für die Realisierung dieses Verfahrens wären daher mehrere externe Komponenten notwendig. Diese führen nach der Installation zu Einschränkungen in der Flexibilität, da sie nicht mehr so leicht verändert werden können.

Demgegenüber spricht der digitale Ansatz dafür, dass deutlich weniger externe Bauteile erforderlich sind und durch die Softwareprogrammierung eine höhere Flexibilität gegeben ist. So kann die Frequenz beispielsweise mit einem Nulldurchgangszähler ermittelt werden. Dieser zählt die Anzahl der Nulldurchgänge oder Pulse pro Sekunde und teilt diesen Wert durch 2, sodass die Frequenz in Hertz ermittelt werden kann. Der begrenzende Faktor ist hierbei die Abtastrate der MCU. Da die MCU Rechteck- bzw Tacktsignale erwartet, müssen analoge Signale wie Sinus, Dreieck und Sägezahn zuvor ebenfalls vorverarbeitet werden. Dafür eignet sich beispielsweise ein Komparator, der die analogen Signale in saubere Rechteckimpulse umwandelt und auch bei kleinen Pegeln zuverlässig arbeitet. Eine zusätzliche Vorverarbeitung kann auch bei diesem Verfahren dazu verwendet werden, stabilere Messergebnisse zu erhalten.

Ein verbleibendes Problem besteht darin, dass diese Methode keine Mischsignale mit mehreren Frequenzanteilen analysieren kann. In solchen Fällen bietet sich die Verwendung einer schnellen Fourier-Transformation (FFT) an, um das Spektrum des Eingangssignals auszuwerten und die einzelnen Frequenzkomponenten zu identifizieren.

Brauche ich das Überhaupt? kommen überhaupt mischsignale auf mein system drauf? Wie verhält sich das system wenn mischsignale auf dieses gebracht werden?

Kapitel 5

Simulation

Um ein besseres Verständnis für den Multiplizierer zu gewinnen, wird dieser in KiCad über Spice simuliert. Das größte Hindernis bei der Simulation des Multiplizierer ist die Implementierung der Simulationsdatei, die beschreibt, wie sich das Bauteil verhält. Leider stellt der Hersteller vom MPY634 Texas Instruments die Simulationsdatei nur für die eigene Simulationssoftware Tina TI bereit, sodass aus dieser .tsc-Datei die für die Simulation wichtigen Funktionen herausgesucht und in einer .lib-Datei abgespeichert werden müssen. Wichtig ist zum Schluss noch, dass alle Befehle innerhalb der .Lib-Datei mit ltspice (bzw PSpice) kompatibel sein müssen. Nach Abschluss dieses Unterfangens konnte die .lib-Datei in das KiCad Projekt hinzugefügt werden um den Multiplizierer zu testen. (tran funktioniert, ac leider nicht (mehr!!!))

Die Verschaltung des Multis läuft in KiCad etwas anders als in der Realität. In der Realität kann der SF-Pin des Multis einfach offen gelassen werden, da dieser automatisch auf 10V getrimmt wird. in der Simulation muss diese Spannung V_r von außen angelegt werden. Da alle Teilsysteme im letzten Kapitel schon simuliert wurden soll sich dieses Kapitel der Gesamtsimulation des Filters widmen.

Simulationsmodell des Multis:

5.1 Frequenzsweep

Für Phase, warum greifen wir am HP ab

5.2 Ermittlung der Grenzfrequenz

5.3 Filterbereich des Filters

Kapitel 6

Schaltungsentwurf/ Design des Systems

Noch in der Vorbereitungsphase dieser Arbeit wird die Schaltung aus Experiment 5 auf dem ASLK-PRO-Board aufgebaut. Dabei fällt auf, dass am SF-Pin des Multiplizierers statt der im Datenblatt angegebenen 10 V nur etwa 8.78 V anliegen. Der Grund dafür ist die Höhe der Versorgungsspannung, die auf dem ASLK-PRO-Board nur bei ± 10 V liegt, anstatt der im Datenblatt vorgeschlagenen ± 15 V. Dieser Unterschied sollte die Funktion des Multiplizierers zwar nicht beeinträchtigen, für eine bessere Verständlichkeit der Schaltung wären die ± 15 V aber hilfreich. Der verwendete OPV TL082B ist laut Datenblatt bis zu ± 20 V verwendbar, sodass das erste Printed Circuit Board (PCB) mit ± 15 V Versorgungsspannung geplant wird.

6.1 Design des Schaltplans

Im Folgenden wird die Entwicklung des Schaltplans genauer beschrieben. Dabei kann der Schaltplan aufgrund der Größe und der damit zusammenhängenden Leserlichkeit leider nicht in einer Abbildung dargestellt werden. Stattdessen werden die einzelnen Module und Teilschaltungen in separaten Abbildungen gezeigt und erläutert. Für die Gesamtübersicht wird auf den im **Anhang/Repo/USB-Stick** hinterlegten Schaltplan verwiesen.

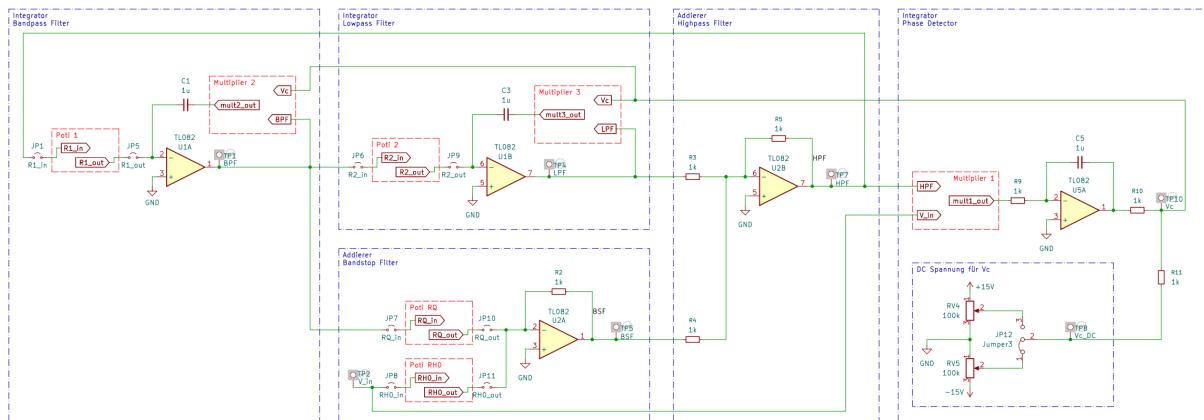


Abbildung 6.1: Darstellung des VCF ohne Peripherie

Die anderen im VCF verwendeten Bauteile werden größtenteils vom Aufbau des letzten Semesters bzw. dem ASLK-PRO Manual [2] übernommen. Bei der Wahl des OPV soll in

Version 1 des PCB der gleiche OpAmp verwendet werden wie schon zuvor. Dabei wird darauf geachtet, den für Filteranwendungen etwas besseren TL082B zu verwenden. Dieser baut auf der gleichen Architektur auf, bietet aber leicht verbesserte Werte im Bereich der Input Offset Voltage und Input Offset Drift. Dadurch werden besonders im Bereich der Integration Fehler minimiert, da diese Version etwas präziser arbeitet. Das Gain Bandwidth Product (GBW) und die Slew-Rate werden durch die Wahl der Version nicht beeinflusst.

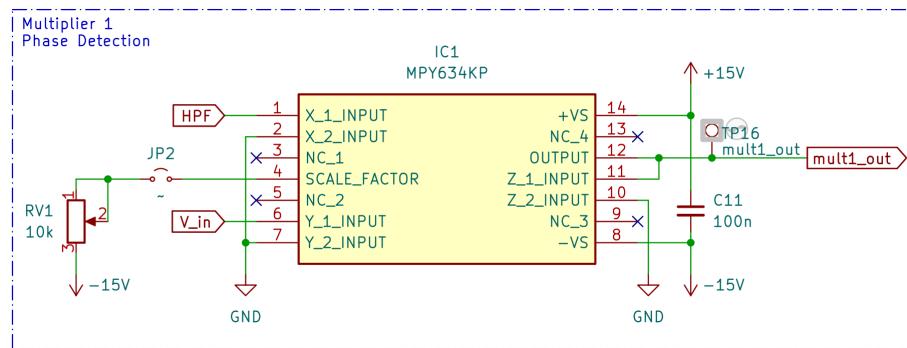


Abbildung 6.2: Verschaltung des Analog-Multiplizierers MPY634

neue Abbildung mit funktionierendem Poti

In Abbildung 6.2 ist die Verschaltung des ersten von drei analogen Multiplizierern zu sehen. Die weiteren beiden Bausteine werden abseits der Ein- und Ausgänge identisch verschaltet, sodass die resultierende Übertragungsfunktion der Multiplizierer der Gleichung 4.6 aus Kapitel 4.2 entspricht. Dabei kann das Potentiometer am rechten Rand der Abbildung zur Einstellung der Referenzspannung V_r innerhalb des Multiplizierers verwendet werden. Durch Entfernen des Jumpers kann diese Funktion aber auch deaktiviert werden, wodurch die -10 V anliegen sollten. Der 100 nF -Kondensator zwischen den Versorgungsspannungen dient der Glättung von Störspannungen.

Für die Digitalpotentiometer fällt die Wahl auf das von Herrn Ziemann vorgeschlagene MCP4261. Bei der weiteren Auswahl wird Wert auf eine möglichst hohe Schrittzahl und einen angemessenen Maximalwert gelegt. Da zur Einstellung des Güte- und Verstärkungsfaktors sowie der Mittelfrequenz des Filters insgesamt vier Potentiometer gebraucht werden, wird ein Modul gewählt, bei dem sich zwei Potis in einem Gehäuse befinden. Der Baustein ist zudem als Potentiometer und Rheostat erhältlich, wobei der Rheostat die gewollten strombegrenzenden Eigenschaften besitzt, **während das Potentiometer eine Spannung ausgibt**. Trotzdem wird in diesem Fall die Potentiometerversion verwendet, da diese leichter in PDIP-Gehäusen erhältlich ist und sich durch das Offenlassen eines Pins (nicht der Abgriff) als verstellbarer Widerstand einsetzen lässt.

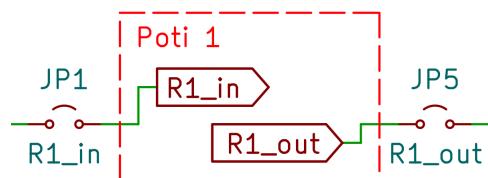


Abbildung 6.3: Darstellung der Ein- und Ausgänge der Digitalpotentiometer

Die Ein- und Ausgänge der Potentiometer werden, wie in Abbildung 6.3 zu sehen, jeweils mit Jumpern versehen, damit der eingestellte Widerstandswert schnell und ohne

Beeinflussung durch die restliche Schaltung gemessen werden kann. Die Multiplizierer werden an den vorgesehenen Stellen in den Biquad eingesetzt, wobei der Scale-Faktor-Pin so verschaltet wird, dass dessen Potential über einen Spindeltrimmer einstellbar ist und sich die Proportionalitätskonstante des Multiplizierers anpassen lässt.

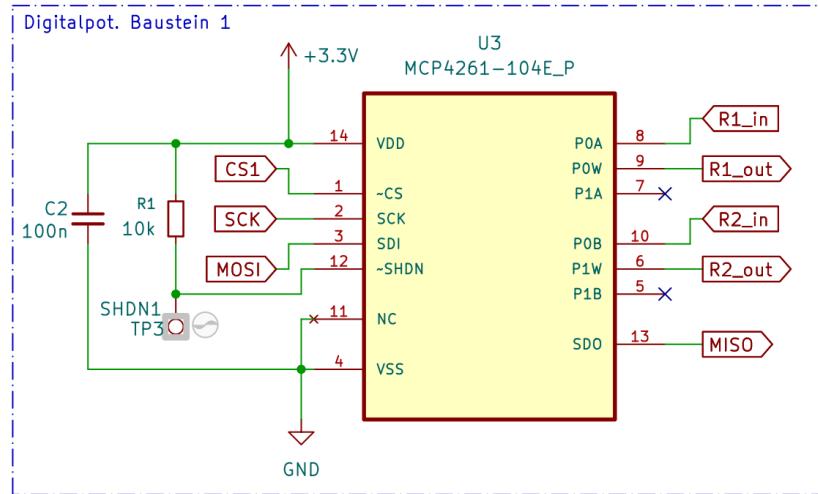


Abbildung 6.4: Verschaltung der Digitalpotentiometer MCP4261

Abbildung 6.4 zeigt die Verschaltung des ersten Digitalpotentiometers. Das zweite Modul ist dazu identisch und die Verschaltung erfolgt wie im Datenblatt angegeben. Dazu gehören die Anschlüsse zum Serial Peripheral Interface (SPI)-Bus sowie des Glättungskondensator zwischen V_{SS} und V_{DD} **und einem 10 kΩ Widerstand um den SHDN-Pin auf ein definiertes High zu ziehen**. Das Schaltsymbol für den MCP4261 wird dabei nicht selbst erstellt, sondern von Mouser heruntergeladen und in eine eigene Bibliothek eingefügt. Problematisch ist dabei, dass die Zuteilung der Pins für die internen Potentiometer nicht ideal im Symbol wiedergegeben wird. Pin PA1 und Pin PB0 sind im Schaltsymbol vertauscht, was leider erst nach der Bestellung des ersten PCB, jedoch vor der Testung der Schaltung, bemerkt wurde. Durch die Setzung einer Drahtbrücke konnte dieser Fehler jedoch schnell beseitigt werden. In der 2. Version der Platine wird dies überarbeitet.

Zum Zeitpunkt der Schaltplanerstellung ist die genaue Funktion der Hilfsspannung V_H noch nicht genau bekannt. Damit später trotzdem der optimale Wert einstellbar ist, soll die in Abbildung 6.5 zu sehende Schaltung einen Spannungswert zwischen ± 15 V ausgeben können.

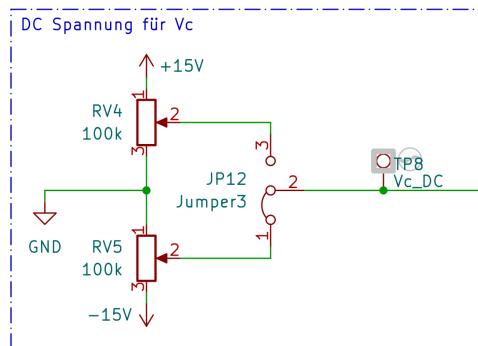


Abbildung 6.5: Implementierung der einstellbaren Hilfsspannung V_H

Um die Signale der verschiedenen Filtertypen besser mit geeigneten Messinstrumenten wie Oszilloskop oder Spektrumanalysator aufnehmen zu können, werden BNC-Anschlüsse auf der Platine angebracht, da diese Messgeräte meist BNC-Eingänge besitzen.

Auf dem PCB übernimmt die MCU die Ansteuerung der Digitalpotentiometer. Später soll diese zudem ein User Interface (UI) zur Bedienung der Filterparameter bereitstellen. Hierfür wird ein Raspberry Pico 2 W verwendet, dessen Mikrokontroller RP2350 in Europa entworfen wurde. Er ist eine Weiterentwicklung des RP2040 und sollte für diese Aufgabe leistungsstark genug sein. Zusätzlich befindet sich auf dem Pico-2-Modul der WLAN-Baustein CYW43439 von Infineon, der die drahtlose Kommunikation (WLAN und Bluetooth) zwischen Eingabegerät und Filter ermöglicht.

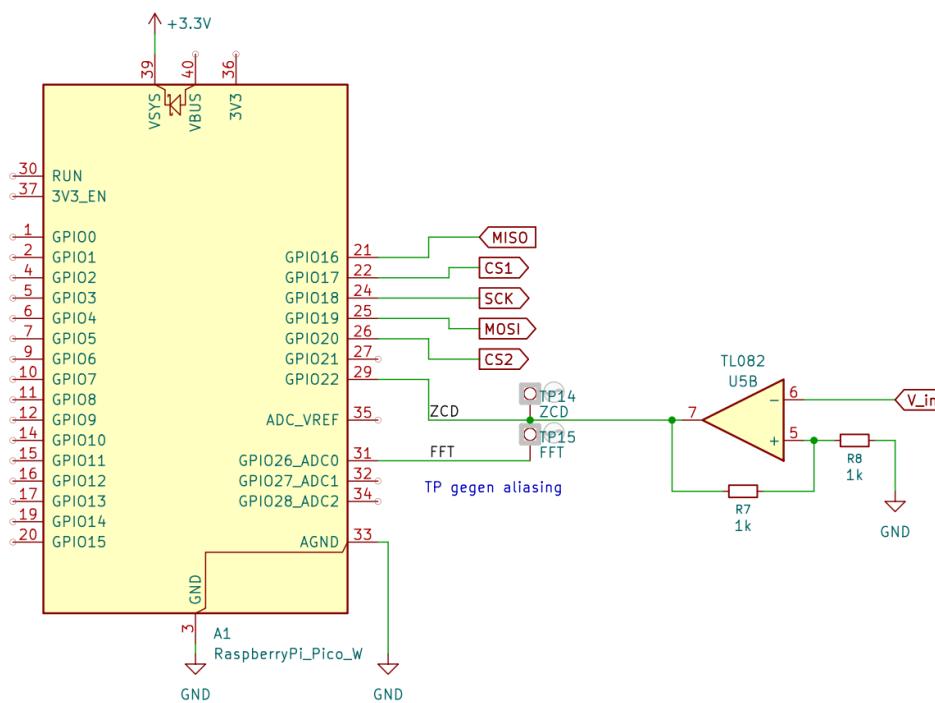


Abbildung 6.6: Verschaltung des Raspberry Pico 2 W

Ebenfalls in Abbildung 6.6 zu sehen ist ein weiterer OPV, der zur Frequenzbestimmung des Eingangssignals genutzt werden soll. Der OPV wird als invertierender Schmitt-Trigger beschaltet, um das eingehende Sinussignal in ein Rechtecksignal zu überführen. Dieses Rechtecksignal soll dann über die Nulldurchgangsmethode in der MCU die Eingangsfrequenz bestimmen. Ebenfalls wird der Zugriff für einen weiteren General Purpose Input Output (GPIO)-Pin über den Testpunkt ermöglicht. Falls noch eine fortschrittlichere Frequenzbestimmung eingebaut werden soll, kann dieser Testpunkt einfach erreicht werden.

Sowohl die Digitalpotentiometer als auch die MCU benötigen Versorgungsspannungen im Bereich von etwa 1.8 V bis 5.5 V. Da auch Busse und allgemein Pins der MCU mit 3.3 V betrieben werden, wird eine Versorgungsspannung 3.3 V integriert. Um dieses Potential zu erreichen ohne sehr hohe Verluste zu generieren, soll ein Buck-Converter die 15 V auf ein Niveau von 3.3 V absenken. Die zugehörigen externen Bauteile des Buck-Converters werden wie im Datenblatt angegeben anhand des Maximalstroms, der maximalen Eingangsspannung und der Ausgangsspannung dimensioniert. Zu sehen ist diese Schaltung in Abbildung 6.7.

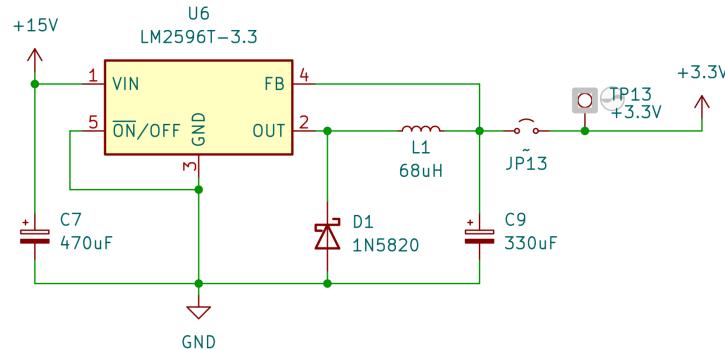


Abbildung 6.7: Aufbau des Buck-Converters

Zuletzt wird überprüft, ob alle relevanten Signalpfade mit Testpunkten versehen sind, um während der Messungen möglichst viele interne Signale des Self-Tuned Filters aufnehmen zu können. Das soll später dabei helfen potentielle Fehler schneller zu identifizieren. Zusätzlich werden Mounting-Holes gesetzt, damit das PCB sicher fixiert werden kann und der Zugriff auf die Edge-Mount-BNC-Steckverbinder problemlos funktioniert. Insgesamt wird der Schaltplan so gestaltet, dass er möglichst übersichtlich und gut nachvollziehbar bleibt.

6.2 Design der Leiterplatte (PCB)

Beim Platinendesign muss zuerst entschieden werden, wie viele Lagen das PCB haben soll. An sich kann jeder beliebige Schaltplan auf einem zweilagigen PCB umgesetzt werden. Dies geht allerdings auf Kosten der Platinengröße und kann Störeinflüsse begünstigen. Um beide Aspekte zu minimieren, wird ein vierlagiges Layout gewählt, da dies das Routing erheblich einfacher macht und die Mehrkosten überschaubar sind.

Ein wesentlicher Vorteil von mehrlagigen PCBs besteht darin, dass Bauteile deutlich dichter aneinander platziert werden können, ohne dass sich dazwischenliegende Leiterbahnen gegenseitig behindern. Dieser Vorteil wirkt sich noch stärker auf PCB mit SMD-Komponenten aus, da der Footprint nur auf der ersten Kupferlage zu erkennen ist und die anderen Lagen nicht aktiv beeinflusst. Trotzdem wurde in der ersten Iteration des PCB absichtlich auf SMD-Komponenten verzichtet, da THT-Elemente im Umgang einfacher sind und bei Anpassungen leichter auszutauschen sind.

Platzbedingte Vorteile des mehrlagigen PCB bestehen vor allem darin, dass die verwendeten Bauteile näher aneinander plaziert werden können, ohne dass sich die dazwischenliegenden Leiterbahnen behindern. Dieser Vorteil wirkt sich noch stärker auf PCB mit SMD-Komponenten aus, jedoch wurde auf diese in der ersten Iteration absichtlich verzichtet, da der Umgang mit THT-Bauteilen einfacher ist und diese bei eventuellen Anpassungen leichter auszutauschen sind.

Die allgemeinen Aufgaben der vier Lagen werden wie folgt zugeordnet:

1. Layer 1: Signalrouting

Die oberste Lage des PCB dient hauptsächlich dem Signalrouting. Hierbei sollen so weit es geht alle an der Filterung beteiligten Signalpfade über diese Ebene geleitet werden. Auch wenn der in dieser Arbeit betrachtete Frequenzbereich noch recht unanfällig für Störungen ist, wird darauf geachtet, diese Störeinflüsse so gering wie möglich zu halten.

2. Layer 2: Groundlayer

Direkt darunter befindet sich eine durchgehende Massefläche. Diese Schicht bleibt ununterbrochen, sodass das Ground-Potential über die THT-Pins beziehungsweise Vias an jeder Stelle des PCB einfach erreichbar ist. Zudem kann diese Fläche potentiell störenden Bussignale abschirmen.

3. Layer 3 Powerlayer

Diese Schicht dient ausschließlich der Spannungsversorgung der Bauteile auf dem PCB. Die -15 V sowie die 3.3 V werden dabei ganz normal geroutet, die 15 V verlaufen hingegen großflächig über die Ebene, da dieses Potential sowohl die OPV betreibt, als auch die 3.3 V von diesem Signal aus abgehen. Dies ist die einzige Ebene in der die Zone nicht auf Ground gelegt wird.

4. Layer 4 Signallayer

Die unterste Schicht dient als Ausweichmöglichkeit für sich kreuzende Signale. Ansonsten soll sie hauptsächlich für das Routing von Bussignalen verwendet werden. In Version 1 wurde darauf noch nicht so genau geachtet, in der (**Endversion!!**) hingegen schon.

Bei der Plazierung der Komponenten wird darauf geachtet, das Kommunikationsmodul der MCU ganz an den Rand des PCB zu setzen, um die Abschirmung der Antenne durch die Kupferflächen der Platine zu vermeiden. Bei der Platzierung des Buck-Converters und dazugehörigen weiteren Komponenten wird darauf geachtet, dass diese wie im Datenblatt beschrieben auf dem PCB platziert werden. Aufgrund von Platzmangel hat sich das Layout dennoch etwas verändert.

Da in der linken oberen Ecke des PCB noch etwas Platz ist, wird für einen einfachen Zugang auf die Dokumentation des Projekts ein QR-Code zum Git-Repositorium der Arbeit hinzugefügt.

6.3 Design des Skripts für die Steuerung

Bei der Entwicklung der Steuersoftware für die MCU muss die Vorgehensweise aufgrund geringer Vorerfahrung mit dem RP2350 und der Programmierung in MicroPython gut geplant werden.

Nach der Installation der aktuellen Micropython-Firmware auf der verwendeten MCU soll zuerst das SPI-Interface initialisiert werden, um die Digitalpotentiometer ansteuern zu können. Dafür wird im Code der SPI-Bus so konfiguriert, dass Miso, Mosi und SCK den geplanten GPIO-Pins zugeteilt werden. Anschließend werden die CS-Pins als normale GPIO-Pins definiert. So können nun Funktionen geschrieben werden, welche die MCP4261-Befehlswörter senden und die Wiperpositionen der Potentiometer setzen.

Das Digitalpotentiometer verwendet bei der Kommunikation über SPI standardmäßig 16-Bit-Datenwörter. Dabei bilden die ersten 8 Bits das Command Byte", das die Registeradresse und den Command (den jeweiligen Wiper und seine Funktion) beinhaltet. Das darauffolgende "Data Byte liefert den neuen 8-Bit-Wiperwert.

Neben der Programmierung der Widerstandswerte für das Random Access Memory (RAM)-Register des Chips werden zudem nichtflüchtige Start- und Resetwerte im Electrically

Erasable Programmable Read-Only Memory (EEPROM) des Digitalpotentiometers hinterlegt. Diese dienen dazu, dass die Potentiometer nach einem Power-Up oder Reset des Systems auf einen definierten Anfangswert gesetzt werden, anstatt sich auf die Mittelstellung einzustellen. Bei eventuellen späteren Komplikationen bei der Messung des Systems mit dem MCU auf der Platine können so die gewollten Werte sichergestellt werden. Da die Anzahl der Schreibzyklen des EEPROM begrenzt ist (ca. 1 Mio.), wird dieses Register nicht für das laufende Einstellen der Werte, sondern nur für die initiale Konfiguration verwendet.

Zum Debugging dient zudem eine Funktion, welche die aktuellen Registerwerte der Potentiometer ausliest, um die Kommunikation auf Fehlerfreiheit zu prüfen.

Anschließend wird der Fokus auf die Umwandlung vom Filterparameter zum beschriebenen Bitwert gelegt, der den Widerstandswert des Potentiometers repräsentiert. Dafür müssen die bekannten Formeln aus [2] in Funktionen eingebaut werden. Diese nehmen die gewünschten Filterparameter als Eingabe entgegen und geben den entsprechenden Wiperwert für das jeweilige Poti zurück. Dabei wird sichergestellt, dass die Werte immer im gültigen Bereich von 0 bis 255 liegen. Zudem wird der ausgegebene Bitwert gerundet, damit das Poti mit den Ergebnissen arbeiten kann. Zur besseren Kontrolle gibt zuletzt eine weitere Funktion die aktuell eingestellten Widerstandswerte aus.

Darauf folgend wird die Wireless Local Area Network (WLAN)-Schnittstelle der MCU eingerichtet. Der Pico soll hierbei automatisch eine Verbindung mit dem angegebenen WLAN aufbauen, um die Filterparameter plattformunabhängig über einen Hypertext Transfer Protocol (HTTP)-Server im Browser eines PCs (im gleichen Netzwerk) anpassen zu können. **Da für die Hypertext Markup Language (HTML)-Programmierung keine Vorkenntnisse vorhanden sind, wird dieser Teil mit Hilfe eines Large Language Models (LLM) umgesetzt.** Der Server generiert hierbei eine HTML-Seite, die neben den Eingabefeldern für Frequenz, Güte und Verstärkung auch eine tabellarische Übersicht der aktuellen Zustände enthält. Diese Tabelle wird im Laufe der Arbeit noch erweitert, um eine bessere Übersicht über die Stellung der Wiper und deren Genauigkeit zu erhalten.

Damit das System nach Anlegen der Versorgungsspannung selbstständig startet, ohne den Code in Thonny ausführen zu müssen, wird das Skript als main.py im Flash-Speicher der MCU hinterlegt. Für die eigenständige Nutzung des Systems ist es zudem wichtig, dass der Server unter einer IP-Adresse erreichbar ist, die sich bei Neustart nicht ändert. Leider sind Protokolle wie mDNS nicht auf der MCU unter MicroPython verfügbar, weswegen der Pico im Access-Point-Modus betrieben wird. Hierbei erzeugt der Pico ein eigenes lokales Netzwerk mit der SSID „Pico-Filter“. Durch die Konfiguration einer statischen IP-Adresse (192.168.4.1) ist gewährleistet, dass das Steuergerät den HTTP-Server nach der Verbindung mit dem Netzwerk jederzeit unter derselben Adresse erreicht.

6.3.1 Frequenzdetektion über Nulldurchgangszähler

Kapitel 7

Aufnahme der Messergebnisse

Für die Messung über den Red Pitaya immer 1:1-Tastköpfe verwenden, nicht 10:1!

Bevor die ersten Messungen am System gemacht werden können, muss diese ausreichend auf ihre Funktionsfähigkeit getestet werden. Aufgrund der langen Lieferzeit der bestellten Bauteile, gab es im Vorfeld genügend Zeit ein Testprotokoll/Inbetriebnahmeprotokoll zu erarbeiten.

7.1 Test der Leiterplatte (PCB)

Nach Fertigstellung des PCB wird zunächst der aufkommende Versorgungsstrom auf einen bestimmten Wert begrenzt.(mit oder ohne µC?) Anschließend wird kontrolliert, ob der Buck-Converter die 3.3 V zuverlässig ausgibt. Sobald das funktioniert, kann die Ansteuerung der Digitalpotentiometer durch die MCU programmiert werden. Dank der vorher geplanten Jumper kann der daraus resultierende Widerstandswert unabhängig von der Restschaltung gemessen und der Code dadurch validiert werden.

Im nächsten Schritt könnten die fehlenden Integrated Circuits (ICs) gesteckt werden um das Gesamtsystem zu vermessen. Da die genaue Reaktion des Systems jedoch noch nicht genau bekannt ist, werden die Multiplizierer erst einmal überbrückt, um nur den bereits bekannten Biquad zu vermessen. Der Phase-Detektor kann dabei vorerst vernachlässigt werden. Stimmen diese Ergebnisse mit den früheren Resultaten überein, kann anschließend das vollständige System vermessen werden.

Pico bootet nicht (Platinenversion 1) Auffällig ist, dass der Pico bei anlegen der Versorgungsspannung nicht immer zuverlässig bootet. Ein möglicher Grund hierfür könnte eine nicht ausreichend stabilisierte Versorgungsspannung sein. Lösungsansätze sind z.B. das Einsetzen eines Stützkondensator am V_{sys} -Eingang oder das Hinzufügen eines Schalter für den 3.3 V-Jumper. Sobald die ±15 V erst einmal anliegen kann der Schalter gesetzt werden womit die MCU zuverlässiger startet. Um auf Antrieb zu erkennen, dass der Pico ordnungsgemäß hochfährt wird das Skript erweitert, sodass die Onboard-LED als Statusindikator fungiert.

7.1.1 Nachtunen der Widerstandswerte der Digitalpotentiometer

Bei der ersten Messung des herkömmlichen Biquads ohne Self-Tune-System zeigt sich eine deutliche Abweichung der Mittenfrequenz von der in der UI eingestellten Frequenz. Dabei

gibt es sowohl eine Diskrepanz zwischen dem theoretischen Sollwert $soll_R$ und dem durch den Wiper eingestellten Istwert ist_R , als auch eine Abweichung zwischen dem Istwert und dem real abfallenden Widerstandswert.

Die Abweichung zwischen dem Ist- und Sollwert ist recht einfach zu erklären. Das verwendete Potentiometer wird über ein 8-Bit Steuerregister angesteuert, dass nur $2^8 = 256$ diskrete Zustände annehmen kann. Diese Zustände sind gleichmäßig über den gesamten Widerstandsbereich verteilt, was zu einer konstanten Schrittweite führt. Diese Schrittweite setzt sich wie folgt zusammen:

$$R_{step} = \frac{R_{max} - R_{min}}{2^n - 1} = \frac{9980\Omega - 150\Omega}{255} = 38.5\Omega \quad (7.1)$$

wobei

- R_{max} den größt möglichen Widerstand darstellt,
- R_{min} den keinst möglichen Widerstand angibt.

Der Abstand zwischen zwei einstellbaren Widerstandswerten beträgt also $R_{step} = 38\Omega$. Bei der Umrechnung eines gewünschten Widerstandswert in einen 8-Bit Wert, muss dieser in den Bereich von 0 bis 255 normiert werden. Da der normierte Wert seltenst einer Ganzzahl entspricht, wird dieser im Skript schließlich noch gerundet. So addieren sich auf die Abweichung durch die Schrittweite auch noch Rundungsfehler auf die Differenz von Ist- und Sollwert auf.

Die Diskrepanz zwischen dem eingestellten Istwert und dem tatsächlich gemessenen Realwert ist nicht so einfach zu ermitteln. Darum wird im Folgenden kurz untersucht, ob die anfallenden Abweichungen durch Anpassungen des Skripts kompensiert werden können. Dafür werden die Widerstände für den Ist- und Sollwert über das UI ausgegeben. Gleichzeitig wird der Widerstand des Poti 1 über ein Multimeter gemessen. Auf eine Messung der anderen Potentiometer wird hierbei verzichtet, da ihre Werte immer innerhalb von 10Ω übereinstimmten. Die gemessenen Werte sind in der Tabelle 7.1 dokumentiert.

UI-Werte / Hz	ist_R / Ω	soll_R / Ω	real_R / Ω	Differenz (real - soll)
50	3178	3183	3244	+61
100	1589	1591	1668	+77
160	983	994	1067	+73
200	794	795	877	+82
300	529	530	611	+81
500	302	318	387	+69
750	227	212	310	+98
1000	151	159	233	+74

Tabelle 7.1: Vergleich der Ist-, Soll- und Realwiderstandswerte (Poti 1)

Auffallend ist, dass die Differenz zwischen Real- und Sollwert immer positiv ist, was auf eine generelle Überschreitung des gewollten Wert hindeutet. Über diese Messreihe beträgt die durchschnittliche Abweichung 78.2Ω . Bei Aufnahme der Widerstandswerte für $f_0 > 1\text{ kHz}$ zeigt sich zudem, dass der Realwiderstand nicht unter ca 150Ω fällt. Dadurch kann die Mittenfrequenz mit diesen Bauteilparametern 1060 Hz nicht überschreiten.

Durch die zuvor berechnete minimale Schrittweite von 38.5Ω lässt sich zudem ein weiterer interessanter Aspekt ableiten. Die minimal korregierbare Abweichung beträgt $\pm 19.25\Omega$. Abweichungen unterhalb dieses Fehlers können durch diese Potentiometer also nicht weiter kompensiert werden. Die durchschnittliche Differenz von Soll- und Realwert liegt mit 78.2Ω deutlich höher, sodass diese durch eine Anpassung des Wiperwiderstands in Skript von 2 auf 4 Bit um $2 \cdot 38.5\Omega = 77\Omega$ verringert werden. Die Ergebnisse dieser Anpassung werden in Tabelle 7.2 dokumentiert.

UI-Werte / Hz	soll_R / Ω	real_R_neu / Ω	Differenz_neu	Differenz_alt
50	3183	3064	-115	+61
100	1591	1566	-25	+77
160	994	971	-23	+73
200	795	784	-11	+82
300	530	532	+2	+81
500	318	298	-20	+69
750	212	221	+9	+98
1000	159	145	-14	+74

Tabelle 7.2: Messwerte des Digitalpotentiometers nach Anpassung

Diese Anpassung führt zu einer deutlichen Annäherung von Soll- und Realwert. Die durchschnittliche Abweichung verbessert sich auf etwa 27.4Ω . Die neuen Werte für die Differenz weisen dabei sowohl positive als auch negative Vorzeichen auf, weshalb eine erneute Veränderung des Wiperwiderstand die Abweichung nicht weiter reduziert. Die größte Abweichung tritt bei 50 Hz mit -115Ω Differenz auf, während die Differenzen für höhere Frequenzen deutlich kleiner werden.

Hinweis: Zusätzlich ist zu erwähnen, dass die maximale Mittenfrequenz durch die Wahl eines kleineren Kondensators (z.B. 100nF) noch erheblich erhöht werden kann. Beim Self-Tuned Biquad ändert sich zudem die Gleichung für die Mittenfrequenz, wodurch ebenfalls höhere Frequenzen erreicht werden können.

7.2 Messverfahren

Was soll gemessen werden, wie soll dies gemessen werden?

7.2.1 Frequenzsweep/ Bode Analyser/ ac analyse

Nach der Aktualisierung des Red Pitaya Betriebssystems funktioniert die Messwertaufnahme mit der eingesteckten MCU schließlich. Die Charakterisierung des Systems erfolgt über einen Frequenzsweep (Bode-Analyse), um den Amplituden- und Phasengang mit einem herkömmlichen Biquad-Filter zu vergleichen. Über diese Analyse soll zudem auch festgestellt werden, welche der beiden Gleichungen für die Mittenfrequenz die korrekte ist.

7.2.2 Erste Messungen am Gesamtsystem

Bei der ersten Aufnahme des Gesamtsystems treten mehrere unerwartete Phänomene auf. Trotz mehrfacher Überprüfung der Widerstandswerte der Digitalpotentiometer und

aller relevanten Spannungen (R_2 zeigt leichte Schwankungen) verhält sich das System nicht wie erwartet. Obwohl die Filterparameter konstant gehalten werden zeigen die Ergebnisse der Bode-Analyse starke Inkonsistenzen. So schwankt die Mittenfrequenz ω_0 am Bandsperrausgang über mehrere Messreihen hinweg stark und zeigt eine steigende Tendenz (von ca. 430 Hz bis hin zu 1519 Hz). (Die Bandsperre wird hier hauptsächlich verwendet um die Mittenfrequenz leicht beobachten zu können)

Bild?

Zusätzlich weichen die Frequenzverläufe von den charakteristischen Verläufen ab. Der Amplitudenverlauf der Bandsperre zeigt im zweiten Durchlassbereich eine Dämpfung von etwa 8 bis 10 dB. Der Phasenverlauf zeigt zudem kurz vor dem Sprung an der Mittenfrequenz eine starke Erhöhung anstatt wie in der Simulation weiter zu fallen. Am Bandpass tritt im höheren Frequenzbereich keine Dämpfung mehr auf und verhält sich entsprechend eines Hochpasses. Die Flankensteilheit am Tiefpass ist deutlich zu gering, sodass dieser eher einem Allpass entspricht.

Zusammenfassend lässt sich feststellen, dass dem System die notwendige Dämpfung im höheren Frequenzbereich fehlt, wobei lediglich der Hochpass (HP) einen korrekten Verlauf beibehält.

Um die Ursache für die Inkonsistenzen einzugrenzen, soll der VCF ohne Einfluss durch den Phasendetektor betrachtet werden. Durch das Auslöten von R_{10} wird der Regelkreis von der Phasendetektion getrennt. Die Steuerspannung V_c wird auf ein definiertes Potential von 1 V gesetzt. Auf den ersten Blick scheinen die Verläufe der Ausgänge korrekt zu sein, sodass mit der tieferen Analyse der Mittenfrequenz begonnen werden kann.

Verifizierung der Mittenfrequenzgleichung

Für den herkömmlichen Biquad liegt die Mittenfrequenz für $R = 1 \text{ k}\Omega$ und $C = 1 \mu\text{F}$ bei etwa 160 Hz. Bei gleichen Parametern liegt f_0 für den VCF deutlich höher. Das liegt daran, dass mit der Veränderung des Schaltungsaufbaus auch die Zusammensetzung der Mittenfrequenz beeinflusst wird. Die Mittenfrequenz des herkömmlichen Biquads ist als $\omega_0 = \frac{1}{RC} 3.11$ definiert, während für den VCF-Aufbau die Referenzspannung V_r und Steuerspannung V_c berücksichtigt werden müssen.

Die in Kapitel 4.4.3 hergeleiteten Mittenfrequenzen werden hier im Folgenden noch einmal betrachtet, um zu verifizieren welche korrekt ist. Die Funktion 4.14 wurde dabei eigenständig hergeleitet, während die während die Funktion 4.17 aus dem ASLK-PRO Manual stammt.

$$\omega_0 = \frac{V_r}{V_c RC} \quad (4.14)$$

$$\omega_0 = \frac{V_c}{V_r \cdot RC} \quad (4.17)$$

Wie schon zuvor erwähnt unterscheiden sich diese beiden Gleichungen nur in dem hinzugefügten Faktor aus Referenzspannung V_r und Steuerspannung V_c . Bei Messung dieser Signale fällt auf, dass das Potential für V_r bei einer Versorgungsspannung von $\pm 15 \text{ V}$ auf -13.73 V liegt und nicht wie im Datenblatt angegeben auf -10 V lasergetrimmt ist. Bei Änderung der negativen Versorgungsspannung ist zudem zu erkennen, dass V_r immer etwa 1.27 V unter dieser zu sein scheint. Aus diesem Grund wird die Versorgungsspannung von

$\pm 15\text{ V}$ zeitweise auf $\pm 11\text{ V}$ reduziert, um mit -9.73 V möglichst Nahe an den angegebenen -10 V zuliegen. (dies kann auch über den SF pin korrigiert werden, jedoch wurde dieser in der ersten iteration falsch Verschaltet.)

Für die Vermessung des VCF werden die Filterparameter wie gewohnt gewählt. Die Widerstände liegen bei etwa $1\text{ k}\Omega$, die Steuerspannung V_c wird auf 1 V und die Referenzspannung V_r auf 9.73 V eingestellt. Die visuelle Begutachtung der Filterverläufe zeigt zunächst einen korrekten Verlauf, weshalb die frequenzbestimmenden Widerstände im nächsten Schritt über den gesamten Filterbereich variiert werden. Die Mittenfrequenz wird dabei über den Nulldurchgang der Phase im Bandsperrenausgang ermittelt. Die Ergebnisse sind in Tabelle 7.3 zusammengefasst.

$(soll_R)/\Omega$	Messung: ω_0/Hz	Theorie: ω_0/Hz	Abweichung /%
1591	1116.22	973.34	12.8
994	1776.34	1557.93	12.3
796	2140.18	1945.45	9.1
531	3253.12	2916.34	10.35
318	5789.74	4869.74	15.89
212	7653.34	7304.61	4.56
159	11570.81	9739.48	15.83

Tabelle 7.3: Mittenfrequenzen und Abweichungen der verschiedenen Widerstände.

Die theoretischen Werte basieren auf der eigenständig hergeleiteten Gleichung 4.14. Es zeigt sich, dass das System zwar grob der theoretischen Gleichung folgt. Die Abweichungen sind mit bis zu 15.89 % jedoch noch sehr hoch. Um diese Abweichungen zu kompensieren, wird die Berechnungsfunktion für die theoretische Mittenfrequenz in Python an die gemessenen Werte angepasst. Durch die Multiplikation der Widerstandswerte mit einem Faktor von 0.9 lässt sich die Abweichung für die gemessenen Werte auf $\pm 7.5\%$ reduzieren, statt der ursprünglichen $\pm 15.89\%$.

Um die Ursache für diese starken Abweichungen zu verstehen, wird die Schaltung nochmals detailliert betrachtet. Dabei fällt auf, dass die verbauten Elektrolytkondensatoren eine Toleranz von bis zu 20 % aufweisen. Diese Toleranz zeigt sich auch bei der Messung unverbauter Kondensatoren desselben Typs. Obwohl die Toleranz von Bauteilen für einen Self-Tuned-Filter als Gesamtsystem theoretisch keine Rolle spielen sollte, ist es für präzise Messungen an Teilsystemen wie dem VCF vorteilhaft, geringere Toleranzen zu haben. Aus diesem Grund werden die Elektrolytkondensatoren gegen Folienkondensatoren ausgetauscht, die eine Toleranz von nur 5 % aufweisen.

Wie in Tabelle 7.4 dargestellt verbessert sich die Abweichung zwischen den Theorie- und Praxiswerten nach Austausch der Kondensatoren deutlich. Für die betrachteten Datenpunkte reduziert sich die maximale Abweichung auf unter 8.6 %, was fast einer Halbierung der vorherigen maximalen Abweichung entspricht. Die verbleibende Abweichung kann nicht einfach durch Skalierung eines Filterparameters verringert werden, da die größte negative Abweichung bei -6.43% liegt. So wird diese auf die Bauteiltoleranzen, besonders die Digitalpotentiometer zurückzuführen sein.

Zuletzt sollen nun noch die gegensätzlichen Mittenfrequenzgleichung überprüft werden. Für die Steuerspannung wird dabei ein Wert von $V_c = 1\text{ V}$ eingesetzt, die Referenzspannung

Widerstand ($soll_R$)	Mittenfrequenz /Hz	Theoriewert /Hz	Abweichung /%
1591	1038.04	973.34	6.23
994	1656.58	1557.93	5.95
796	1993.77	1945.45	2.42
531	2960.54	2916.34	1.49
318	5327.21	4869.74	8.59
212	6863.27	7304.61	-6.43
159	9930.13	9739.48	1.92

Tabelle 7.4: Mittenfrequenzen und Abweichungen der verschiedenen Widerstände.

beträgt $V_r = 9.73 \text{ V}$. Werden diese Werte nun in die beiden Gleichungen eingesetzt ergibt sich folgendes Bild.

$$f_0 = \frac{V_r}{V_c \cdot 2\pi R C} = \frac{9.73 \text{ V}}{1 \text{ V} \cdot 2\pi \cdot 994 \Omega \cdot 1 \mu\text{F}} = 1557.93 \text{ Hz} \quad (7.2)$$

$$f_{0_ASLK} = \frac{V_c}{V_r \cdot 2\pi R C} = \frac{1 \text{ V}}{9.73 \text{ V} \cdot 2\pi \cdot 994 \Omega \cdot 1 \mu\text{F}} = 16.46 \text{ Hz} \quad (7.3)$$

Während die Gleichung aus dem ASLK-PRO Manual eine Mittenfrequenz von nur 16.46 Hz vorhersagt, liefert die eigenständig hergeleitete Gleichung einen Wert von 1557.93 Hz, der besser mit dem gemessenen Wert von 1657 Hz übereinstimmt.

Um die Abhängigkeit der Mittenfrequenz von der Steuerspannung endgültig zu bestätigen, wird V_c im Experiment von 1 V auf 2 V erhöht. Nach der Rechenvorschrift 4.14 sollte sich die Mittenfrequenz dadurch halbieren. Die Ergebnisse sind in Tabelle 7.5 zusammengefasst:

V_c/V	Theorie: ω_0/Hz	Messung: ω_0/Hz	Abweichung /%
1	1557.93	1656.58	5.95
2	778.96	824.39	5.51

Tabelle 7.5: Vergleich der Mittenfrequenz bei Variation von V_c

Dadurch kann bestätigt werden, dass die eigenständig hergeleitete Gleichung 4.14 die Mittenfrequenz für diesen VCF korrekt beschreibt. Die Abweichungen zwischen Theorie und Messung liegen im akzeptablen Bereich und sind vermutlich auf die Toleranzen der verwendeten Bauteile zurückzuführen.

Überleitung zu den ergebnissen aus der Sim Auch die Simulation des Filters in LTspice kommt auf eine andere Mittenfrequenz. Diese liegt bei etwa 1.76 kHz. Dabei sind alle schaltungsteile gleich, nur die Versorgungs- und hilfsspannungen müssen nochmals überprüft werden.

7.2.3 Transient analysis

Zeitaufnahme, um zu sehen ob beim Einschwingen eine Fallhöhe oder so existiert. (warscheinlich mit Oszilloskop)

7.2.4 Spektrum Analysator

Aufnahme über spektrum analysator? Herausfinden wie groß der Filter / Einstellungsbereich des Filters ist. Also bis zu welcher abweichung von eingehender Freq und bauteilbedingter Mittenfreq. der filter noch die $win=w_0$ schafft.

Kapitel 8

Auswertung

Kapitel 9

Fazit und Ausblick

Literatur

- [1] Alice Lee. „Active vs. Passive Filters: Key Differences and Applications.“ Accessed: 2025-11-14, Global Well PCBA. (2025), Adresse: <https://www.globalwellpcba.com/active-vs-passive-filters/>.
- [2] K. Rao und C. Ravikumar, *Analog System Lab Kit PRO Manual*. Texas Instruments, 2012.
- [3] D. Albinger, P. Dorsch und N. Renner, „Analoge Schaltungen, Biquadratische IIR (SOS) Filter,“ Abschlussbericht, 2025.
- [4] R. Schaumann und M. E. V. Valkenburg, *Design of Analog Filters*, 2. Aufl. Oxford University Press, 2009.
- [5] Z. Cheng und G. Liu, *Communication Electronic Circuits*. De Gruyter / Science Press Beijing, 2016.
- [6] B. Razavi, *RF Microelectronics*. Prentice Hall, 2011, ISBN: 9780137134731.
- [7] U. Tietze und C. Schenk, *Halbleiter-Schaltungstechnik*, 10. Aufl. Springer, 1993.
- [8] Prof. K. Radhakrishna Rao. „Lecture - 23 Self Tuned Filter.“ Accessed: 2025-10-06. (2008), Adresse: <https://www.youtube.com/watch?v=FHWkxyAyh08>.
- [9] Dr. KRK Rao. „5. Self-Tuned Filters.avi.“ Accessed: 2025-10-06. (2011), Adresse: <https://www.youtube.com/watch?v=ES7v2SNBWYI>.
- [10] H.-W. Philippse, *Einstieg in die Regelungstechnik mit Python*, 4. Aufl. Hanser, 2023.
- [11] Bonnie C. Baker. „Select the Right Operational Amplifier for your Filtering Circuits.“ Accessed: 2025-11-14, Microchip Technology Inc. (2003), Adresse: <https://ww1.microchip.com/downloads/en/DeviceDoc/adn003.pdf>.
- [12] Berred. „Operationsverstärker 4/4: Aktive Filter 1., 2 u. höherer Ordnung, Slew Rate, GBP, OPV Auswahl.“ Accessed: 2025-11-14. (2019), Adresse: <https://www.youtube.com/watch?v=N8UhfnbKX6Q>.