



# HSB

Hochschule Bremen  
City University of Applied Sciences

HOCHSCHULE BREMEN  
FAKULTÄT 4: ELEKTROTECHNIK UND INFORMATIK

## Vorbereitung für die Bachelorthesis

Nils Renner (5197659)

**Ansprechpersonen**

Prof. Dr. Mirco Meiners

**Abgabe: 07.03.2025**

# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung</b>	<b>1</b>
1.1	Vorbetrachtung . . . . .	1
1.2	Beschreibung der Bachelorarbeit . . . . .	1
<b>2</b>	<b>Softwarewerkzeuge? hierher?</b>	<b>2</b>
<b>3</b>	<b>Theorie nach Stand des sechsten Semester/Grundlagen</b>	<b>3</b>
3.1	Grundlagen und mathematische Herleitung des Biquad-Filter . . . . .	3
3.1.1	Herleitung der Übertragungsfunktionen . . . . .	3
3.1.2	systemtheoretische Analyse . . . . .	3
3.2	Einfluss der Bauteilgrößen und Parameter auf das Filterverhalten . . . . .	3
3.2.1	Einfluss der Bauteilgrößen $C$ und $R$ . . . . .	3
3.2.2	Einfluss von Güte- und Verstärkungsfaktor . . . . .	3
3.3	Zusammenfassung des bisherigen Standes und offene Fragen . . . . .	3
<b>4</b>	<b>Weiterführende Theorie</b>	<b>4</b>
4.1	Phasenregelkreis . . . . .	4
4.2	Analoger Multiplizierer als Baustein . . . . .	4
4.2.1	Simulation . . . . .	6
4.3	Multiplizierer als Phasendetektor . . . . .	7
4.3.1	Simulation . . . . .	10
4.4	Aufbau und Steuerung des Voltage Controlled Filters . . . . .	12
4.4.1	Grenzfrequenzbestimmung des VFC . . . . .	12
4.4.2	Ermittlung der Grenzfrequenz bei unbekannten Parametern . . . . .	14
4.5	Einfluss des VCF auf die Filterfrequenz und praktische Parametersteuerung	14
4.6	Sensitivitätsanalyse von Filter und Detektor . . . . .	14
4.6.1	Sensitivität des Phasendetektors . . . . .	14
4.6.2	Sensitivität des VFCs . . . . .	15
4.7	Ausblick auf die praktische Umsetzung / Messmethoden . . . . .	16
<b>5</b>	<b>Simulation</b>	<b>18</b>
5.1	Frequenzsweep . . . . .	18
5.2	Ermittlung der Grenzfrequenz . . . . .	18
5.3	Filterbereich des Filters . . . . .	18
<b>6</b>	<b>Schaltungsentwurf/ Design des Systems</b>	<b>19</b>
6.1	Design des Schaltplans . . . . .	19
6.2	Design der Platine . . . . .	19
6.3	Design des Codes . . . . .	19
6.3.1	Design der Website . . . . .	19
<b>7</b>	<b>Aufnahme der Messergebnisse</b>	<b>20</b>
<b>8</b>	<b>Auswertung</b>	<b>21</b>
<b>9</b>	<b>Fazit und Ausblick</b>	<b>22</b>

# 1 Einleitung

## 1.1 Vorbetrachtung

Durch das Modul ANS im letzten Semester wurde das Arbeiten mit klassischen Analogen Filtern durch das Experiment 4 aus dem ASLK-Manual erlernt.

Durch Berechnungen und Ausprobieren wurden analoge Filter entworfen und an die gewünschten Werte angepasst.

So ergaben sich Filter mit fester Frequenz, da die Bauteilgrößen einmal angenommen wurden (mit Ausnahme der zwei Potis) und sich daraus die Frequenz ergab.

In Experiment 5 des ASLK-Manuals soll es um selbsttuned Filter, also sich selbst automatisch anpassende/einstellende Filter gehen.

## 1.2 Beschreibung der Bachelorarbeit

In der Praxis schanken Bauteile (Temperatur, Alterung, Toleranzen).

Diese Probleme haben Filter, die sich selbst einstellen nicht, da sie nicht rein von den physikalischen Parametern der eingebauten Bauteile abhängen sondern einen gewissen Spielraum bieten, diese Imperfektionen auszugleichen.

Ziel ist es, dass der Filter selbstständig seine Mittenfrequenz nachstimmen kann. Dafür braucht er eine Referenzfrequenz und einen Mechanismus, der prüft, ob der Filter noch auf der richtigen Frequenz liegt, oder weggedriftet ist.

Vorgehen: lernen wie man einen geregelten Oszillator verwendet um Ref-Frequenz zu erzeugen. Ref-Frequenz wird verwendet um Filter automatisch auf die Sollfrequenz einzustellen. Experiment ist also eine Kombination aus Regelungstechnik und Exp 4 (klassische Filtertheorie).

Selbst anpassende Filter sind ein wichtiger Bestandteil der Filterungstechnik heutzutage, da da immer vorhandene Bauteiltoleranzen eine geringere Rolle spielen und aufgrund des Schaltungsdesigns weniger stark ins Gewicht fallen. Vieles innerhalb des Control Loop kann heutzutage durch einen digitalen Microcontroller durchgeführt werden, während der Filter immernoch analog bleibt. So kann die Frequenz sehr präzise auf den exakt eingestellten Wert abgestimmt werden (ohne auf Auswirkungen durch Bauteiltoleranzen zu achten). Wichtig: unsere Schaltung ist bisher nur zum Detektieren der Frequenz. Also wird einfach auf die einkommende Frequenz abgestimmt. Vielleicht kommt noch ein Modus für gezielte Frequenzen dazu? Ist das sinnvoll?

## 2 Softwarewerkzeuge? hierher?

### **3 Theorie nach Stand des sechsten Semester/Grundlagen**

In diesem Teil werden die bislang im Studium erlangten Kenntnisse noch einmal aufgegriffen. Bei der Dokumentation dieser wurden allerdings auch immer wieder Neue Erkenntnisse gewonnen. **Müssen diese gesondert gekennzeichnet werden?**

#### **3.1 Grundlagen und mathematische Herleitung des Biquad-Filter**

##### **3.1.1 Herleitung der Übertragungsfunktionen**

##### **3.1.2 systemtheoretische Analyse**

#### **3.2 Einfluss der Bauteilgrößen und Parameter auf das Filterverhalten**

##### **3.2.1 Einfluss der Bauteilgrößen $C$ und $R$**

Erläutern, dass nicht klar war, dass nur die Vorwiderstände der Integratoren für die Veränderung der Grenzfrequenz verantwortlich sind.

##### **3.2.2 Einfluss von Güte- und Verstärkungsfaktor**

#### **3.3 Zusammenfassung des bisherigen Standes und offene Fragen**

## 4 Weiterführende Theorie

Bislang spielte die Phase eine untergeordnete Rolle, nun wird im folgenden versucht durch Detektierung der Phase ein selbst-einstellender Filter zu designen.

Nun werden neue Bauteile besprochen. Im nachfolgenden Kapitel der Simulation wird sich weiter mit der Simulation der Filterkomponenten befasst. Darin werden die theoretisch abgeleiteten Eigenschaften mittels Simulation verifiziert und visuell durch Plots unterstützt.

### 4.1 Phasenregelkreis

Ein Phasenregelkreis, im englischen auch PLL (Phase Locked Loop) genannt, macht Dinge.

### 4.2 Analoger Multiplizierer als Baustein

Grundlagen und Funktionsprinzip

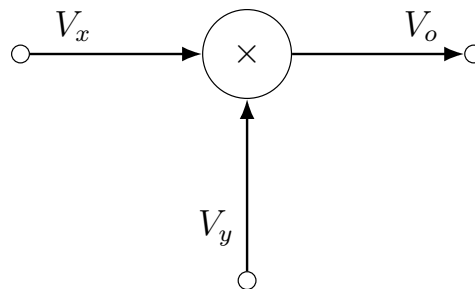


Abbildung 1: Blockschaltbild des analogen Multiplizierers

Wie der Name schon verrät, bildet ein Analogmultiplizierer das Produkt aus zwei anliegenden Signalen nach dem Schema:  $x = a \cdot b$ . Die Multiplikation zweier Signale ist durch analoge Bauteile nicht so einfach umsetzbar, wohingegen andere arithmetische Operationen wie Addition, Subtraktion und Integration durch einen einzigen (bzw. zwei wegen Negierung) Operationsverstärker mit entsprechender Verschaltung durchgeführt werden können. So kann auch die Multiplikation mit Hilfe von Logarithmus Naturalis und der Exponentialfunktion  $e^x$  als Addition durchgeführt werden:

$$x = a \cdot b = e^{\ln(a \cdot b)} = e^{\ln(a) + \ln(b)}$$

Dieser Zusammenhang wird durch folgendes Blockschaltbild verdeutlicht:

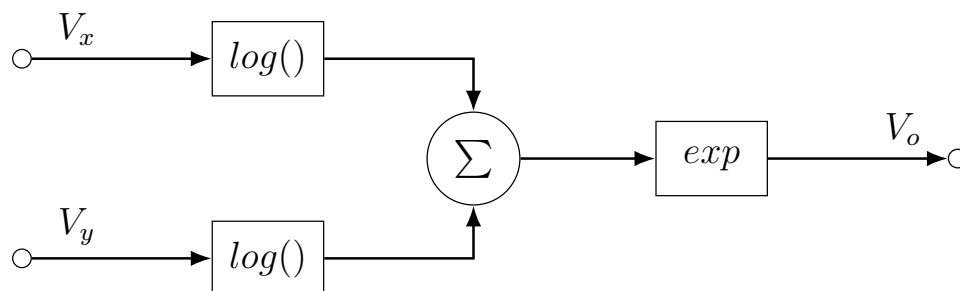


Abbildung 2: Funktionelle Realisierung eines Analogmultiplizierers **Quelle: Wikipedia**

Da der Logarithmus für negative Zahlen nicht reelwertig ist, eignet sich dieser Multiplizierer nur für einen Quadranten.

### **Auswirkungen! Überleitung wie man zu vierquadranten Multis kommt.**

Formel für den Multiplizierer in der Praxis, weiß noch nicht ob ich das brauche, kommt darauf an, ob ich hibnterher erklären muss wieso die multiplikation nicht 100% korrekt funktioniert.

In dieser Bachlorarbeit wird ein MPY634 von Texas Instruments verwendet. Dieser ist ein Vierquadranten-Multiplizierer, der diese Einschränkungen nicht hat.

Die allgemeine Übertragungsfunktion des MPY634-Multiplikators ist im Datenblatt wie folgt angegeben:

$$V_{\text{out}} = A \left[ \frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (Z_1 - Z_2) \right], \quad (1)$$

wobei

- $A$  die offene Verstärkung (open-loop gain) des internen Verstärkers darstellt (typisch 85 dB),
- $SF$  der Skalierungsfaktor (scale factor) ist, der ab Werk auf 10 V lasergetrimmt ist, aber durch Anschluss eines Potentiometers zwischen Pin  $SF$  und  $-V_S$  im Bereich von 3 V bis 10 V einstellbar bleibt,
- $X$ ,  $Y$  und  $Z$  jeweils differenzielle Eingangsspannungen sind.

Die maximale Eingangsspannung sollte das 1,25-fache des eingestellten Skalierungsfaktors nicht überschreiten.

Um eine stabile, geschlossene Übertragungsfunktion zu erhalten, ist eine negative Rückkopplung erforderlich. Ohne diese würde die große Verstärkung  $A$  schon bei kleinsten Abweichungen innerhalb der Klammer den Ausgang bis zum Maximalwert treiben. Wird nun  $Z_1$  mit  $V_{\text{out}}$  verbunden und  $Z_2$  auf Masse gelegt, so ergibt sich durch Einsetzen in (1) im stationären Betrieb (große Verstärkung) die Näherung

$$\frac{(X_1 - X_2)(Y_1 - Y_2)}{SF} - (V_{\text{out}} - 0) \approx 0.$$

Daraus folgt unmittelbar die geschlossene Übertragungsfunktion

$$V_{\text{out}} = \frac{(X_1 - X_2)(Y_1 - Y_2)}{SF}. \quad (2)$$

Da in der Analyse im ASLK manual immer von der Spannung  $V_r$  geredet wird wirt oder sollte im Folgeneden nur noch  $V_r$  anstatt  $SF$  verwendet werden. Beide beschreiben das selbe und sind somit werksseitig auf 10V eingestellt, können aber extern verändert werden.

#### 4.2.1 Simulation

Um ein besseres Verständnis für den Multiplizierer zu gewinnen, wird dieser in KiCad über ltspice simuliert. Das größte Hindernis bei der Simulation des Multiplizierers war die Implimentierung der Simulationsdatei, die beschreibt, wie sich das Bauteil verhält. Leider stellt der Hersteller vom MPY634 TExas Instruments die Simulationsdatei nur für die eigene Simualtionssoftware Tina TI bereit, sodass aus dieser .tsc-Datei die für die Simulation wichtigen Funktionen herausgesucht werden mussten und in einer .lib-Datei abgespeichert werden mussten. Wichtig war zum Schluss noch, dass alle Befehle innerhalb der .Lib-Datei mit ltspice (bzw pspice) kompatibel sein mussten. Nach abschluss dieses Unterfangens konnte die .lib-Datei in das KiCad Projekt hinzugefügt werden um den Multiplizierer zu testen. (tran funktioniert, ac leider nicht (mehr!!!))

Die Verschaltung des Multis läuft in KiCad etwas anders als in der Realität. In der Realität kann der SF-Pin des Multis einfach offen gelassen werden, da dieser automatisch auf 10V getrimmt wird. in der Simulation muss diese Spannung von außen angelegt werden.

Als erster Test für den Multiplizierer wurde als input-Sources zwei gleichspannungen verwendet. diese wurden mit den Pins  $X_1$  und  $Y_1$  verbunden. Für die spätere Funktion des Phasendetektors werden die Pins  $X_2$  und  $Y_2$  an Ground angeschlossen. Wie schon erwähnt wurde der SF-Pin, an dem die Spannung  $V_r$  anliegt, an 10 Volt angeschlossen. Diese Schaltung wurde in KiCad simuliert und in eine .raw-Datei verwandelt, mit der es Möglich ist die Simulationsdaten einfach in Python zu plotten.

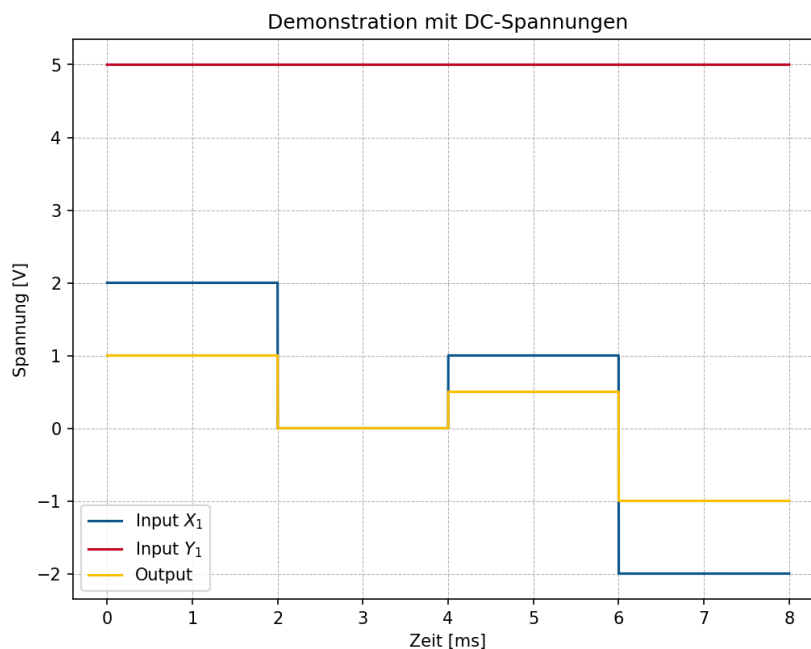


Abbildung 3: Multiplikation von DC-Spannungen

Die Graphik 3 zeigt, dass die oben beschriebene Gleichung 2 mit der Simulation übereinstimmt. Es können zudem nicht nur positive, sondern auch negative Spannungen korrekt multipliziert werden.



### 4.3 Multiplizierer als Phasendetektor

Wie in Abbildung 4 gezeigt, werden zwei um den Phasenwinkel  $\phi$  versetzte Signale auf die Eingänge des Multiplizierers gelegt.

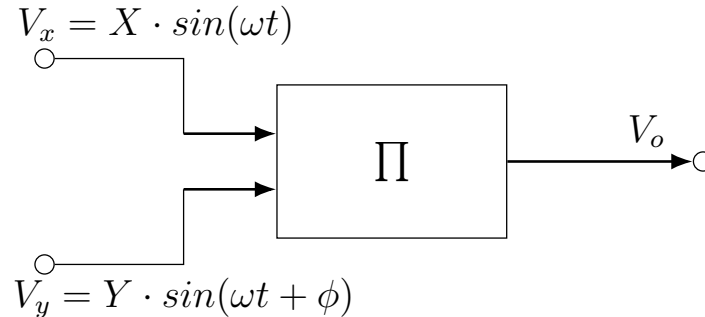


Abbildung 4: Multiplizierer...

So lässt sich der Ausgang des Multiplizierers  $V_o$  durch folgende Gleichung beschreiben

$$V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(2\omega t + \phi)]$$

wobei

- $X$  und  $Y$  die Amplituden der Eingangssignale sind,
- $V_r$  der Referenzwert des Multiplizierers ist (laut Datenblatt:  $V_r = 10V$ ),
- $\phi$  die Phasendifferenz zwischen den beiden Eingangssignalen beschreibt.

**Hinweis:** Im ASLK Manual steht hier  $V_o = \frac{XY}{2V_r} \cdot [\cos(\phi) - \cos(\omega t + \phi)]$  was nicht korrekt ist.

Die Multiplikation zweier sinusförmiger Signale ergibt demnach ein Signal mit zwei Frequenzkomponenten. Eine Frequenz ist hierbei eine Gleichspannungskomponente  $\cos(\phi)$ , die sich proportional zur Phasendifferenz verhält. Zusätzlich gibt es noch eine hochfrequente Mischkomponente, die mit der doppelten Frequenz des Eingangssignals schwingt. Diese kann durch eine nachfolgende Tiefpassfilterung unterdrückt werden. Nach der Filterung des Ausgangssignals reduziert sich der Ausdruck auf

$$V_o = \frac{XY}{2V_r} \cdot \cos(\phi) \quad (3)$$

Diese Gleichung zeigt die direkte Abhängigkeit von Ausgangsspannung des Multiplizierers und der Phasendifferenz der beiden Eingangssignale. Durch diese Verschaltung wurde aus dem Multiplizierer ein Phasendetektor, der bei einer Phasendifferenz von  $90^\circ$  eine Durchschnittsspannung von  $0V$  ausgibt. Die Abbildung 5 veranschaulicht die Phasencharakteristik des Multiplizierers.

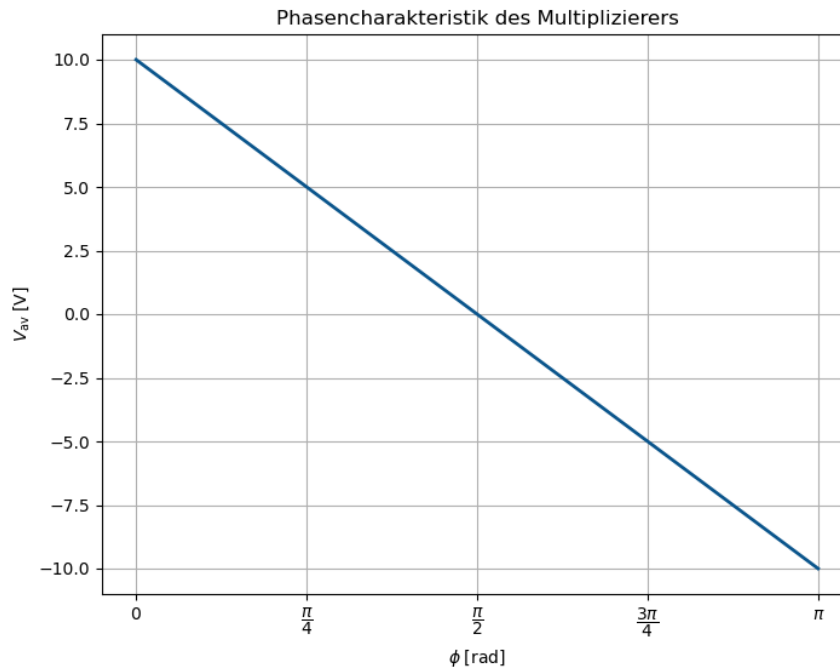


Abbildung 5: Durchschnittliche Ausgangsspannung des Multiplizierers gegen den Phasenwinkel, Quelle: Video

Damit bleibt das Problem, dass der Detektor nur eine Phasendifferenz von genau  $90^\circ$  erkennen kann. Liegt eine andere konstante Phasenverschiebung zwischen den Signalen an, wird diese nicht eindeutig detektiert. Der Detektor liefert also nur Informationen darüber, ob sich zwei Signale um  $90^\circ$  unterscheiden. Gesucht wird nun also ein Signal innerhalb des Biquads, das sich um die Mittenfrequenz von  $\omega = \omega_0$  um  $90^\circ$  vom Eingangssignal unterscheidet.

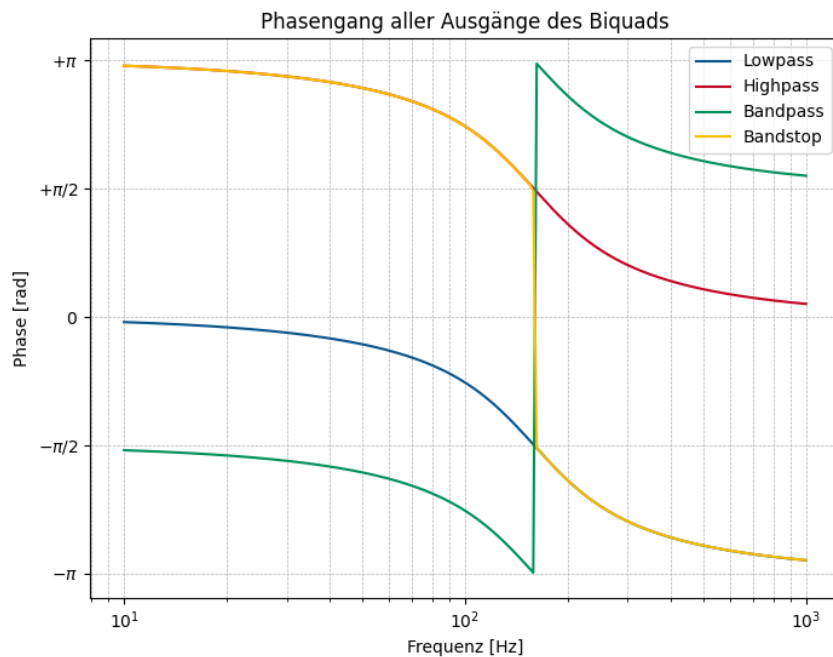


Abbildung 6: Phasengänge der vier Ausgänge des Biquads

Der Biquad besitzt vier unterschiedliche Filtertypen, deren Phasengänge sich deutlich unterscheiden. Bei genauerer Betrachtung der Phasenverläufe der Filtertypen fällt auf, dass Hoch- und Tiefpass um  $\omega_0$  eine Phasenverschiebung von  $90^\circ$  bzw.  $-90^\circ$  gegenüber dem Eingangssignal aufweisen. Damit erfüllt sowohl der Tiefpass- als auch der Hochpassausgang die Bedingung einer konstanten  $90^\circ$ -Phasendifferenz, sodass in beiden Fällen der Phasendetektor bei richtiger Abstimmung einen Mittelwert von  $0V$  am Ausgang liefert.

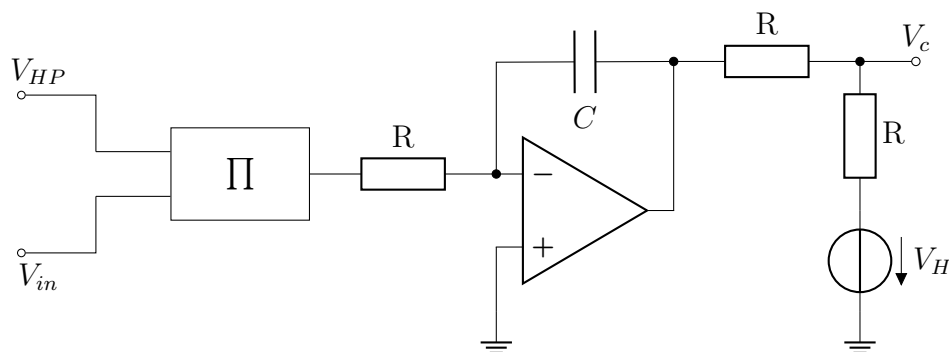


Abbildung 7: Teilschaltung: Phasendetektor

Hinter dem Multiplizierer befindet sich ein Integrator. Dieser soll die verbleibende hochfrequente Sinuskomponente herausfiltern, sodass eine reine DC-Spannung als Indikator für die Phasendifferenz verbleibt. Dadurch kann diese Ausgangsspannung als DC-Steuerspannung  $V_c$  für die internen Multiplikatoren im VCF verwendet werden.

Im Schaltplan des ASLK-PRO Manuals unter Experiment 5 befindet sich am Ausgang des Integrators noch eine zusätzliche Hilfsspannungsquelle  $V_H$ . Diese hat die Aufgabe, die Steuerspannung auf ein geeignetes Potential anzuheben. **Die Bedeutung dieser wird**

genauer im Kapitel des VCFs untersucht, ein wichtiger Bestandteil hierbei ist die Vereinfachte Darstellung des Multiplizierers wie in Gleichung 3 gezeigt.

#### 4.3.1 Simulation

Im folgenden Abschnitt werden die zuvor beschriebenen Zusammenhänge durch eine Simulation überprüft. Hierfür werden dem System Wechselspannungen unterschiedlicher Phasenlage zugeführt.

Am Eingang  $Y_1$  liegt immer ein Sinussignal an. Am Eingang  $X_1$  wird das gleiche Signal mit einer veränderten Phase eingespeißt. Im ersten Fall bleibt die Phase unverändert ( $\phi = 0^\circ$ ), im zweiten Fall wird sie um  $90^\circ$  und im dritten Fall um  $180^\circ$  verschoben. Da der **Arbeitspunkt?** der Schaltung bei einem Phasenversatz von  $90^\circ$  liegt und das Sinussignal periodisch ist, stellen Verschiebungen um  $0^\circ$  und  $180^\circ$  die maximal möglichen Abweichungen der Phase dar, während bei  $\phi = 90^\circ$  der Idealwert erreicht wird. Die real auftretenden Werte sollten daher zwischen oder auf diesen Extrempunkten liegen.

Im linken Teil der Abbildung 8 sind die drei untersuchten Eingangssignale als Zeitverläufe dargestellt. Der rechten Teil zeigt die dazugehörigen Ausgangssignale des Multiplizierers.

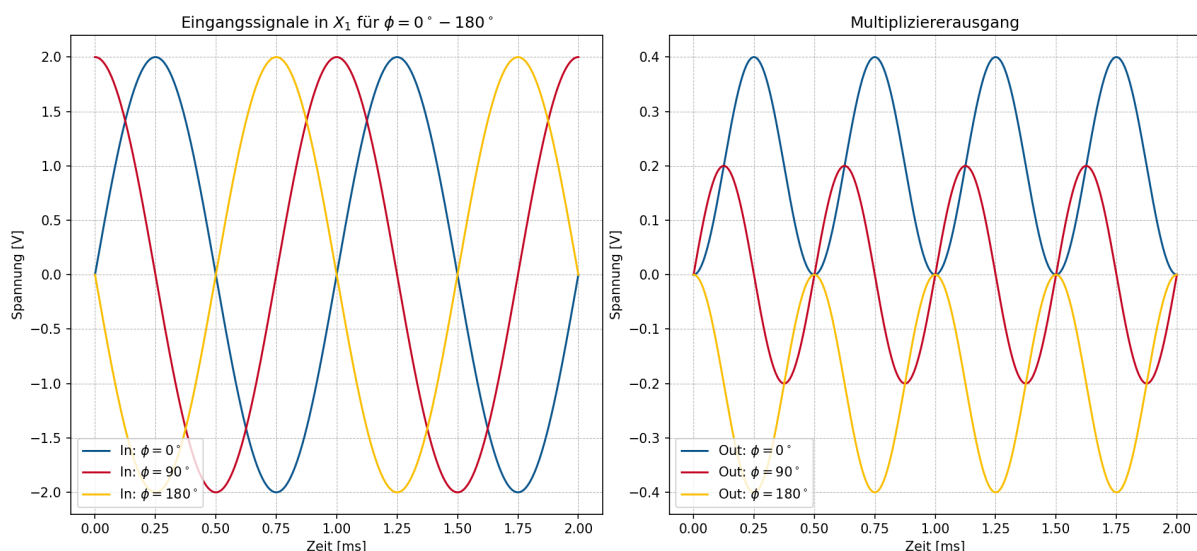


Abbildung 8: Singalverhalten bei unterschiedlichen Phasenverschiebungen zwischen den Eingangssignalen  $X_1$  und  $Y_1$

Wie erwartet besitzt das Signal mit der Phasenverschiebung von  $90^\circ$  nach der Multiplikation einen Mittelwert von  $0V$ . Das unverschobene Signal besitzt einen Offset von etwa  $0,2V$ , während das um  $180^\circ$  verschobene Signal einen Offset von  $-0,2V$  zeigt. Bei allen drei Signalen enthält das Ausgangssignal einen hochfrequenten Anteil mit doppelter Eingangsfrequenz, **was bereits im theoretischen Abschnitt erläutert wurde**.

Laut Datenblatt des MPY634 ergibt sich eine Phasendetektorschaltung, wenn am Ausgang des Multiplizierers ein einfacher RC-Tiefpass nachgeschaltet wird. In anderen Aufbauten wird am Multipliziererausgang ein Tiefpass mit anschließendem OP in Komparatorschaltung verwendet. **(bewirkt das das gleiche? LAUT VID JA =; simulation!)**

Der Schaltungsaufbau im ALSK-Manual sieht hingegen vor, dass am Ausgang des Multiplizierers ein Integrator nachgeschaltet wird, der die PLL-Funktion vervollständigt. Dieser

verhält sich ebenfalls wie ein Tiefpass. So entstehen aus den in Abbildung 8 sichtbaren Signalen nach der Integration die in Abbildung 9 dargestellten Signalverläufe.

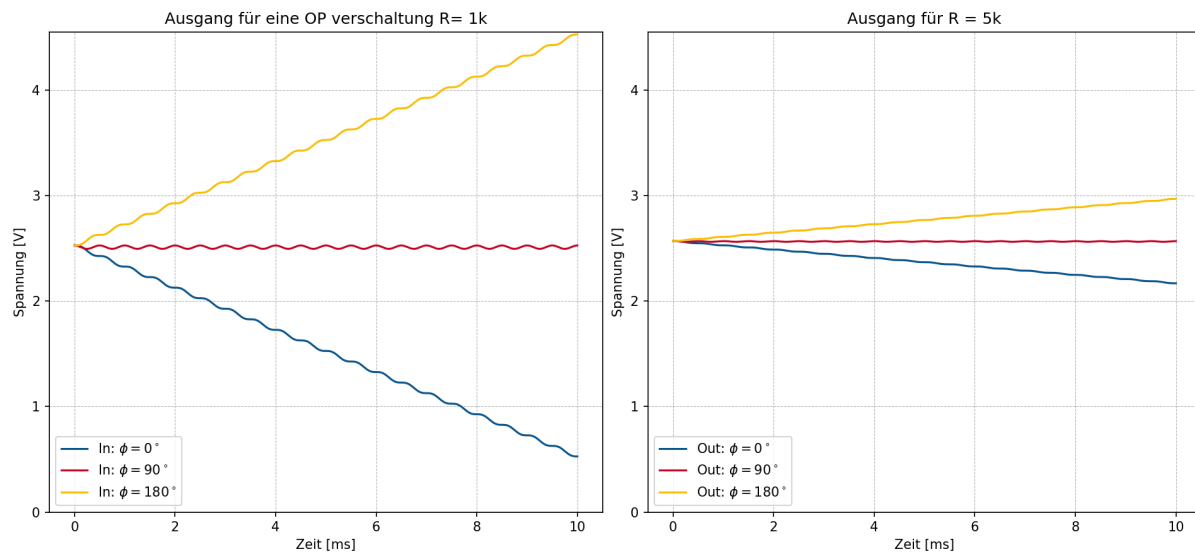


Abbildung 9: Singalverhalten bei unterschiedlicher Verschaltung des Integrators

Die Abbildung 9 zeigt den zeitlichen Verlauf des Integratorausgangs für die verschiedenen Phasenverschiebungen. Zu beachten ist hierbei, dass die Phasenlage der Eingangssignale unter realen Bedingungen nicht über längere Zeit auf den Maximalwerten  $\phi = 0^\circ$  bzw.  $\phi = 180^\circ$  bleibt, sondern sich dynamisch verändert. Für  $\phi = 90^\circ$  wird die Amplitude der hochfrequenten Komponente nach der Integration deutlich gedämpft, dennoch bleibt eine Restschwingung sichtbar. Die Mittelwertspannung bleibt in diesem Fall über die Zeit gleich, da die Summation der positiven und negativen Halbwellen des Eingangssignals zu 0 verläuft. Auffällig ist, dass dem Signal eine Gleichspannungskomponente von etwa 2,511V hinzugefügt wurde. Dies ist auf das Integrationsverhalten und die Verschaltung des Integrators zurückzuführen.

Diese Gleichspannungskomponente kann auf verschiedene Sachen zurückgeführt werden. Beispielsweise enthält das Simulationsmodell des TL082 Starbedingungen (Initial Bias), die an internen Transistorknoten VC und VE ein Potential von 2,2V als Startwert definiert. So könnte schon ein großer Teil dieses Offsets erklärt werden. Die restlichen 0,3V könnten von einer Standard-Eingangsoffsetspannung kommen. Diese wird sofort in der Integration berücksichtigt und führt zu einer Gleichspannung am Ausgang, obwohl rein mathematisch kein Offset vorhanden sein sollte. **Eine Simulation mit einem idealen OPV würde diese zusätzliche Verstärkung nicht zeigen.**

Bei den Extremwerten der Phasenverschiebung  $\phi = 0^\circ$  und  $\phi = 180^\circ$  zeigt sich ebenfalls eine Erhöhung des DC-Anteils und eine gedämpfte Amplitude der AC-Komponente. Da das Sinussignal für beide Fälle nicht mehr um 0V zentriert ist, summieren sich die Schwingungen beim integrieren immer weiter auf. Für  $\phi = 0^\circ$  steigt das Ausgangssignal linear mit einer Steigung von 0,2V pro ms an, für  $\phi = 180^\circ$  fällt die Spannung mit gleicher negativer Steigung ab.

Ausgehend davon, dass die AC-Komponente noch deutlich sichtbar ist, kann durch Reduzierung der Filter-Grenzfrequenz mittels Vorwiderstand die Amplitude weiter verringert

werden. Dies führt, wie im rechten Bild zusehen, zu einer weiteren Reduktion der Restwelligkeit. Bei genauer Betrachtung ist jedoch zu erkennen, dass immernoch eine gewisse Restwelligkeit vorhanden ist. Außerdem fällt auf, dass die Steigung bei niedriger Grenzfrequenz des Filters deutlich geringer ausfällt als bei hoher Grenzfrequenz. Diese liegt mit  $0,04 \frac{V}{ms}$  genau um den Faktor 5 geringer als die Vorherige Ausgangsspannung. (**R um 5 vergrößert, Steigung um 5 verkleinert, Was passiert mit der welligkeit des signals? auf cirgendwas um 5?**) Damit bestimmt die Grenzfrequenz des Integrators maßgeblich die Genauigkeit (Sensitivität) des Phasendetektors mit.

Zusätzlich lässt sich beobachten, dass sich bei sinkender Grenzfrequenz des Tiefpassfilters auch die zuvor erwähnte Gleichspannungs-Komponente ändert. In den vorliegenden Messungen steigt dieser Wert leicht auf  $2,565V$ . **Dieser Effekt ist so zu beschreiben. Der Spannungsabfall über den Vorwiderstand ist mit  $V = I_{Bias} \cdot R$  zu beschreiben. Dabei ist der Eingangsbiasstrom vom OPV abhängig und immer gleich groß. Je größer also der Vorwiderstand R wird, desto größer ist der Spannungsabfall über diesen, was ebenfalls zu einem höheren Offset am ausgang führt. Zudem ist die Gesamtverstärkung des OPVs  $\frac{1}{RC}$ , wenn R nun größer wird, wird der Offset größer???**

<https://www.ti.com/content/dam/videos/external-videos/zh-tw/1/3816841626001/4082104055001.mp4>  
[offset-voltage-input-bias-specifications-presentation-quiz.pdf](https://www.ti.com/content/dam/videos/external-videos/zh-tw/1/3816841626001/4082104055001.pdf)

#### 4.4 Aufbau und Steuerung des Voltage Controlled Filters

Der Voltage Controlled Filter basiert auf dem Biquad aus vergangendem Semester. Neben dem im vergangenen Kapitel besprochenen Phasendetektor wurde die Biquad-Schaltung noch so verändert, dass sich die Grenzfrequenz über die Steuerspannung  $V_c$  verändern lässt. Dazu wurde der Schaltplan um die Frequenzgebenden Integratoren verändert.

Bild von Integrator vorher und nachher oder nur nachher?

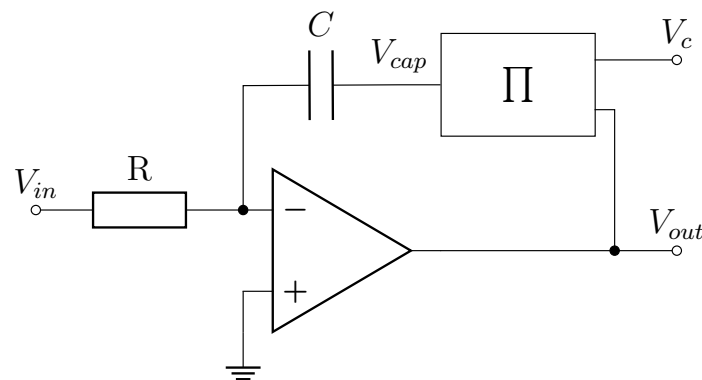


Abbildung 10: Teilschaltung: Spannungsgesteuerter Integrator

Aus diesem Grund werden diese auch Voltage Controlled Integrators genannt (Quelle finden!

was passiert bei hoher  $V_c$  und was bei geringer? kann man den mult als R oder spannungsquelle oder so auffassen?

##### 4.4.1 Grenzfrequenzbestimmung des VFC

<https://chatgpt.com/share/68dbd236-e1bc-800d-8c15-5089ba4511a1>

Kruze Einleitung, warum die Grenzfrequenz wichtig ist.

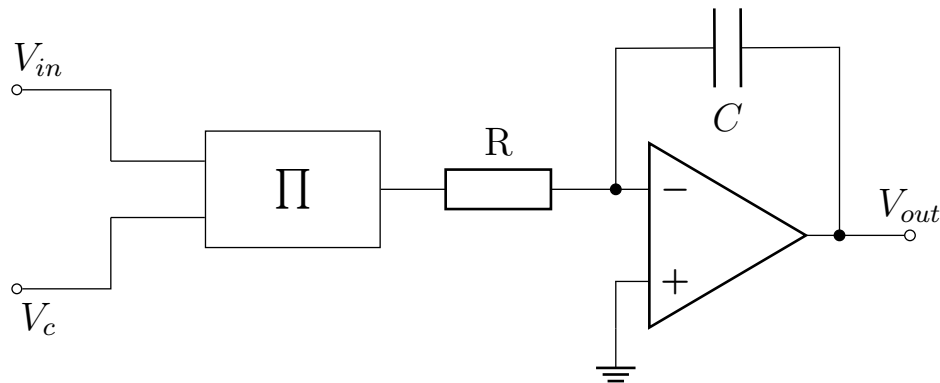


Abbildung 11: Vereinfachter Schaltplan zur Herleitung von  $\omega_0$

Laut Quelle (Video EXP 5) kann die Formel für die Grenzfrequenz anhand dieser vereinfachten Schaltung abgeleitet werden. Die bekannte Formel für den Integrator lautet

$$V_{out} = -\frac{V_i}{sCR} \quad (4)$$

Da  $V_i$  gleich dem Ausgang des Multiplizierers ist ergibt sich für die Multiplizierergleichung

$$V_i = \frac{V_{in} \cdot V_c}{V_r} \quad (5)$$

Wird (5) nun in (4) eingesetzt ergibt sich

$$V_{out} = -\frac{\frac{V_{in} \cdot V_c}{V_r}}{sCR} = -\frac{V_{in} \cdot V_c}{V_r \cdot sRC}$$

Um die Übertragungsfunktion zu erlangen muss nun durch  $V_{in}$  geteilt werden

$$\frac{V_{out}}{V_{in}} = -\frac{V_c}{V_r \cdot sRC} = -\frac{V_c}{V_r} \cdot \frac{1}{sRC}$$

Aus dem Term  $\frac{1}{sRC}$  ergibt sich die Standardform  $\omega_0 = \frac{1}{RC}$  mit einem zusätzlichen Faktor von  $\frac{V_c}{V_r}$  sodass sich die Grenzfrequenz wie folgt ergibt

$$\omega_0 = \frac{V_c}{V_r \cdot RC} \quad (6)$$

wobei

- $\omega_0$  die Durchlassfrequenz des Filters ist,
- $V_c$  die Steuerspannung des VCFs ist,
- $V_r$  der Referenzwert des Multiplizierers ist (laut Datenblatt:  $V_r = 10V$ ),
- $RC$  die Zeitkonstante des Filters beschreibt.

#### 4.4.2 Ermittlung der Grenzfrequenz bei unbekannten Parametern

Bei der Einstellung (Tuning) eines Filters ist das Ziel, möglichst Nahe an der Grenzfrequenz zu liegen. Für das Beispiel eines Bandpasses wird die Grenzfrequenz durch den Peak der Amplitude gekennzeichnet. Da sich die Amplitude an diesem Punkt nicht mit der Frequenz ändert, besitzt diese am Peak hat diese eine Steigung von Null.

Bild BP

Dies ist eine Möglichkeit die Grenzfrequenz zu ermitteln, wird nun jedoch bei einem Tiefpass die Grenzfrequenz gesucht funktioniert diese nicht mehr. Stattdessen liegt die Grenzfrequenz nun bei einem Wert von -3dB. Bei Veränderung der Güte auf einen Wert von  $Q = 5$  sieht man, dass keiner der Vorgestellten ansätze zur Bestimmung der Grenzfrequenz funktioniert.

Bild TP  $Q=1$  und 5, -3 dB Linie einzeichnen.

Ein einfacherer Weg zur Bestimmung der Grenzfrequenz geht über die Phase. Hierbei kann die im ersten Theorieteil hergeleitete Übertragungsfunktion des Bandpasses als Anhaltspunkt genommen werden, um den Phasengang zu ermitteln.

$$\frac{V_2}{V_i} = -\frac{\frac{s}{\omega_0} H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}}$$

Im Allgemeinen zeigt der Zähler wo der Phasenverlauf startet, in diesem Fall beispielsweise bei  $\phi(\omega = 0) = -90^\circ$  durch den Nenner erhält man nun die Phasendrehung in Abhängigkeit der Frequenz.

sollte hier einmal  $W = 0, w = w_0$  und  $w = \text{unendlich}$  ausgerechnet werden?

Bild der Phase und Mag untereinander:

In diesem Bild ist zu erkennen, dass die Phase stets die größte Steigung an der Grenzfrequenz hat. So kann die Grenzfrequenz durch Maximierung der Ableitung der Phase berechnet werden ohne dass die Güte dieses Ergebnis manipulieren kann. Da die Güte auch die Steilheit der Flanken bestimmt ergibt sich zudem eine Abhängigkeit zwischen der Steigung und der Güte, diese sind nämlich proportional zu einander, je größer die Güte desto steiler der Übergang um die Mittenfrequenz. So kann festgehalten werden dass zur Bestimmung der Grenzfrequenz statt eines Magnitude Detektors besser ein Phasendetektor verwendet wird. So sollte man immer die Phase ansehen und nicht die magnitude, da die Phase an der Grenzfrequenz immer am steilsten ist, während nicht immer gewährleistet werden kann, dass die Magnitude dort am höchsten oder -3dB erreicht, da der Gütefaktor dies verzerrt.

was bringt mir das jetzt? Verknüpfung zu meinem Thema

#### 4.5 Einfluss des VCF auf die Filterfrequenz und praktische Parametersteuerung

#### 4.6 Sensitivitätsanalyse von Filter und Detektor

##### 4.6.1 Sensitivität des Phasendetektors

Die Sensitivität des Phasendetektors  $K_{pd}$  kann durch folgende Gleichung beschrieben werden:



$$K_{pd} = \frac{dV_{av}}{d\phi} \left[ \frac{V}{rad} \right]$$

Wobei  $V_{av}$  den durchschnittlichen Spannungswert des Ausgangs  $V_o$  beschreibt. Die Ableitung des Ausgangssignals im Durchschnitt nach der Phasendifferenz gibt an, wie stark sich die Ausgangsspannung bei Änderung der Phasendifferenz verändert. Für  $\phi = 90^\circ$  hat  $V_{av}$  einen Wert von 0 Volt.

**Kann man hier noch irgendwas rechnen? z.B. für eine Bestimmte frequenz? oder ist das immer  $20V/\pi$  wie in der Abbildung weiter oben?**

#### 4.6.2 Sensitivität des VFCs

Bei Ableitung der Gleichung für die Grenzfrequenz (6) nach der Steuerspannung  $V_c$  ist zu erkennen, wie empfindlich die Filterfrequenz auf die anliegende Steuerspannung reagiert.

$$\frac{d\omega_0}{dV_c} = \frac{1}{V_r \cdot RC}$$

Durch einfaches Umstellen der selben Gleichung (6) ergibt sich

$$\frac{\omega_0}{V_c} = \frac{1}{V_r \cdot RC}$$

So ergibt sich ein Gesamtzusammenhang, der die Empfindlichkeit der Filterfrequenz gegenüber der Änderung der Steuerspannung beschreibt.

$$\frac{d\omega_0}{dV_c} = \frac{\omega_0}{V_c} \quad (7)$$

Die Größen der Grenzfrequenz und der Steuerspannung verhalten sich direkt Proportional zu einander. So entspricht die relative Änderung der Frequenz der relativen Änderung der Steuerspannung. Mit anderen Worten: Verdoppelt sich die Steuerspannung verdoppelt sich auch die Grenzfrequenz. (bei linearer Abhängigkeit)

Die Sensitivität des gesamten VFCs lässt sich durch folgende Gleichung beschreiben

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} \quad (8)$$

Hierbei zeigt diese Gleichung, wie stark die Phasendifferenz auf eine Änderung der Steuerspannung reagiert (unter Berücksichtigung der Sensitivität des Filters und des Phasendetektors).

Der hintere Teil der Gleichung wird in (7) beschrieben. Nun muss nur noch  $\frac{d\phi}{d\omega}$  ermittelt werden.

Dafür kann eine Übertragungsfunktion des Filters verwendet werden. Hierbei bietet sich die Tiefpass-Übertragungsfunktion an, da diese einen Phasengang zeigt, der seinen Startwert bei  $0^\circ$  hat.

$$H(s) = \frac{V_{oTP}}{V_i} = \frac{H_0}{1 + \frac{s}{\omega_0 Q} + \frac{s^2}{\omega_0^2}} \quad (9)$$

$$H(s) = H(j\omega_r) = \frac{H_0}{1 + \frac{j\omega_r}{\omega_0 Q} + \frac{(j\omega_r)^2}{\omega_0^2}} = \frac{H_0}{1 - \frac{\omega_r^2}{\omega_0^2} + j \frac{\omega_r}{\omega_0 Q}}$$

Der Phasenwinkel einer Übertragungsfunktion wird berechnet, indem Zähler und Nenner jeweils als komplexe Zahlen betrachtet werden und für beide die Argumente ermittelt werden, also der Winkel ihrer komplexen Werte im Frequenzbereich. Der Phasenwinkel der gesuchten Übertragungsfunktion ergibt sich durch

$$\phi = \arg(\text{Zähler}) - \arg(\text{Nenner}) \quad (10)$$

wobei  $\arg(z)$  der Winkel der komplexen Zahl  $z$  ist. Für diese Übertragungsfunktion ergibt sich also ein  $\phi$  von

$$\phi = -\tan^{-1} \left( \frac{\frac{\omega_r}{\omega_0 Q}}{1 - \left(\frac{\omega_r}{\omega_0}\right)^2} \right) \quad (11)$$

Da der Zähler der Übertragungsfunktion  $0^\circ$  hat fällt dieser aus der Rechnung heraus.

**Hinweis:** im Manual steht im Nenner der tan funktion nur ein  $\omega_0$  ohne quadrat! Zudem fehlt das - Zeichen.

$\omega_r$  ist die Eingangskreisfrequenz. Die gesamte Formel beschreibt die Phasenverschiebung des Filters zum Eingangssignal.

An dieser Stelle könnte nun eine lange rechnung stehen wie man zu diesem Ergebniss kommt. Hier die Kurzfassung

$$\frac{d\phi}{d\omega_0} = -\frac{2Q}{\omega_0} \quad (12)$$

Eingesetzt in die Gleichung (8) ergibt sich daraus die Sensitivität:

$$\frac{d\phi}{dV_c} = \frac{d\phi}{d\omega_0} \cdot \frac{d\omega_0}{dV_c} = -\frac{2Q}{\omega_0} \cdot \frac{\omega_0}{V_c} = -\frac{2Q}{V_c} \quad (13)$$

**schreiben was das genau besagt, damit man das vielleicht später in einer mes-sung validieren kann**

## 4.7 Ausblick auf die praktische Umsetzung / Messmethoden

Detektion der Frequenz wie wollen wir das machen? über fft und Nulldurchgangszähler  
 Wie nun hoffentlich im oberen Teil beschrieben kann ein Selfe-Tuned Filter genau auf die Frequenz des empfangende Signals peilen. Aus diesem Grund dachte ich mir das eine Frequenzbestimmung über dden Microcontroller eine sinnvolle sache wäre, um festzustellen (ohne Bode-Plot und RedPitaya) auf welche Frequenz der Filter gerade eigestellt ist.

Die Umsetzung der Frequenzmessung lässt sich analog oder digital beschreiben. Als analoge Option könnte ein Frequenz-Spannungs-Wandler (F/V-Converter) verwendet werden, der die Frequenz des Eingangssingals in eine proportionale Gleichspannung umwandelt. Diese kann im anschluss über einen ADC am  $\mu\text{C}$  ausgelesen werden. Der große Vorteil hierbei ist, das die Reaktion der Detektion sehr schnell ist, Nachteilig ist, dass das eingangssignal noch Vorverarbeitet werden muss um einem Rechteksignal zu entsprechen. Zudem ist der Dynamikbereich begrenzt , da sehr hohe oder nidirge Frequenzen spezielle anpassungen erfordern. Für eine Umsetzung dieses Verfahrens bräuchte man also viele Externe Komponenten, die einmal installiert zu einschränkungen in der Flexibilität führen, da diese nicht mehr so leicht verändert werden können.

Im Vergleich dazu spricht für den digitalen ansatz, dass deutlich weniger exterene Bauteile von nöten sind und durch die Programmierung des Zählers eine größerer Flexibilität geboten wird. So kann die Frequenz beispielsweise mit einem Nulldurchgangszähler ermittelt werden. Dieser Zählt wie der Name schon sagt, die Anzahl der Nulldurchgänge oder Pulse Pro Sekunde, teilt diese Zahl durch 2, sodass als ergebnis die Frequenz in Hz herauskommt. Der begrenzende Faktor bei dieser Umsetzung ist das die MEssfrequnez auf die Zeitbasis des  $\mu\text{C}$  limitiert ist. Da der  $\mu\text{C}$  Rechteck- bzw Tacktsignale erwartet, müüssen analoge Signale wie Sinus, Dreieck und Sägezahn auch hier vorverarbeitet werden. So kann ein Komparator diese Signale effektiv in saubere Rechteckimpulse umwandeln, sodass auch bei kleineren Pegeln sauber gearbeitet werden kann. Zudem schadet auch hier keine Vorverarbeitung, sodass mit einer Rechteckspannung gerechnet werden kann.

Num bleibt nur noch das Problem, dass immernoch keine Mischsignale aus mehreren Frequenzen erkannt werden können. Für diesen Fall gibt es die FFT ...

Brauche ich das Überhaupt? kommen überhaupt mischsignale auf mein system drauf?  
Wie verhält sich das system wenn mischsignale auf dieses gebracht werden?

## **5 Simulation**

Da alle TEilsysteme im letzten Kapitel schon simuliert wurden soll sich dieses Kapitel der Gesamtsimmultation des Filters witmen.

### **5.1 Frequenzsweep**

Für Phase, warum greifen wir am HP ab

### **5.2 Ermittlung der Grenzfrequenz**

### **5.3 Filterbereich des Filters**

## 6 Schaltungsentwurf/ Design des Systems

zuerst wurde die schaltung ohne ansteuerung für Micocontroller und so auf dem ASLK-PRO Board aufgebaut. dabei fiel auf, dass der Multi laut Datenblatt  $\pm 15V$  versorgungsspannung will. das board selber kann aber nur 10 liefern. Dies fiel besonders am SF Pin des Multis auf, der statt den angesagten 10V lasergetrimmt nur etwa 8.78V ohne weitere verschaltung anliegen hatte. der verwendete Operationsverstärker kann laut datenblatt mehr als 15 V als versorgung ab (genauer bitte) wesshalb der erste Prototyp mit 15V versorgungsspannung geplant wurde.

### 6.1 Design des Schaltplans

### 6.2 Design der Platine

kupferlagenbeschreibung.

### 6.3 Design des Codes

#### 6.3.1 Design der Website

## 7 Aufnahme der Messergebnisse

## 8 Auswertung

## 9 Fazit und Ausblick