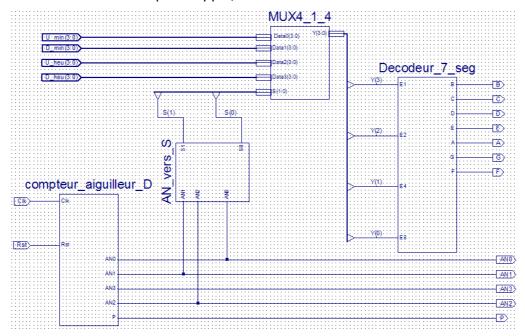
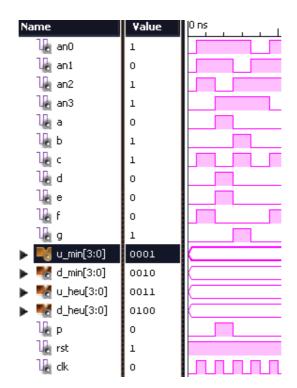
### BE Électronique Numérique, 4ème séance

### Debuggage

On commence par chercher à comprendre pourquoi la dernière simulation de la séance précédente ne donne rien. Juste pour rappel, voici le schéma et le résultat de la simulation :

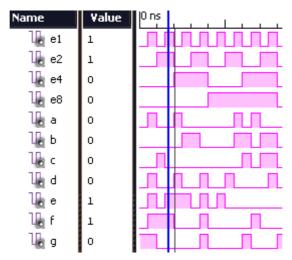




On remarque dans la simulation précédente que la gestion des AN et du point est correcte, donc on ne remet pas en cause la partie « compteur\_aiguilleur\_D ».

En revanche, on voit que l'on demande d'afficher 43.21 (via u\_min, d\_min, u\_heu & d\_heu), et on voit s'afficher 8C42.

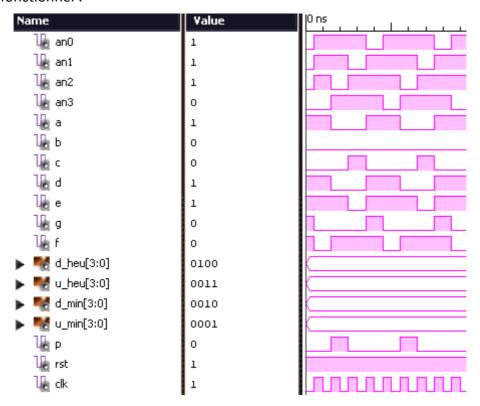
On simule ensuite à nouveau le « Decodeur\_7\_seg », bien que nous l'ayons testé sur la plaquette xilinx et que ça marchait plutôt bien :



Clairement, cette partie fonctionne toujours.

On se rend alors compte que nous avons (encore) inversé MSB & LSB entre le port Y(3:0) et les entrées du décodeur 7 segments.

Après correction, ceci affiche 4231, ce qui est encourageant, mais affiche une erreur dans la partie « AN vers S ». On suppose que c'est encore une inversion LSB <=> MSB. Une dernière simulation, et tout semble fonctionnel :



### Module de Comptage

# Compteur décade avec signal de propagation et autorisation de comptage

Le vecteur de sortie a une dimension de 5bits (4 pour le BCD, et 1 pour le signal de propagation).

E	0000	0001	0010	0011	0100	0101	0110	0111	1000	1001	1010	1011	1100	1101	1110	1111	
S	0001	0010	0011	0100	0101	0110	0111	1000	1001	0000	xxxx	xxxx	xxxx	xxxx	xxxx	xxxx	
P	0	0	0	0	0	0	0	0	0	1	X	X	X	х	X	х	
<u>S1</u>		XX	xx00			xx11	XX	10	<u>S2</u>		xx00	xx01		xx11 xx		x10	
00xx			1			0	1		00xx		0	1		0		1	
01xx			1			0			01xx	0		1		0		1	
11xx			X			X	X		11xx	X		X		X		X	
10xx			1			X	X		10xx		0	0	0			X	
<u>S4</u>		XX	xx00		1 :	xx11	xx10		<u>88</u>		xx00	xx01		xx11		x10	
	00xx		0			1	0	0			0	0 0		0		0	
	01xx		1			0	1		01xx		0	0 0		1	0		
	11xx	2	X			X	X		11xx		X	X		X		X	
	10xx	(	0	0		X	Х	ζ	10xx	,	1	0		X		X	
<u>P</u>				xx00				xx01			xx11			xx10			
00xx				0				0			0			0			
01xx				0			0				0			0			
11xx				X			X				X			X			
	1	0xx		0				1			X			X			

S1 = xxxx xx01 0101 0101 = 0155

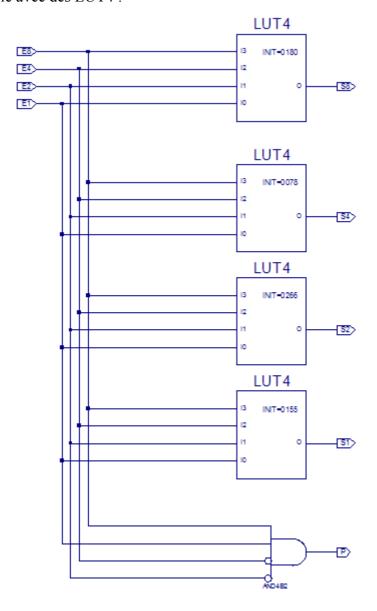
S2 = xxxx xx00 0110 0110 = 0066

S4 = xxxx xx00 0111 1000 = 0078

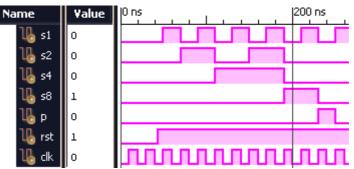
S8 = xxxx xx01 1000 0000 = 0180

 $P = E_8 \bar{E}_4 \bar{E}_2 E_1$ 

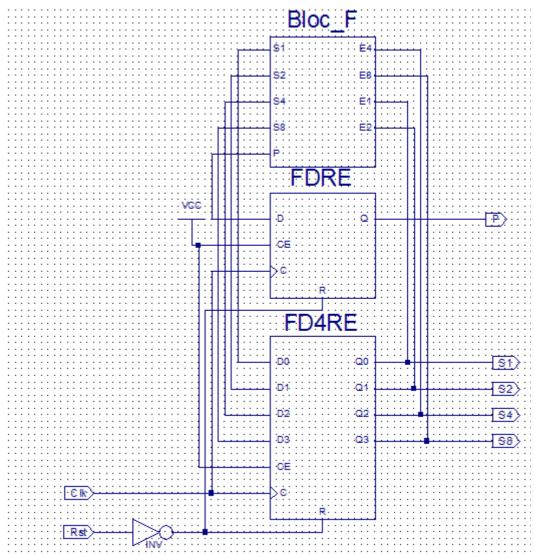
Voici le bloc F câblé avec des LUT4:



Et la simulation:



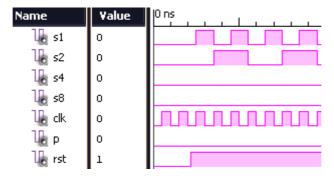
Et la chaîne complete (la simulation provient de cette chaine, mais pour des raisons de place sur la feuille, on a préféré mettre la simulation avant ...):



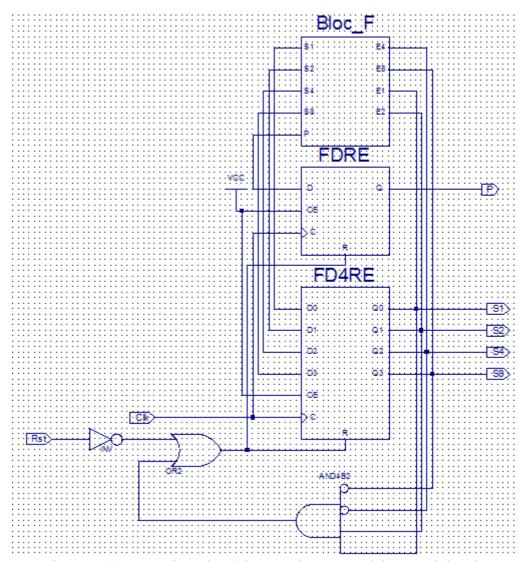
Pour l'instant, CE est toujours à 1, mais dès qu'on le mettra à 0, les bascules D ne changeront plus d'état, et donc le compteur arrêtera de compter.

### Compteur modulo 6 et modulo 3

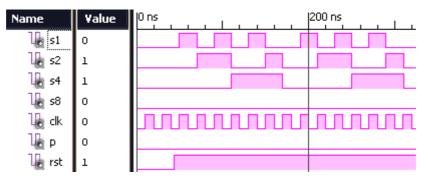
Pour les mêmes raisons que précédemment, voici d'abord la simulation du compteur modulo 3 :



Puis son schéma, sachant que le bloc F n'a pas changé :

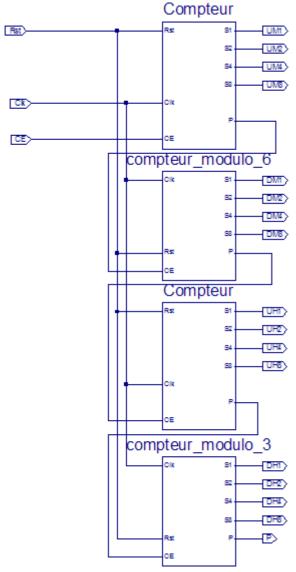


De la même manière, en changeant juste le cablage sur la porte and4b2, on obtient le compteur modulo 6 :

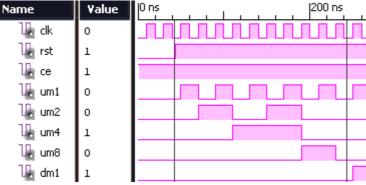


## Chaîne de Comptage

On câble les composants que l'on vient de créer de la manière suivante :



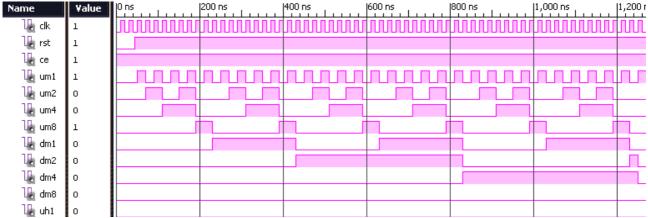
Et on obtient la simulation suivante :



Où l'on remarque que le signal de propagation est en retard d'un temps.

On le modifie donc en  $P = E_8 \bar{E}_4 \bar{E}_2 \bar{E}_1$ 

On obtient alors la simulation suivante :



On voit sur cette image que notre compteur compte de la manière suivante : 0:00, 0:01, ..., 0:09,0:10,0:11,...,0:59,0:60,0:01

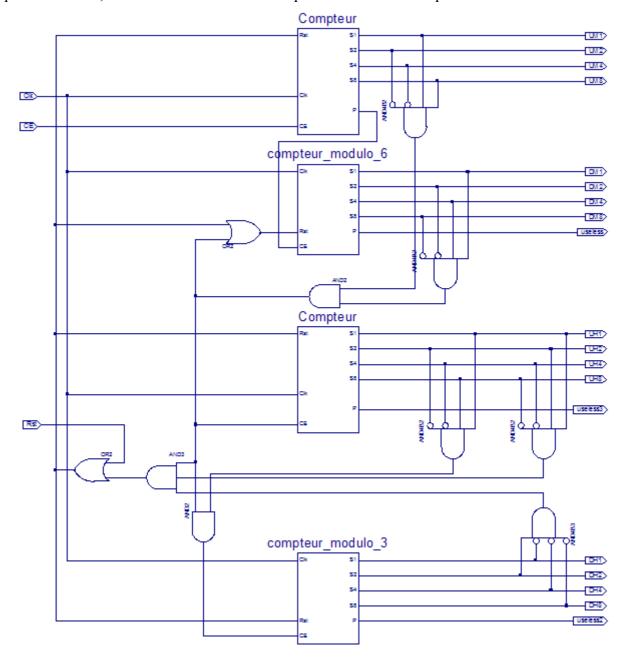
#### Donc deux bugs:

- Il affiche 60 pour les minutes au lien de 00, mais vu la manière dont nous l'avons câblé,
  c'est logique (il faudrait détecter qu'on est à 59 pour lancer le signal de propagation, mais on le fait quand la dizaine des minutes vaut 6)
- l'heure ne s'incrémente pas : c'est parce que nous avons choisi de lancer le signal de propagation quand le digit vaut 9, et pour les heures, il devrait être lancé à 6.

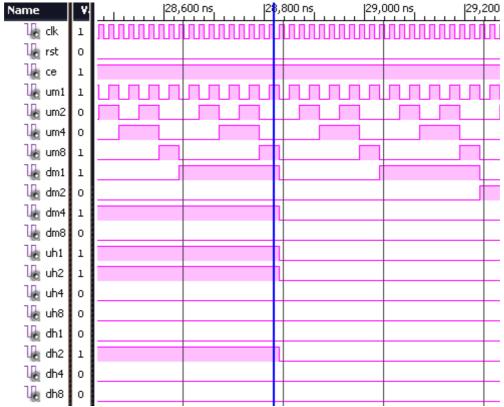
Pour corriger ces bugs, il faut un peu modifier notre schéma de chaîne des compteurs :

- On incrémente D min quand U min est à 9, ça ne change pas
- On incrémente U\_heu quand D\_min = 5 et U\_min = 9, et on reset D\_min à ce moment là
- On incrémente D heu quand U heu est à 9, D min à 5 et U min à 9
- On reset tout quand D heu est à 2, U heu à 3, D min à 5 et U min à 9
- On avait pris comme convention que le reset était actif sur niveau bas, et il serait plus simple pour ces calculs de le prendre actif sur niveau haut, donc on supprime les portes non qui étaient cablées en entrée sur les resets

Après correction, on obtient le schéma suivant pour la chaîne de compteurs :



Ce qui nous donne une simulation qui semble correcte : Voici un extrait du passage de 23:59 à 00:00 :



Et une autre du passage de 09:59 à 10:00 :

