#### **Core Tasks:**

#### 1. Read Input:

- Read chunks of data (4 chunks, each with 4 decimal numbers) from a shift register.
  - Store the outputs for final verification.
    - 2. Verification Signal:
  - Generate a signal indicating whether the card number is valid or invalid.
    - 3. Extra Feature (Optional):
  - Handle a transaction price and check if the account balance is sufficient for the transaction.

#### **Deliverables:**

- VHDL code (including test benches).
- **Simulation results** (e.g., waveforms from a tool like ModelSim or GTKWave).
  - **Documentation**, which includes:
  - Design document (module details).
    - · Testing report.
      - User guide.

## تحليل نيازمندي ها .1

ابتدا دقیقاً بفهمید که پروژه از شما چه میخواهد:

- :داده ورودی
- .هر کدام شامل ۴ رقم دهدهی ،(chunk) چانک ۴
  - خروجي:
  - . تأیید کارت (درست یا نادرست)
    - .نتیجه تراکنش (ویژگی اضافی)
- برای طراحی استفاده می شود VHDL ایزار ها: از زبان •

# طراحي اوليه .2

- بلوک دیاگرام: یک دیاگرام بلوکی بکشید که ارتباطات بین ماژولها (مانند خواندن داده، اعتبارسنجی و تولید . خروجی) را نشان دهد
  - :تقسیم به ماژولها: پروژه را به بخشهای کوچکتر تقسیم کنید
    - .بخواند shift-register ماژول ورودی: داده را از
  - 2. مثل الگوريتم) **ماژول اعتبارسنجي:** الگوريتمي براي اعتبارسنجي كارت.
  - .ماژول خروجی: سیگنال های "درست/نادرست" یا "قبول/رد" تراکنش را تولید کند .3

## 3. كا VHDL

### 1. Architecture: و Entity ايجاد

- Entity: يورتهای ورودی و خروجی را تعریف کنید.
  - Architecture: منطق داخلی را پیاده سازی کنید.
- یا لینک داده شده در فایل Luhn مثل الگوریتم) از فرمول مشخص شده :**Validation Formula پیادهسازی** .2 .استفاده کنید (پروژه

## : پیادهسازی تراکنش (ویژگی اضافی)

- در یک سیگنال ذخیره کنید hard-code موجودی را به صورت •
- .اگر قیمت تراکنش از موجودی کمتر باشد، تراکنش قبول شود

## تست و شبیهسازی .4

## 1. نوشتن Testbench:

- بنویسید تا رفتار ماژول ها را بررسی کنید VHDL یک تستبنچ
- .ورودی های مختلفی را تست کنید (چند کارت معتبر و نامعتبر)

### اجرای شبیهسازی 2.

. استفاده کنید تا موجهای خروجی را مشاهده کنید GTKWave یا ModelSim از ابزارهایی مثل

### مستندسازی .5

## :طراحی

- توضیحات درباره هر ماژول و نحوه ارتباط آنها
  - :تستما
- نتایج تستها و توضیح اینکه چرا کارت معتبر/نامعتبر است
  - زاهنمای کاربر •
  - نحوه استفاده از پروژه برای استاد.

# ابزارها و منابع مورد نیاز

- VHDL IDE: از نرم افزاری مثل VSCode یا VSCode از نرم افزاری مثل
  - **GTKWave**: برای مشاهده نتایج شبیه سازی.
  - اگر نیاز به جزئیات بیشتر دارید :Luhn منابع الگوریتم