# תרגיל בית 4#: זכרון SRAM ומטאסטביליות

הגשה: עד 6.5.2000 בשעה 12:00

נא לנמק את התשובות כדי לקבל את מלוא הנקודות! בהצלחה!!

## שאלה 1

נתון SRAM מסוג -HM6116/P-2 מאילו קווי בקרה מושפע מעבר למצב של SRAM? נתון לנמק ולספק זמני מעבר כתלות בקווי בקרה אלה.

#### שאלה 2

נתון מעגל שמטרתו לבדוק עבור בית השוכן בכתובת מסוימת בזכרון סטטי מסוג HM6116/P-2 מחון מעגל שמטרתו לבדוק עבור בית השוכן בכתובת מסוימת (ראו ציור).

: נתונים

$$T_{hold}(latch) = 0ns; t_{pd}(latch) = 20ns; t_{pd}(nand8) = 30ns$$
  
 $t_{cd}(latch) = t_{cd}(nand8) = 0ns$ 

להלן מספר סעיפים, בכל אחד מהם ישנו תיאור שלבי תהליך קריאת בית מהזיכרון ודגימת תוצאת הבדיקה ביציאה על הקו ZEROS\_EXIST . עליכם לקבוע את חוקיות התהליך בכל אחד מהסעיפים. נא לנמק בקצרה!

.G=0 ,  $\overline{OE}$  =1 , $\overline{WE}$  =0 , $\overline{CS}$  =0 , $\overline{Address}$  א. (I) בזמן  $\overline{E}$  מציבים כתובת בכניסות

. 
$$\overline{OE} = 0$$
 t=30ns בזמן (II)

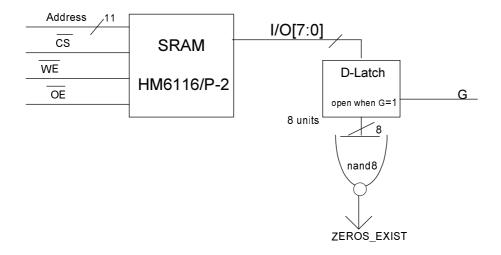
$$.G=1$$
 t=80ns בזמן (III)

$$.G=0$$
 t=110ns בזמן (IV)

.ZEROS EXIST דוגמים את הקו t=200ns בזמן (V)

### האם הערך שיידגם יהיה נכון?

- . (כל השאר אותו דבר).  $\overline{WE}=0$  במקום  $\overline{WE}=1$  (I) בשלב אי, אך בשלב בסעיף אי, אך בשלב
  - ג. כמו בסעיף בי, ובשלב (IV) t=180ns.
  - ד. לפי מאורעות סעיף גי, מתי ניתן להציב כתובת חדשה ל-SRAM!



## שאלה 3 (מטאסטביליות)

במערכת סינכרונית (עם שעון יחיד) עלול להווצר לכסון (skew) באותות במערכת, בגלל זמן המעבר של האותות והשעון בקווי החיבור בין האלמנטים הלוגיים.

הסבירו מתי הלכסון עלול לגרום למטאסטביליות במערכת.

הנחיה: בדקו מסלולי השעון והאותות הלוגיים.