

**מעגליים משולבים ומבוא ל-ISO
עבודה מס' 1
סימולציות בסיסיות, היכרות עם הכלים ובניות מהפכ**

ניר קוה 205711922

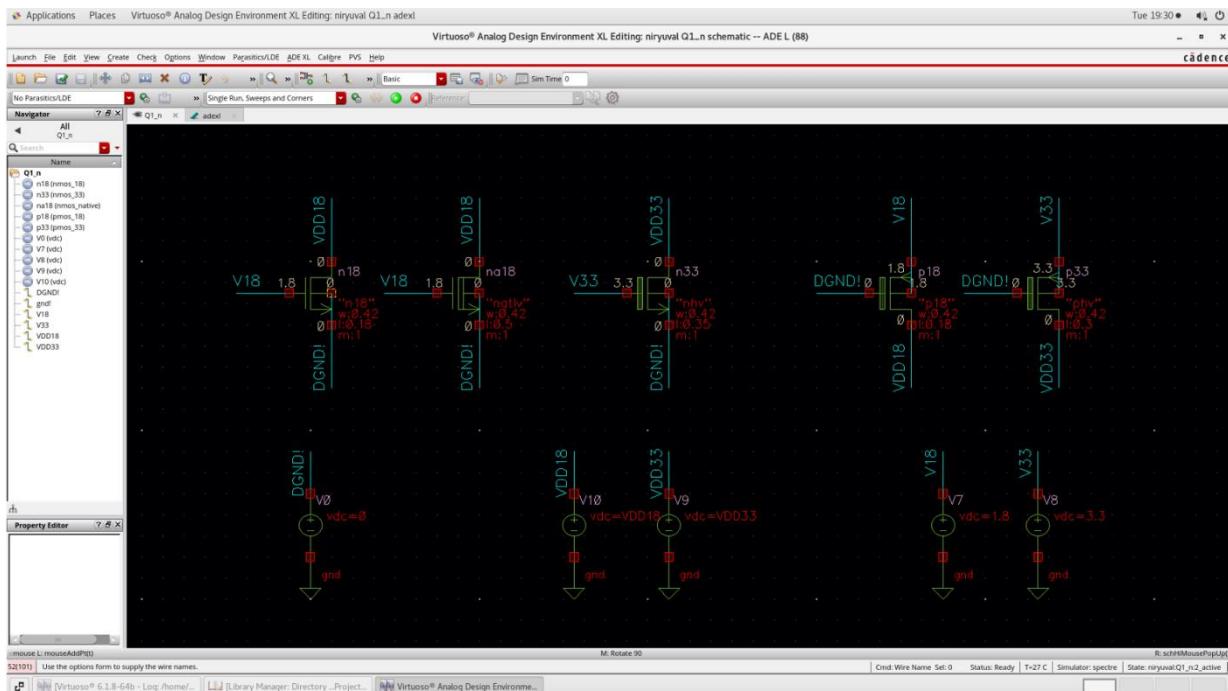
יובל טנאי 313361602

מספר קבוצה: 49

תאריך הגשה: 28/4/2022

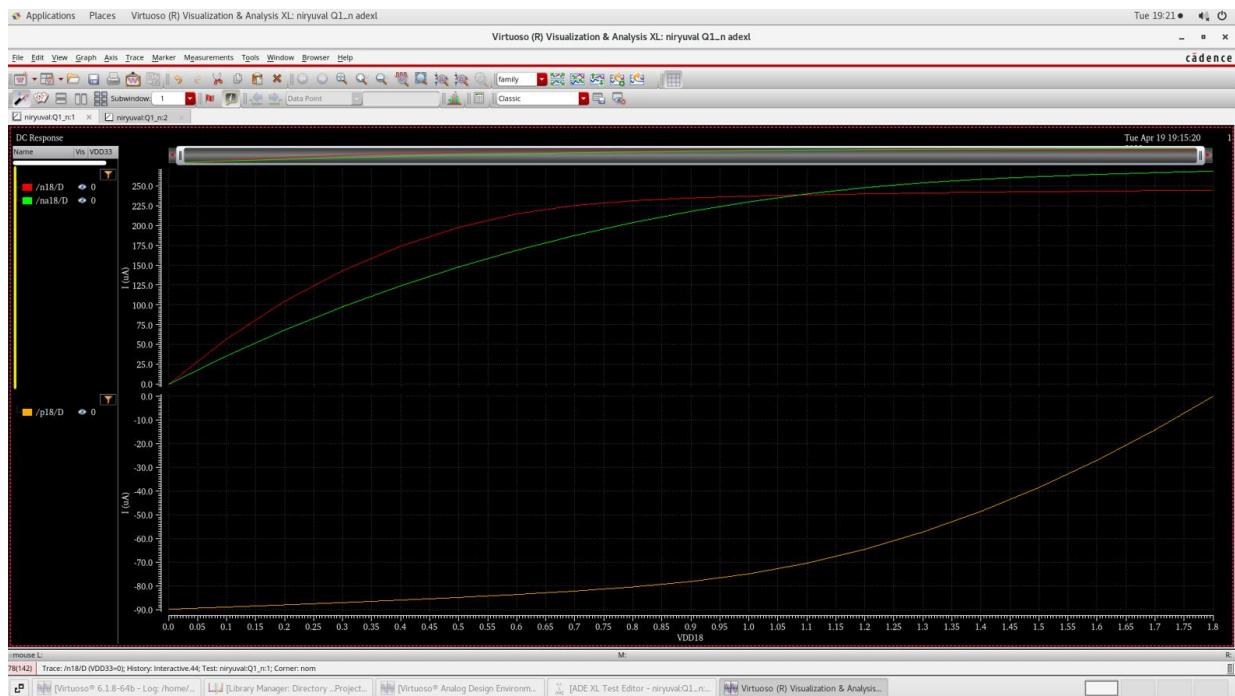
חלק א' – הכנת התקנים

(1) א. ח'יברנו את הטרנזיסטורים המבוקשים כנדרש:

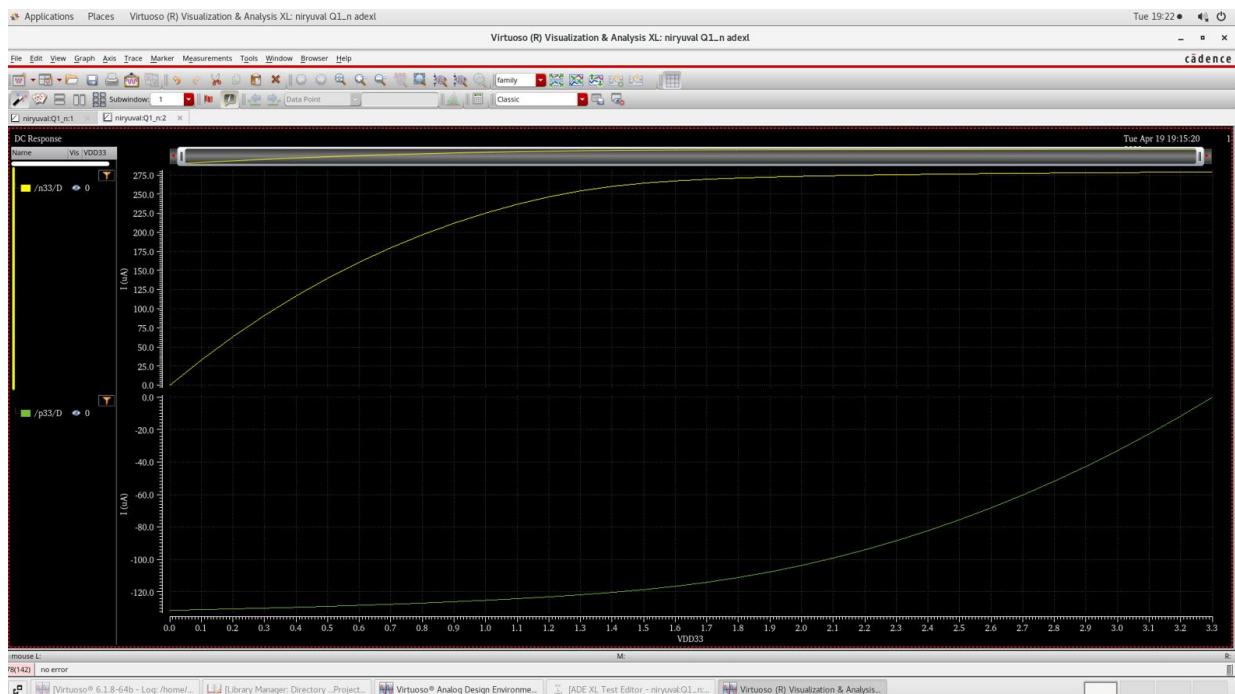


בנייה את הסכימה המצורפת עם העקרונות הבאים: עבור NMOS ו-PMOS ידוע כי רג'ל S היא הרג'ל עם החז. לכן, ב-SNMOS היא מחוברת למתח הנמוך – אדמה, וב-PMOS – למתח הגובה – VDD, בהתאם למתichen איטם הטרנזיסטור נועד לעבוד כמתואר בתחילת השאלה. רג'ל B מחוברת לרג'ל S. מכאן שעבור NMOS מתח השער הוא המתח הגובה ועבור PMOS השער מחוברת לאדמה, זאת על מנת ליצור מתח $VGS = VDD - V$ GS | Cndrs. רג'ל D מחוברת למתח משתנה בין האדמה למתח הגובה כדי ליצור DC SWEEP על מתח VDS כנדרש בשאלת.

גרף הזרם כפונקציה של מתח VDS שקיבלנו עבור הטרנזיסטורים שעובדים עם מתח 1.8V
(zmos_18_native באדום, pmos_18_native בירוק):



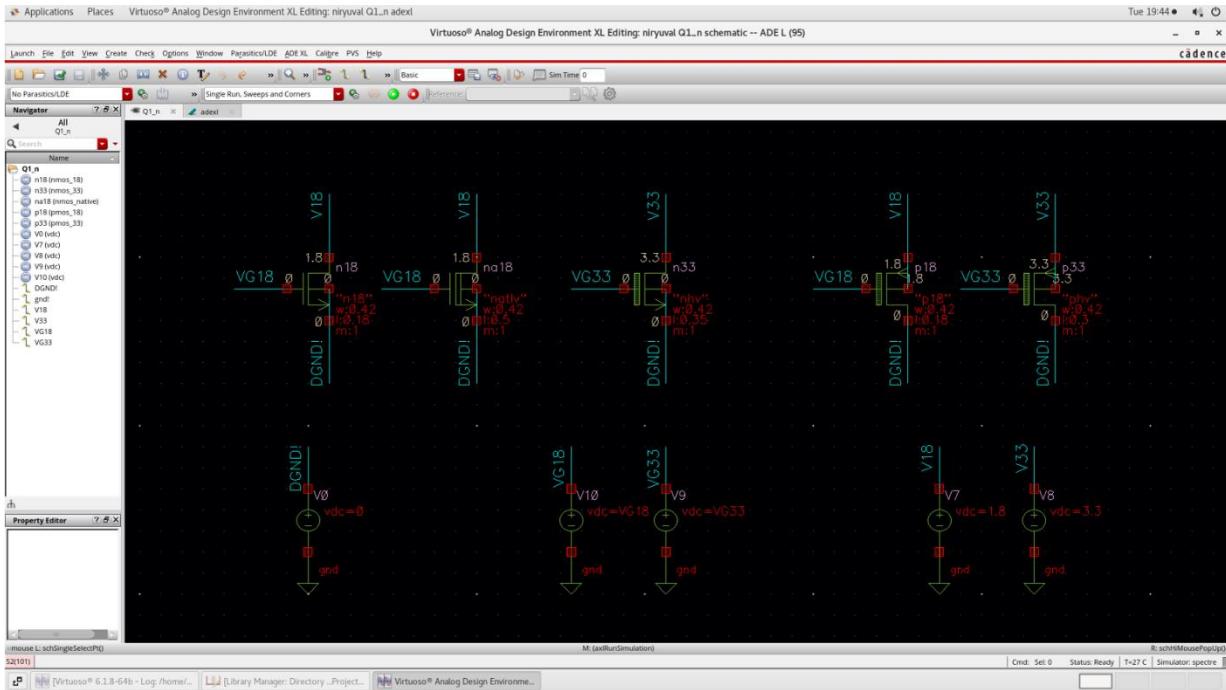
גרף הזרם כפונקציה של מתח VDS שקיבלנו עבור הטרנזיסטורים שעובדים עם מתח 3.3V
(zmos_33_native בירוק, pmos_33_native באדום):



בשני המקרים קיבלנו את הגרף לו ציפינו – עבור NMOS הגרף המוכר של שינוי מתח VDS בו מקבלים את האזור הלינארי (עבור מתח VDS נמוכים) ואת אזור הרויה (עבור מתח�� VDS גבוהים) כאשר DS משתנה מ-0 עד VDD, ועבור PMOS הגרף הפוך ביחס ל-NMOS מכיוון שכווני הזרמים מנוגדים, ובנוסף, הגדרנו את השינוי במתח VDS הפוך לשינוי ב-NMOS – מ-0 ל-VDD.

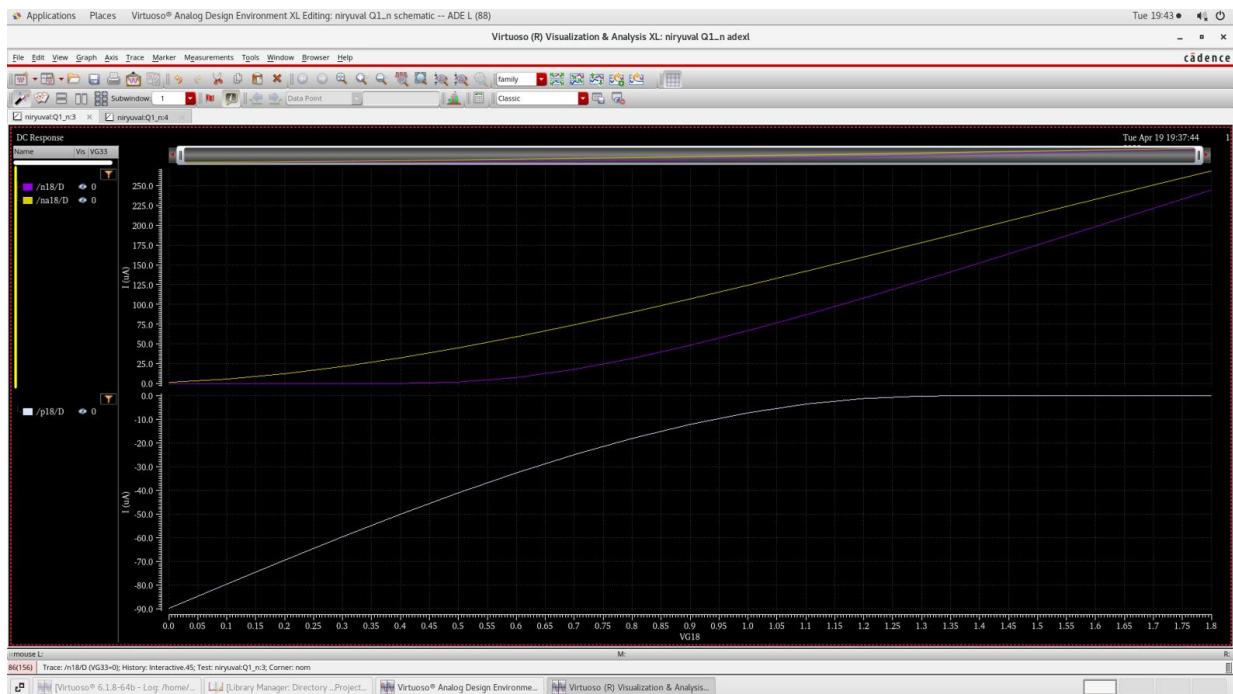
כמובן שערכי הזרמים שונים בין הטרנזיסטורים שעובדים עם $V = 1.8$ לבין $V = 3.3$ אך צורת הגרפים דומה.

ב. כתע, שינו את הסכימה של הטרנזיסטורים כך:



רגלי S ו-B מחוברות כמקודם. רגל D מחוברת למתח המנוגד למתח ברגל S על מנת ליצור מתח $V_{DS} = V_{DD}$. רגל G מחוברת למתח המשטנה בין 0 ל-VDD בהתאם למתח איתנו הטרנזיסטור מיועד לעבוד על מנת ליצור DC SWEEP על מתח VGS כנדרש.

גרף הזרם כפונקציה של מתח VGS שקיבלונו עבור הטרנזיסטורים שעובדים עם מתח 1.8V
(mosfet נטורי, native mosfet בצד שמאל בבלב):



גרף הזרם כפונקציה של מתח VGS שקיבלונו עבור הטרנזיסטורים שעובדים עם מתח 3.3V
(mosfet אדום, red mosfet בירוק):



גם כאן, קיבלנו את הגрафים להם ציפינו. עבור 33/18_sosoch הזרמים נמוכים מאוד לפני מתח הסף (זרמי זליגה) ואחריו עולים בצורה לינארית. גם כאן הזרם עבור 18/33_sosok מנוגד ל-SMOSNN וככל שמתה השער עולה כך יורד מתח VGS וכאן הגраф הפוך – במתה נמוך ביציר X הגраф עולה לינארית ובמתה גבוהה ביציר X הגраф בערך קבוע ונמוך בערכו המוחלט (זרמי זליגה). עבור 33/18_sosoch מתח הסף שלילי ולכן כבר במתה 0 הגраф עולה לינארית. גם בסימולציה זו ערכי הזרמים שונים בין הטרנזיסטורים אך צורת הגرافים דומה.

ג. ביצענו הערכאות למתה הסף על בסיס הגрафים שקיבלו בסעיף ב': בכל סוג הטרנזיסטורים מחשבים את VGS כאשר הזרם מתחליל להשתנות בצורה ממשמעותית כלפי מעלה (עבור PMOS – בערך מוחלט).

הערכאות:

nmos_18: 0.5v

pmos_18: -0.5v

nmos_33: 0.7v

pmos_33: -0.7v

עבור 33/18_sosoch ניתן להעיר כי מתח הסף שלילי ונמוך מאוד מכיוון שכבר במתה 0 הזרם עולה בצורה ממשמעותית.

(2) א. זרמי הזרילה בנקודות העבודה:



ב. סדר גודל של זרמי הזרילה: עבור n_{pmos_33} עברו $380fA$, עבור n_{pmos_18} עברו $1.5uA$, עבור n_{mos_native} ועבור i_{off} הינו של הטרנזיסטורים:

i_{off} הוא זרם הרויה אותו הוצאנו מהגרפים בסעיף 1.

lon:

nmos_18: 245u
nmos_native: 265u
nmos_33: 275u
pmos_18: -90u
pmos_33: -130u

lon/off:

nmos_18: 136M
nmos_native: 165
nmos_33: 721M
pmos_18: 69M
pmos_33: 341M

יחס זה מצביע על אי-יכולת הטרנזיסטור – ככל שהיחס גדול יותר כך הוא יותר יכולתי ועבור מהר יותר ממצב cut-off למסוב חוויה.

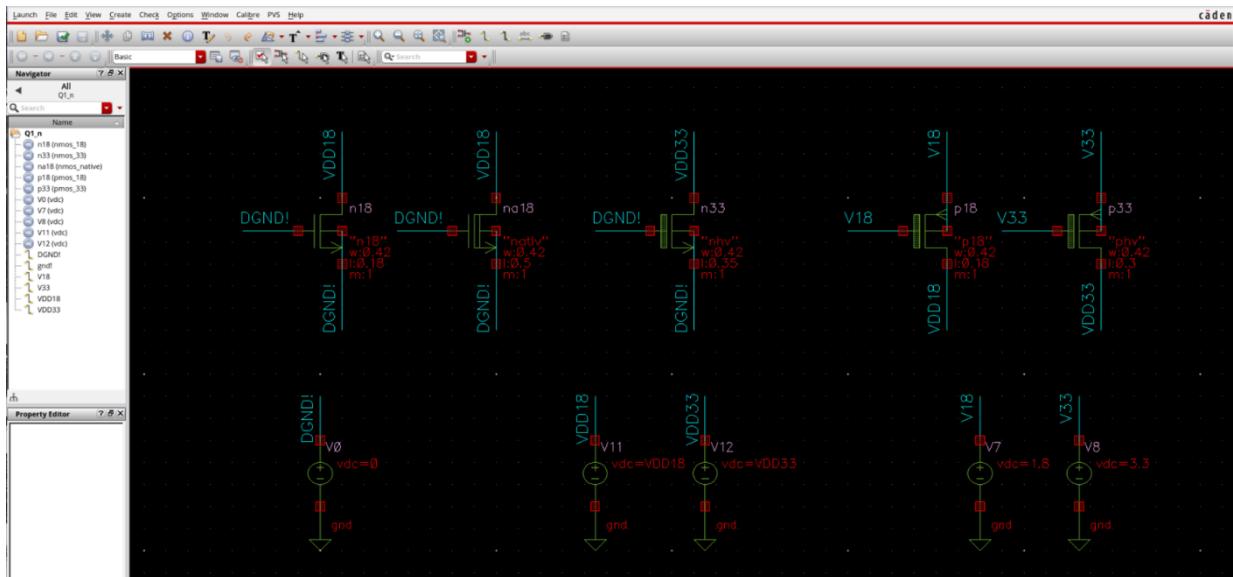
ג. slope subthreshold הוא שיפוע הגраф באזורי שמתוח הסוף, لكن חישבנו את שיפוע הגראפים בסעיף 1 באזור של מתח הסוף שהערכנו בסעיף 1. החישוב התבצע ע"י מדידת נקודות:

nmos_18: (460mV, 993nA) (470mV, 1.2uA)
nmos_native: (0mV, 1.6uA) (10mV, 1.9uA)
nmos_33: (560mV, 105nA) (660mV, 642nA)
pmos_18: (1.2V, -1.22uA) (1.3V, -245nA)
pmos_33: (2.75V, -30.3nA) (2.65V, -173nA)

ולאחר מכן חישבנו את השיפוע:

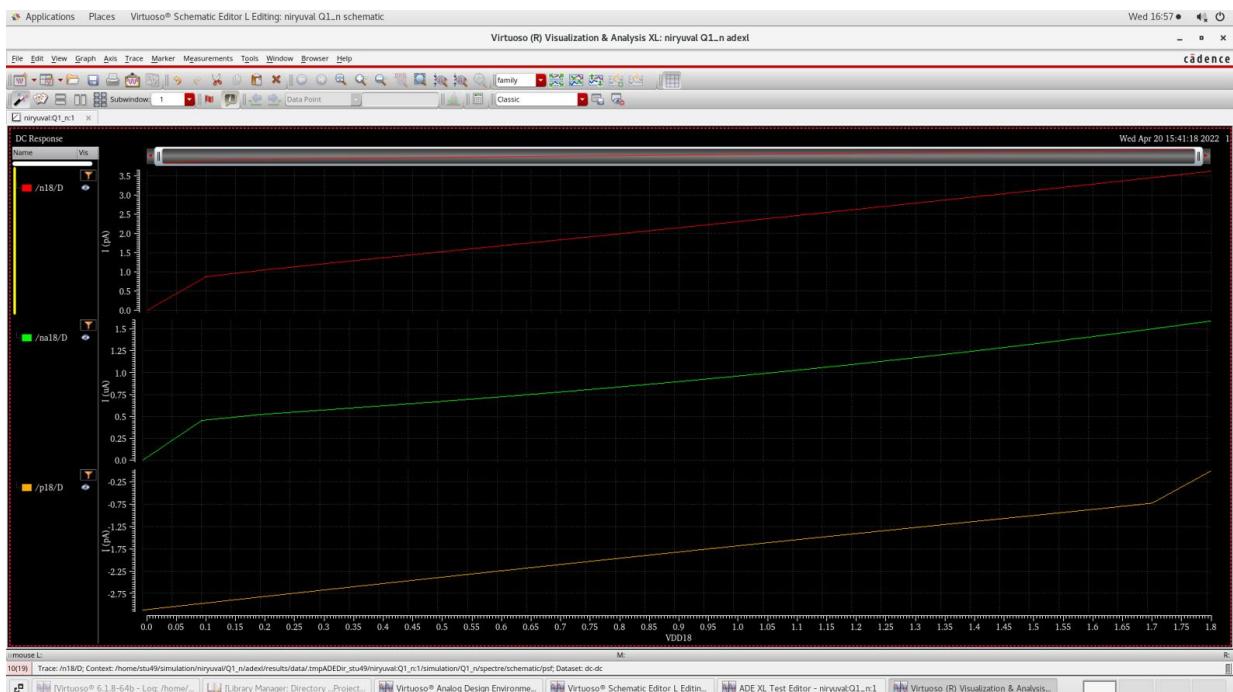
nmos_18: 20u
nmos_native: 30u
nmos_33: 5u
pmos_18: 9.75u
pmos_33: 1.5u

ד. שינו את הסכימה כנדרש:



מתוך השער קבוע ושווי למתח ב-S על מנת ליצור $VGS=0$ מתחה מ-0 למתח הגבואה בהתאם לטרנזיסטור.

גרף הזרם כפונקציה של מתח DS (כאשר $VGS=0$) שקיבלונו עבור הטרנזיסטורים שעובדים עם מתח 1.8V mosfet native (באדום, mos_18) 1.8mosk בירוק, mos_18_native :



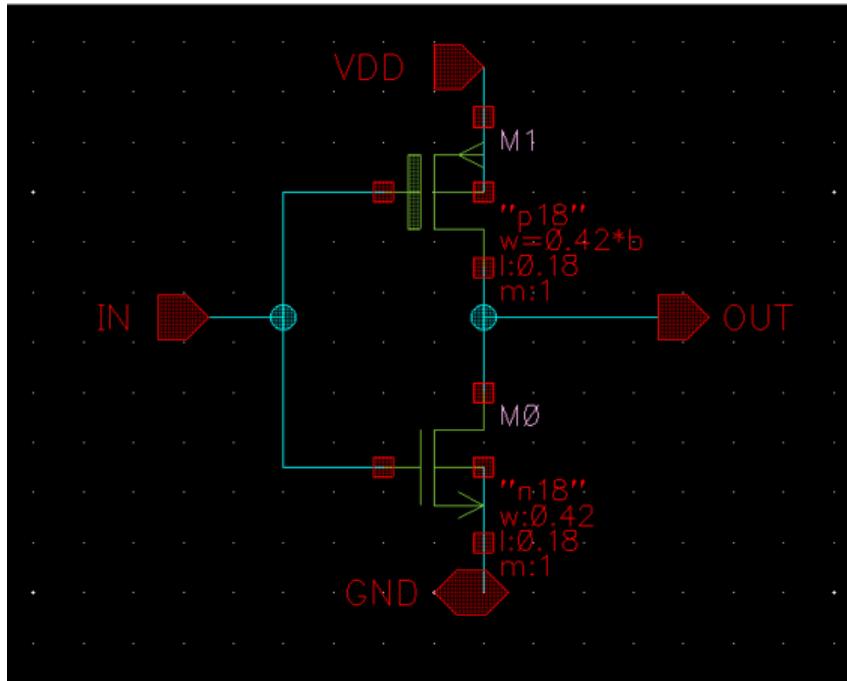
גרף הזרם כפונקציה של מתח VDS (כאשר $VGS=0$) שקיבלנו עבור הטרנזיסטורים שעובדים עם מתח $3.3V$ באודום, $nmos_33$ ו- $pmos_33$ 3.3.3 בירוק:



לפי הגרפים שקיבלנו רואים כי כאשר $VGS=0$ ומאגדים את מתח VDS (עבור PM הגדלת המתח ברגל D פירושה הקטנת מתח VDS, כלומר הפוך NMOS) מקבלים עלייה בזרם הזרילגה. תופעה זו מתרכשת מכיוון שמחסום הפוטנציאלי בין המקור לשפר קטן, ולמרות שאין תעלת Ci עובדים מתחת למתח הסף, נשאי המטען עוברים לשפר ויוצרים זרם שגדל עם הגדלת המתח. הקטנת מחסום הפוטנציאלי מקטינה את מתח הסף וזהו תופעת DIBL.

חלק ב' – בניית מהפנ

1.1 בניית מהפנ עם הרכיבים שלמדו בתרגול: nmos_18, pmos_18, pmos



את בטא מצאנו ע"י הריצת סוויפ על מתח הכניסה (SWEEP-DC), תוך כדי שינוי הפרמטר של ההיחס בין רוחב תעלת ה N לרוחב תעלת ה N (הכפלנו את רוחב התעלת המוקורי בפרמטר δ). תחילת הרצינו אותו בין 2 ל-4 בקפיצות של 0.2 וע"פ הגраф (חיפשנו את הגраф שהכי קרוב לחיתוך עם הנקודה זיהינו כי הוא נעה בין 3.6 ל-3.8. כך הגדלו רוחוציות חיפוש עד החיפוש מ-3.7 ועד 3.8 (זיהינו כי הוא נעה בין 3.6 ל-3.8). בקפיצות של 0.01:

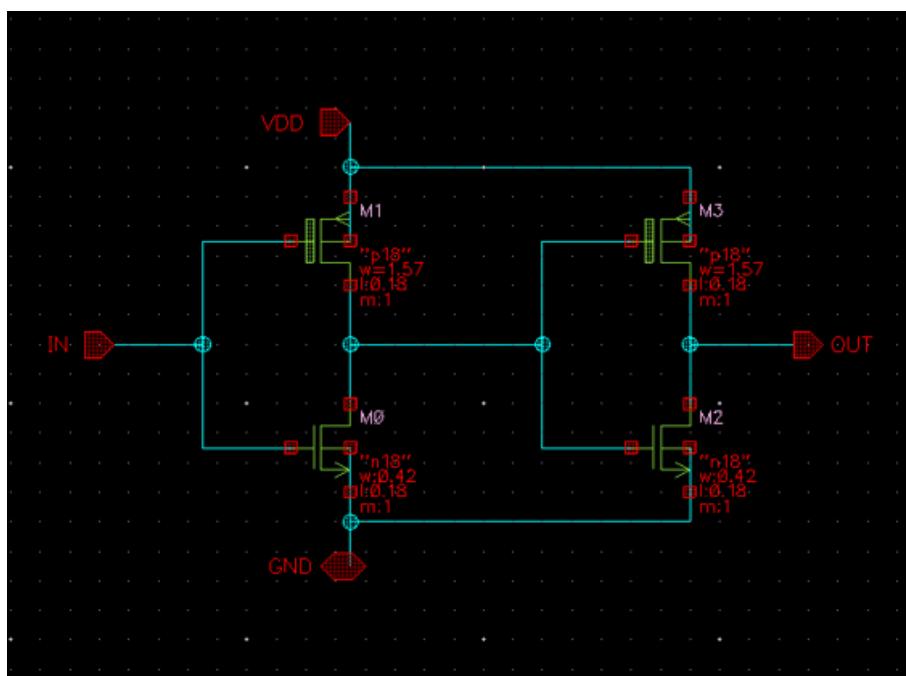


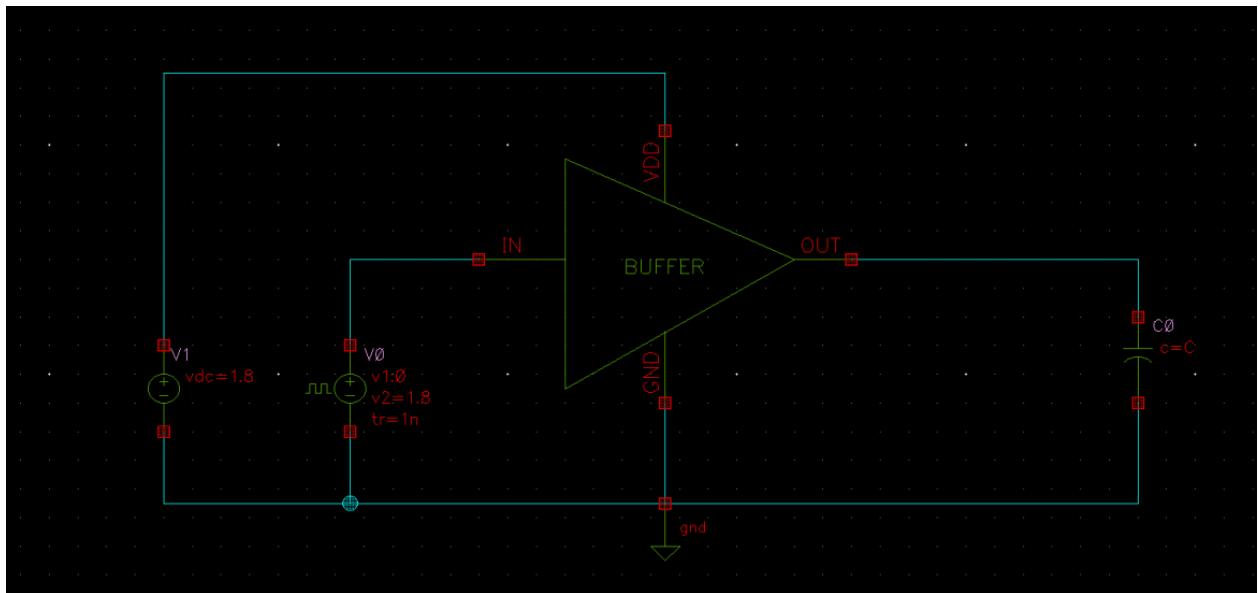
ZOOM IN



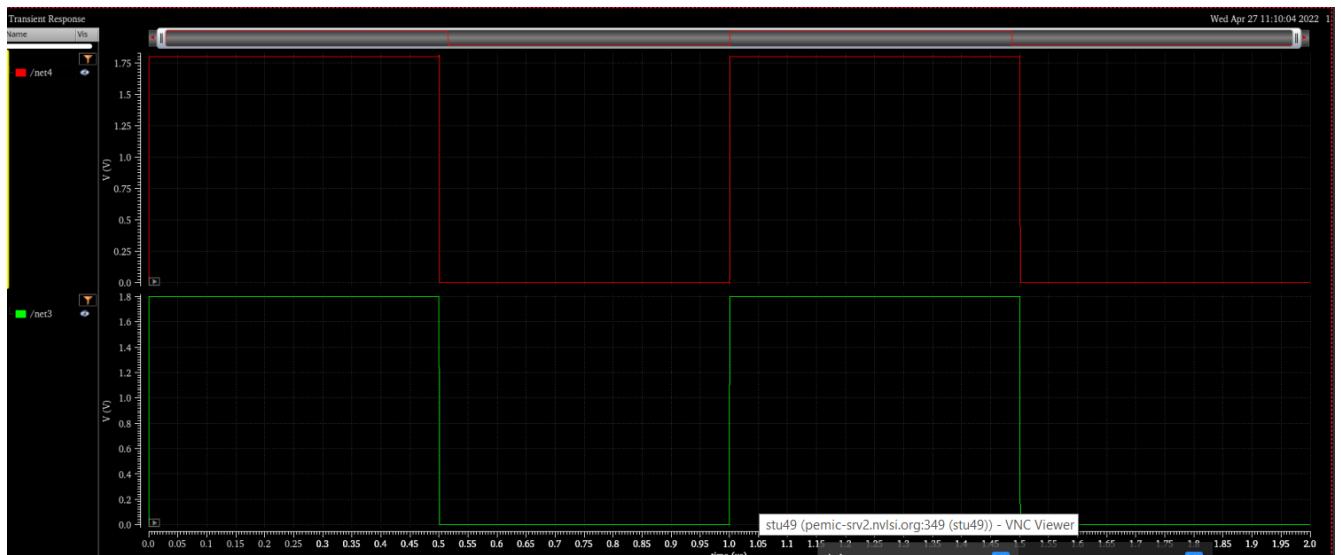
כמו שנראה בגרף הנקודה המתבקשת נמצאת בין הגרף הצעבב לאגרף התכליות, ובגלל שבחרנו בדיק של שתי ספירות אחרי הנקודה, לא עליינו יותר ברזולוציה, ובחרנו בגרף הצעבב כי הוא יותר קרוב לנקודה - בטא= 3.74

1.2 בניתו באפר ע"י שרשור שני מהpecificים של סעיף קודם. הכפלנו את רוחב תעלת ה C בבטא שמצוינו, דהינו $\text{W} = 1.57$



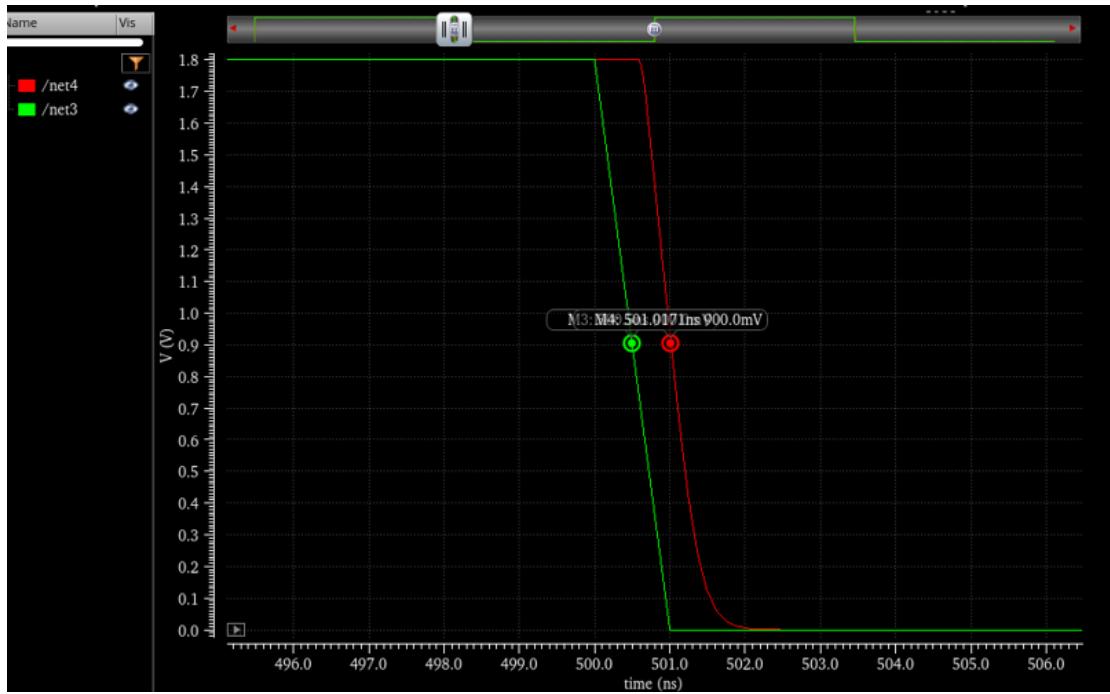


הרצינו סימולציה TRAN שמננו בסימולטור f=100f c=100nf כנדרש:

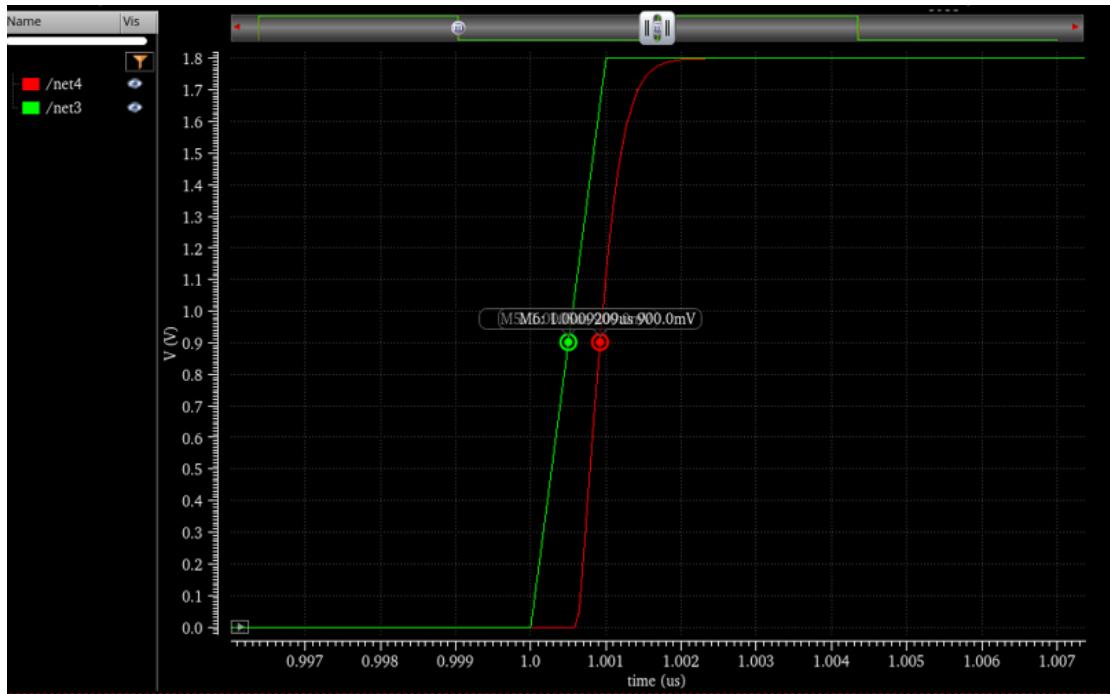


1.3 מדדנו TPD ע"י מיציאת TPLH ו- TPHL ומיצוע בינם. מצאנו אותם על ידי מיציאת נקודות המוצע בעיליה ובירידה של שני הגרפים, וחישור הזמן ביניהם (קורдинטות הא).

$T_{PHL}=0.517\text{ns}$



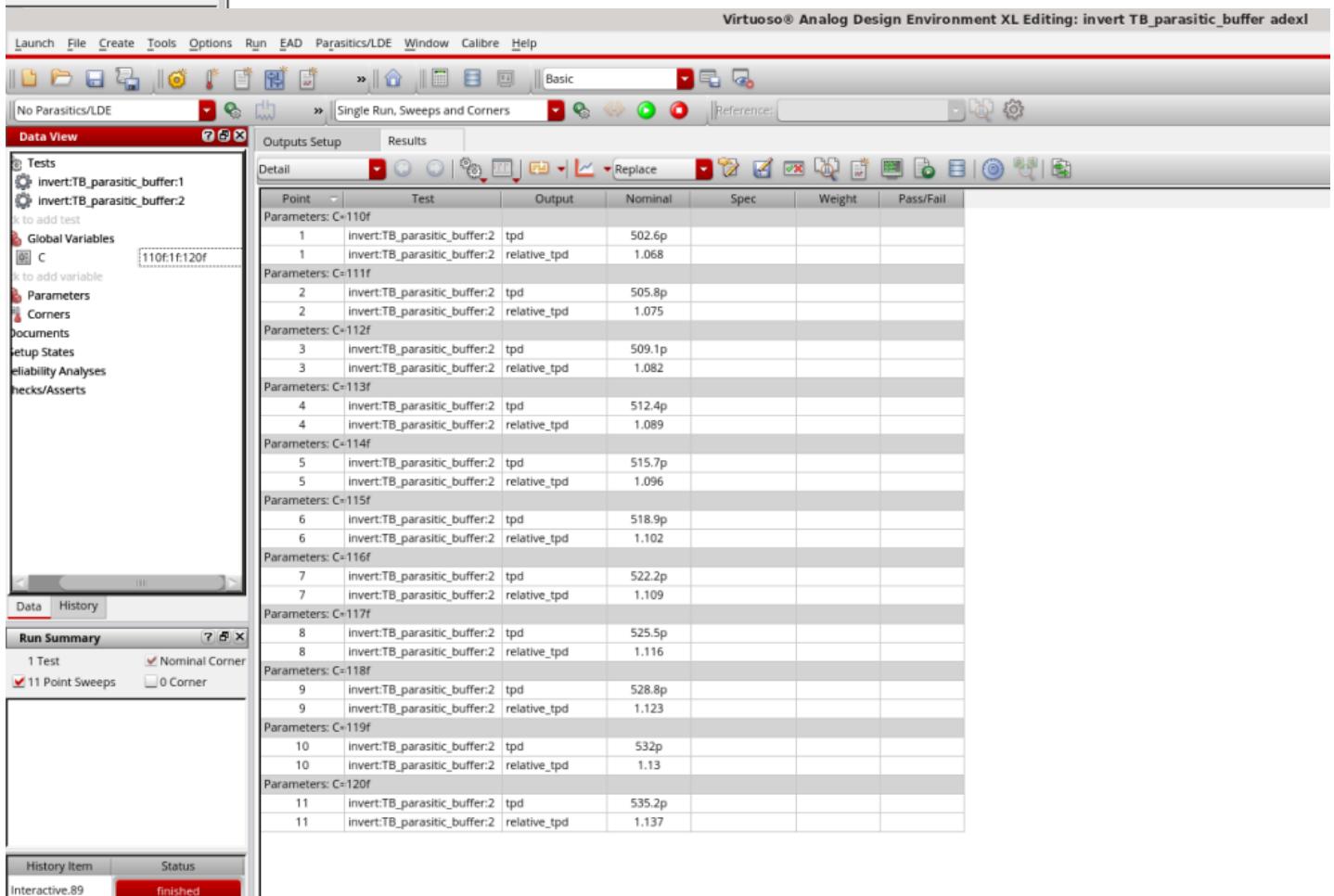
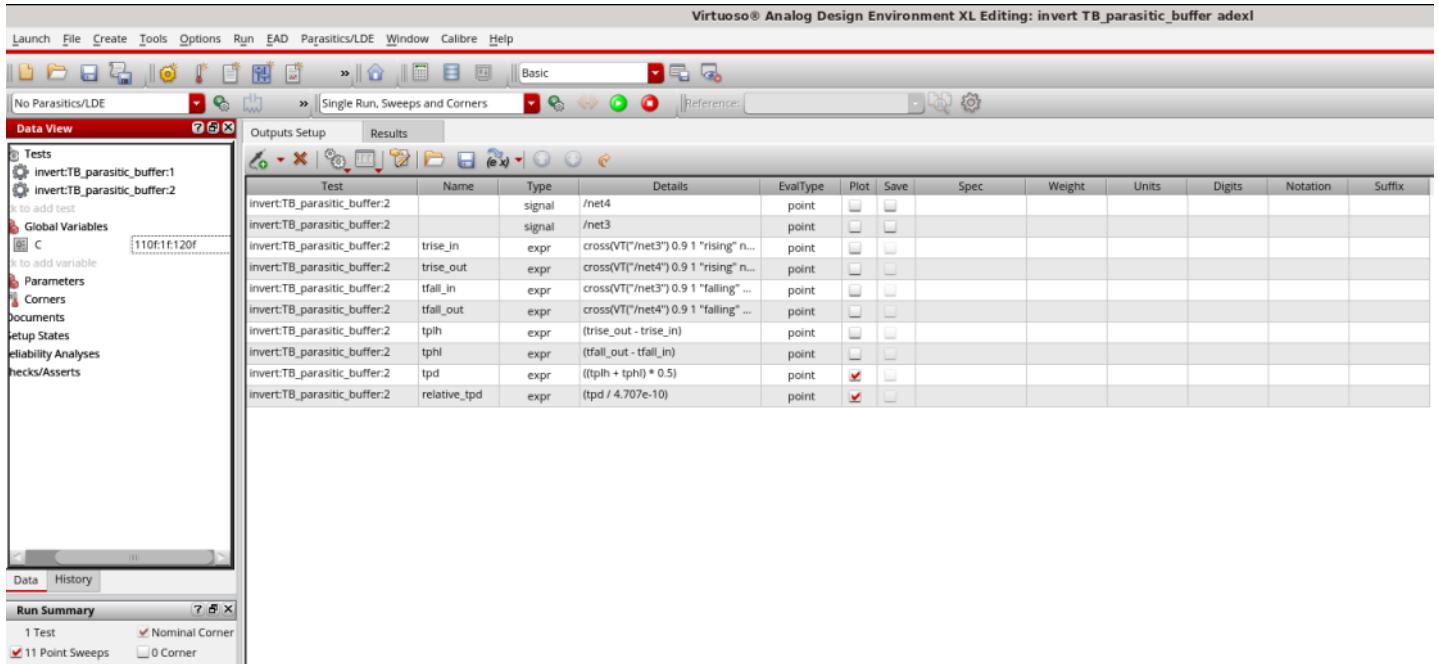
$T_{PLH}=0.42\text{ns}$



TPD = המוצע שליהם – 0.4685ns

לאחר מכן, בעזרת המחשבון, עשינו חיפוש בטוח בין 100f ל 1f בקפיצות של 100f וחסנו מתי היחס בין הTPD של הקיבולים האחרים, לבין הTPD של סעיף קודם הוא 1.1, ועלינו בرهולוצית החיפוש. (במחשבון יצא לנו תוצאה מעט מעוגלת לחישוב הגрафי – $\text{TPD} = 0.47\text{ns}$:)

במחשבון השתמשנו בקורס כדי לחשב את הפרשי זמני העליה והירידה של המוצא מהכנסה. ודרך ה-ADXL הוספנו עוד ביטויים, כשלבסוף הוסףנו TPD והוא TPD לאח 0.47ns .



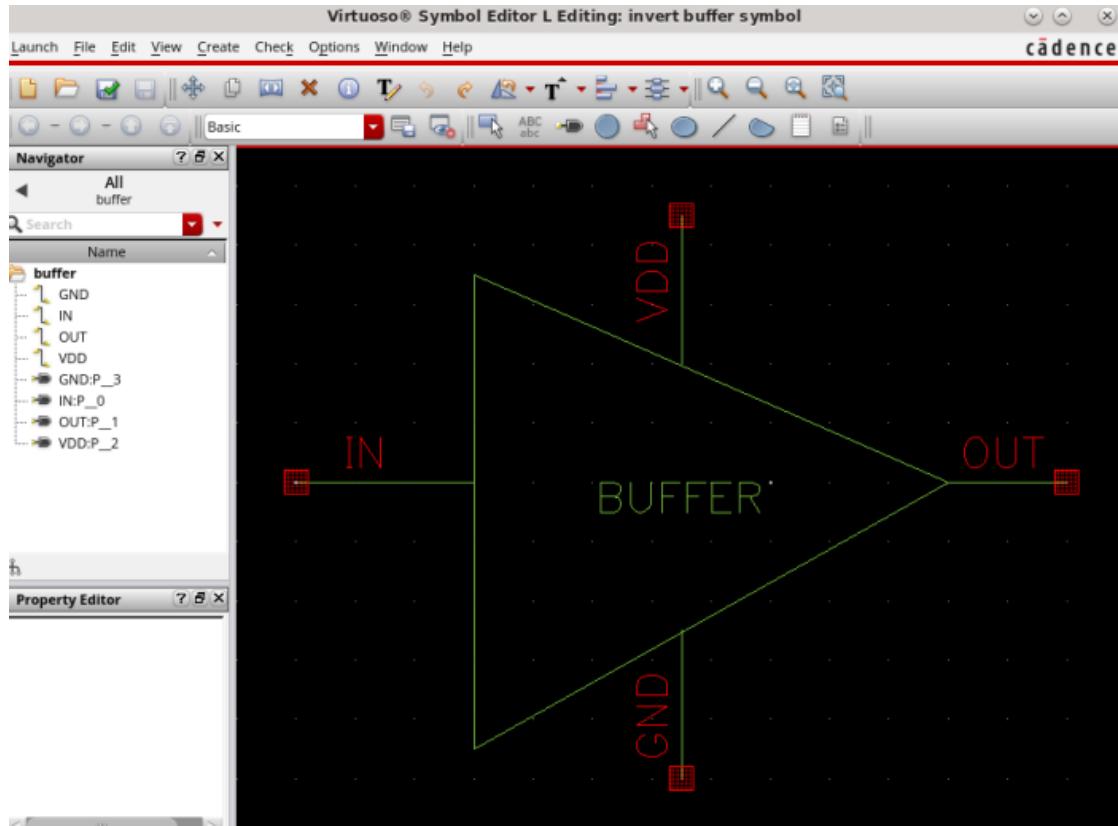
ע"י עלייה ברצולציה לבסוף מצאנו שהקבל הכי קרוב לעלייה של 10 אחוז בזמן הוא $f_{TPDI} = 115$ ו- $c = 0.91$, גדל ב-10.02%.

1.5 שינינו את רוחב התעלות ע"י שמירה על היחס ביניהם (רוחב תעלת הדסומח שלנו יצא 0.91, והדסומח יצא 3.4). קיבלנו שהడק קטן בצורה משמעותית (0.306 ns). התוצאה הגיאונית מכיוון שע"י הרחבת התעלה, יש מקום ליותרALKטרונים/חרורים לעبور בכל פרק זמן נתון (ההתקנות קטנה). וכן יותר מידע יעבור בפחות פרק זמן, או לחלופין - לאותו מידע ייקח פחות זמן.

2.1 צורת העבודה של צוותי תכנון צ'יפים היא בבלוקים. כמובן יש בין כל שתי "多层次ות" מתח (VDD ו-GND) מספר בלוקים, כאשר בכל בלוק בנויה פונקציה לוגית. אך פחות קרייטי מבחינה חומרתית רוחב התא, (כלומר הינו כמובן רוצה למצוין כמה שיותר שטח - יותר מקום לעוד רכיבים) אבל המגבלה המרכזית כאן היא הגובה בין שתי המ多层次ות, שהוא קבוע. באופן תיאורתי יכולים להיות תאים שונים ברוחב, אך ככלם יש את אותו גובה מקסימלי.

חשוב לעמוד בבדיקות השונות מכיוון רוצים לדעת שמה שנחנו מתקנים, ניתן ליצור, באמצעות עובד באופן לוגי, ועובד יחסית טוב ביחד עם פרזיטיות החומרה.

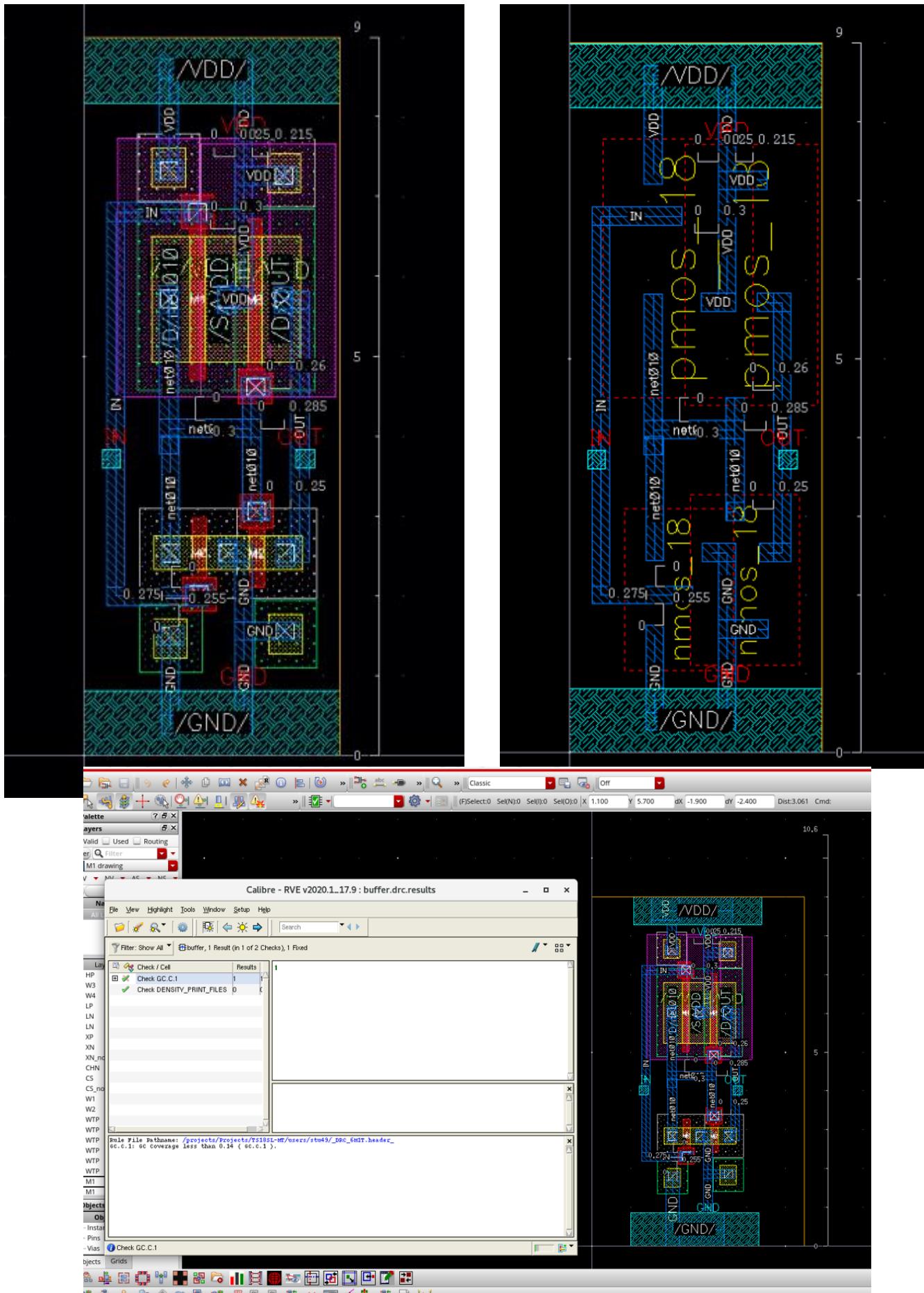
2.2

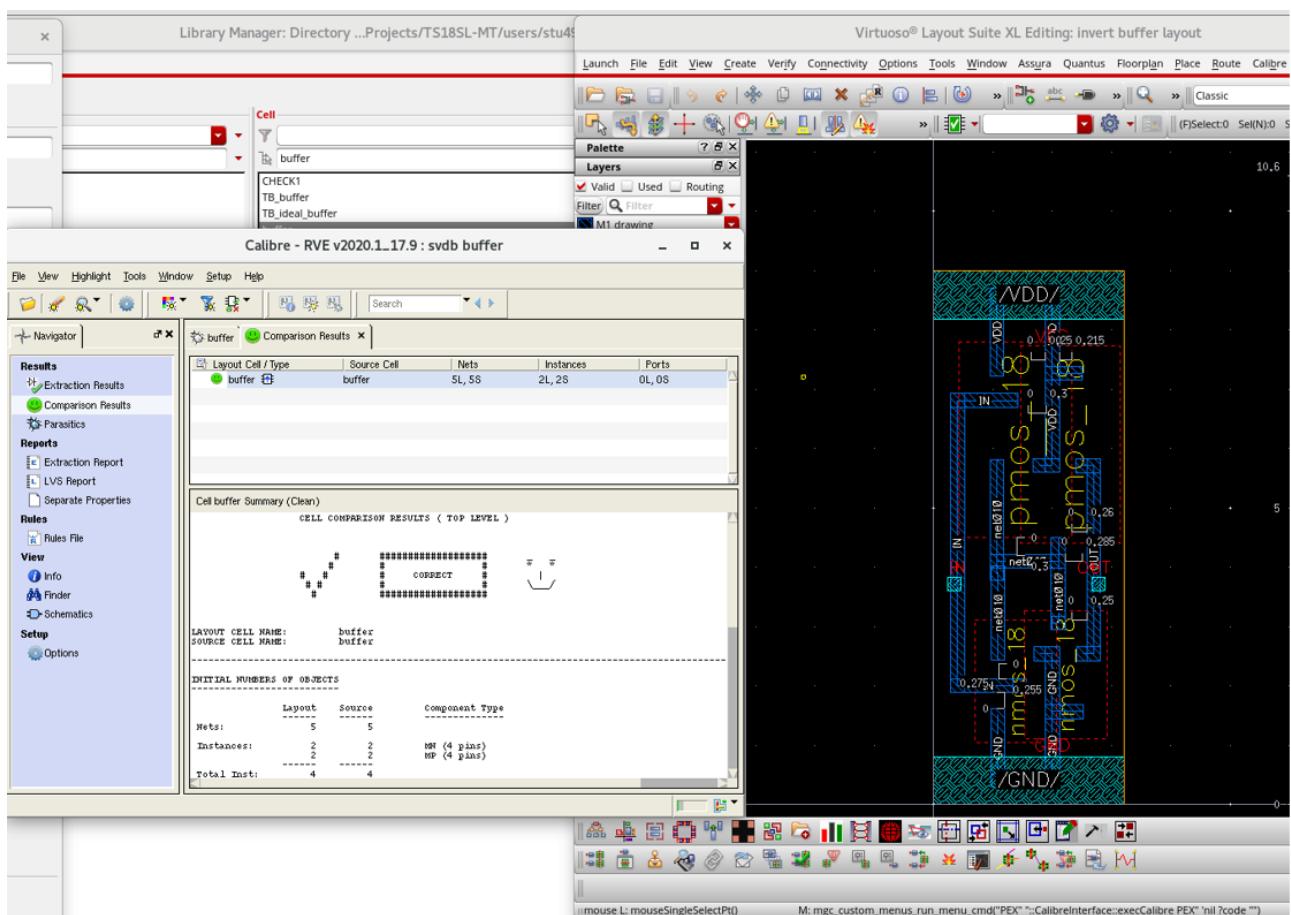


2.3-2.5

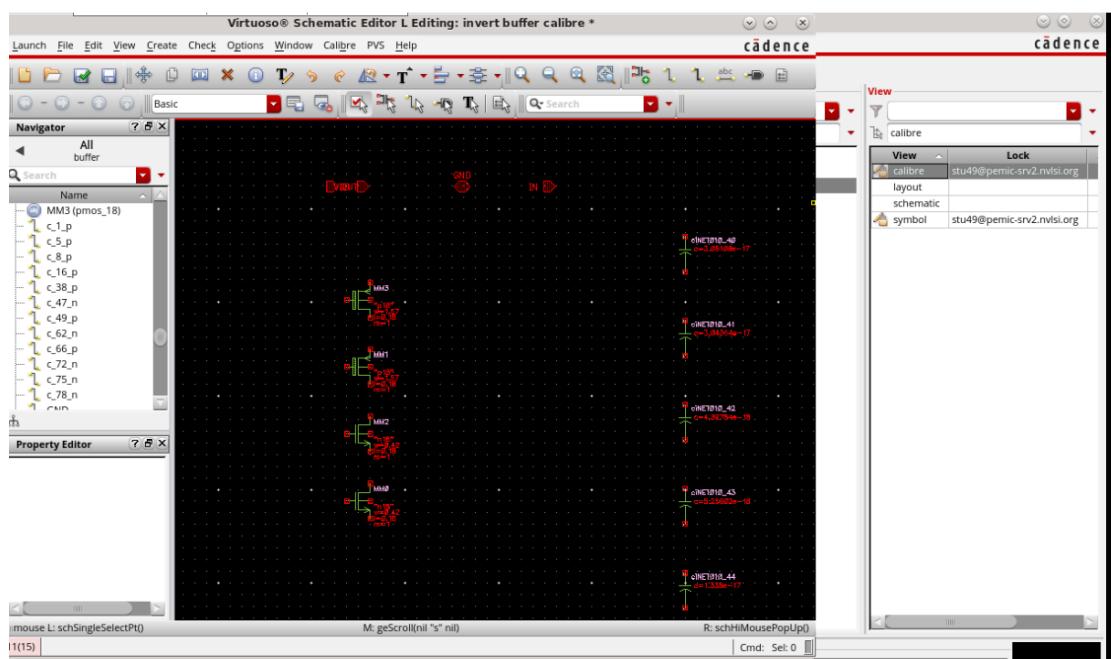
ע"פ הנדרש- גובה התא הוא 9 מיקרון:

הריצנו את כל הבדיקות, היה לנו בעיית פורטים בזאת אז תיקנו אותם לפורטים מסווג מתאל אדום.

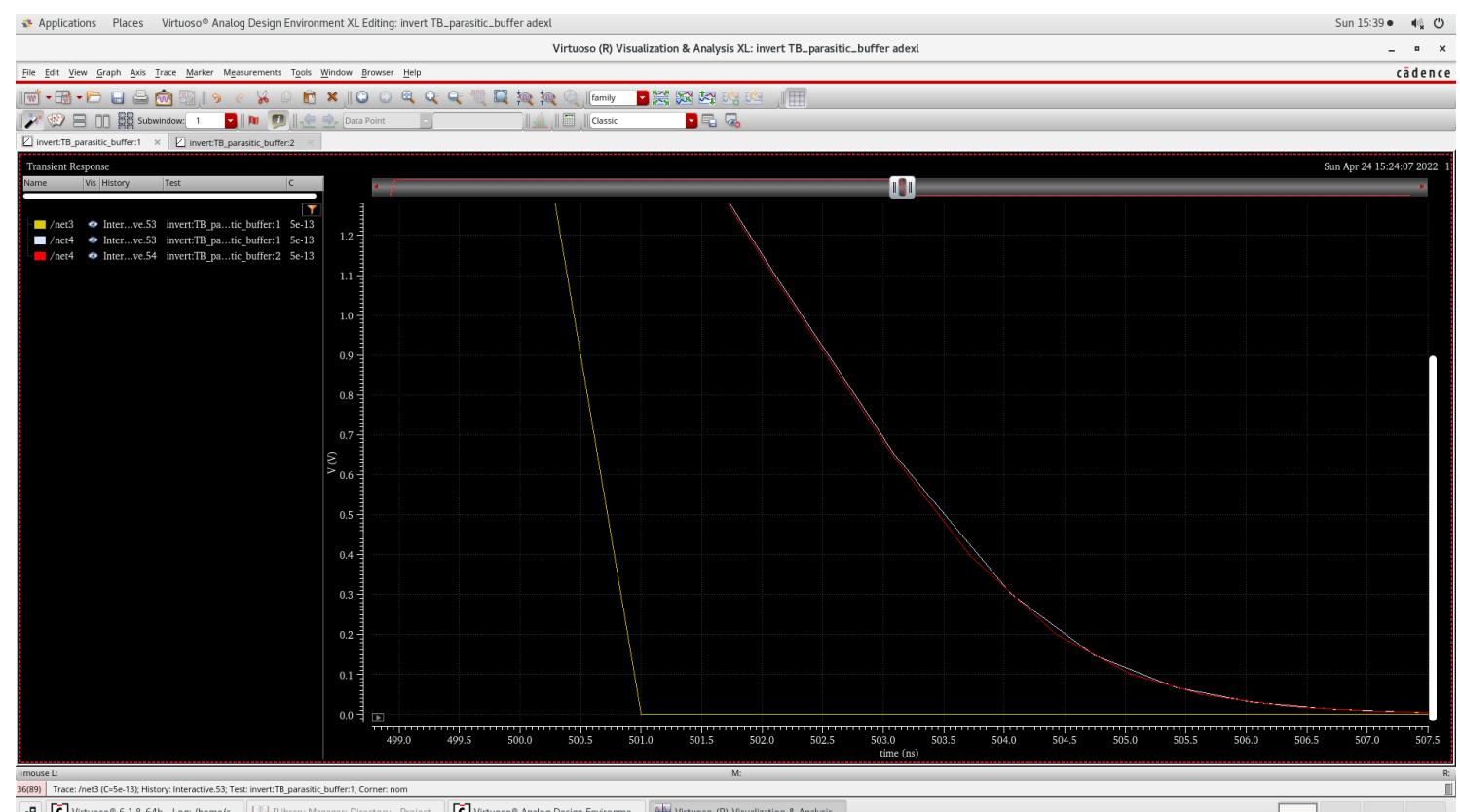
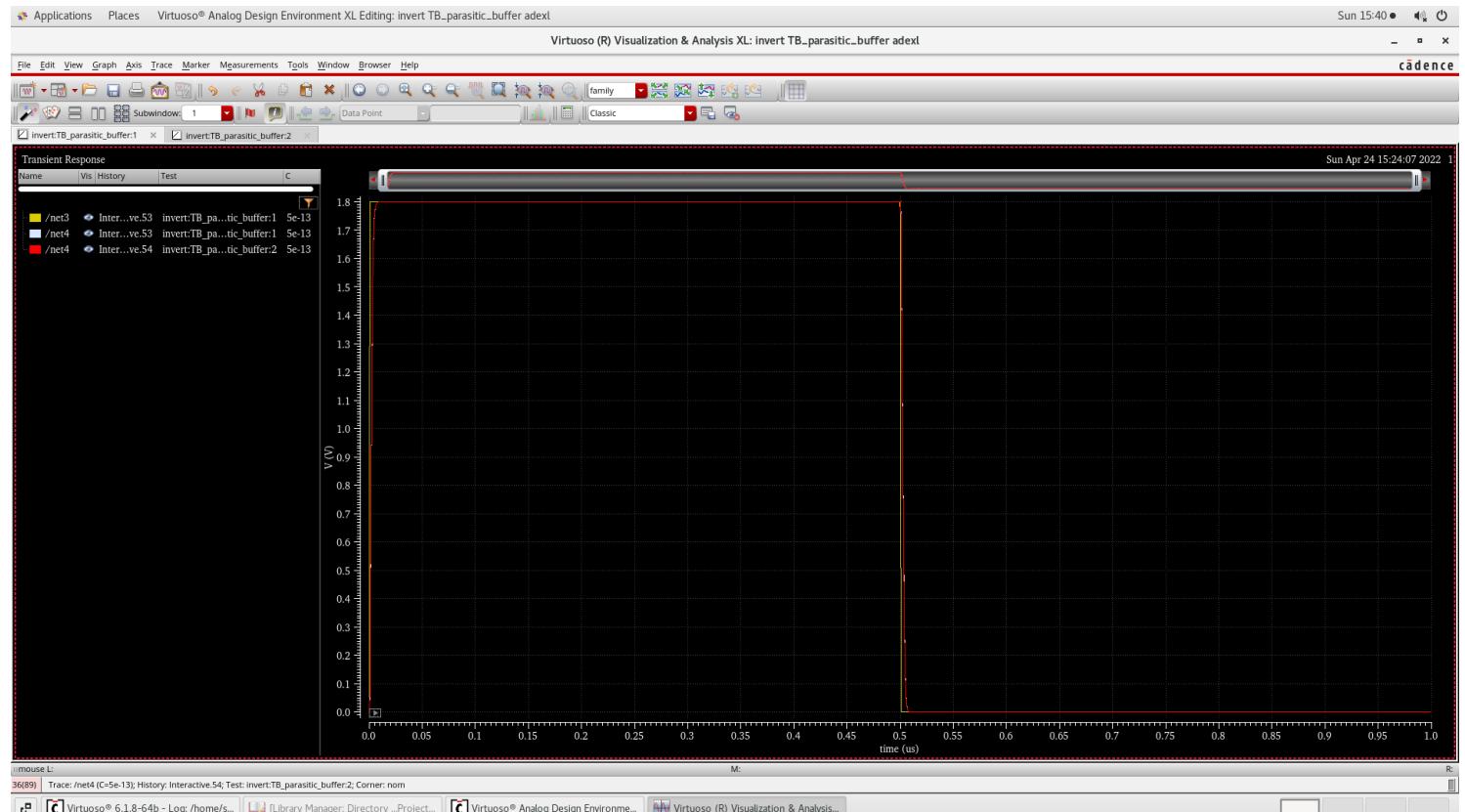




2.6 עשינו בדיקת PEX יצירנו קובץ פרזיטיקות:



עשינו הרצת tran על הבادر עם ובלי הפרזיטיקות. כדי לראות את ההבדלים עשינו זום על הירידה,



ניתן לראות שיש הבדל מואוד קטן יחסית בין הבאפר האידיאלי לבין הבאפר עם הפרזיטיקות. כמובן שזה שעם פרזיטיקות, הוא בעיכוב מזה שkan אידיאלי.

2.7 פתחנו עוד סימולציה זהה לזאת של שאלה קודמת (עם המחשבון). רק שהפעם שינוינו בעזרה הדריכה את האפשרות להריץ אותה בתצורת config .

TPD עם פרזיטיקות: 0.49ns לעומת 0.47ns לעומת שאלה ראשונה שיצא ns

Parameters: C=100f			
1	invert:TB_parasitic_buffer:1	tpd	490.3p

לאחר מכן הרכנו את שינוי הקובל בתחוםים 110f עד 120f :

באפר עם פרזיטיקות

באפר אידיאלי

Parameters: C=110f			
1	invert:TB_parasitic_buffer:1	tpd	522.6p
1	invert:TB_parasitic_buffer:1	relative_tpd	1.066
Parameters: C=111f			
2	invert:TB_parasitic_buffer:1	tpd	525.8p
2	invert:TB_parasitic_buffer:1	relative_tpd	1.072
Parameters: C=112f			
3	invert:TB_parasitic_buffer:1	tpd	529.1p
3	invert:TB_parasitic_buffer:1	relative_tpd	1.079
Parameters: C=113f			
4	invert:TB_parasitic_buffer:1	tpd	532.4p
4	invert:TB_parasitic_buffer:1	relative_tpd	1.086
Parameters: C=114f			
5	invert:TB_parasitic_buffer:1	tpd	535.6p
5	invert:TB_parasitic_buffer:1	relative_tpd	1.092
Parameters: C=115f			
6	invert:TB_parasitic_buffer:1	tpd	538.9p
6	invert:TB_parasitic_buffer:1	relative_tpd	1.099
Parameters: C=116f			
7	invert:TB_parasitic_buffer:1	tpd	542.1p
7	invert:TB_parasitic_buffer:1	relative_tpd	1.106
Parameters: C=117f			
8	invert:TB_parasitic_buffer:1	tpd	545.4p
8	invert:TB_parasitic_buffer:1	relative_tpd	1.112
Parameters: C=118f			
9	invert:TB_parasitic_buffer:1	tpd	548.6p
9	invert:TB_parasitic_buffer:1	relative_tpd	1.119
Parameters: C=119f			
10	invert:TB_parasitic_buffer:1	tpd	551.8p
10	invert:TB_parasitic_buffer:1	relative_tpd	1.125
Parameters: C=120f			
11	invert:TB_parasitic_buffer:1	tpd	555p
11	invert:TB_parasitic_buffer:1	relative_tpd	1.132

Parameters: C=110f			
1	invert:TB_parasitic_buffer:2	tpd	502.5p
1	invert:TB_parasitic_buffer:2	relative_tpd	1.068
Parameters: C=111f			
2	invert:TB_parasitic_buffer:2	tpd	505.8p
2	invert:TB_parasitic_buffer:2	relative_tpd	1.075
Parameters: C=112f			
3	invert:TB_parasitic_buffer:2	tpd	509.1p
3	invert:TB_parasitic_buffer:2	relative_tpd	1.082
Parameters: C=113f			
4	invert:TB_parasitic_buffer:2	tpd	512.4p
4	invert:TB_parasitic_buffer:2	relative_tpd	1.089
Parameters: C=114f			
5	invert:TB_parasitic_buffer:2	tpd	515.7p
5	invert:TB_parasitic_buffer:2	relative_tpd	1.096
Parameters: C=115f			
6	invert:TB_parasitic_buffer:2	tpd	518.9p
6	invert:TB_parasitic_buffer:2	relative_tpd	1.102
Parameters: C=116f			
7	invert:TB_parasitic_buffer:2	tpd	522.2p
7	invert:TB_parasitic_buffer:2	relative_tpd	1.109
Parameters: C=117f			
8	invert:TB_parasitic_buffer:2	tpd	525.4p
8	invert:TB_parasitic_buffer:2	relative_tpd	1.116
Parameters: C=118f			
9	invert:TB_parasitic_buffer:2	tpd	528.7p
9	invert:TB_parasitic_buffer:2	relative_tpd	1.123
Parameters: C=119f			
10	invert:TB_parasitic_buffer:2	tpd	532p
10	invert:TB_parasitic_buffer:2	relative_tpd	1.13
Parameters: C=120f			
11	invert:TB_parasitic_buffer:2	tpd	535.2p
11	invert:TB_parasitic_buffer:2	relative_tpd	1.137

2.8 ניתן לראות ע"פ הטבלאות שבשני המקרים, הגדרת ה ptp בעשר אחוז, ניתנה לנו ממש כמעט על אותו הקיבול (115f). הקיבול יוצא כמעט באותו דבר מכיוון שההשפעה של הפרזיטיקות היא מאוד מאוד קטנה מכיוון שהקבולים שהתווסףו, הם בשלושה סדרי גודל יותר קטנים. אך לא נצפה ליותר מדי שינויים.