**研究性专题一：多体交叉存储器设计**

问题的提出：

并行性是提高计算机系统效率的重要途径。交叉存储器是采用相同的存储器，利用并行结构设计方法，提高存储器工作效率的一种特殊存储器。

交叉存储器的结构复杂，在随堂存储器扩充的基础上，展开研究性教学，便于学生拓展知识面，提高分析问题解决问题的能力。

设CPU共有16根地址线，8根数据线，并用M/-IO作为访问存储器或I/O的控制信号（高电平为访 存，低电平为访I/O)，-WR（低电平有效）为写命令，-RD（低电平有效）为读命令。设计一个容量 为64KB的采用低位交叉编址的8体并行结构存储器。画出CPU和存储芯片（芯片容量自定）的连接图，并写出图中每个存储芯片的地址范围（用 十六进制数表示）。

* 要求：参考教材中关于交叉存储器的原理，给出系统设计方案。包括译码芯片的选择、各个芯片的工作时序设计。
* 考查知识点：

（1）片选信号的产生电路设计；

（2）地址锁存电路设计；

（3）数据信号线的电路设计；

（4）控制信号线的设计；

（5）交叉存储的实现。

* 需要注意的问题：

（1）多体存储器是如何实现1/8存储器周期就能够读取一次数据的；

（2）各个存储器提的启动信号和地址、数据、片选信号的关系；

（3）交叉存储器并行工作原理，与普通存储器结构上的主要差别。