

南京邮电大学 2023/2024 学年第 1 学期

《 数字电路与逻辑设计 B 》 期末试卷（A）

院(系)_____ 班级_____ 学号_____ 姓名_____

题号	一	二	三	四	五	六	七	八	九	总分
得分										

得分

一、填空选择题（每空 1 分）

1. 十进制数 $(27)_{10}$ 对应的二进制数是 $(11011)_2$ _____，对应的八进制数是 $(33)_8$ _____。用 8421BCD 码表示二进制数 $(110111)_2=(\quad 01010101 \quad)_{8421BCD}$ 。
2. 逻辑函数 $F = A + B + \overline{C} + \overline{D} + \overline{E}$ 的反函数 $\overline{F} = \overline{A \cdot B \cdot C \cdot D \cdot E}$ ，对偶函数 $F' = \overline{A \cdot B \cdot C \cdot D \cdot E}$ 。
3. $F = ABC + \overline{A} + \overline{B} + \overline{C}$ 的最简与或表达式为： $\overline{A} + \overline{B}$ 。
4. 任意两个最小项的乘积恒等于 0，全部最小项之和恒等于 1。
5. 两个 1 位二进制数相加叫做半加器；两个同位的数字和来自低位的进位三者相加叫做全加器。
6. 在以下单元电路中，具有“记忆”功能的是 B。
- A. 运算放大器 B. 触发器 C. TTL 门电路 D. 译码器
7. 为了使由与非门构成的钟控 RS 触发器的次态为 1，RS 的取值应为(B)。
- A. RS=00 B. RS=01 C. RS=10 D. RS=11
8. 若一个 8 位二进制 D/A 转换器的满刻度输出电压为 10.20V，当输入为 $(10100110)_2$ 时，输出电压为 D V。
- A. 2.56 B. 7.12 C. 7.08 D. 6.64
9. ADC 的功能是(A)。
- A. 把模拟信号转换为数字信号 B. 把数字信号转换为模拟信号
- C. 把二进制转换为十进制 D. 把格雷码转换为二进制
10. 在 A/D 转换器中，已知 Δ 是量化单位，若采用“舍尾法”划分量化电平，则最大量化误差为 C Δ 。
- A. 1/4 B. 2 C. 1 D. 1/2
11. 衡量 A/D 和 D/A 转换器性能优劣的主要指标是 D。
- A. 分解度 B. 线性度 C. 功率消耗 D. 转换精度和转换速度
12. 信息可随时读出或写入，断电后信息立即全部消失的存储器是 B。
- A. ROM B. RAM C. PROM D. Flash Memory
13. 在下列电路中，不属于时序逻辑电路的器件是 D。

自觉遵守考场规则，诚信考试，绝不作弊

A.计数器 B.移位寄存器 C.半导体随机存储器 RAM D.半导体只读存储器 ROM
14 一片 8K×8 位的 ROM 存储器有__8K__个字，字长为__8__位。

得分

二、用卡诺图法化简下列表达式为最简与或表达式。

(1) $F_1(A, B, C, D) = \overline{A}\overline{B}CD + A\overline{B}\overline{C}D + \overline{A}\overline{B} + \overline{A}\overline{D} + \overline{A}\overline{B}C$

(2) $F_2(A, B, C, D) = \sum m(0,2,4,6,9,13) + \sum d(1,3,5,7,11,15)$

AB

CD

CD

AB

$F_1 =$

$F_2 =$

(b)

	CD	00	01	11	10
AB	00	0	0	0	0
	01	0	0	0	0
	11	1	1	0	1
	10	1	1	1	1

图解3.2.2(b)

$\overline{A}\overline{B}CD + A\overline{B}\overline{C}D + \overline{A}\overline{B} + \overline{A}\overline{D} + \overline{A}\overline{B}C = \overline{A}\overline{B} + \overline{A}\overline{D} + \overline{A}\overline{C}$

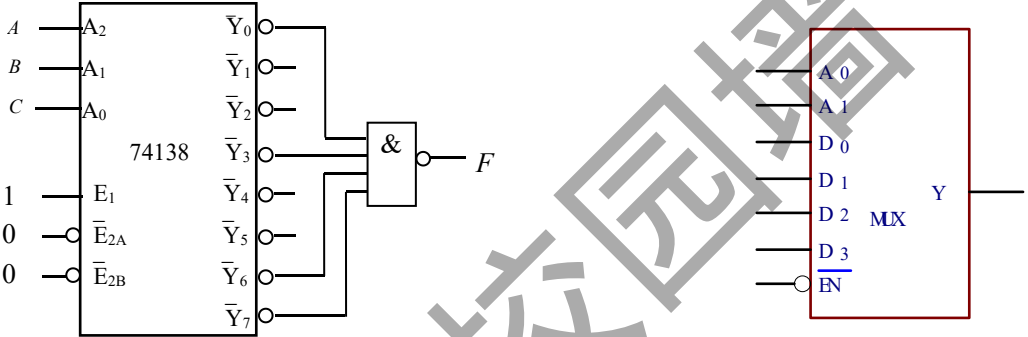
$$L(A, B, C, D) = \sum m(0,2,4,6,9,13) + \sum d(1,3,5,7,11,15)$$
$$= \overline{A} + D$$

$CD \backslash AB$	00	01	11	10
00	1	\times	\times	1
01	1	\times	\times	1
11	0	1	\times	0
10	0	1	\times	0

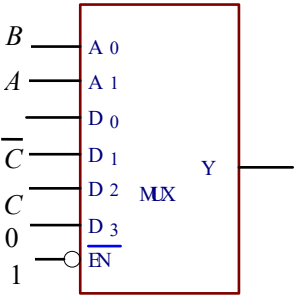
图解3.2.2(g)

得分

三、已知由 3 / 8 译码器实现的逻辑函数如图所示，试改用一个 4 选 1 数据选择器(输出)实现（可附加少量门电路）。

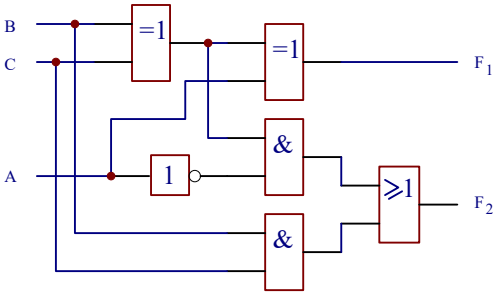


答案:



得 分

四、分析如图所示电路的逻辑功能。(要求写出函数表达式、画出真值表、确定逻辑功能)



(1)从输入端开始，逐级推导出函数表达式。

$F_1 = A \oplus B \oplus C$

$F_2 = A(B \oplus C) + BC = \bar{A} \bar{B} C + \bar{A} B \bar{C} + \bar{A} B C + A B C$

(2)列真值表。

A	B	C	F ₁	F ₂
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

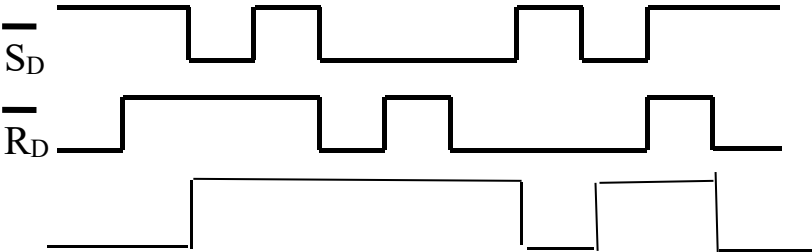
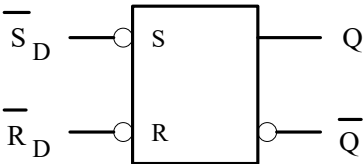
(3)确定逻辑功能：该电路实现了一位全减器的功能。

A、B、C、F₁、F₂分别表示被减数、减数、来自低位的借位、本位差、本位向高位的借位。

得 分

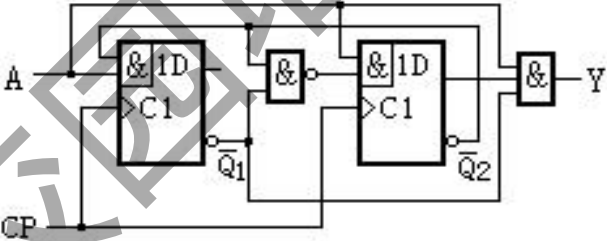
--

五 基本 RS 触发器的逻辑符号与输入波形
如图所示。试对应作出 Q 的波形。



得 分

六、图示时序逻辑电路，写出各触发器的状态方程，画出电路的状态转换图。A 为输入逻辑变量。



激励方程: $D_1 = A\overline{Q_2}$, (1 分)

$D_2 = A\overline{Q_1}\overline{Q_2}$, (2 分)

状态方程: $Q_1^{n+1} = A\overline{Q_2}^n$, (2 分)

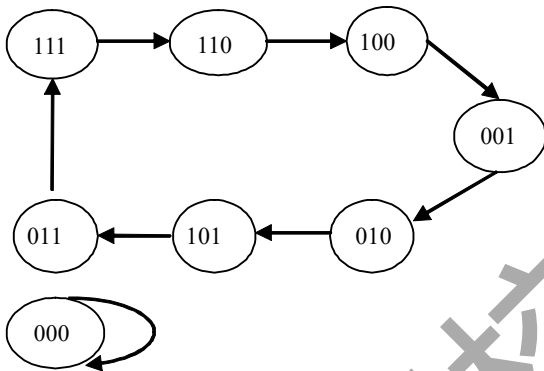
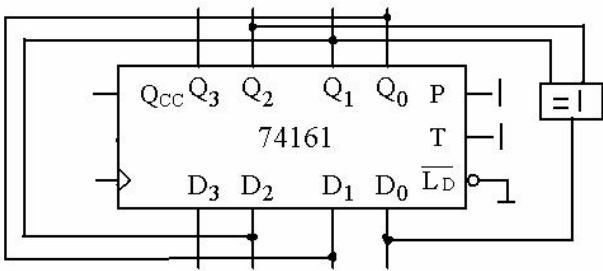
$Q_2^{n+1} = A\overline{Q_1}^n\overline{Q_2}^n = A(Q_2^n + Q_1^n)$, (2 分)

输出方程: $Y = A\overline{Q_1}Q_2$, (1 分)

得 分



七、分析图所示电路，试画出 $Q_2Q_1Q_0$ 的状态转移图，并说明能否自启动(设初态为 $Q_3 Q_2 Q_1 Q_0 = 1111$)。



解：

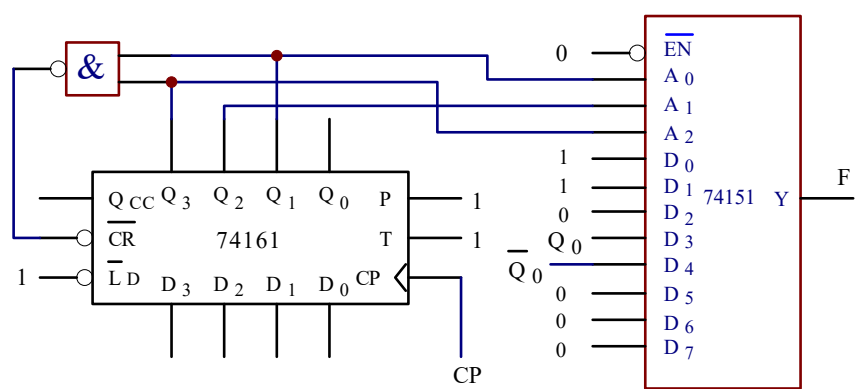
$(Q_2)^{n+1} = (D_2)^{n+1} = (Q_1)^n$;
 $(Q_1)^{n+1} = (D_1)^{n+1} = (Q_0)^n$;
 $(Q_0)^{n+1} = (D_0)^{n+1} = (Q_2)^n \oplus (Q_1)^n$.

000 的下一个状态是 000, 不能自启动。

模：M=7

得分

八、写出下图中 74161 输出端的状态编码表及 74151 输出端产生的序列信号



解： $\overline{CR} = \overline{Q_3 Q_1}$,

Q_3	Q_2	Q_1	Q_0	74151 选择的 数据端	F
0	0	0	0	D0	1
0	0	0	1	D0	1
0	0	1	0	D1	1
0	0	1	1	D1	1
0	1	0	0	D2	0
0	1	0	1	D2	0
0	1	1	0	D3	0
0	1	1	1	D3	1
1	0	0	0	D4	1
1	0	0	1	D4	0

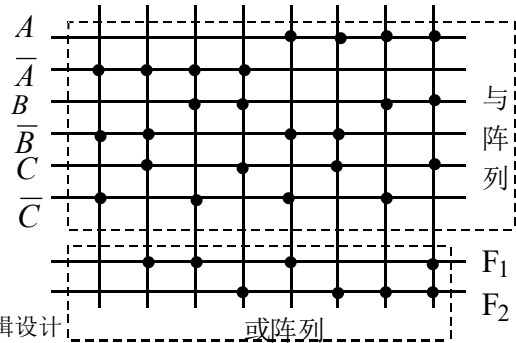
F 处的序列信号为：F= 1111000110

得 分

九、ROM 的阵列如图所示，试列出真值表，并说明其功能。

①该阵列的真值表为：

A	B	C	F ₁	F ₂
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		



1	0	1		
1	1	0		
1	1	1		

②该阵列实现的逻辑功能是_____。

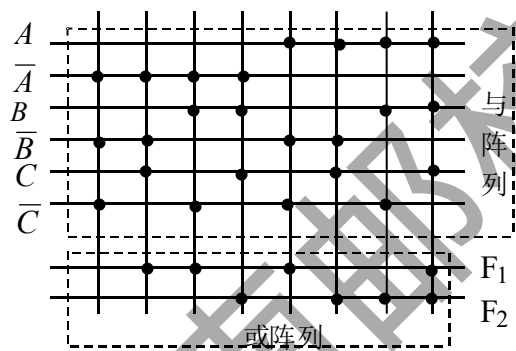


图 6

A	B	C	F ₁	F ₂
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

②该阵列实现的逻辑功能是全加法器。其中 A 是被加数，B 是加数，C 是前一位的进位，F1 是本位和，F2 是向高位的进位。

$$F_1 = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$$

$$F_2 = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

南邮校园墙